1，信号系统输出信号*x*1(*t*)，*x*2(*t*)，*x*3(*t*)，其表达式如下：







其中，时间*t*≥0，*N*、*M*均为非零整数，*Ts*1为100 us，*Ts*2为1 us。

当数字电路时钟频率为100 MHz时，请写出可生成*x*1(*t*)，*x*2(*t*)，*x*3(*t*)的verilog代码，*x*1(*t*)，*x*2(*t*)，*x*3(*t*)需精确到小数点后1位。

2，当数字电路时钟频率为100 MHz时，请写出1阶RC低通滤波器的verilog代码，其中常量τ等于10us。将问题1产生*x*1(*t*)，*x*2(*t*)，*x*3(*t*)的数字波形输入到该滤波器中，仿真其结果，并通过其它模拟软件验证数字滤波器的结果。