# 比较器学习笔记——参考TI高精度实验室

作者：周始勇

## 比较器介绍

Hello, and welcome to the TI Precision Labs video series discussing comparator applications. The comparator's job is to compare two analog input signals and produce a digital or a logic level output based on that comparison. In this video, we'll discuss the basic functionality of the analog comparator and some of its key specifications, including input offset voltage, or VOS.

大家好，欢迎收看 TI Precision Labs 讨论比较器应用的系列视频。比较器的工作是比较两个模拟输入信号，并根据比较结果产生数字或逻辑电平输出。在本视频中，我们将讨论模拟比较器的基本功能及其一些关键规格，包括输入偏移电压或 VOS。

Let's begin by introducing the basic functionality of a comparator. Similar to a standard op amp, a comparator has two inputs, one output, and two power supply pins. From a schematic perspective, it looks the same as an op amp, although its intended function is quite different.

首先，我们来介绍一下比较器的基本功能。比较器与标准运算放大器类似，有两个输入端、一个输出端和两个电源引脚。从原理图的角度来看，比较器与运算放大器外观相同，但功能却大相径庭。

A comparator gets its name because it compares the voltages applied to its inputs and sets its output voltage based on the input levels. One input is considered to be the primary input signal, or VIN. And the other input is considered to be the reference signal, VREF. These inputs may have both DC and AC components.

比较器之所以得名，是因为它能比较输入端的电压，并根据输入电平设置输出电压。一个输入端被视为主输入信号，即 VIN。另一个输入被视为参考信号，即 VREF。这些输入可能既有直流成分，也有交流成分。

The output voltage, Vout, can be set to one of two levels-- a high level, or logic 1, or a low level, or logic zero. VH, the output high level, approaches V plus, the positive power supply voltage. VL, the output low level, approaches 0 volts or ground or the negative supply in dual supply configurations.

输出电压 Vout 可设置为两个电平之一--高电平或逻辑 1，或低电平或逻辑 0。输出高电平 VH 接近正电源电压 V+。输出低电平 VL 接近 0 伏或接地，或双电源配置中的负电源。

The comparator shown on this slide is configured for non-inverting operation. In this condition, VIN, the input signal, is connected to the non-inverting input plus IN and VREF, the reference signal, is connected to the inverting input minus IN. If VIN is greater than VREF, the comparator output goes high. If VIN is less than VREF, the output goes low.

本幻灯片显示的比较器配置为非反相运行。在这种情况下，输入信号 VIN 连接到非反相输入端加上 IN，参考信号 VREF 连接到反相输入端减去 IN。如果 VIN 大于 VREF，比较器输出为高电平。如果 VIN 小于 VREF，则输出为低电平。



A comparator can also be used in an inverting configuration. In this condition, VIN, the input signal, is connected to the inverting input minus IN, and VREF, the reference signal, is connected to the non-inverting input plus IN. Because of the change in how we've defined our input signals, the output behavior can be considered inverted. Now, if VIN is greater than VREF, the comparator output goes low. And if VIN is less than VREF, the output goes high.

比较器也可用于反相配置。在这种情况下，输入信号 VIN 连接到反相输入端减去 IN，参考信号 VREF 连接到非反相输入端加上 IN。由于我们定义输入信号的方式发生了变化，因此输出行为可视为反相。现在，如果 VIN 大于 VREF，比较器输出为低电平。而如果 VIN 小于 VREF，则输出为高电平。



Let's take a look at the simplified internal design of a bipolar comparator, the LM139. The objective here is not to teach transistor theory or the detailed workings of a competitor design, but rather to give you a general idea of how a comparator works. The input stage outlined in the blue box is comprised of a PNP differential amplifier. Each side of the differential stage uses Darlington PNP transistors. Using Darlington connected transistors increases the input impedance, lowers the input bias current, and allows the common mode input voltage to extend down to 0 volts.

让我们来看看双极比较器 LM139 的简化内部设计。这里的目的不是教授晶体管理论或竞争对手设计的详细工作原理，而是让您对比较器的工作原理有一个大致的了解。蓝色方框中的输入级由一个 PNP 差分放大器组成。差分级的每一侧都使用达林顿 PNP 晶体管。使用达林顿晶体管可以增加输入阻抗，降低输入偏置电流，并允许共模输入电压低至 0 伏。

Each transistor in this stage has a current source in the emitter circuit that sets the emitter current. The collectors of the transistors in the differential input stage are connected to NPN transistors that act as a dynamic load, as shown outlined in turquoise. Finally, the output of the dynamic load stage is coupled to an NPN driver and open collector output stage as shown outlined in purple. During normal operation of a comparator, the differential input signal plus IN minus minus IN is amplified by the voltage gain of the input differential amplifier. The output of this differential stage is developed on T6 and is used to turn the output stage on or off depending on the input polarity.

该级中的每个晶体管在发射极电路中都有一个电流源，用于设置发射极电流。差分输入级晶体管的集电极与 NPN 晶体管相连，后者充当动态负载，如图中绿松石部分所示。最后，动态负载级的输出被耦合到一个 NPN 驱动器和集电极开路输出级，如紫色框所示。在比较器的正常工作过程中，差分输入信号正 IN 负 IN 被输入差分放大器的电压增益放大。该差分级的输出在 T6 上展开，并根据输入极性开启或关闭输出级。

To better understand the internal function, let's now apply some changing input signals to the comparator and see how the internal voltages change in the various states. In this example, we will be using the comparator in an inverting configuration with VREF connected to plus IN and VIN connected to minus IN. Let's first apply a 2.5-volt reference voltage to plus IN and a 2.4-volt input signal to minus IN. So we are comparing 2.4 volts against a 2.5-volt reference.

The voltages are shown in red on each of the nodes. And the case with the 2.4-volt input is given on the bottom. Looking into minus IN, the transistors connecting to that side of a differential input pair connect to dynamic load transistor T6.

The voltage at the collector of T6 is equal to 0.3 volts clamped by the base-to-emitter voltage of transistor T7. Transistor T7 is now on, which turns transistor T8 off by pulling down its base voltage. Since T8 is off, its collector looks like a high impedance and the output voltage of the comparator is pulled high by the 2-kiloohm pull-up resistor connected to the positive power supply.

Now, let's keep the 2.5-volt reference on plus IN but change the input signal on minus IN to 2.65 volts. We are now comparing 2.65 volts against the 2.5-volt reference. Transistor T4 and T6 will be on and saturated, making the voltage across T6 very low. T7 now turns off, allowing T8 to fully turn on and drive the comparator output voltage down to approximately 0 volts, our logic low.

Comparators are divided into two main types based on the design of their output stage. These two types are called open-drain or open-collector and push-pull, also known as drain-drain our collector-collector. Open-collector and collector-collector comparators are built with bipolar transistors. While, open-drain and drain-drain comparators are build with FETs.

比较器根据其输出级的设计分为两大类。这两种类型分别称为漏极开路型或集电极开路型和推挽型，也称为漏极漏极型或集电极集电型。开路集电极和集电极-集电极比较器采用双极晶体管。而漏极（open-drain）和漏极（drain-drain）比较器则采用场效应晶体管。

The comparator on the left and the LM139 example from the previous slide have an open-collector output with an output stage consisting of a single NPN bipolar transistor. When this transistor is on, it actively sinks current from collector to emitter and pulls the output voltage, VO, down very close to ground, our 0 volts. How close the output can swing to ground depends on the collector-to-emitter saturation voltage.

左边的比较器和上一张幻灯片中的 LM139 例子都有一个集电极开路输出，输出级由一个 NPN 双极晶体管组成。该晶体管导通时，会主动从集电极向发射极汇入电流，并将输出电压 VO 拉低到非常接近接地的位置，即 0 伏。输出到地的距离取决于集电极到发射极的饱和电压。

When the transistor is off, its collector looks like a high impedance and has essentially no effect on the output voltage. In this case, a small amount of current is sourced from V plus through the pull-up resistor, and VO rises to VOH, our logic 1. Without this pull-up resistor, VO could float to an unknown state.

当晶体管关闭时，其集电极看起来像一个高阻抗，对输出电压基本上没有影响。在这种情况下，少量电流通过上拉电阻从 V plus 流入，VO 上升到 VOH，即我们的逻辑 1。如果没有这个上拉电阻，VO 可能会浮动到未知状态。



Push-pull comparators, on the other hand, have an output stage consisting of a pair of output transistors. Either the upper or lower transistor in the pair turns on and actively sources or sinks current in order to drive the output high or low as needed. In the example on the right, the P channel upper FET turns on to source current and push the output high. While, the N channel lower FET turns on to sink current and pull the output low. No pull-up resistor is required for this type of comparator.

另一方面，推挽式比较器的输出级由一对输出晶体管组成。这对晶体管中的上部晶体管或下部晶体管接通，并积极源入或源出电流，以便根据需要将输出推高或推低。在右边的示例中，P 沟道上部场效应晶体管开启，以获得电流并将输出推高。而 N 沟道下部场效应晶体管则开启，以吸收电流并将输出拉低。这种比较器无需上拉电阻。



A commonly desired function of comparators is to generate a logical OR, where an output is logic low when either of its two inputs is on. This functional block is commonly implemented by wiring the outputs of two comparators together. However, care must be taken to use the right type of comparator, as we'll discuss.

比较器的一个常用功能是产生逻辑 OR，即当两个输入中的任何一个接通时，输出为逻辑低电平。这一功能块通常通过将两个比较器的输出连接在一起来实现。但是，必须注意使用正确类型的比较器，我们将对此进行讨论。

Let's first consider the circuit on the left with to push-pull devices whose outputs are tied together. Remember, a push-pull competitor actively sources or sinks current to push or pull its output voltage high or low. You may already see the problem with this circuit configuration. But let's analyze the different possibilities of its operation.

让我们先来看看左边的电路，它的输出端与推挽器件绑在一起。**请记住，推挽式器件会主动产生或吸收电流，从而将输出电压推高或推低。您可能已经发现了这种电路配置的问题所在。**不过，让我们来分析一下其工作的各种可能性。



In the case where the outputs of both comparators are high, the top transistor in each push-pull output stage turns on, and the output is driven high. Similarly, if both outputs are low, then the bottom transistors in each competitor turn on, and the output is driven low. The problem arises when the two comparators try to drive the output to different states.

如果两个比较器的输出都为高电平，则每个推挽输出级的顶部晶体管接通，输出被驱动为高电平。同样，如果两个输出都为低电平，则每个比较器中的底部晶体管接通，输出被驱动为低电平。当两个比较器试图将输出驱动至不同状态时，问题就出现了。

In this case, there is a conflict, as each comparator tries to source or sink current to force the output to a different voltage. This creates a high current condition and drives the output to some indeterminate state, which is neither high nor low. As you might imagine, this condition is undesirable and can even damage the devices. For this reason, push-pull comparators should never be connected together in this way.

在这种情况下，就会出现冲突，因为每个比较器都试图通过源电流或汇电流来迫使输出达到不同的电压。这会产生高电流条件，并将输出驱动到某种不确定的状态，既不是高电平也不是低电平。可以想象，这种情况是不可取的，甚至会损坏器件。因此，推挽比较器绝对不能以这种方式连接在一起。

On the other hand, open-collector or open-drain comparators worked perfectly with this approach. Remember that the output stage of an open-collector or open-drain comparator is built with a single transistor that pulls the output low when it turns on and looks like a high impedance when it turns off. Now, no matter which combination of high or low is present on each output, the output will be safely driven to a known state.

另一方面，集电极开路或漏极开路比较器也能完美地使用这种方法。请记住，集电极开路比较器或漏极开路比较器的输出级是由一个晶体管构成的，该晶体管在导通时将输出拉低，而在关断时则看起来像一个高阻抗。现在，无论每个输出端是高电平还是低电平，输出端都将安全地驱动到已知状态。



If both outputs are low, both output transistors are on and pull the overall output down to approximately 0 volts. If both outputs are high, both transistors are off and act like a high impedance, allowing the output to be pulled up to logic high through the pull-up resistors. If one output is high and one output is low, the low state will dominate, as the transistor which is on can sink much more current to pull the output low than the pull-up resistor can provide to try to drive the output high.

如果两个输出都为低电平，则两个输出晶体管都处于导通状态，并将整个输出拉低至约 0 伏。如果两个输出都为高电平，则两个晶体管都处于关断状态，其作用类似于高阻抗，允许通过上拉电阻将输出拉高到逻辑高电平。如**果一个输出为高电平，一个输出为低电平，低电平状态将占主导地位，因为导通的晶体管将输出拉低所消耗的电流远远大于上拉电阻将输出拉高所能提供的电流。**

You can check the truth table on the right for the logical behavior in all four possible input states. As you can see this is equivalent to a logic OR function. This implementation of the logical OR with comparators is commonly called the wired-or configuration.

您可以查看右侧的真值表，了解所有四种可能输入状态下的逻辑行为。正如您所看到的，这相当于逻辑 OR 函数。这种带有比较器的逻辑 OR 实现方式通常称为有线或配置。

We'll end this first video in the series with a discussion of comparator DC parameters, which should be very familiar to anyone with knowledge of op amps. This diagram shows the basic comparator schematic, along with many of the most common DC parameters, including input offset voltage, or VOS, represented as a voltage source in series with a non-inverting input; input bias current, or IB; and input offset current, or IOS, represented as current sources flowing into or out of the comparator inputs; input common mode voltage range, or VCM, the range of allowable input common mode voltages before the input transistors will saturate or cut off, typically extending from one supply rail to the other on modern devices; input differential voltage range, or VDFF, the maximum allowable differential voltage across plus IN and minus IN; voltage output high from the rail, or VOH, the maximum logic high voltage relative to the positive power supply; voltage output low from the rail, or VOL, the minimum logic low voltage relative to ground or the negative power supply; output short circuit current, or ISC, the maximum output current which can be sourced or sunk by the output stage transistors; quiescent current, or IQ, the typical current consumption of the device when the output current is 0; and power supply voltage range, or VS, the range of allowable power supply voltages for specified operation.

在本系列视频的最后，我们将讨论比较器的直流参数，这对于了解运算放大器的人来说应该非常熟悉。该图显示了基本的比较器原理图，以及许多最常见的直流参数，包括输入偏移电压（或 VOS），表示为与非反相输入串联的电压源；输入偏置电流（或 IB）；以及输入偏移电流（或 IOS），表示为流入或流出比较器输入端的电流源；输入共模电压范围，或称 VCM，输入晶体管饱和或截止前允许的输入共模电压范围，在现代设备上通常从一个电源轨延伸到另一个电源轨；输入差分电压范围，或称 VDFF，正 IN 和负 IN 上允许的最大差分电压；输出短路电流，或 ISC，输出级晶体管可源化或沉降的最大输出电流；静态电流，或 IQ，当输出电流为 0 时器件的典型电流消耗；以及电源电压范围，或 VS，特定操作下允许的电源电压范围。

Other parameters may be specified, such as the open loop gain, voltage offset drift, common-mode rejection, and power supply rejection. But they are typically less critical to a comparator than the previous specifications and are considered less often.

还可以指定其他参数，如开环增益、电压偏移漂移、共模抑制和电源抑制。但与前述规格相比，这些参数对比较器的重要性通常较低，也较少被考虑。

One of the most critical DC specifications is the input offset voltage, VOS. Since the VOS of a comparator creates an additional DC voltage in series with the non-inverting input, it has a major effect on the threshold at which the output of a comparator changes states. Let's analyze a non-inverting comparator circuit with three different VOS values to better understand the effect.

最关键的直流规格之一是输入偏移电压 VOS。由于比较器的 VOS 会在非反相输入端产生一个串联的额外直流电压，因此它对比较器输出改变状态的阈值有很大影响。让我们分析一个具有三种不同 VOS 值的非反相比较器电路，以更好地了解这种影响。

Remember that for a non-inverting comparator, Vout is high if VIN is greater than VREF, and Vout is low if VIN is less than VREF. In this example, we will apply a reference voltage of 2.5 volts to the inverting input. The input signal is a slow-moving ramp, transitioning from 2.46 volts to 2.54 volts, as you can see in the dark blue waveform in the plot on the right.

请记住，对于非反相比较器，如果 VIN 大于 VREF，则 Vout 为高电平；如果 VIN 小于 VREF，则 Vout 为低电平。在本例中，我们将向反相输入端施加 2.5 伏的参考电压。输入信号是一个缓慢移动的斜坡，从 2.46 伏过渡到 2.54 伏，如右图中深蓝色波形所示。

The offset voltage adds to the input signal to create a total effective input signal equal to VIN plus VOS. If VOS equals 0, then the total input voltage is equal to VIN plus 0, and the circuit works as expected. When VIN is greater than 2.5 volts, Vout is high. And when VIN is less than 2.5 volts, Vout is low, as you can see in the red waveform.

偏移电压与输入信号相加，产生的总有效输入信号等于 VIN 加 VOS。如果 VOS 等于 0，则总输入电压等于 VIN 加 0，电路按预期工作。当 VIN 大于 2.5 伏时，Vout 为高电平。当 VIN 小于 2.5 伏时，Vout 为低电平，如红色波形所示。



If VOS equals plus 10 millivolts, then the total input voltage is equal to VIN plus 10 millivolts. Now, the output will transition at a lower voltage of VIN, because the added voltage from VOS allows the total input voltage to reach 2.5 volts earlier. You can see in the orange waveform that Vout is high when VIN is greater than 2.49 volts, and Vout is low when VIN is less than 2.49 volts.

如果 VOS 等于正 10 毫伏，则总输入电压等于 VIN 加 10 毫伏。现在，输出将在 VIN 的较低电压下转换，因为 VOS 的附加电压使总输入电压提前达到 2.5 伏。从橙色波形中可以看出，当 VIN 大于 2.49 伏时，Vout 为高电平；当 VIN 小于 2.49 伏时，Vout 为低电平。



Finally, if VOS equals minus 10 millivolts, then the total input voltage is equal to VIN minus 10 millivolts. Now, the output will transition at a higher voltage of VIN, because of the voltage which is subtracted by the negative VOS. You can see in the light blue waveform that Vout is high when VIN is greater than 2.51 volts, and Vout is low when VIN is less than 2.51 volts.

最后，如果 VOS 等于负 10 毫伏，则总输入电压等于 VIN 减 10 毫伏。现在，输出将在 VIN 的较高电压下转换，因为电压被负 VOS 所减去。从浅蓝色波形图中可以看出，当 VIN 大于 2.51 伏时，Vout 为高电平；当 VIN 小于 2.51 伏时，Vout 为低电平。



Keep in mind that not only does the threshold voltage change due to VOS, but the timing of the output waveform is also affected. For example, when VOS equals plus 10 millivolts, the output waveform is high for approximately 600 milliseconds. When VOS equals minus 10 millivolts, the output waveform is high for less than 400 milliseconds. This timing behavior may cause issues in certain designs, but the very slow moving input signal in this example creates a worst case scenario.

请记住，不仅阈值电压会因 VOS 而改变，输出波形的时间也会受到影响。例如，当 VOS 等于正 10 毫伏时，输出波形的高电平时间约为 600 毫秒。当 VOS 等于负 10 毫伏时，输出波形的高电平时间不到 400 毫秒。这种时序行为可能会在某些设计中造成问题，但本例中非常缓慢的输入信号造成了最坏的情况。



To help prevent these types of errors, the frequency of the input signal can be increased. Many engineers used to designing with modern op amps may be accustomed to offset voltages in the range of microvolts to a few millivolts. Comparators typically have offsets which are somewhat higher, ranging from about plus or minus 2 millivolts up to plus or minus 15 millivolts.

为了防止这类错误，可以提高输入信号的频率。许多使用现代运算放大器进行设计的工程师可能习惯于微伏至几毫伏的偏移电压。比较器的偏移通常要高一些，从正负 2 毫伏到正负 15 毫伏不等。

In some cases, the offset voltage of the comparator can completely change its output signal. Consider the circuit shown on the left, an inverting comparator with its input signal provided by a digital-to-analog converter, or DAC. Digital-to-analog converters generate analog voltages or currents based on digital codes. So their output will often seem to step between different DC voltages over time.

在某些情况下，比较器的偏移电压会完全改变其输出信号。请看左图所示电路，这是一个反相比较器，其输入信号由数模转换器或 DAC 提供。数模转换器根据数字代码生成模拟电压或电流。因此，它们的输出往往会随着时间的推移在不同的直流电压之间徘徊。



Let's analyze the output of this circuit when we provide a reference voltage of 1.25 volts and the offset voltage changes from plus 5 millivolts to 0 millivolts to minus 5 millivolts. In this circuit, VOS is added to VREF, so the total effective reference voltage becomes VREF plus VOS. When VOS equals plus 5 millivolts, the total reference voltage is equal to 1.25 volts plus 5 millivolts, or 1.255 volts.

让我们分析一下当我们提供 1.25 伏的基准电压，偏移电压从正 5 毫伏变为 0 毫伏再变为负 5 毫伏时该电路的输出。在此电路中，VOS 与 VREF 相加，因此总有效基准电压变为 VREF 加 VOS。当 VOS 等于正 5 毫伏时，总基准电压等于 1.25 伏加 5 毫伏，即 1.255 伏。

Because of the increased reference voltage, the comparator output only goes low twice during the input waveform, as shown in the blue plot on the top right. When VOS equals 0 volts, the total reference voltage is simply equal to 1.25 volts. The comparator output is shown in the red plot on the right.

由于基准电压增加，比较器输出在输入波形中只出现两次低电平，如右上角蓝色图所示。当 VOS 等于 0 伏时，总基准电压等于 1.25 伏。比较器输出如右侧红色图所示。





When VOS equals minus 5 millivolts, the total reference voltage is now equal to 1.25 volts minus 5 millivolts, or 1.245 volts. The comparator output changes again and is shown in the green plot on the bottom right. The small input signal range of this example shows a worst case scenario for errors due to VOS.

当 VOS 等于负 5 毫伏时，总基准电压现在等于 1.25 伏减 5 毫伏，即 1.245 伏。比较器输出再次变化，显示在右下角的绿色图中。本示例的输入信号范围较小，显示了 VOS 导致误差的最坏情况。



To prevent these types of errors, try to increase the range of the input signal relative to the offset voltage. However, this type of behavior can still be encountered when the input signal fluctuates near the reference voltage. Make sure to watch the later videos in this series to learn simple but powerful techniques that can help to prevent these kinds of errors.

为防止出现此类错误，应尽量增大输入信号相对于偏移电压的范围。不过，当输入信号在基准电压附近波动时，仍会出现此类行为。请务必观看本系列后面的视频，了解有助于防止此类错误的简单而强大的技术。

**作者**

周始勇[[zhou\_shiy\_ong@163.com](mailto:zhou_shiy_ong@163.com)]

XX电子科技有限公司 硬件工程师

嵌入式硬件爱好者

## 利用滞后解决比较器的噪声

Hello, and welcome to the TI Precision Labs video discussing comparator applications, part two. In this video, we will introduce how external noise can affect a comparator's basic function. We will then discuss the concept of hysteresis and how it can be used to solve noise problems, including how to select component values to achieve different levels of hysteresis.

大家好，欢迎收看 TI Precision Labs 讨论比较器应用的视频（第二部分）。在本视频中，我们将介绍外部噪声如何影响比较器的基本功能。然后，我们将讨论迟滞的概念以及如何利用它来解决噪声问题，包括如何选择元件值来实现不同程度的迟滞。

Noise is a common consideration in analog circuits. The comparator is a circuit with an analog input and a digital type of output. Noise will affect the operation of a comparator, whether it's extrinsic or intrinsic noise. Unfortunately, data sheets don't usually say much about the intrinsic, or internal, noise of the comparator, because intrinsic comparator noise is very difficult to characterize. Here we show a competitor with a voltage divider that applies 2.5 volts to the non-inverting comparator input, and a generator with a noisy triangle wave applied to the inverting comparator input.

噪声是模拟电路中的一个常见问题。比较器是一种具有模拟输入和数字输出的电路。无论是外在噪声还是内在噪声，都会影响比较器的工作。遗憾的是，数据表通常不会对比较器的内在或内部噪声做太多说明，因为比较器的内在噪声很难表征。在这里，我们展示了一个带有分压器的比较器，该分压器向非反相比较器输入端施加 2.5 伏电压，以及一个向反相比较器输入端施加具有噪声的三角波。

Looking at the input and output waveforms, we can observe the noisy triangle waveform and its associated digital output. The diagram at the right shows the results of zooming in on the red circled area. Inspecting this diagram, you can see that input noise near the 2.5 volt threshold can cause the output to rapidly change state, sometimes referred to as chatter. This happens because the noise causes the input to move rapidly above and below the threshold. It will continue to change state back and forth until the input voltage stays above the threshold, despite the noise.

通过观察输入和输出波形，我们可以发现具有噪声的三角波形及其相关的数字输出。右图显示了红圈区域放大的结果。从图中可以看出，在 2.5 伏阈值附近的输入噪声会导致输出状态快速变化，有时被称为振荡。出现这种情况的原因是，噪声导致输入在阈值上下快速移动。尽管有噪声，它仍会继续来回改变状态，直到输入电压保持在阈值以上。

As you might imagine, this chatter caused by input noise is normally an undesirable condition that we would like to eliminate. For example, suppose that we wanted to count the number of triangle wave edges. The chatter would be interpreted as an error in the count. Next, we will consider a method to eliminate this problem.

可以想象，这种由输入噪声引起的振荡通常是我们希望消除的不良状态。例如，假设我们要计算三角波的边沿数。振荡会被解释为计数中的错误。接下来，我们将考虑一种消除这一问题的方法。

Sensitivity to noise can be reduced through the application of what is called hysteresis. Hysteresis is a form of positive feedback that creates two distinct threshold levels. The first threshold is set for when the input signal is increasing, and the second is set for when the input is decreasing. In this example, the threshold when increasing is set to 2.7 volts, and the threshold when decreasing is set to 2.3 volts. This 400 millivolt separation of the thresholds sets the amount of hysteresis in the circuit. The thresholds are set by the values of the resistors in the voltage divider and the feedback.

通过采用所谓的迟滞技术，可以降低对噪声的敏感度。迟滞是一种正反馈形式，可产生两个不同的阈值。第一个阈值在输入信号增大时设置，第二个阈值在输入信号减小时设置。在本例中，增大时的阈值设置为 2.7 伏，减小时的阈值设置为 2.3 伏。阈值之间的 400 毫伏间隔设定了电路中的滞后量。阈值由分压器和反馈中的电阻值设定。



Let's consider the operation of the circuit when the output is high at 5 volts. Notice that in this case, the 576 kiloohm feedback resistor is in parallel with Rx, the upper resistor in the voltage divider. This causes the voltage at the non-inverting input to be equal to 2.7 volts. This 2.7 volts is the upper threshold VH. Since the comparator is in an inverting configuration, if the signal applied to the inverting input goes above this voltage, the output will transition from logic high to logic low.

让我们来看看输出为 5 伏高电平时电路的工作情况。请注意，在这种情况下，576 千欧反馈电阻与分压器的上电阻 Rx 并联。这使得非反相输入端的电压等于 2.7 伏。这 2.7 伏就是上阈值 VH。由于比较器采用反相配置，如果施加到反相输入端的信号高于该电压，输出将从逻辑高电平转换为逻辑低电平。



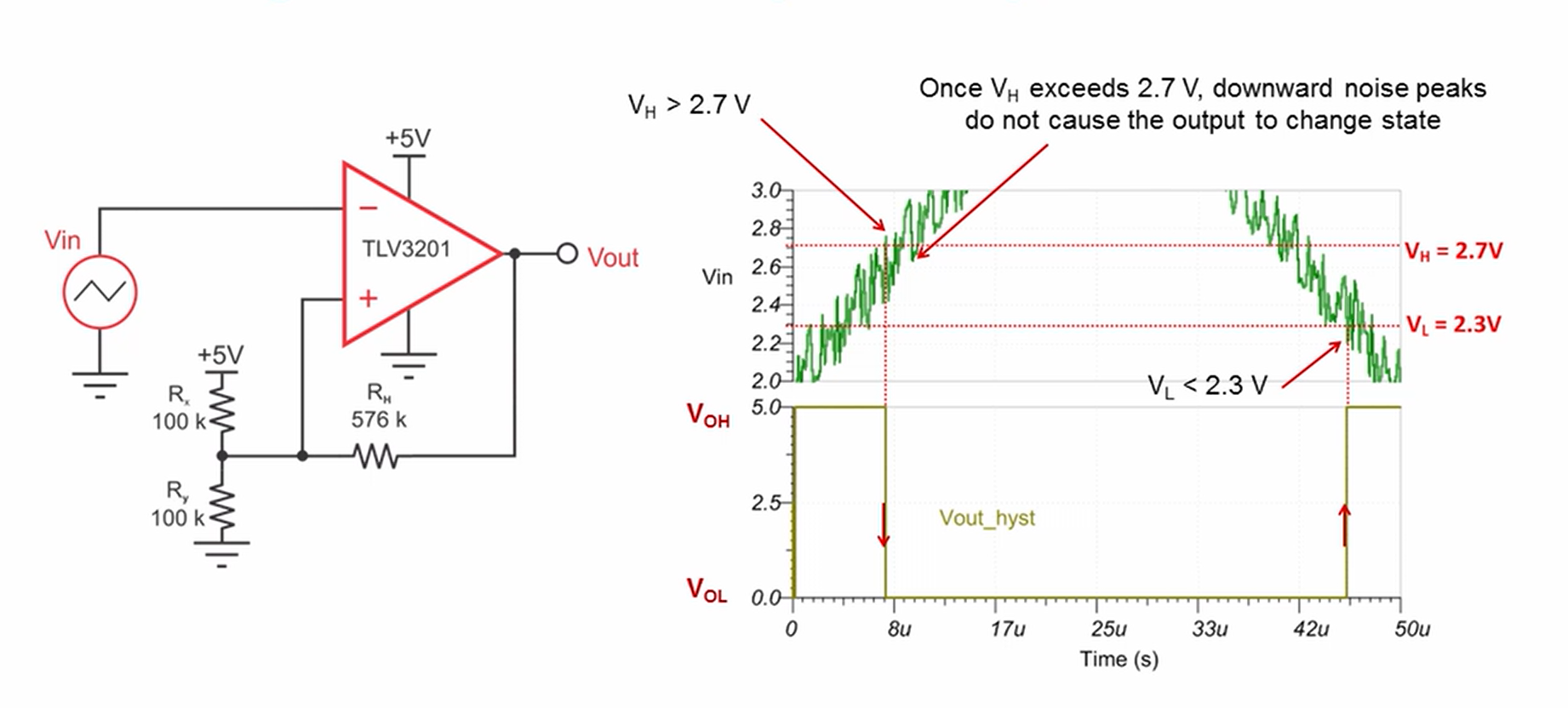
Now let's look at the case where the output is low, at 0 volts. In this case, the 576 kiloohm resistor is in parallel with Ry, the lower resistor in the divider, setting the lower threshold VL to 2.3 volts. If the input signal is driven below VL, the output will transition from logic low to logic high. This 400 millivolts of separation between VH and VL creates protection against sudden changes in output state, since the level of the expected input noise is much smaller than 400 millivolts.

现在我们来看看输出为 0 伏的低电平情况。在这种情况下，576 千欧电阻与分压器中较低的电阻 Ry 并联，将较低阈值 VL 设置为 2.3 伏。如果输入信号低于 VL，输出将从逻辑低电平转换为逻辑高电平。VH 和 VL 之间的 400 毫伏间隔可防止输出状态的突然变化，因为预期输入噪声的电平远小于 400 毫伏。



Let's go back to the same circuit that we analyzed previously, now with 400 millivolts of hysteresis applied. We now have two different thresholds-- the lower threshold is 2.3 volts, and the upper threshold is 2.7 volts. Notice that when the input waveform is increasing, the output will not transition until the input goes above the upper threshold of 2.7 volts. Once the input is above 2.7 volts, the output will not transition again until the input goes beneath the lower threshold of 2.3 volts. As long as the noise is lower than the hysteresis range of 400 millivolts, you will not see the chatter that we saw previously, thus the amount of hysteresis used is set according to the noise that you expect to see in your system.

让我们回到之前分析过的同一个电路，现在施加了 400 毫伏的滞后。现在我们有两个不同的阈值--下阈值为 2.3 伏，上阈值为 2.7 伏。请注意，当输入波形上升时，输出将不会转换，直到输入超过 2.7 伏的上限阈值。一旦输入高于 2.7 伏，输出将不会再次转换，直到输入低于 2.3 伏的下阈值。只要噪声小于 400 毫伏的滞后范围，就不会出现我们之前看到的振荡现象，因此迟滞量是根据系统中预计会出现的噪声来设置的。



Some of our comparators at Texas Instruments have built in hysteresis, but in general, the amount of built in hysteresis is normally just a few millivolts. This list gives examples of several comparators with built in hysteresis. For example, the TLV3202 micropower comparator with a push-pull output has a hysteresis of 1.2 millivolts. The TLV3501 high speed comparator has 6 millivolts of hysteresis. Note that devices with built in hysteresis can still use the external hysteresis circuit that we described in the previous slide if you need more hysteresis than what is internally provided.

德州仪器的一些比较器具有内置磁滞，但一般来说，内置磁滞的量通常只有几毫伏。本列表举例说明了几种具有内置磁滞的比较器。例如，具有推挽输出的 TLV3202 微功率比较器的磁滞为 1.2 毫伏。TLV3501 高速比较器的磁滞为 6 毫伏。请注意，如果需要比内部提供的滞后更多的滞后，具有内置滞后的器件仍然可以使用我们在上一张幻灯片中介绍的外部滞后电路。

The example simulation shown here is using the TLV3501 SPICE model. The input waveform VG1, a low level triangle wave, shows the points at which the upper and lower thresholds VH and VL occur. Note that the simulated hysteresis is about 5.4 millivolts-- very close to the 6 millivolts specified in the datasheet. The equations here provide a general procedure for determining the resistor values to set the hysteresis requirement. This particular design process is specific to a non-inverting comparator circuit with an open drain or open collector output.

此处所示的仿真示例使用的是 TLV3501 SPICE 模型。输入波形 VG1 是一个低电平三角波，显示了上下阈值 VH 和 VL 的发生点。请注意，模拟滞后约为 5.4 毫伏，非常接近数据手册中规定的 6 毫伏。这里的公式提供了确定电阻值以设定磁滞要求的一般程序。这个特定的设计过程适用于具有漏极开路或集电极开路输出的非反相比较器电路。

In this example, the design goals are to set the hysteresis to 100 millivolts, with a reference voltage of 2.5 volts. The supply voltage for the comparator VCC is 5 volts. This makes the output swing equal to 5 volts maximum and 50 millivolts minimum. We must first select values for R1, the upper resistor and the V ref voltage divider, as well R pull-up. Once these are selected, we can easily calculate the remaining resistances in the circuit. In order to prevent excessive current draw, we'll set R1 to 100 kiloohms, and R pull-up to 10 kiloohms.

在本示例中，设计目标是将迟滞设置为 100 毫伏，参考电压为 2.5 伏。比较器 VCC 的电源电压为 5 伏。这使得输出摆幅最大为 5 伏，最小为 50 毫伏。我们必须首先选择上电阻 R1、V ref 分压器以及上拉电阻 R 的值。选定这些电阻后，我们就可以轻松计算电路中的其余电阻。为了防止电流过大，我们将 R1 设置为 100 千欧，R 上拉设置为 10 千欧。

Next, using the voltage divider equation, we can calculate the value for R2 in order to create the desired V ref voltage of 2.5 volts. This works out to be 100 kiloohms. We then calculate R3, setting it equal to the parallel combination of R1 and R2, which in this example is equal to 50 kiloohms. Finally, we'll calculate R4, the feedback resistor, using the equation shown here, which depends on the value of R3, the comparator output swing, and the desired hysteresis voltage. The result is that R4 must be equal to 2.43 Megaohms.

接下来，利用分压方程，我们可以计算出 R2 的值，从而得到所需的 2.5 伏 Vref 电压。计算结果为 100 千欧。然后计算 R3，使其等于 R1 和 R2 的并联组合，在本例中等于 50 千欧。最后，我们将使用此处所示的公式计算反馈电阻 R4，该公式取决于 R3 的值、比较器输出摆幅和所需的迟滞电压。结果是 R4 必须等于 2.43 兆欧。



需要给出的条件：

其余电阻计算公式：

This completes the necessary design calculations. Keep in mind that the hysteresis voltage will be most accurate when R pull-up is less than 1/10 the value of R4. At the end of the design calculations, you should always double check the pull up resistor value to make sure this relationship is maintained. In this case, R pull-up is 10 kiloohms and R4 is 2.43 Megaohms, so there is no issue.

这样就完成了必要的设计计算。请记住，当上拉电阻 R 小于 R4 值的 1/10 时，迟滞电压最为准确。在设计计算结束时，应仔细检查上拉电阻值，以确保保持这种关系。在本例中，R 上拉电阻为 10 千欧，R4 为 2.43 兆欧，因此没有问题。

Let's now verify our design with hysteresis using SPICE simulation. Here we show the circuit as designed on the previous page using the TLV1701 comparator. Applying a slow moving triangle wave to the non-inverting input, we can use cursors to mark the points where the output voltage transitions. In this example, we see that the output transitions when the input passes a VH, or upper threshold, of 2.55 volts, and when the input passes a VL, or lower threshold, of 2.45 volts. This results in 100 millivolts of hysteresis, matching the design goals very well.

现在，让我们用 SPICE 仿真来验证我们的设计是否存在迟滞现象。这里我们使用 TLV1701 比较器展示上一页设计的电路。在非反相输入端应用缓慢移动的三角波时，我们可以使用光标来标记输出电压的转换点。在本例中，我们可以看到，当输入通过 2.55 伏的 VH 或上阈值，以及当输入通过 2.45 伏的 VL 或下阈值时，输出会发生转换。这样就产生了 100 毫伏的滞后，非常符合设计目标。

Let's do the same type of design procedure, this time for an inverting comparator configuration. Notice that the input signal for this circuit is connected to the inverting input of the competitor, where in the non-inverting circuit, it was applied to the non-inverting input. In this example, the design goals are to set the hysteresis to 50 millivolts with a reference voltage of 2.5 volts. The supply voltage and output swing are the same as before.

让我们进行同样的设计，这次是反相比较器配置。请注意，该电路的输入信号连接到比较器的反相输入端，而在非反相电路中，输入信号则连接到非反相输入端。在本例中，设计目标是将迟滞设置为 50 毫伏，参考电压为 2.5 伏。电源电压和输出摆幅与之前相同。

This time, we will set R1 to 10 kiloohms and R pull-up to 10 kiloohms, where in the previous example R1 was equal to 100 kiloohms. The remaining resistors R2 and R3 can now be calculated. Please note that the design equations are different for this circuit configuration. Using the first equation to calculate R2 yields a value of 10 kilohms. The second equation yields 490 kiloohms for R3, the hysteresis resistor. Again, double check that R pull-up is less than 10% of R3, the hysteresis feedback resistor.

这次，我们将 R1 设置为 10 千欧，R 上拉为 10 千欧，而在上一个示例中，R1 等于 100 千欧。现在可以计算剩余的电阻 R2 和 R3。请注意，这种电路配置的设计方程是不同的。使用第一个等式计算 R2，得出的值为 10 千欧。第二个等式得出 R3（磁滞电阻器）的值为 490 千欧。再次仔细检查 R 上拉值是否小于 R3（磁滞反馈电阻器）的 10%。

Checking the design in TINA-TI, the simulation result shows that VH equals 2.52 volts, and VL equals 2.47 volts, corresponding to 49.5 millivolts of hysteresis. Our design goal was 50 millivolts, so this is a good result. Again, remember that the design procedure depends on setting the pull up resistor to be less than 1/10 of the hysteresis resistor R3. Please note that these design procedures, both non-inverting and inverting, work with push-pull output comparators, as well-- just remove the pull up resistor.

在 TINA-TI 中检查设计，仿真结果显示 VH 为 2.52 伏，VL 为 2.47 伏，滞后为 49.5 毫伏。我们的设计目标是 50 毫伏，因此这是一个不错的结果。请再次记住，设计程序取决于上拉电阻的设置是否小于磁滞电阻 R3 的 1/10。请注意，这些非反相和反相设计程序同样适用于推挽输出比较器，只需去掉上拉电阻即可。

Let's summarize the key points from this video. Adding hysteresis to a comparator circuit greatly helps reduce its sensitivity to input noise. Hysteresis is applied by adding resistors to the input and feedback networks of the comparator circuit. These resistor values affect both the reference voltage V ref and the upper and lower thresholds, VH and VL. Keep in mind that the tolerance of these resistors will affect your hysteresis accuracy.

The feedback resistor is usually higher in value than the other resistors, therefore its loading on the voltage divider in the non-inverting configuration is minimal. Make sure that the value of R pull-up is less than 1/10 of the feedback resistor, in order to ensure accurate hysteresis voltage. This design procedure can also be used for push-pull output comparators. Simply remove R pull-up from the circuit, and use the data sheet curves for output voltage versus output current to establish V O max and V O min from the VOH and VOL levels.

As one final note, these design guidelines will work for the majority of your hysteresis needs. However, there are exceptions for more complex circuits, where other design constraints are involved. Please don't hesitate to reach out to your applications engineers at Texas Instruments for guidance with these types of designs.

That concludes this video. Thank you for watching. Please try the quiz to check your understanding of this video's content.

**作者**

周始勇[[zhou\_shiy\_ong@163.com](mailto:zhou_shiy_ong@163.com)]

烟台大学工学学士

XX电子科技有限公司 硬件工程师

嵌入式硬件爱好者

## 利用POR解决比较器启动不确定性问题

Hello, and welcome to the TI Precision Labs video discussing comparator applications, part 3. In this video, we willdiscuss several comparator topics, including the difference between using single and dual power supplies in comparator designs, the common mode voltage limitations of comparators, startup uncertainty in the output signal of a competitor, and the AC considerations of shoot through current propagation delay and maximum toggle frequency. Engineers frequently wonder if comparators can be used successfully with dual power supplies. Although comparators are most often shown and specified in a single supply configuration, they can almost always be configured for dual supply.

大家好，欢迎收看 TI Precision Labs 讨论比较器应用的视频第三部分。在本视频中，我们将讨论比较器的几个主题，包括在比较器设计中使用单电源和双电源的区别、比较器的共模电压限制、比较器输出信号的启动不确定性，以及交流时要考虑击穿电流传播延迟和最大切换频率。工程师经常会问，比较器能否成功地与双电源配合使用。虽然比较器通常以单电源配置显示和指定，但它们几乎总是可以配置为双电源。

This slide shows four examples of 3.3 volt open collector and push-pull output comparators being used with both single and dual supplies. The main differences between configurations are the input and output voltage range and the output current behavior. In the upper left hand corner, we have an open collector competitor configured for single supply. When the output of the circuit is a logic high, the output stage transistor is off and the pull up resistor pulls the voltage up to the supply. In this state, no current is being drawn by the comparator's output, and no current flows through the pull up resistor.

本幻灯片展示了四个使用单电源和双电源的 3.3 伏集电极开路和推挽输出比较器的示例。配置之间的主要区别在于输入和输出电压范围以及输出电流行为。左上角是为单电源配置的集电极开路比较器。当电路输出为逻辑高电平时，输出级晶体管关闭，上拉电阻将电压拉高至电源。在这种状态下，比较器的输出端不会产生电流，上拉电阻也不会有电流流过。

When the output is driven low, to 0 volts, the comparator's output stage transistor is on, and the full supply voltage of 3.3 volts is present across the pull up.

The current in the output stage can be computed to be the supply voltage divided by the pull up resistance. In the lower left hand corner, we have the open collector comparator configured for dual supply. The total supply voltage from V plus to V minus is still 3.3 volts, just shifted such that the mid supply is now equal to 0 volts.

当输出被驱动为低电平（0 伏）时，比较器输出级晶体管处于导通状态，上拉电阻两端为 3.3 伏的全电源电压。输出级中的电流可以计算为电源电压除以上拉电阻。



左下角是为双电源配置的集电极开路比较器。从 V 加到 V 减的总电源电压仍为 3.3 伏，只是发生了偏移，使得中间电源现在等于 0 伏。

Now, V plus is plus 1.65 volts, and V minus is minus 1.65 volts. For this circuit, the input common mode range and output swing range extends across the supply range from minus 1.65 volts to plus 1.65 volts. Like the single supply circuit, this configuration will require no current when the output is high at plus 1.65 volts, and will sink current when the output is low at minus 1.65 volts. On the upper right is the push-pull comparator, configured for single supply. In this case, the output is connected to a load resistor.

现在，V 加为正 1.65 伏，V 减为负 1.65 伏。对于该电路，输入共模范围和输出摆幅范围横跨负 1.65 伏至正 1.65 伏的电源范围。与单电源电路一样，这种配置在输出为正 1.65 伏高电平时不需要电流，而在输出为负 1.65 伏低电平时需要电流。



右上方是推挽式比较器，配置为单电源。在这种情况下，输出端与负载电阻相连。

When the output of the comparator is low at 0 volts, the output current is 0, because the voltage across the load is 0. When the output is high at 3.3 volts, the competitor sources current equal to 3.3 volts, divided by the load resistance. Finally on the lower right, we have the push-pull comparator configured for dual supply. In this case, the comparator must source current when it drives the output high to plus 1.65 volts, and it must sink current when it drives the output low to minus 1.65 volts.

当比较器输出为 0 伏低电平时，输出电流为 0，因为负载两端的电压为 0。 当输出为 3.3 伏高电平时，比较器的电流等于 3.3 伏除以负载电阻。



最后在右下方，我们看到了为双电源配置的推挽式比较器。在这种情况下，比较器必须在将输出驱动为正 1.65 伏的高电平时输出电流，而在将输出驱动为负 1.65 伏的低电平时吸收电流。



Let's move on to discussing the input common mode voltage range of comparators. While for many comparators, the allowable common mode voltage is straightforward and extends from the negative supply to the positive supply, there are some interesting exceptions. For example the TLV3401 1 and TLV3701, nanopower comparators, offer an input common mode range VICR that extends plus 5 volts above the positive supply voltage, VCC.

下面我们来讨论比较器的输入共模电压范围。对于许多比较器来说，允许的共模电压范围很简单，从负极电源一直延伸到正极电源，但也有一些有趣的例外情况。例如，纳米功率比较器 TLV3401 1 和 TLV3701 的输入共模电压范围 VICR 比正电源电压 VCC 高出 5 伏。

Engineers often ask if these devices still behave as comparators when operated in that extended common mode voltage region. Since this is a specification given in the electrical characteristics table of the device datasheet, it is implied that the product will still operate as specified in this condition. Nevertheless, it is unusual for the common mode range to extend so far above the supply, so we built the circuit shown on the left and tested it on the bench, in order to show its operation with input signals 5 volts above the positive supply. The oscilloscope capture of the circuit operation is given in the center of the slide, where the input signal is shown in orange and the output signal is shown in blue.

工程师们经常会问，这些器件在扩展共模电压区域工作时是否仍具有比较器的性能。由于这是器件数据表电气特性表中给出的规格，这意味着产品在此条件下仍能按规定工作。因此，我们构建了左图所示的电路，并在工作台上进行了测试，以显示其在输入信号高于正电源 5 伏时的工作情况。幻灯片中央是电路工作的示波器截图，输入信号显示为橙色，输出信号显示为蓝色。

The TLV3401 did indeed operate correctly, but Interestingly, the differential input voltage required in order to make the output change states was found to increase as VCC increased. These results are summarized in the table on the right. Despite the somewhat larger differential input voltage requirement, this capability might provide a simpler solution for applications where the input voltage has a common mode level that is greater than VCC.

TLV3401 确实能正常工作，但有趣的是，随着 VCC 的增加，为使输出改变状态所需的差分输入电压也在增加。右表汇总了这些结果。尽管对差分输入电压的要求略高，但对于输入电压的共模电平大于 VCC 的应用，这种功能可能提供了一种更简单的解决方案。

A common issue encountered in comparator circuits is known as startup output state uncertainty. Startup state uncertainty means that as the comparator's power supply is ramped, the output may transition back and forth between states, regardless of the input signal. Thus the output may intermittently provide a false or incorrect state during startup until the supply voltage reaches the comparator's minimum specified operating voltage and the device stabilizes. This can be an issue if a circuit following the comparator comes to life quicker during startup and acts upon an unintended output state coming from the comparator.

比较器电路中常见的一个问题是启动输出状态不确定性。**启动状态不确定指的是，当比较器的电源斜坡上升时，输出可能会在不同状态之间来回转换，而与输入信号无关。**因此，在启动期间，输出可能会间歇性地提供错误或不正确的状态，直到电源电压达到比较器的最低指定工作电压，器件趋于稳定。**如果比较器之后的电路在启动过程中更快地启动，并根据比较器输出的非预期输出状态进行操作，这可能会造成问题。**

This behavior is illustrated in the circuit shown here using the TLV3492. In this example, the supply voltage is slowly ramped up using a sawtooth generator. Two different sets of input conditions are shown in red and black.

本图中使用 TLV3492 的电路说明了这种行为。在此示例中，电源电压通过锯齿波发生器缓慢升高。红色和黑色显示了两组不同的输入条件。

For the first case, shown in red, the voltage on the non-inverting input is greater than the voltage on the inverting input, so the output should be a logic high. We see that, as the supply voltage ramps from 0 volts to 3 volts, the output actually flips state from logic low to logic high and back to logic low, before stabilizing at logic high once the supply reaches 1.5 volts. After this point, the output of the comparator remains at logic high, as expected. Keep in mind that 1.5 volts is actually below the minimum supply requirement of 1.8 volts for the TLV3492.

对于第一种情况（如红色所示），非反相输入端的电压大于反相输入端的电压，因此输出应该是逻辑高电平。我们可以看到，当电源电压从 0 伏上升到 3 伏时，输出实际上从逻辑低电平翻转到逻辑高电平，然后又回到逻辑低电平，最后在电源电压达到 1.5 伏时稳定在逻辑高电平。在此之后，比较器的输出会如预期一样保持逻辑高电平。请注意，1.5 伏实际上低于 TLV3492 的最低电源要求 1.8 伏。



For the second case, shown in black, the inverting input voltage is higher than the non-inverting input voltage. In this case, the expected output is logic low, but the actual output briefly transitions to logic high as the supply ramps up. This uncertain startup behavior is not unusual, and can be observed in many comparators.

对于第二种情况（如黑色所示），反相输入电压高于非反相输入电压。在这种情况下，预期输出为逻辑低电平，但当电源升压时，实际输出会短暂过渡到逻辑高电平。这种不确定的启动行为并不罕见，在许多比较器中都能观察到。



Thankfully, some more modern comparators have internal circuitry, which addresses this issue. The TLV3691, for example, has a power on reset-- or, POR-- circuit, which forces the comparator output low during startup. If we repeat the power supply ramp test from the previous slide, we can observe that the comparator output remains low until the minimum VCC is reached. This can be an important feature in certain applications where reliable startup behavior is critical.

值得庆幸的是，一些更先进的比较器具有内部电路，可以解决这个问题。例如，TLV3691 具有上电复位（或称 POR）电路，可在启动时强制比较器输出为低电平。如果我们重复上一张幻灯片中的电源斜坡测试，就会发现比较器输出一直保持低电平，直到达到最小 VCC。在某些对启动性能要求较高的应用中，这可能是一项重要功能。



An important AC consideration for comparators with push-pull output is something called shoot-through current. This is a current surge that flows from the positive supply to the negative supply under certain conditions. The shoot-through current occurs when the output of the comparator changes state, and both output transistors are on for a brief instant in time. This creates a current path from the positive to the negative supply through the on resistance of the output transistors, resulting in a short duration glitch in the power supply current. These glitches can affect adjacent comparators, especially when using dual or quad package devices.

对于具有推挽输出的比较器而言，一个重要的交流考虑因素就是所谓的击穿电流。这是一种在特定条件下从正电源流向负电源的电流浪涌。当比较器的输出改变状态时，两个输出晶体管在短暂的瞬间都处于导通状态，这时就会产生击穿电流。这会通过输出晶体管的导通电阻产生一条从正电源到负电源的电流通路，从而导致电源电流出现短时脉冲。这些故障可能会影响相邻的比较器，尤其是在使用双封装或四封装器件时。

The supply glitches may also affect adjacent devices connected to the same power supply, as the glitches are fairly high in frequency where the power supply rejection of many devices isn't necessarily very good. Thankfully, this problem can usually be remedied through proper selection of power supply decoupling capacitors. The LMC7211 data sheet, for example, gives very good information on how to select a capacitor for this purpose. Also remember to follow good printed circuit board layout techniques, which provide a low inductance path for the capacitor.

电源瞬态还可能影响连接到同一电源的相邻设备，因为故障频率相当高，而许多设备的电源抑制不一定很好。值得庆幸的是，这个问题通常可以通过正确选择电源去耦电容来解决。例如，LMC7211 数据表提供了有关如何为此选择电容器的详细信息。此外，还要记住遵循良好的印刷电路板布局技术，为电容器提供低电感路径。

Another common AC consideration for comparators is propagation delay. This is the time required for the comparator output to reach 50% of its final output level when the input changes to 50% of its final input level. Notice that two propagation delays are specified-- one for the output transition from low to high, designated Tp(lh), and another for the output transition from high to low, designated Tp(hl). Besides the propagation delay, a rise time Tr and fall time Tf for the output waveform are also specified.

比较器的另一个常见交流考虑因素是传播延迟。**这是当输入变为其最终输入电平的 50%时，比较器输出达到其最终输出电平的 50%所需的时间。**请注意，这里指定了两个传播延迟--一个是**输出从低电平到高电平的转换延迟，即 Tp(lh)，另一个是输出从高电平到低电平的转换延迟，即 Tp(hl)。**除传播延迟外，**还指定了输出波形的上升时间 Tr 和下降时间 Tf。**



This is the time required for the output to transition from 10% to 90% of its final value. Note that the propagation delay of a comparator can be different for the rising edge and falling edge, due to the sizing and impedance of the output stage transistors. The propagation delay time of a comparator is affected by the amount of input overdrive. In this case, overdrive is defined as additional input signal amplitude relative to the reference level applied to the other input.

这是输出从最终值的 10% 过渡到 90% 所需的时间。请注意，由于输出级晶体管的大小和阻抗不同，比较器在上升沿和下降沿的传播延迟可能不同。**比较器的传播延迟时间受输入过驱动量的影响。在这种情况下，过驱动被定义为相对于应用于另一个输入端的参考电平的额外输入信号幅度。**



For example, if the reference input is set to 1 volt, and the signal input is 1.02 volts, the overdrive level is equal to 20 millivolts. Overdriving the comparator input results in a reduced propagation delay time. The reduction is limited, but can be significant, as the overdrive is stepped from 5 millivolts up to 100 millivolts. The most significant reductions occur at the lower end of the overdrive range, such as from 5 millivolts to 20 millivolts. The plots on the top of the slide show the change and propagation delay versus overdrive voltage for the TLV3501.

**例如，如果基准输入设置为 1 伏，而信号输入为 1.02 伏，则过驱动电平等于 20 毫伏。比较器输入的过驱动可缩短传播延迟时间。**延迟时间的缩短是有限的，但随着过驱动电平从 5 毫伏阶跃到 100 毫伏，延迟时间会显著缩短。最显著的缩短发生在过驱动范围的低端，例如从 5 毫伏到 20 毫伏。幻灯片顶部的图显示了 TLV3501 的变化和传播延迟与过驱动电压的关系。

The final comparator specification we'll discuss in this video is called maximum toggle frequency, or the maximum switching frequency of the comparator. This specification gives us an impression of the overall speed of a comparator, and can be calculated using the equation shown here. Simply add the rise time, fall time, propagation delay from low to high, and propagation delay from high to low, and take the reciprocal of the result. For example, if we use the TLV3501 timing parameters, we can calculate an approximate maximum toggle frequency of 83.3 megahertz. The data sheet gives a value of 80 megahertz, quite close to our calculation.

**本视频要讨论的最后一个比较器规格称为最大切换频率，或比较器的最大开关频率。**这一规格让我们对比较器的整体速度有了一个印象，可以使用此处所示的公式计算出来。只需将上升时间、下降时间、从低电平到高电平的传播延迟和从高电平到低电平的传播延迟相加，然后取结果的倒数即可。例如，如果使用 TLV3501 时序参数，我们可以计算出 83.3 兆赫兹的近似最大切换频率。数据表给出的数值为 80 兆赫，与我们的计算结果非常接近。

Taking the TLV3201 as another example, we can calculate an approximate maximum toggle frequency of 10.9 megahertz. The data sheet does not specify a value, but lab tests verified that the limit is around 10 megahertz. That concludes this video. Thank you for watching. Please try the quiz to check your understanding of this video's content.

以 TLV3201 为例，我们可以计算出它的最大拨动频率大约为 10.9 兆赫。数据表没有说明具体数值，但实验室测试证实，极限值约为 10 兆赫。本视频到此结束。感谢您的观看。请尝试进行测验，以检查您对本视频内容的理解程度。

**作者**

周始勇[[zhou\_shiy\_ong@163.com](mailto:zhou_shiy_ong@163.com)]

烟台大学工学学士

XX电子科技有限公司 硬件工程师

嵌入式硬件爱好者

## 使用运算放大器作为比较器的利弊

Hello and welcome to the TI Precision Labs video discussing comparator applications, part four. In this video, we will discuss several extra features that are integrated into some comparators to help simplify your designs. We'll move on to discussing the use of op amps as comparators and the pros and cons of doing this. We will finish this video series on comparators by pointing to some useful TI precision designs built with comparators.

大家好，欢迎收看 TI Precision Labs 讨论比较器应用的视频第四部分。在本视频中，我们将讨论一些比较器中集成的额外功能，以帮助简化您的设计。接下来，我们将讨论使用运算放大器作为比较器以及这样做的利弊。在比较器系列视频的最后，我们将介绍使用比较器构建的一些有用的 TI 精密设计。

One example of an extra feature integrated into some comparators is an internal voltage reference included in devices such as a TLV3011 and TLV3012. In these comparators, the internal 1.242 volt precision voltage reference can be very helpful when your applications require you to compare a voltage on one input to a fixed reference voltage level. In the example shown here, a voltage divider is used to adjust the reference voltage to one volt. The equations on the right show how to calculate the values of the divider resistors in order to achieve your desired effective V ref.

TLV3011 和 TLV3012 等器件中包含的内部电压基准就是某些比较器集成额外功能的一个例子。在这些比较器中，当您的应用需要将一个输入端的电压与一个固定的参考电压电平进行比较时，内部 1.242 伏精密电压基准会非常有用。在这里显示的示例中，使用分压器将基准电压调整为 1 伏。右边的公式显示了如何计算分压器电阻值，以实现所需的有效基准电压。

Note that using the internal reference voltage to generate V ref will generally be much more accurate than using the power supply. The TLV2302 and TLV2702 micropower comparators contain both a comparator and a rail-to-rail input and output op amp in the same package. The TLV2302 is an open-drain comparator, while the TLV2702 is a push-pull output comparator. For now, note that it is best to avoid trying to use an op amp as a comparator, so these devices are convenient if your application requires both a comparator and an op amp and minimizing printed circuit board space is critical. Also note that these devices have a wide power supply voltage range of 2.5 volts to 16 volts, can accept input common mode voltages up to five volts above the positive supply, and include reverse battery protection up to 18 volts.

请注意，使用内部基准电压产生 V ref 通常要比使用电源精确得多。TLV2302 和 TLV2702 微功率比较器在同一封装中包含一个比较器和一个轨至轨输入输出运算放大器。TLV2302 是开漏比较器，而 TLV2702 则是推挽输出比较器。因此，如果您的应用既需要比较器，又需要运算放大器，而且最大限度地减少印刷电路板空间至关重要，那么这些器件就非常方便了。还要注意的是，这些器件的电源电压范围很宽，从 2.5 伏到 16 伏不等，可接受高于正电源 5 伏的输入共模电压，并具有高达 18 伏的反向电池保护功能。

The TL3016 ultrafast push-pull comparator is abundant with additional features. First, it offers complimentary outputs, meaning that an inverted version of the typical comparator output is also available. This can be very useful in applications where complimentary signals are needed.

TL3016 超快推挽比较器具有丰富的附加功能。首先，它提供互补输出，这意味着典型比较器输出的反相版本也可用。这在需要互补信号的应用中非常有用。

This comparator also features a latch-enable, or LE, function. When the LE pin is biased between zero volts and 0.8 volts, the TL3016 will operate as a comparator. However, when the LE pin is biased to two volts or greater, the outputs latch and hold their current states until unlatched. The outputs will not change while the latch is active, even if the inputs to the comparator change.

该比较器还具有锁存使能或 LE 功能。当 LE 引脚的偏压介于零伏和 0.8 伏之间时，TL3016 将作为比较器工作。但是，当 LE 引脚的偏置电压达到或超过两伏时，输出将锁存并保持其当前状态，直至解锁。在锁存时，即使比较器的输入发生变化，输出也不会改变。

The simulation waveforms on the right show the operation of this device. From time zero to 50 nanoseconds, the latch function is disabled, and the comparator operates normally. You can also observe the complimentary outputs Q and QB in this region. At time equal to 50 nanoseconds, the latch pin is set high and the latching function is enabled. From this point on, the outputs hold state, even as the input signal continues to change.

右侧的模拟波形显示了该器件的运行情况。从时间零到 50 纳秒，锁存功能被禁用，比较器正常工作。您还可以观察到这一区域内的互补输出 Q 和 QB。当时间等于 50 纳秒时，锁存引脚置高，锁存功能启用。从这时起，即使输入信号继续变化，输出仍保持状态。

A common topic when discussing comparators is the use of op amps as comparators. There are both advantages and disadvantages to doing this, which we'll now discuss. Let's discuss the advantages first.

在讨论比较器时，一个常见的话题是使用运算放大器作为比较器。这样做既有优点也有缺点，我们现在就来讨论一下。首先讨论优点。

Perhaps the most common reason engineers wish to use op amps as comparators is because of the potential savings to both component cost and printed circuit board area. If a dual or quad package op amp is already used elsewhere in the system and some channels are left available, it may be more efficient to assign any remaining channels for comparator functions. Furthermore, most amplifiers offer better DC precision than comparators. A lower offset voltage, for example, can improve the accuracy of the comparator's trip point, as we discussed in part one of this video series. Finally, the rate of change of an op amp's output is limited by its slew rate, which may be advantageous if electromagnetic interference, or EMI, generated by the fast transition of comparators is a problem.

工程师希望将运算放大器用作比较器的最常见原因，可能是为了节省元件成本和印刷电路板面积。**如果系统中的其他地方已经使用了双通道或四通道运算放大器，并且还有一些通道可用，那么将剩余通道分配给比较器功能可能会更有效**。**此外，大多数放大器的直流精度都比比较器高。例如，较低的偏移电压可以提高比较器跳变点的精度，这一点我们在本视频系列的第一部分中已经讨论过。最后，运算放大器输出的变化率受其压摆率的限制，如果比较器的快速转换所产生的电磁干扰（或 EMI）是一个问题，这可能是一个优势。**

Let's now go over the disadvantages to using op amps as comparators. First, the power consumption of most op amps will be higher than the equivalent comparators. Also, the allowable differential input voltage may be limited by the presence of input clamping diodes, depending on the op amp topology. And many non-rail-to-rail op amps will have issues when operated beyond the allowable input common mode voltage range. Perhaps most importantly, an op amp's recovery time from saturation may not be characterized and can range from hundreds of nanoseconds all the way up to milliseconds, severely impacting the circuit's timing behavior.

现在让我们来看看使用运算放大器作为比较器的缺点。首先，大多数运算放大器的功耗都高于同等比较器。此外，根据运算放大器拓扑结构的不同，允许的差分输入电压可能会受到输入箝位二极管的限制。许多非轨对轨运算放大器在超出允许的输入共模电压范围时会出现问题。也许最重要的是，运算放大器的饱和恢复时间可能无法确定，其范围可能从数百纳秒一直到毫秒，从而严重影响电路的定时行为。

Furthermore, the rise and fall time of an op amp is limited by the slew rate and will generally be much slower than a comparator. Finally, there is no op amp equivalent of an open-drain or open-collector comparator. All op amps actively source or stay current to create the required voltage at the load. In general, op amps are not intended to be operated in saturation, which is precisely what comparators are designed to do and excel at.

此外，运算放大器的上升和下降时间受到压摆率的限制，通常比比较器慢得多。最后，运算放大器并不等同于漏极开路或集电极开路比较器。所有运算放大器都会主动源入或保持电流，以便在负载上产生所需的电压。一般来说，运算放大器不能在饱和状态下工作，而这恰恰是比较器的设计目标和优势所在。

One of the biggest challenges to using an op amp as a comparator is dealing with the op amp's differential input voltage limits. Many op amps, especially bipolar input op amps, have anti-parallel input diodes, also called back-to-back input diodes, across input pins n plus and n minus. The purpose of these diodes is to protect the base-to-emitter junctions of the input transistors from entering reverse breakdown when large differential input voltages are present. Once broken down, the transistor's performance severely degrades, causing permanent changes to the op amp's offset voltage, input bias current, and noise characteristics.

将运算放大器用作比较器的最大挑战之一是如何处理运算放大器的差分输入电压限制。许多运算放大器，尤其是双极输入运算放大器，在输入引脚 n 加和 n 减之间有反并联输入二极管，也称为背靠背输入二极管。这些二极管的作用是保护输入晶体管的基极至发射极结，防止在出现大差分输入电压时发生反向击穿。一旦击穿，晶体管的性能就会严重下降，导致运算放大器的失调电压、输入偏置电流和噪声特性发生永久性变化。

This permanent degradation should be avoided, so the input clamps keep the differential input voltage limited to a safe level. If the limit is exceeded, one of the clamp diodes becomes forward biased and conducts current across the input pins and away from the input transistors. Some popular TI bipolar op amps with input clamps are the OPA209, OPA211, OPA227, and OPA1611. Since comparators normally have large differential voltages applied to their inputs, bipolar op amps in general are poorly suited to be used as comparators.

应避免这种永久性降级，因此输入钳位将差分输入电压限制在安全水平。如果超过限制，其中一个钳位二极管就会变成正向偏置，并在输入引脚上传导电流，从而远离输入晶体管。一些常用的带输入钳位的 TI 双极运算放大器包括 OPA209、OPA211、OPA227 和 OPA1611。由于比较器的输入端通常具有较大的差分电压，因此双极运算放大器一般不适合用作比较器。

Here are some general guidelines about the presence or non-presence of input clamps relative to the semiconductor process types other than bipolar. Most high voltage CMOS amplifiers, such as the OPA171 and OPA172 do have input clamps. Most low voltage CMOS amplifiers, such as the OPA325 and OPA350, do not have input clamps. JFET amplifiers, including the OPA140 and OPA1641, do not have the clamp diodes.

以下是一些关于除双极型以外的半导体工艺类型是否存在输入箝位的一般指导原则。大多数高压 CMOS 放大器（如 OPA171 和 OPA172）都有输入钳位。大多数低压 CMOS 放大器，如 OPA325 和 OPA350，没有输入钳位。JFET 放大器（包括 OPA140 和 OPA1641）没有钳位二极管。

Finally, chopper amplifiers do have parasitic input diodes that behave the same as the typical input clamp structure. Examples of this are the OPA333 and OPA188. Of course, there are exceptions to every rule, so use these guidelines as a starting point only.

最后，斩波放大器确实有寄生输入二极管，其行为与典型的输入钳位结构相同。例如 OPA333 和 OPA188。当然，凡事都有例外，因此这些准则只能作为起点。

Speaking of exceptions, let me show you some examples of bipolar amplifier designs without anti-parallel input diodes that can sustain high differential input voltages. These bipolar amplifiers are built with lateral PNP transistors, which have a reverse breakdown voltage of about 18 volts-- much higher than the typical NPN input transistors with the reverse breakdown voltages from two volts to seven volts. Some part numbers using these designs are the legendary UA741, as well as the LM358, OPA234, OPA244, and OPA2251.

说到例外情况，让我向大家展示一些没有反并联输入二极管的双极放大器设计实例，它们可以承受很高的差分输入电压。这些双极放大器采用横向 PNP 晶体管，其反向击穿电压约为 18 伏，远高于反向击穿电压为 2 伏至 7 伏的典型 NPN 输入晶体管。使用这些设计的一些零件编号包括著名的 UA741 以及 LM358、OPA234、OPA244 和 OPA2251。

Here's some more exceptions to the rules. While most high voltage CMOS amplifiers do have input clamps, some of our newest amplifiers of this type, such as the OPA192 and OPA197, have a patented, front-end design that does not require the clamps. Therefore, these op amps can also be configured as high performance comparators with a differential input range as large as the power supply voltage.

这里还有一些例外情况。虽然大多数高压 CMOS 放大器都有输入箝位，但我们最新推出的一些此类放大器（如 OPA192 和 OPA197）拥有专利的前端设计，不需要箝位。因此，这些运算放大器也可配置为高性能比较器，其差分输入范围与电源电压一样大。

Both products have specs well-suited for comparator applications, with rail-to-rail input and output, very low offset, high bandwidth and slew rate, and fast overload recovery time of only 200 nanoseconds. In general, you can see whether or not an op amp can sustain large differential input voltages by reading the absolute maximum table in the amplifier datasheet. You should be cognizant of what the differential input limitations are before considering using an op amp as a comparator.

这两种产品的规格都非常适合比较器应用，具有轨至轨输入和输出、极低的偏移、高带宽和压摆率，以及仅为 200 纳秒的快速过载恢复时间。一般来说，您可以通过阅读放大器数据表中的绝对最大值表，了解运算放大器能否承受较大的差分输入电压。在考虑将运算放大器用作比较器之前，您应该了解差分输入的限制。

Several TI precision designs have been created specifically for comparator applications. TIPD106 details how to use a comparator for AC coupled applications over a bandwidth range of two kilohertz to 32 megahertz. TIPD130 shows how to connect a bipolar high voltage input to a single supply, low voltage comparator. TIPD141 describes how to configure an amplifier for hysteresis, a topic discussed in part two of this video series. Finally, TIPD178 details the design procedure for a window comparator, whose functionality is shown on the right hand of this slide.

TI 专门针对比较器应用设计了几款精密产品。TIPD106 详细介绍了如何在 2 千赫兹至 32 兆赫兹的带宽范围内将比较器用于交流耦合应用。TIPD130 演示了如何将双极高压输入连接到单电源低压比较器。TIPD141 介绍了如何为迟滞配置放大器，本视频系列的第二部分将讨论这一主题。最后，TIPD178 详细介绍了窗口比较器的设计步骤，其功能如本幻灯片右侧所示。

Here we show a little more detail on TIPD130, which provides a method for interfacing a low voltage, single supply competitor with a high voltage, bipolar input. In this case, we use the term "bipolar" to mean a signal which swings both positive and negative. The bipolar input signals are plus or minus 15 volt peak sine waves, which if connected directly to the plus 3.3 volt single supply comparator would greatly exceed both the input common mode range and the absolute maximum input range of the device. Using a divider network made up of three resistors, the input signals are transformed to plus or minus 1.24 volts peak sine waves, centered about a plus 1.24 volt DC reference level. Now the two phase-differing input sine waves can be compared, with the TLV3201 setting the appropriate output level of zero volts or 2.3 volts.

在这里，我们将详细介绍 TIPD130，它提供了一种将低电压、单电源竞争对手与高电压、双极输入接口的方法。在这种情况下，我们使用 “双极 ”一词来表示正负波动的信号。双极输入信号为正负 15 伏峰值正弦波，如果直接连接到正 3.3 伏单电源比较器，将大大超出输入共模范围和设备的绝对最大输入范围。利用由三个电阻组成的分压器网络，输入信号被转换为正负 1.24 伏峰值正弦波，以正 1.24 伏直流参考电平为中心。现在可以对两个相位不同的输入正弦波进行比较，TLV3201 可以设置零伏或 2.3 伏的适当输出电平。

**作者**

周始勇[[zhou\_shiy\_ong@163.com](mailto:zhou_shiy_ong@163.com)]

烟台大学工学学士

XX电子科技有限公司 硬件工程师

嵌入式硬件爱好者

## 如何在汽车和工业系统中使用高速比较器进行设计

Hi, everyone, and welcome to this video about high-speed comparator applications in automotive and industrial sectors. We will first highlight some common narrow pulse circuit applications. Next, we will discuss some crucial comparator specifications when being used for these types of applications.

大家好，欢迎收看本视频，了解高速比较器在汽车和工业领域的应用。首先，我们将重点介绍一些常见的窄脉冲电路应用。接下来，我们将讨论在这些应用中使用比较器时的一些关键规格。

Then we will walk through an application for LiDAR systems. The first circuit design will walk through important design goals in the completed circuit for the LiDAR transmitter side. Lastly, we will discuss the design goals and completed circuit for the photodiode receiver circuit with a transimpedance amplifier. Let's get started.

然后，我们将介绍激光雷达系统的应用。第一个电路设计将介绍激光雷达发射端完整电路的重要设计目标。最后，我们将讨论带有跨阻放大器的光电二极管接收器电路的设计目标和完成电路。让我们开始吧。

Here are some examples of popular high-speed pulse applications. Fast responses from these types of systems require a narrow pulse generator or transmitter and a receiver with fast detection capability. For today's video, we will focus on a LiDAR application that uses a high-speed GaN FET, a laser diode, and a photodiode receiver. Even though we will look at this specific application, most of the circuitry applies to majority of these applications.

以下是一些常用的高速脉冲应用实例。这类系统的快速响应需要窄脉冲发生器或发射器以及具有快速检测能力的接收器。在今天的视频中，我们将重点介绍使用高速 GaN FET、激光二极管和光电二极管接收器的激光雷达应用。尽管我们将关注这一特定应用，但大部分电路仍适用于大多数此类应用。

There are a handful of specifications for high-speed comparators that are important when creating automotive and industrial designs. The first is toggle rate. Toggle rate describes how fast the input can change states while retaining the expected output behavior. Output types are also important because the type of comparator output has to comply with the inputs of downstream devices.

在创建汽车和工业设计时，高速比较器有几个重要的规格。首先是切换率。切换率描述了在保持预期输出行为的同时，输入状态变化的速度。输出类型也很重要，因为比较器的输出类型必须符合下游设备的输入。

The next important comparator specification is propagation delay, which defines how long the output takes to respond to the input. Low overdrive dispersion is also an important specification for high-speed designs. Input overdrive itself describes how much the comparator input signal exceeds its reference voltage value.

下一个重要的比较器规格是传播延迟，它定义了输出响应输入所需的时间。低过驱动色散也是高速设计的一项重要指标。输入过驱动本身描述了比较器输入信号超出其参考电压值的程度。

And overdrive dispersion is defined as the amount of propagation delay variance over a certain range of input overdrives. For the GaN FET transmitter, it was required to supply a single-ended output to the input of the LMG1020 GaN FET driver. It was also required to drive the transmitter with LVDS inputs.

而过载色散是指在一定输入过载范围内的传播延迟差异量。对于 GaN FET 发射器，需要为 LMG1020 GaN FET 驱动器的输入提供单端输出。此外，还需要用 LVDS 输入驱动发射器。

For the receiver side, we will assume that the downstream device will require a single-ended output. If the downstream device for the receiver circuit requires LVDS outputs, then a high-speed comparator, such as the TLV3604, can be used instead of the selected TLV3601. The TLV3601 was selected to meet these important design requirements for both circuits. For more information about these comparative specifications, please access the TI training link in red.

对于接收器端，我们假设下游设备需要单端输出。如果接收器电路的下游设备需要 LVDS 输出，则可以使用 TLV3604 等高速比较器来代替所选的 TLV3601。选择 TLV3601 是为了满足这两个电路的这些重要设计要求。有关这些比较规格的更多信息，请访问红色字体中的 TI 培训链接。

As displayed on this slide, these are the design goals for the LiDAR circuit in regards to system supply, input type, output pulse width, and FET type. The key requirements are the ability to accept LVDS inputs, produce a 3-nanosecond pulse, operate off of 5 volts, and use a low-side FET switch. Using the TLV3601, LMG1020, and the EPC2019 GaN FET, we were able to meet the goals for the transmitter in this design. Below the table is the completed design circuit for the LiDAR GaN FET transmitter circuit.

如幻灯片所示，这些是激光雷达电路在系统电源、输入类型、输出脉冲宽度和 FET 类型方面的设计目标。关键要求是能够接受 LVDS 输入、产生 3 纳秒脉冲、在 5 伏电压下工作以及使用低端 FET 开关。通过使用 TLV3601、LMG1020 和 EPC2019 GaN FET，我们实现了本设计中发射器的目标。下表是 LiDAR GaN FET 发射器电路的完整设计电路。

As depicted by this next slide, these are the design goals for the transmitter LiDAR circuit in regards to system supply, input pulse width, output type, maximum propagation delay, amplifier bandwidth, and output swing requirements. Using the same 5-volt supply and using the 3-nanosecond pulse that we generated in the previous circuit, we need to have the entire receiver circuit respond to a pulse within 4 nanoseconds. The TLV3601 paired with the OPA858 satisfy the design goals with the configuration shown on this slide.

如下一张幻灯片所示，这些是发射器激光雷达电路在系统电源、输入脉冲宽度、输出类型、最大传播延迟、放大器带宽和输出摆幅要求方面的设计目标。使用相同的 5 伏电源，并使用我们在前一个电路中产生的 3 纳秒脉冲，我们需要让整个接收器电路在 4 纳秒内响应一个脉冲。TLV3601 与 OPA858 搭配使用，可以满足本幻灯片所示配置的设计目标。

Here is a condensed list of the specifications for the TLV3601 and the TLV3603. The TLV3603 has nearly identical specifications to the TLV3601, except it has an additional pin option for adjustable hysteresis and latch. The first set of alternate options is the TLV3605 and the TLV3605. These comparators have LVDS outputs and faster response times.

以下是 TLV3601 和 TLV3603 的简要规格列表。TLV3603 与 TLV3601 的规格几乎完全相同，只是多了一个用于可调迟滞和闩锁的引脚选项。第一组备用选项是 TLV3605 和 TLV3605。这些比较器具有 LVDS 输出和更快的响应时间。

The TLV3605 also provides the additional option to configure the device for external hysteresis or latch. The next comparator option that can be used for high-speed applications is the TLV3801 with LVDS outputs. This comparator can accept both single and split supply, has very low propagation delay of 225 picoseconds, and very low input overdrive dispersion. This comparator is a great option if LVDS signals are required for downstream devices.

TLV3605 还提供额外选项，可将器件配置为外部磁滞或锁存。下一个可用于高速应用的比较器选件是具有 LVDS 输出的 TLV3801。该比较器可接受单电源和分路电源，具有 225 皮秒的极低传播延迟和极低的输入过驱动色散。如果下游设备需要 LVDS 信号，这款比较器将是一个不错的选择。

For simulation results and the complete design processes for the transmit and receive circuits, please access the links provided on this slide. Thank you for watching.

有关发送和接收电路的模拟结果和完整设计过程，请访问本幻灯片提供的链接。感谢您的收看。

**作者**

周始勇[[zhou\_shiy\_ong@163.com](mailto:zhou_shiy_ong@163.com)]

烟台大学工学学士

XX电子科技有限公司 硬件工程师

嵌入式硬件爱好者

## Reference

**TI. Precision labs series: Comparators.** [**Precision labs series: Comparators | TI.com**](https://www.ti.com/video/series/precision-labs/ti-precision-labs-comparators.html#transcript-tab)**.**