

学校代码: 10246
学 号: 22112020088

復旦大學



课 程 论 文

基于钎互连的工艺发展

院 系: 微电子学院

专 业: 电子信息

姓 名: 韩宙

完 成 日 期: 2023 年 6 月 1 日

摘要

互联工艺中 Al 逐渐被 Cu 取代，因为铜的电阻率更小，抗电迁移性能更强，但是 Cu 互连的问题也很突出，就是在高温退火的条件下，很容易向 Si 中扩散形成铜的硅化物，极大的提升电阻率。为了克服 Cu 互连扩散的问题，一般采用预先生长一层 Ta/TaN 作为铜扩散的阻挡层和粘附层，来防止 Cu 在高温退火条件下扩散。

随着集成电路特征尺寸的不断缩小，集成电路先进技术介电已经发展到 10nm 及以下，传统的 Ta/TaN 体系已经不能满足工艺发展的需要。。Ru、Co、Mo 等一些新型合金材料由于具备较低的电阻率、与 Cu 的粘附性好等优点，被用来研究作为下一代的粘附层或者阻挡层材料。这些材料相对于 Ta 的优势是电导率相对较高可以不需要 PVD 生长籽晶层，直接进行 Cu 互连中的 Cu 电镀。

本文中主要介绍了 Ru 金属作为阻挡层材料的基本性质、优势与劣势，回顾 Ru 金属作为阻挡层材料的发展最后应用 Ru 金属的对于 Cu 的黏附性高而对于 Si 黏附性较差的以及电阻率低而具备的可以直接电镀铜的优势将 Ru 金属应用在新的工艺中，从而备受关注。

关键词 Ru 互连；阻挡层；Cu 互连；ALD 技术

目录

1 铜互连阻挡层简介	1
1.1 集成电路技术发展	1
1.2 Cu 互连技术	1
1.3 Cu 阻挡层技术	1
2 Ru 阻挡层	2
2.1 纯 Ru 阻挡层	3
2.2 掺杂的 Ru 阻挡层	4
3 基于 AS-ALD 工艺的 Ru 互连	6
3.1 DDT 选择性验证	7
3.1.1 DDT 选择性吸附	7
3.2 AS-ALD 选择性生长	8
3.3 工艺性能表征	8
4 Ru 阻挡层工艺与其他工艺对比	9

插图目录

1 Ru 阻挡层在不同温度下退火的电阻率	3
2 Ru 阻挡层直接电镀稳定性	3
3 Cu/Ru 体系下的不同温度 XRD 图像	4
4 TEM 图像 (a)Cu/Ru/ SiO_2 (b)Cu/Ru-N/ SiO_2	5
5 XRD 谱图 Ru/Si	5
6 XRD 谱图 Ru-N/Si	5
7 (a) 传统通孔结构示意图 (b) 利用 AS-ALD 生长 ZnO/Ru 阻挡层结构示意图	6
8 在 $120^\circ C$ 条件下将 Cu 与 SiO_2 浸泡 DDT 的浸润角区别	7
9 经过 DDT 浸泡后 Cu 与 SiO_2 的 XPS 光谱峰值	7
10 (a) SiO_2 分别浸泡 DDT 与不浸泡情况下 ZnO 生长情况 (b) Cu 分别浸泡 DDT 与不浸泡情况下 ZnO 生长后的元素比与浸泡过 DDT 的 SiO_2 对比 (c) 浸泡过 DDT 的 Cu 和 SiO_2 结构生长 ZnO 的 ALD 循环次数与最终生长选择比	8
11 TEM 图像与 EDS 图像 mapping (a) 在 DDT 浸泡后的 SiO_2 生长 ZnO-ALD(50 cycles) (b) 在 DDT 浸泡后的 SiO_2 生长 ZnO-ALD(150 cycles) (c) 在 DDT 浸泡后的 Cu 生长 ZnO-ALD(50 cycles) (d) 在 DDT 浸泡后的 Cu 生长 ZnO-ALD(50 cycles)	10
12 在 ZnO 表面与在经过 DDT 浸泡并移除后的 Cu 表面 ALD 生长 Ru 的厚度与循环关系	11

13	在 ZnO 表面与在经过 DDT 浸泡并移除后的 Cu 表面 ALD 生长 Ru 的 XRD 图谱	11
14	(a)Cu(60nm)/Ru(4nm)/ZnO(0nm) 不同温度下退火 XRD 图谱 (b)Cu(60nm)/Ru(4nm)/ZnO(1nm) 不同温度下退火 XRD 图谱 (c)Cu(60nm)/Ru(4nm)/ZnO(2nm) 不同温度下退火 XRD 图谱 (d) 不同温度退火情况下不同 ZnO 厚度的方阻变化	11
15	不同阻挡层之间性质对比	12

1 铜互连阻挡层简介

1.1 集成电路技术发展

集成电路技术（IC）是实现当今社会数字化与智能化的技术基础，它促进了社会的经济繁荣，提升了现代科技水平。当前，依托于信息技术及软件技术的快速发展，集成电路技术也在其带领下得到了快速的更新，逐渐引领未来人工智能技术及计算机网络技术的前行。表 1.1 展示了 IC 在每个发展阶段的集成度，自 20 世纪 60 年代起，集成电路的集成度经历了从 1 个元件到至今超过 10⁹ 个元件的发展历程，逐渐实现了全球大规模的发展，形成了全新的技术产业链，与此同时，芯片制造也正在向晶圆代工进行转变。

迄今为止，IC 芯片的集成度已超过十亿，进入了极大规模集成电路（GLSI）发展的时代，并且摩尔定律依然在 IC 中延续，每隔 18 个月芯片上元器件的数量就上升一倍，这使得 IC 集成度不断提高，互连线层数不断增加，对集成电路晶圆加工精度的要求也就越来越高。2018 年中美贸易争端，更凸显了集成电路芯片制造技术的极端重要性。因此，为了拉近与国际顶尖水平的差距，并摆脱我国高端精密芯片依赖进口的现状，开展 10 nm 及以下 IC 技术节点的研发对促进我国微电子技术发展具有重大意义。

1.2 Cu 互连技术

随着集成电路特征尺寸的持续缩小，铝（Al）布线所引起的互连电阻及 RC 延迟不断增加，这限制了集成电路的发展。1997 年，IBM 公司利用双大马士革工艺完成了 Cu 互连技术，Cu 互连技术是指在集成电路互连层的制造中，采用 Cu 金属取代传统的 Al 金属作为布线材料。铜互连技术相对于铝互连有着诸多的优势，首先，Cu 具有比 Al 更低的电阻率，这可以极大地缩短 RC 延迟时间；其次，铜互连技术采用碳掺杂 SiO₂ 材料取代传统的 SiO₂ 成为互连线之间的隔离层，这极大地削减了互连层厚度，降低了互连电容，并提高了器件的灵敏度；最后，IC 芯片在使用过程中由于布线材料过热会出现电子迁移现象，严重影响了产品的质量，而 Cu 相对于 Al 具有更高的熔点（Cu 1083°C，Al 660°C），有效降低了布线金属电子迁移的频率，提高了产品的良率及可靠性。因此，Cu 互连技术及工艺在 IC 晶圆制造过程中的应用逐渐得到应用。

1.3 Cu 阻挡层技术

Cu 阻挡层是指使用铜（Cu）材料作为阻挡层的一种技术，用于集成电路制造中。铜具有良好的电导性能，但在一些情况下，它可能会扩散到其他层，引起电路的故障。为了解决这个问题，Cu 阻挡层被引入到集成电路的制造过程中。

钨是最早用于 Cu 互连阻挡层的材料之一。它具有良好的热稳定性和电阻率，可以有效阻止铜的扩散。然而，钨的主要缺点是它的成本较高，而且在某些情况下可能与铜发生反应，导致电阻增加。

钽（Ta）是一种常用的阻挡层材料，在集成电路制造中被广泛应用。它具有以下几个优势，抑制铜扩散能力：钽具有出色的抑制铜扩散能力。它可以有效地阻止铜从互连层扩散到其他层，从而减少电路中的故障和损失。这是使用钽作为 Cu 互连阻挡层的主要优势之一。优异的热稳定性：钽具有良好的热稳定性，可以在高温下保持其性能和结构的稳定。这对于集成电路的制造和工作过程至关重要，因为制造过程中涉及到高温处理步骤，而电路在使用过程中也会受到高温环境的影响。电阻率适中：钽的电阻率适中，既不过高也不过低。这使得钽作为阻挡层材料时能够提供良好的电导性能，同时避免信号传输延迟的增加。与铜的兼容性：钽与铜具有较好的兼容性，不会发生显著的反应或相互扩散。这意味着钽阻挡层可以与铜互连层紧密结合，形成稳定和可靠的界面。可靠性和可制备性：钽材料具有良好的可靠性和可制备性，制造商可以使用现有的工艺和设备来实现钽阻挡层的制备。这使得钽成为一种经济有效且可行的选择。而钽氮化物（Ta₂N₃）在热稳定性方面相对较好，能够承受高温处理和工作环境。因此，在高温应用中，Ta/Ta₂N₃ 可能比纯钽更适合作为阻挡层材料。

然而，为了满足铜技术节点不断缩小的需求，传统材料和工艺面临挑战。由于铜的高电阻率，在 Ta/Ta₂N₃ 上直接电化学沉积是不现实的。因此，需要通过物理气相沉积（PVD）或化学气相沉积（CVD）预沉积铜种子层，但铜种子层的不均匀性对现代 20nm 以下甚至 10nm 以下 Cu 技术节点的无缺陷填充具有破坏性的影响。为了在纳米尺度上成功地超填充沟槽，需要具有超薄尺寸、高电阻率和稳定性的新型铜扩散势垒材料。所以人们着力于开发新一代的 Cu 互连材料，其中 Co, Mo 和 Ru 等金属备受关注，因为其在满足 Cu 阻挡层的性质外还由于其具有较低的电阻率可以直接在阻挡层表面进行电镀。

新一代的阻挡层材料需要具备以下的理想条件包括：

1. 对铜金属和介电层的粘附性
2. 与铜的不混溶和防止铜在高温下的扩散能力
3. 铜的直接接触具有良好的导电性
4. 可以在介电层上的均匀沉积超薄膜

只有满足这些条件才有可能被采用到新型的阻挡层材料之中，这里我们着重介绍 Ru 金属在 Cu 互连中的发展与应用。

2 Ru 阻挡层

Ru 是一种空气稳定的金属，电阻率 ($\rho_{Ru} = 7.1\mu\Omega \cdot cm$) 比 Ta ($\rho_{Ta} = 7.1\mu\Omega \cdot cm$) 低得多，允许直接电化学镀铜。更重要的是，Ru 的熔点高达 2334 °C，溶解度可以忽略不计，但与铜的润湿性极好，在高温下对电镀铜具有良好的粘附性。因此，Ru 被认为是替代传统扩散势垒材料的一种很有前途的候选材料。Ru 还可以通过 PVD、CVD、ALD 等气相沉积方法，可以将 Ru 阻挡层的薄膜放置在固体衬底上，湿法方式生长例如电镀等。

如图1所示, 在 Cu/Ru/Si 体系中, 经过恰当温度的退火 Ru 的电阻率最低可以达到 $3\mu\Omega\cdot\text{cm}$, 同时体系的失效温度要超过 500°C , 这就说明 Ru 作为阻挡层的潜力与稳定性。

如图2所示, 由于 Ru 的电阻率极低, 所以不需要任何的籽晶层 Cu 就可以直接在 Ru 表面进行电镀同时需要的电压非常的低, 在前几个循环的电镀中, 其开路的电镀电压为 0.5, 而经过前几层铜电镀后其需要的开路电压接近于 0 且在 100 层以上循环电镀生长过程中没有任何的变化, 这就说明了 Ru 对于 Cu 直接电镀的性能优越性与低损耗性。在实验中可以通过磁控溅射技术, 可以在硅片上沉积的 20nmRu 薄膜上并在 Running 表面电镀 Cu 层, 其 Cu ED 效率高达 95%。

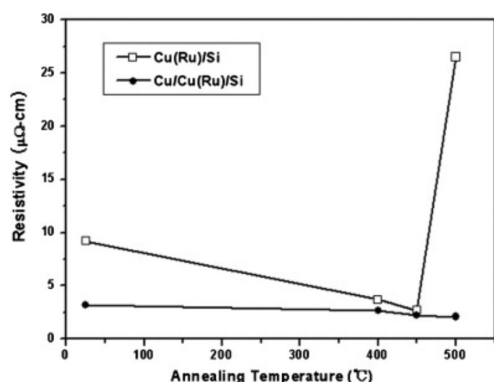


图 1: Ru 阻挡层在不同温度下退火的电阻率

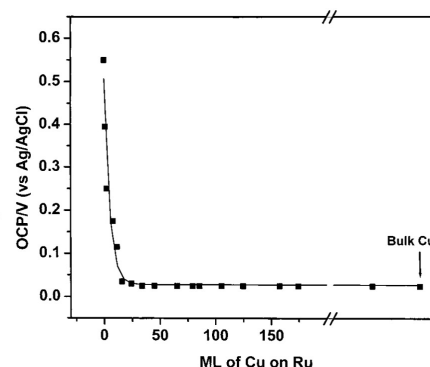


图 2: Ru 阻挡层直接电镀稳定性

2.1 纯 Ru 阻挡层

通过 PVD 溅射与铜电镀得到的 Cu/Ru/SiO₂ 体系可以维持在高温退火的情况下不产生新的相且不互相扩散。如图3所示在室温情况下与在 600°C 温度退火都的 XRD 峰值都相同, 说明没有任何新的相产生, 直到 800°C 的温度下退火, XRD 图谱中也没有任何新的峰值位置变化, 只有峰值变化。这就说明 Ru 作为阻挡层的潜力与稳定性。

但是显然更高温度的退火就会让 Cu/Ru/SiO₂ 体系失效, 一般认为这样的失效原因为失效出现在高退火温度下, 是由多晶硅化钨的形成引发的, 进一步促进铜向硅衬底的扩散, 形成铜硅化物突起。从而导致阻挡层失效的。

在某种程度上, 钨薄膜的质量对铜的相互扩散行为有决定性的影响。钨晶界的存在是缺陷位点, 大大加速了铜通过钨阻挡层的相互扩散。图4(a) 证明使用 Ru 薄膜作为 Cu 扩散屏障层的失败是由于其柱状颗粒结构, 促进了铜原子在高温下穿透硅衬底。他们的横断面透射电子显微镜 (TEM) 结果清楚地显示了在硅衬底上垂直取向的 Ru 薄膜的柱状微观结构。在 550°C 退火后, Ru 薄膜从 Si 衬底中分离, Cu 通过 Ru 柱状晶界进入下面的 Si 中, 导致 Cu/Ru/Si 体系的降解。

可以观察到透射电子显微镜的结果清楚地显示了在硅衬底上垂直取向的 Ru 薄膜的柱状微观结构。在 550°C 退火后, Ru 薄膜从 Si 衬底中分离, Cu 通过 Ru 柱状晶界渗透到下面的 Si 中, 导致 Cu/Ru/Si 体系的降解。

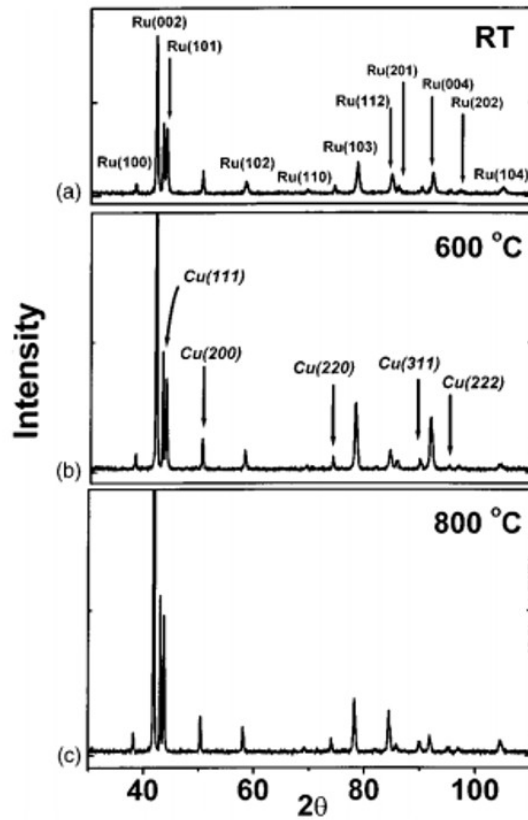


图 3: Cu/Ru 体系下的不同温度 XRD 图像

然而，在 Ru 薄膜中引入异物会导致非晶态结构的形成，从而消除柱状结构的形成，控制晶界，最终提高铜的相互扩散阻力。图4(b)(c) 证明，氮溶解到 Ru 薄膜中形成了具有 10 倍高薄片电阻的非晶结构，掺杂延迟了钨硅化物的形成，减少了铜向介质层的扩散。进行 N 掺杂之后 Cu/Ru 表面的粘附性没有明显的变化但是 Ru/SiO₂ 明显没有柱状的颗粒所创造的间隙，而是彼此之间紧密贴合的粘连在了一起。

2.2 掺杂的 Ru 阻挡层

在前一节提到了在 Ru 薄膜中引入杂质会导致非晶态结构的形成，从而消除柱状结构的形成，控制晶界，最终提高铜的相互扩散阻力。并且给出了 TEM 图整明在 Ru-N/SiO₂ 体系中相比与 Ru/SiO₂ 粘附性有显著的提升，不存在任何的柱状颗粒，认识具有清晰完整的晶向边界，不存在 Cu 向 SiO₂ 的轻易扩散。

如图5所示，由于 Ru/SiO₂ 体系的粘附力较差，所以在较低温度 (500°C) 情况下进行退火就已经开始出现了 Ru₂Si₃ 化合物，相对对于 Cu/Ru 体系 800°C 都不会时出现新品向的体系来说有明显的差距。但是通过在 Ru 生长中掺杂 N 之后形成的 Ru-N/SiO₂ 体系中 Ru-N 与 SiO₂ 之间粘附紧密，有明显的晶界而不会出现柱状的颗粒从而更容易保持稳定。所以可以在高达 800°C 情况下进行退火保持晶向稳定，不出现 Ru 的硅化物。

掺杂杂质使得 Ru 与 SiO₂ 的原理总的来说也很简单，就是通过一些外来元素例如硼 (B)、

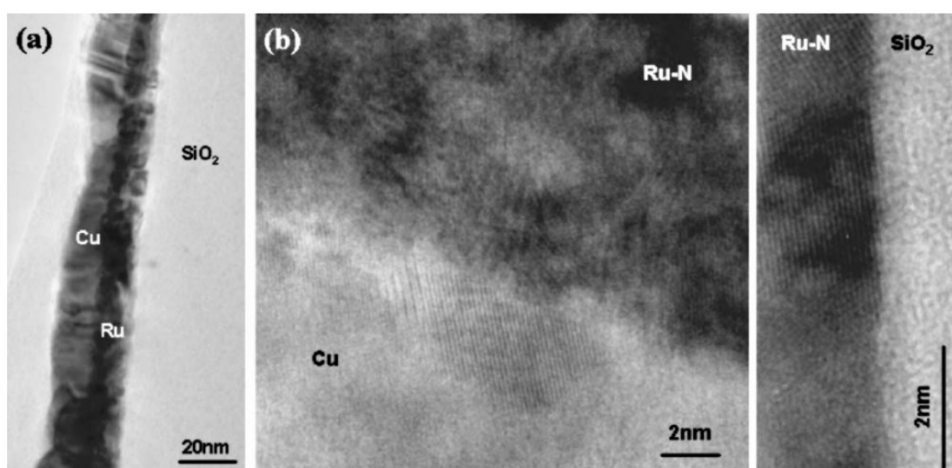
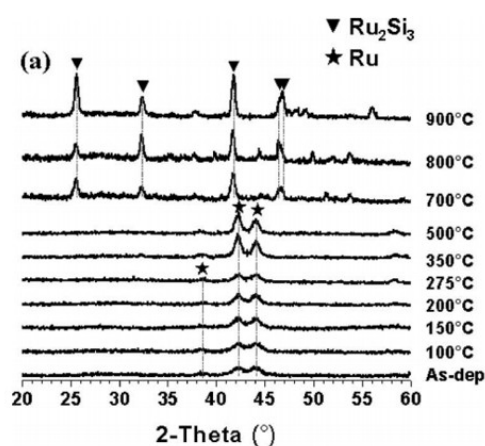
图 4: TEM 图像 (a)Cu/Ru/SiO₂ (b)Cu/Ru-N/SiO₂

图 5: XRD 谱图 Ru/Si

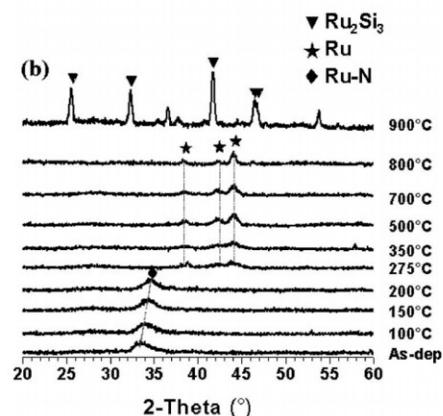


图 6: XRD 谱图 Ru-N/Si

磷 (P) 和碳 (C) 能够诱导非晶态 Ru 薄膜的形成, 从而显著提高了 Ru 薄膜防止 Cu 相互扩散的能力。在低介电层上沉积了 12 nm 的 Ru (P) 薄膜, 有效地阻止了铜在 800 °C、5 min 条件下扩散到硅片中。有些研究证明, 在热退火条件下, Ru-B-C 的 5 nm 薄膜形成非晶相的温度明显高于纯 Ru, 掺杂膜在 750 °C 时热稳定。金属元素也可以作为掺杂剂, 与 Ru 形成非晶结构, 提高其热稳定性。

但是这样的掺杂存在的主要问题就是通过掺杂确实可以让 Ru 与 low-k 介质的粘附变得稳定但是也极大的影响了 Ru 的电阻率, Ru-N 阻挡层的电阻率被极大的提升了甚至远超过正常的 Ta/TaN 体系。这使得 Ru 系金属在作为阻挡层方面对比传统的阻挡层材料 Ta/TaN 没有明显的优势, 所以在经过一段时间的热潮之后便逐渐落寞, 很少有人继续研究下去了。但是 Ru 的低电阻率与对 Cu 高的粘附性的特点将会对接下来的工艺研究起到重要的作用。

3 基于 AS-ALD 工艺的 Ru 互连

属化结构中的气孔是连接两层 Cu 互连线的短垂直导体（图7(a)）。Vias 还需要一个类似于沟槽的内衬里层。通道底部的扩散势垒只分隔两个 Cu 区域，不是必要的；然而，由于 Cu 互连的大马士革工艺电阻增加。因此，对于不断缩小的半导体器件，需要消除通道底部的扩散屏障，并实现一个仅在通道和沟槽的侧壁上生长铜扩散阻挡层表面。这种无底阻挡层可以在不减少侧壁阻挡层膜厚度的情况下降低总阻挡层膜厚度。由于电流传输特性，底部阻挡层的电阻率对整个铜互连起着重要作用，通过无底阻挡层工艺可以直接消除底部阻挡层的影响，提升整个互连通路的电阻率。因此，通过消除互连通道底部的扩散屏障，可以降低互连电阻。

为了实现无底阻挡层互连工艺需要采用区域选择性原子层沉积 (AS-ALD) 工艺, AS-ALD 工艺的原理使用钝化表面的抑制剂。当抑制剂被吸附在表面时，它们抑制前体在表面的吸附，导致薄膜生长过程中成核延迟。

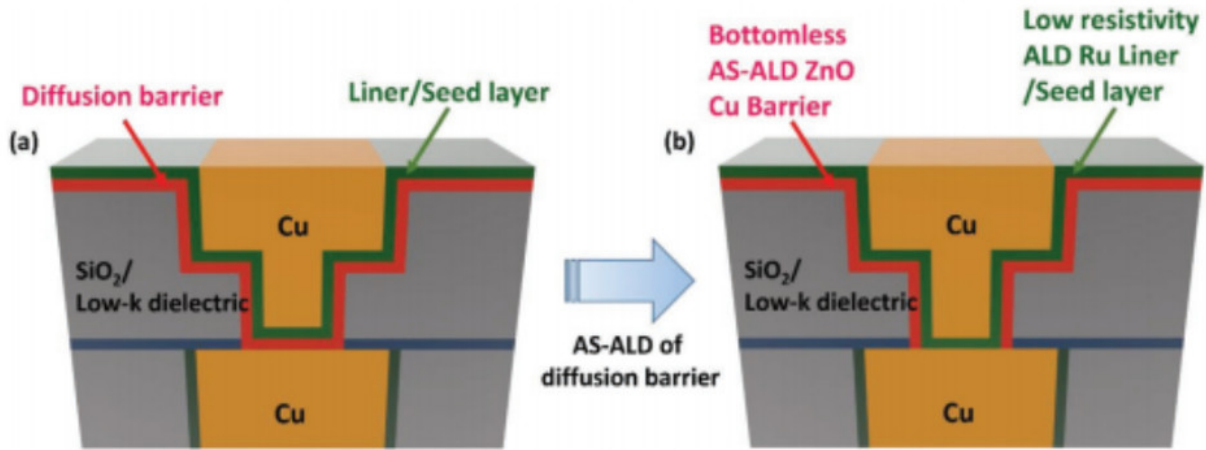


图 7: (a) 传统通孔结构示意图 (b) 利用 AS-ALD 生长 ZnO/Ru 阻挡层结构示意图

一般的阻挡层 TaN 等使用 ALD 工艺需要在 300°C 的条件下，但是 AS-ALD 的选择性抑制剂所能承受的最高温度是要小于 120°C 的。所以在这里选择在侧壁的阻挡层为 ZnO。铜向氧化锌的扩散需要在高温下进行热处理 ($> 1000^{\circ}\text{C}$) 铜在氧化锌中的扩散系数 $\approx 2 \times 10^{-12} \text{cm}^2 \text{ s}^{-1}$ 在 1000°C 。相比于 TaN 阻挡层 ($\approx 1 \times 10^{-14} \text{cm}^2 \text{ s}^{-1}$) 略有降低，但是相对于硅来说则具有绝对的优势 ($\approx 1 \times 10^{-4} \text{cm}^2 \text{ s}^{-1}$)。此外，氧化锌与二氧化硅在界面上反应形成 Zn_2SiO_4 。 Zn_2SiO_4 提高了氧化锌和二氧化硅之间的界面粘附能。由于 ZnO 对 SiO_2 的粘附性强弥补了 Ru 对于 low-k 材料粘附性不足的缺点。

如图7(b)，是本文中进行铜互连的工艺结构图，分别利用 ZnO 作为侧壁的阻挡层与利用 Ru 金属作为底部阻挡层，这样分别利用了 ZnO 与 low-k 材料的强粘附性与 Ru 与 Cu 之间的粘附性，克服了 Ru 金属阻挡层的问题，同时因为 Ru 直接与 Cu 相互接触，这就可以最大化利用 Ru 的低电阻率 Cu 的直接电镀。

3.1 DDT 选择性验证

3.1.1 DDT 选择性吸附

使用水接触角 (WCA) 测量值分析了在 120°C 下 DDT 暴露后 Cu 和二氧化硅底物表面条件的变化 (图8)。Cu 底物上的 WCA 随着暴露时间的增加而增加, 在 15s 后在 $\approx 107^{\circ}$ 时饱和。相比之下, 二氧化硅底物上的 WCA 在 90 秒内没有变化。仅在 Cu 底物上 WCA 值的增加间接表明在 Cu 上的选择性吸附, 而在二氧化硅底物上不存在选择性吸附。利用 WCA 测量暴露的 Cu 表面在 DDT 中, 分析了吸附在 Cu 上的热稳定性。在 120°C 下, 甚至在 16 h 后, WCA 值也没有变化, 说明在氧化锌沉积温度下, DDT 在 Cu 表面具有良好的热稳定性。

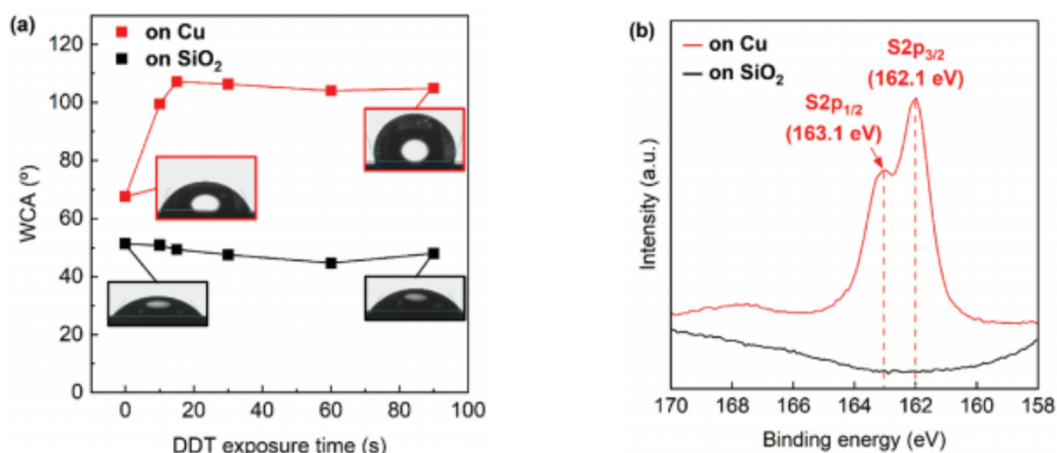


图 8: 在 120°C 条件下将 Cu 与 SiO_2 浸泡 DDT 图 9: 经过 DDT 浸泡后 Cu 与 SiO_2 的浸润角区别 XPS 光谱峰值

利用 x 射线光电能谱 (XPS) 对这些底物进行了分析, 以确定对 DDT 的选择性吸附。如图9 显示了在 ddt 暴露的 Cu 和二氧化硅底物上的 S $2p$ 峰在 $158 - 170\text{eV}$ 范围内的高分辨率 XPS 光谱。可以观察到峰被分配给了与铜结合的 DDT 中, 在 162.1 和 163.1 eV 处分别观察到 2 个 $p_{3/2}$ 峰和 2 $p_{1/2}$ 峰。然而, 在二氧化硅底物中没有观察到 S XPS 峰。WCA 和 XPS 结果证实, DDT 被选择性地吸附在 Cu 底物上, 而不吸附在二氧化硅底物上。

为了评价 DDT 对氧化锌沉积在 Cu 表面的阻断能力, 分别以二乙基锌 (DEZ) 和水为前驱体和反应物, 在 120°C 下对 DDT 暴露的 Cu 和二氧化硅表面进行了氧化锌 ALD 检测。DEZ 和水的脉冲时间各为 1s, 用 x 射线反射法 (XRR)、扫描电镜 (SEM)、透射电镜 (TEM) 和 XPS 分析不同氧化锌 ALD 循环后 DDT 暴露底上氧化锌的厚度和 Zn 的原子浓度。如图3.1.1所示在 ddt 暴露的二氧化硅表面上测量的氧化锌厚度呈线性增加, 并且在外推的厚度数据中几乎没有成核延迟。而在图3.1.1和3.1.1中只有生长超过 100 个循环的情况下才会体现出 ZnO 的在经过 DDT 暴露的表面生长, 在 100 循环以下并不会进行生长。而使用 Zn 对暴露于 ddt 中的 Cu 和二氧化硅的原子组成比作为 ALD 循环次数的函数计算出的选择性。即使循环 100 次 $\approx 20\text{nm}$, 选择性仍保持在 90% 以上, 选择性随着 ALD 循环次数的增加而降低, 循环 200 次时 $\approx 80\%$ 。

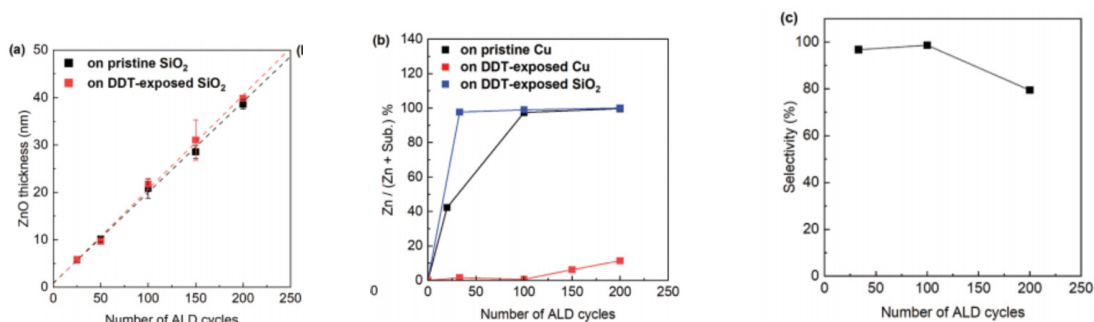


图 10: (a) SiO_2 分别浸泡 DDT 与不浸泡情况下 ZnO 生长情况 (b) Cu 分别浸泡 DDT 与不浸泡情况下 ZnO 生长后的元素比与浸泡过 DDT 的 SiO_2 对比 (c) 浸泡过 DDT 的 Cu 和 SiO_2 结构生长 ZnO 的 ALD 循环次数与最终生长选择比

这表明 DDT 暴露有效地阻止了氧化锌在铜上的沉积。

3.2 AS-ALD 选择性生长

图3.2, 3.2, 3.2, 3.2显示, 通过 TEM 与 EDSmapping 的方式对于 ZnO 的生长进行表征发现, ALD-ZnO 在暴露于 DDT 的二氧化硅底物上生长良好, 与预期结果一致。然而, ALD-ZnO 在暴露于 DDT 的 Cu 衬底物上没有生长, 即使经过 150 次循环, 也只有几 nm 的 ALD-ZnO 薄膜沉积。采用 XRD 测量方法分析了在 ddt 暴露的 Cu 上沉积 150 次循环后的 ALD-ZnO 薄膜的厚度。氧化锌的厚度为 $\approx 2\text{nm}$ 。结果表明, 经过 150 次循环后, ALD- ZnO 在 DDT 暴露的铜上沉积, 但与二氧化硅暴露的 ALD-ZnO 相比, 其厚度极薄。这些结果进一步支持了氧化锌在 DDT 暴露的二氧化硅上的选择性沉积, 而不是在 Cu 上。

氧化锌通过 DDT 在 Cu 表面的选择性吸附, 在 120°C 下选择性地沉积在二氧化硅上, 而不是在 Cu 上。 H_2 等离子体处理在 150°C 下成功去除 DDT 5 min, 并使无抑制剂的 Cu 表面再生。随后, 用三甲基(三甲基乙烷)钌 $[\text{Ru}(\text{TMM})(\text{CO})_3]$ 和 O_2 作为前体和反应物, 在 220°C 下对氧化锌和 DDT 去除的铜表面进行 ALD 生长 Ru, 培养高导电的铜衬层/种子层。XRD 检测 50 次循环后 Ru 的厚度, 100、150、200 次循环后 Ru 的厚度, 测量结果如图12所示, 经过移除 DDT 后的 Cu 表面与直接在 ZnO 表面生长 Ru 材料都是一样的线性增加, 成核延迟相对很短。同时在两个体系中 ALD 生长出来的 Ru 都具备相同的晶向, 说明了生长的均一性如图13所示。

3.3 工艺性能表征

图14展示了在 Cu/Ru/ZnO/Si 体系中通过逐渐改变 ZnO 厚度观察最高退火温度的下 XRD 图谱, 可以观察到随着 ZnO 的厚度从 0nm 提升到 2nm 的过程中退火温度逐渐从 550°C 提升到了 750°C , 这样的当 XRD 出现杂峰情况下可以通过匹配识别出 Cu 的硅化物, 进而确认体系已经失效。

图14 (d) 展示了不同 ZnO 厚度中随着退火温度变化的电阻变化，可以观察到整个体系在失效之前电阻都维持在 10Ω 以下，所以 ZnO 厚度可以提升体系的稳定性，且对于电阻率没有任何的影响，经过实验可以发现 ZnO 2nm 的体系可以至少维持到 700°C 不失效。

4 Ru 阻挡层工艺与其他工艺对比

通过 AS-ALD 工艺方法将 ZnO 与 Ru 各自的特性结合，实现了对于 low-k 介质的强粘附性、对于 Cu 的强粘附性与串联的极低电导率，相对于传统的阻挡层材料，Ru 阻挡层具有相对最低的电阻率、极高的失效温度和较短的退火时间。总的来说 Ru 互连是一个前景广阔的阻挡层，在未来的研究中将会扮演举足轻重的作用。

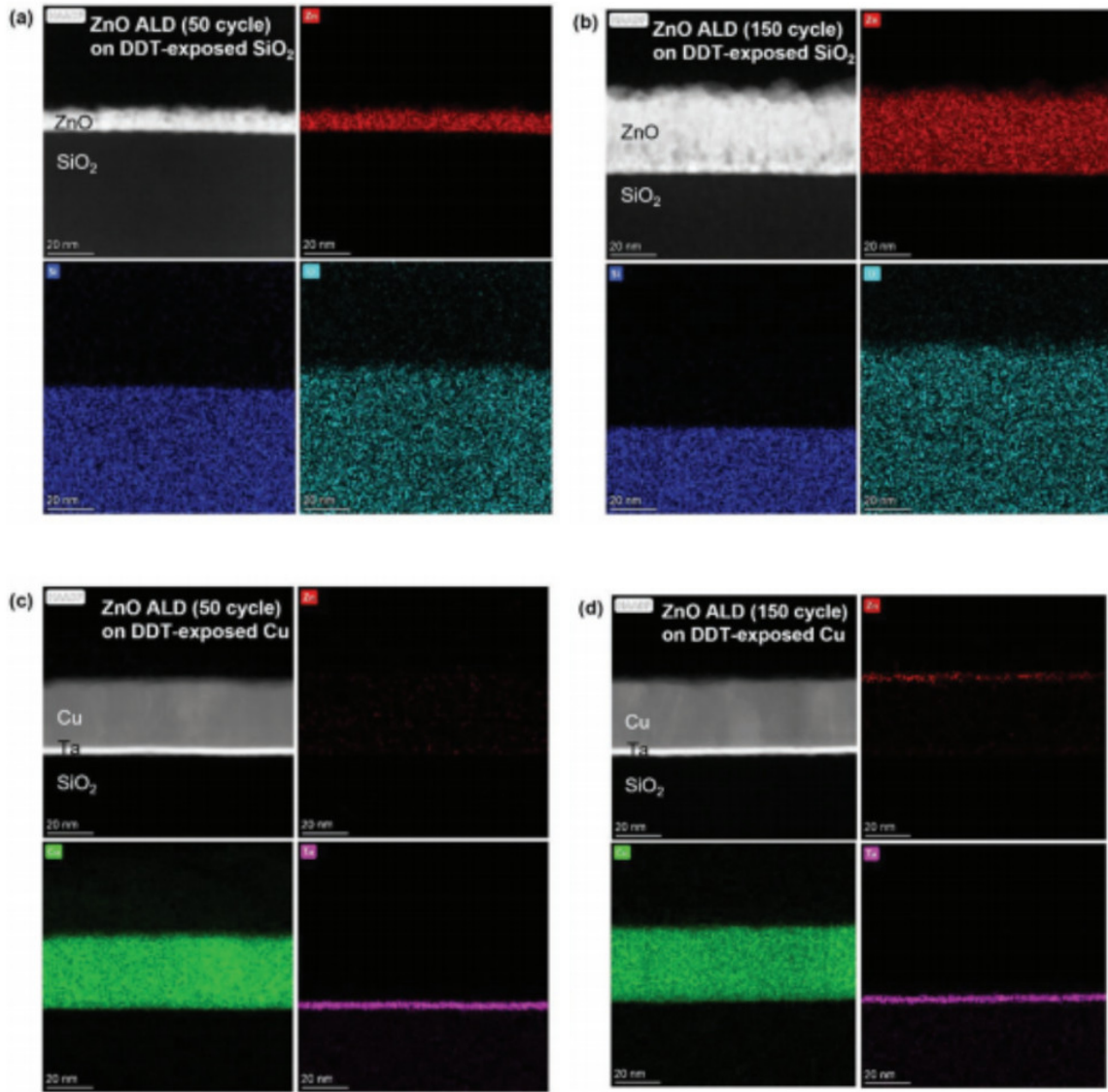


图 11: TEM 图像与 EDS 图像 mapping (a) 在 DDT 浸泡后的 SiO_2 生长 ZnO-ALD(50 cycles) (b) 在 DDT 浸泡后的 SiO_2 生长 ZnO-ALD(150 cycles) (c) 在 DDT 浸泡后的 Cu 生长 ZnO-ALD(50 cycles) (d) 在 DDT 浸泡后的 Cu 生长 ZnO-ALD(50 cycles)

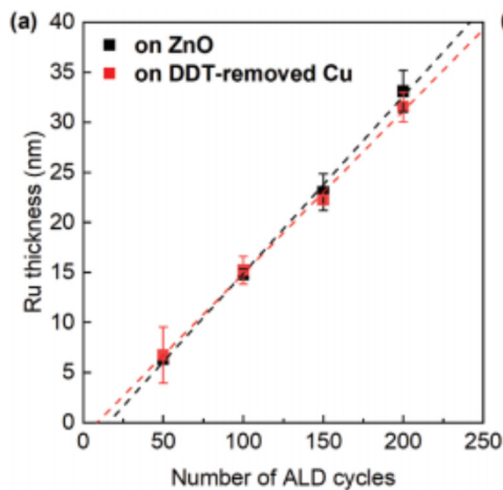


图 12: 在 ZnO 表面与在经过 DDT 浸泡并移除后的 Cu 表面 ALD 生长 Ru 的厚度与循环关系

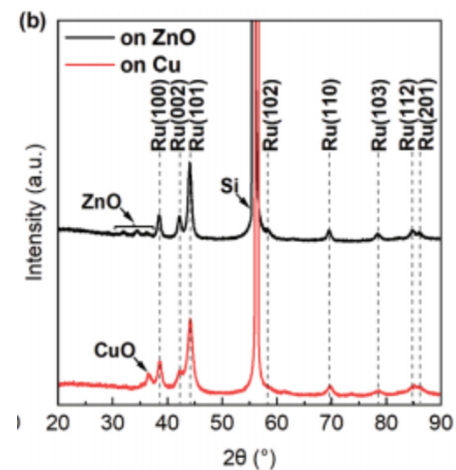


图 13: 在 ZnO 表面与在经过 DDT 浸泡并移除后的 Cu 表面 ALD 生长 Ru 的 XRD 图谱

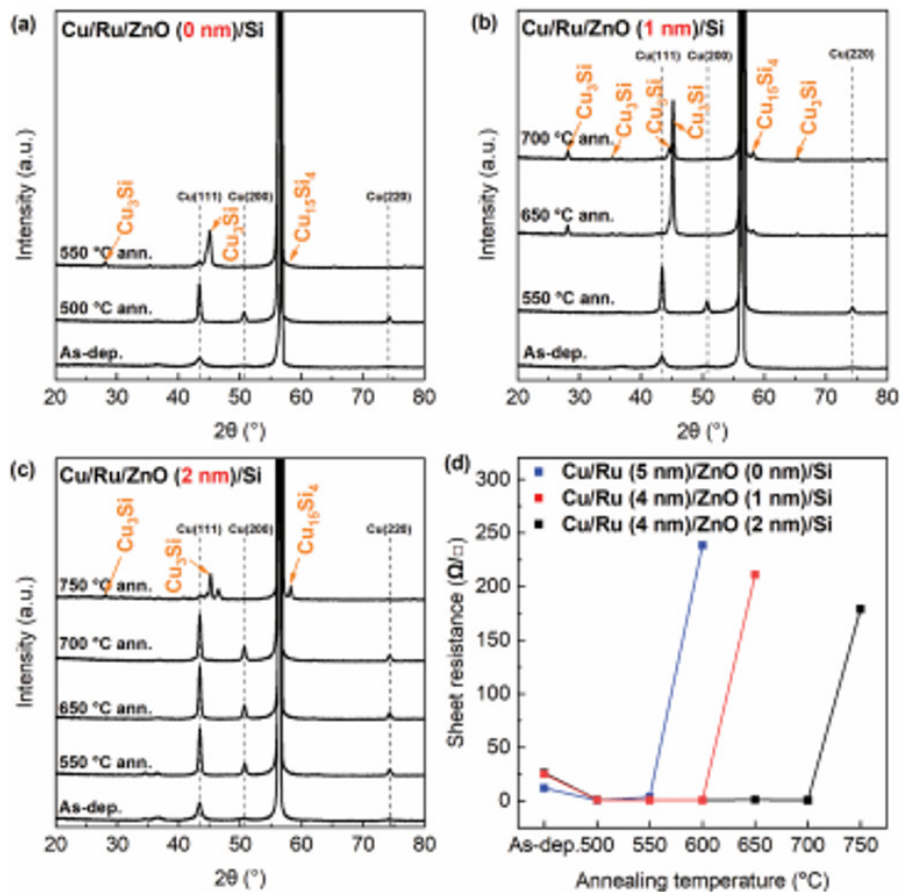


图 14: (a)Cu(60nm)/Ru(4nm)/ZnO(0nm) 不同温度下退火 XRD 图谱 (b)Cu(60nm)/Ru(4nm)/ZnO(1nm) 不同温度下退火 XRD 图谱 (c)Cu(60nm)/Ru(4nm)/ZnO(2nm) 不同温度下退火 XRD 图谱 (d) 不同温度退火情况下不同 ZnO 厚度的方阻变化

Barrier materials	Resistivity [$\mu\Omega\cdot\text{cm}$]	Failure temperature [$^{\circ}\text{C}$]	Annealing time [min]
Ru (4 nm) /ZnO (2 nm)	25~55	750	10
Ru (4 nm) /TaCN (2 nm)	-	600	30
RuTaN (10 nm)	300	750	30
RuTiN (10 nm)	190	750	30
Ru (5 nm)	50	500	30
RuMn (5 nm)	250	600	30
RuAlO (15 nm)	210	700	30
RuSiN (8 nm)	200	700	30
TaN (5 nm)	-	500	30
TaN (30 nm)	1550	650	30
TiN (32 nm)	200	650	30

图 15: 不同阻挡层之间性质对比