

10 模数与数模转换器

Analog Digital Converter and Digital Analog Converter

10.1 D/A转换器

10.2 A/D转换器



AD转换器

ch10 AD/DA



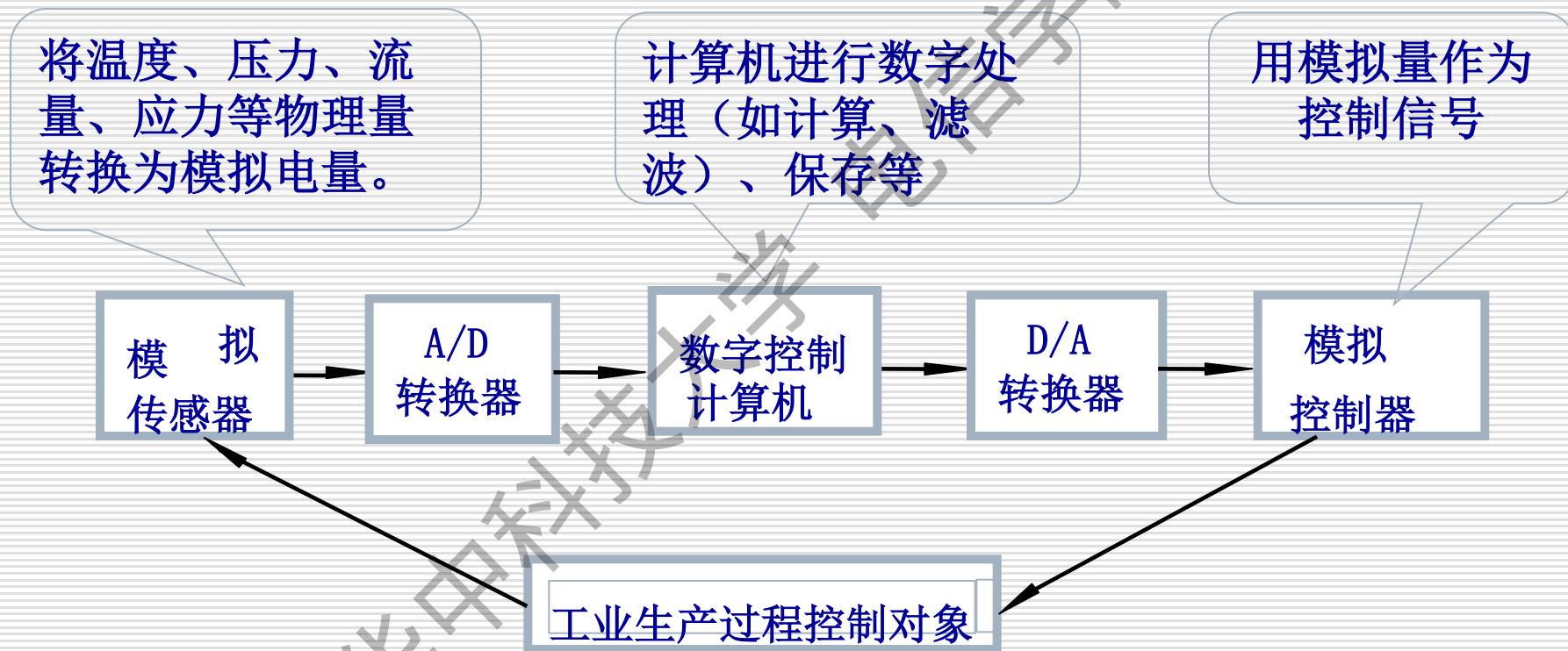
DA转换器



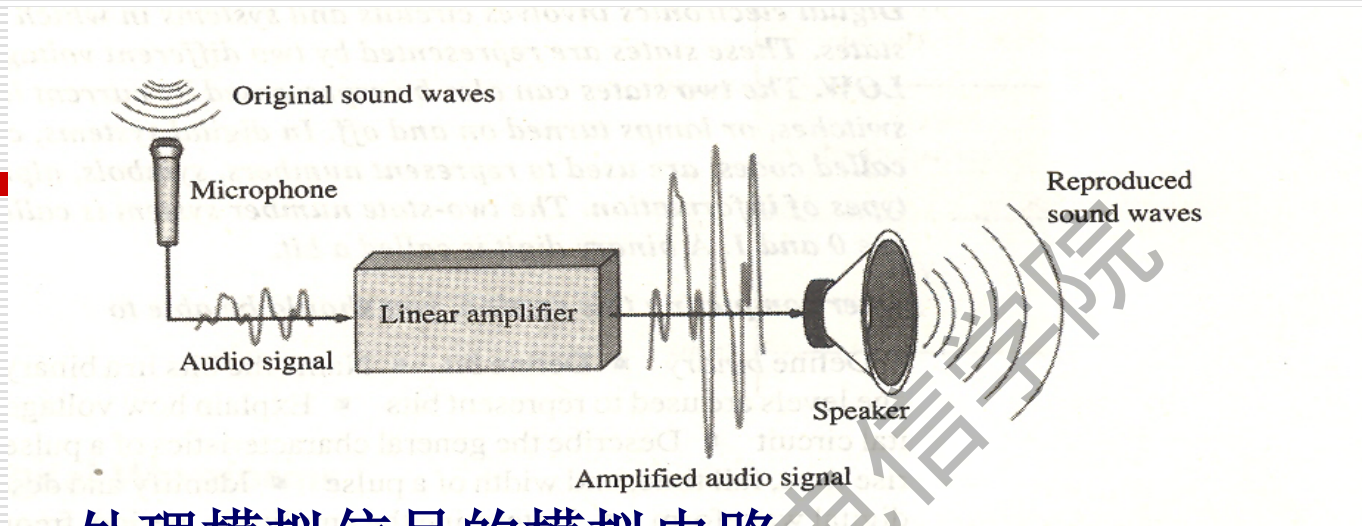
教学基本要求

- 1、掌握倒T形电阻网络D/A转换器(DAC)、集成D/A转换器的工作原理及相关计算。
- 2、掌握并行比较、逐次比较、双积分A/D转换器(ADC)的工作原理及其特点。
- 3、正确理解D/A、A/D转换器的主要参数。

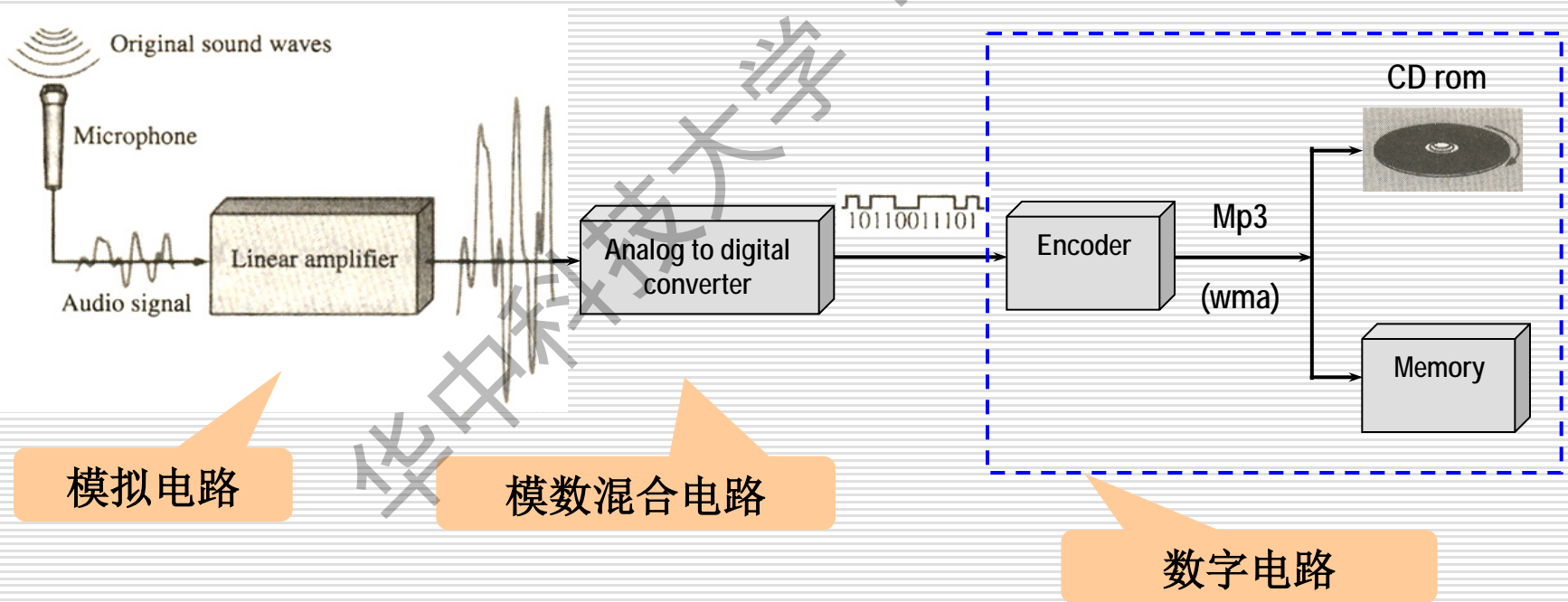
概述



ADC和DAC已成为计算机系统中不可缺少的接口电路。



处理模拟信号的模拟电路。



模拟电路

模数混合电路

数字电路

模拟电路与数字电路的接口, 模数（数模）转换电路。

10.1 D/A转换器

10.1.1 D/A转换器的输入/输出特性及结构框图

10.1.2 D/A转换器的基本原理

10.1.3 倒T形电阻网络D/A转换器

10.1.4 权电流型D/A转换器

***10.1.5 权电容网络D/A转换器**

10.1.6 D/A转换器的输出方式

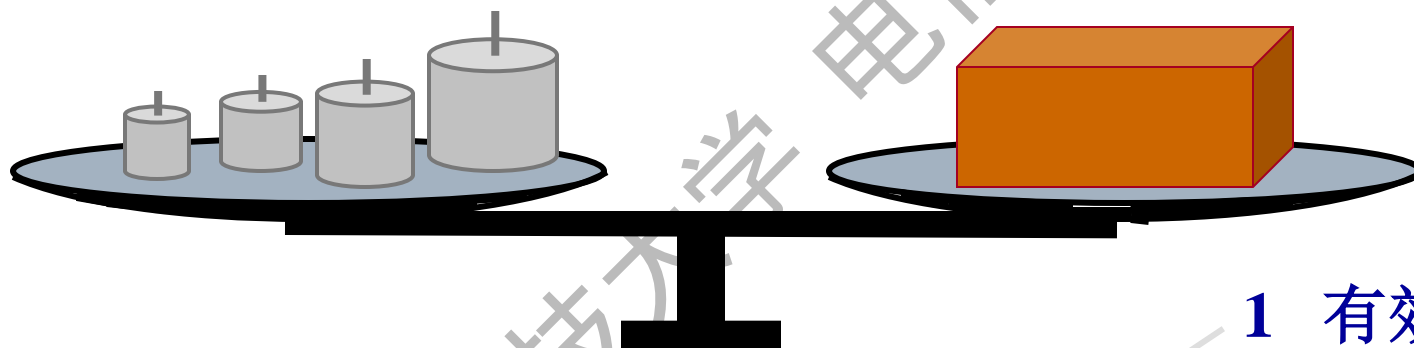
10.1.7 D/A转换器的技术指标

10.1.8 D/A转换器的应用

2. ADC和DAC中关于数字量与模拟量之间的一般关系式

1) 天平称量物体：设总称量为 W_R ，并有 n 个砝码

$$\frac{W_R}{2}, \frac{W_R}{4}, \frac{W_R}{8} \dots \frac{W_R}{2^{n-1}}, \frac{W_R}{2^n}$$



a_i $\begin{cases} 1 & \text{有效} \\ 0 & \text{无效} \end{cases}$

天平基本平衡时，有效砝码的总重量与称量物体的重量相当：

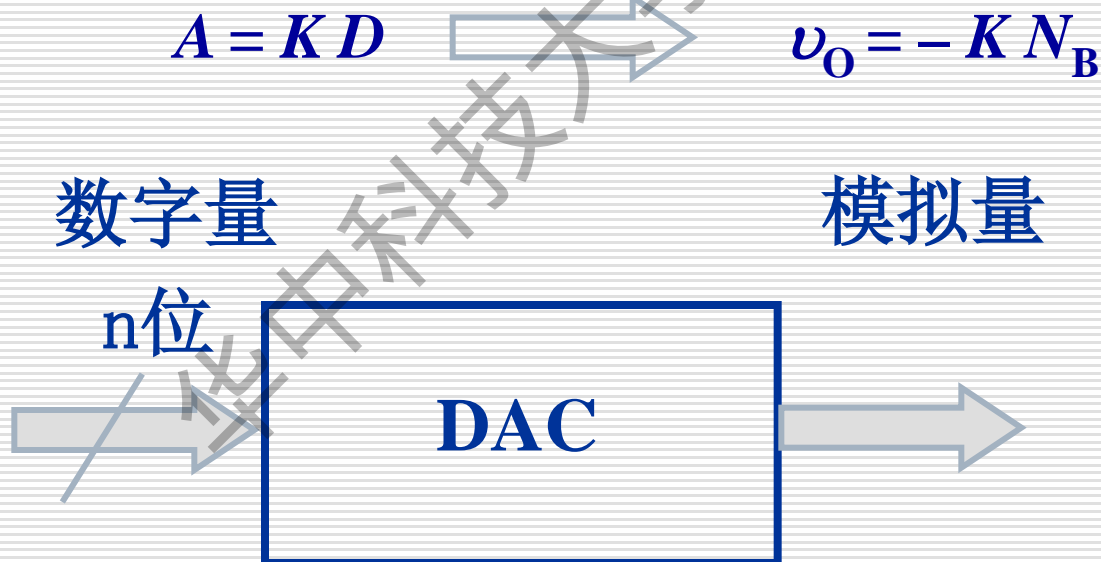
$$W_X = a_{n-1} \cdot \frac{W_R}{2} + a_{n-2} \cdot \frac{W_R}{4} + a_{n-3} \cdot \frac{W_R}{8} \dots + a_1 \cdot \frac{W_R}{2^{n-1}} + a_0 \cdot \frac{W_R}{2^n}$$

10.1 D/A转换器

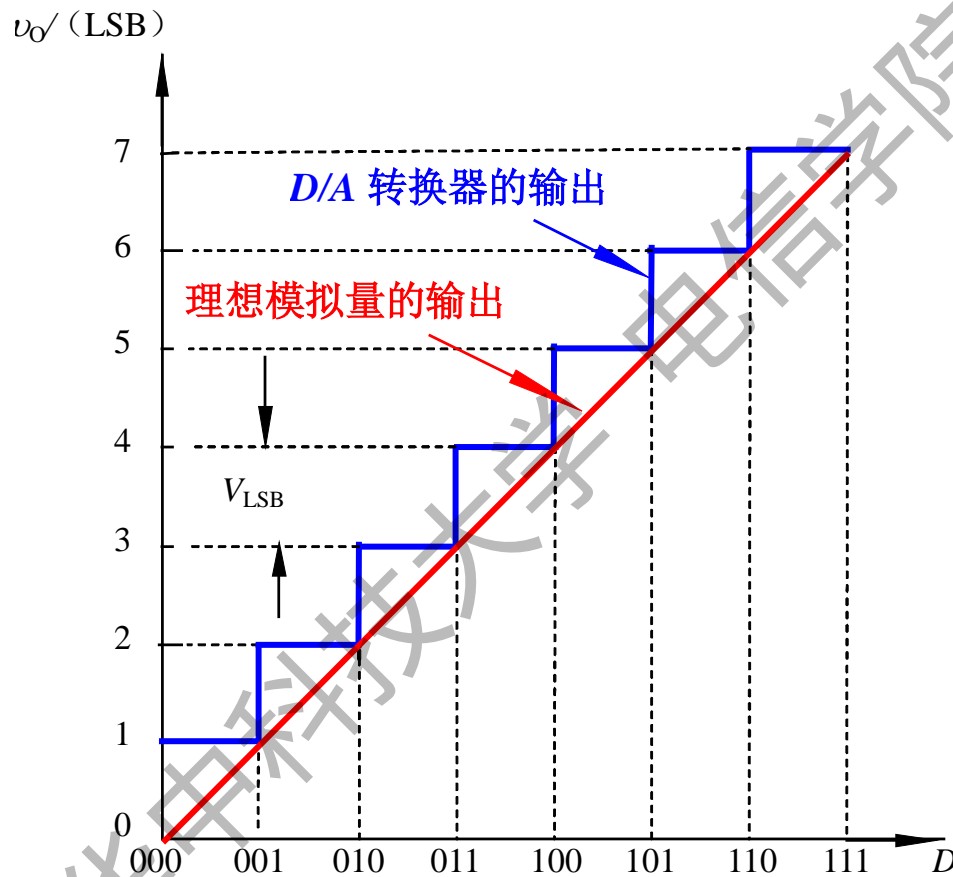
10.1.1 D/A转换器的输入/输出特性及其结构框图

1. D/A转换器输入/输出特性

将数字量转换为与之成正比模拟量。

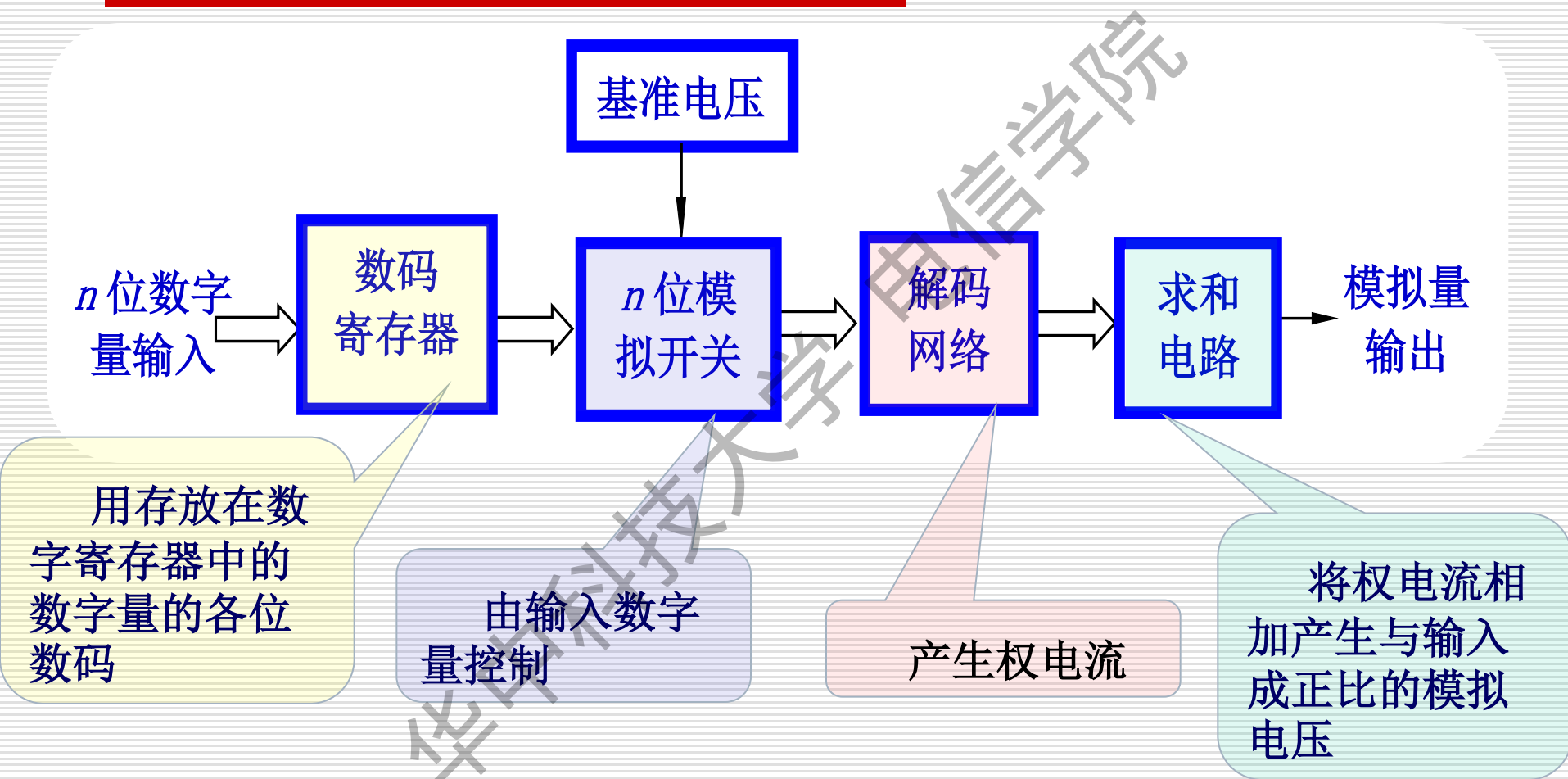


1. D/A转换器输入/输出特性



数字量与转换后的模拟量之间存在误差。

2. D/A转换器的结构框图



DAC的数字数据可以并行输入也可串行输入

10.1.2 D/A转换器的基本原理

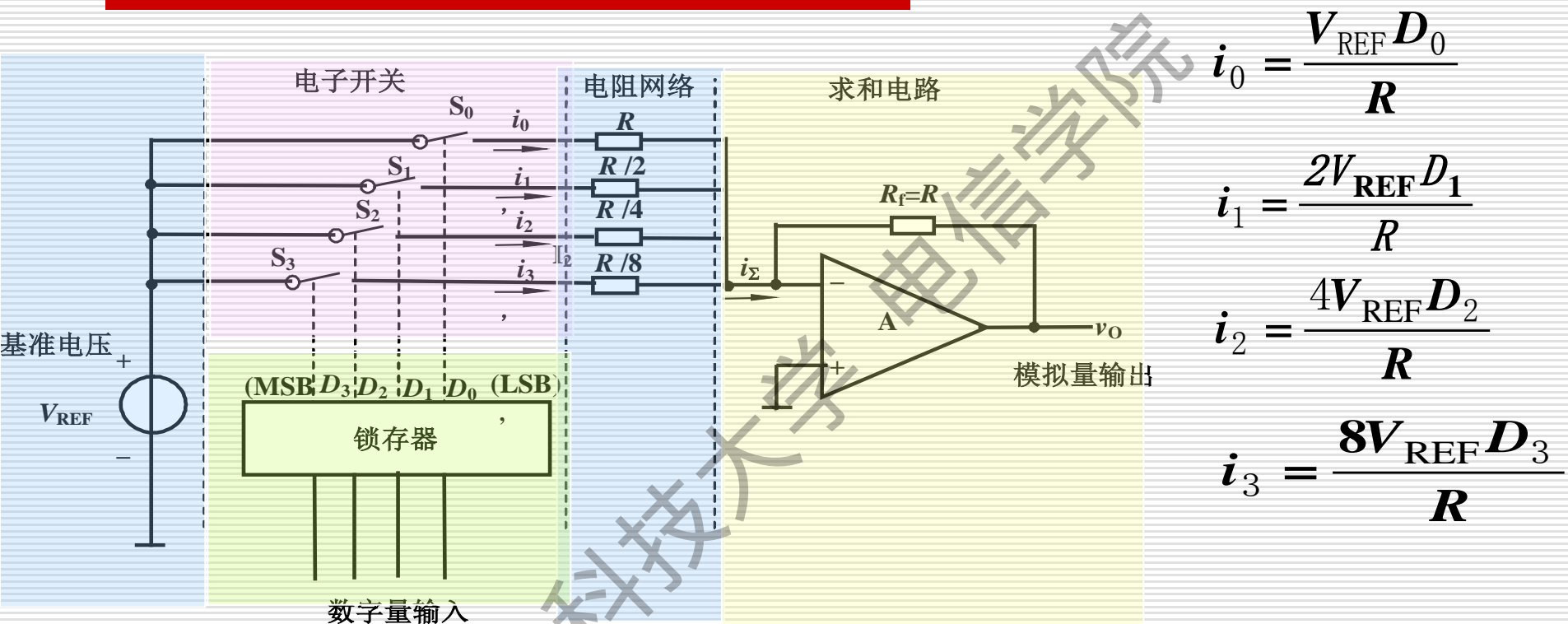
1. 实现D/A转换的基本思想

将二进制数 $N_D=(11001)_B$ 转换为十进制数。

$$\begin{aligned} N_D &= b_4 \times 2^4 + b_3 \times 2^3 + b_2 \times 2^2 + b_1 \times 2^1 + b_0 \times 2^0 \\ &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 \end{aligned}$$

数字量是用代码按数位组合而成的，对于有权码，每位代码都有一定的权值，如能将每一位代码按其权的大小转换成相应的模拟量，然后，将这些模拟量相加，即可得到与数字量成正比的模拟量，从而实现数字量--模拟量的转换。

2. 实现D/A转换的原理电路



$$v_O = -R_f (i_3 + i_2 + i_1 + i_0)$$

$$v_O = -V_{REF} (D_3 2^3 + D_2 2^2 + D_1 2^1 + D_0 2^0)$$

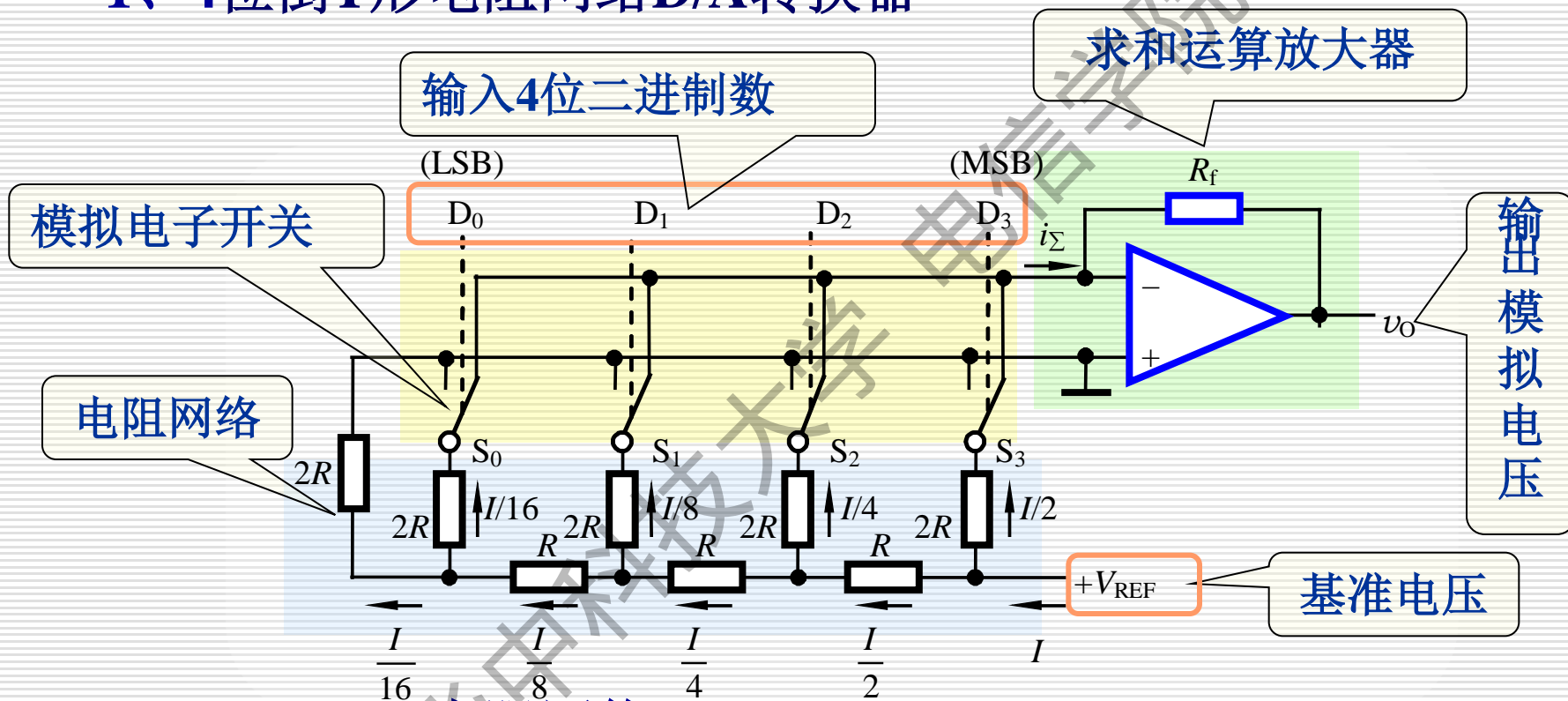
$$= -V_{REF} \sum_{i=0}^3 D_i \cdot 2^i$$

3. D/A转换器的分类:



10.1.3 倒T形电阻网络D/A转换器

1、4位倒T形电阻网络D/A转换器



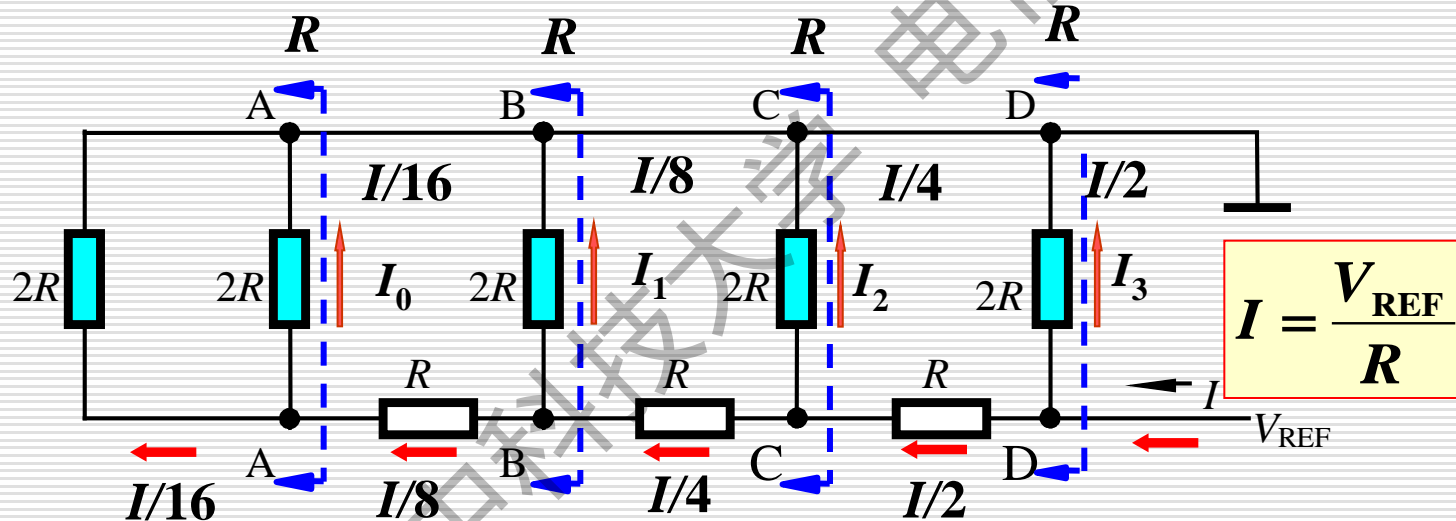
• 电阻网络
• 根据运放线性应用时虚地的概念可知，无论模拟开关 S_i 处于何种位置， S_i 与 S_i 相连的 $2R$ 电阻均接地，电流流入求和电路。

• 求和运算放大器

D/A转换器的倒T形电阻网络

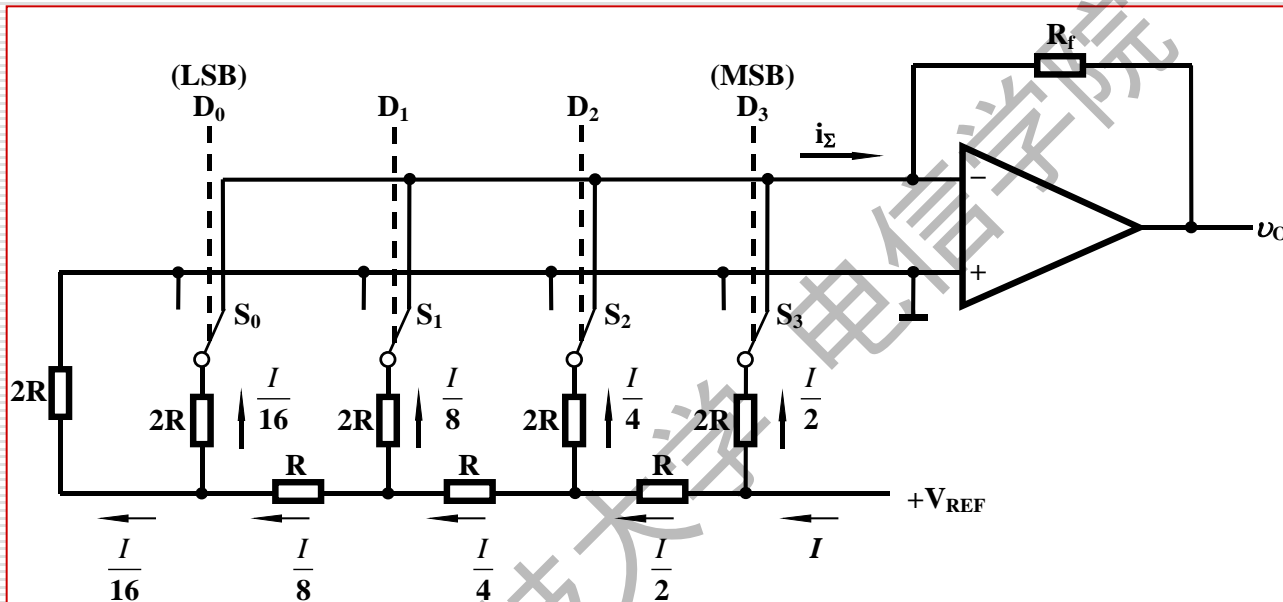
流过各开关支路的电流： $I_3=?$ $I_2=?$ $I_1=?$ $I_0=?$

基准电源 V_{REF} 提供的总电流为： $I=?$



流入每个 $2R$ 电阻的电流从高位到低位按2的整数倍递减。

$$I_3 = V_{\text{REF}} / 2R \quad I_2 = V_{\text{REF}} / 4R \quad I_1 = V_{\text{REF}} / 8R \quad I_0 = V_{\text{REF}} / 16R$$



流入运放的总电流: $i_{\Sigma} = I_0 + I_1 + I_2 + I_3$

输出模拟电压:

$$= \frac{V_{\text{REF}}}{R} \left(\frac{D_0}{2^4} + \frac{D_1}{2^3} + \frac{D_2}{2^2} + \frac{D_3}{2^1} \right)$$

$$v_o = -i_{\Sigma} R_f = -\frac{R_f}{R} \cdot \frac{V_{\text{REF}}}{2^4} \sum_{i=0}^3 (D_i \cdot 2^i)$$

$$v_o = -\frac{V_{\text{REF}}}{2^n} \cdot \frac{R_f}{R} \left[\sum_{i=0}^{n-1} (D_i \cdot 2^i) \right]$$

4 位倒T形电阻网络DAC的输出模拟电压：

$$v_O = -i_{\Sigma} R_f = -\frac{R_f}{R} \cdot \frac{V_{\text{REF}}}{2^4} \sum_{i=0}^3 (D_i \cdot 2^i)$$

n 位倒T形电阻网络DAC有：

$$v_O = -\frac{V_{\text{REF}}}{2^n} \cdot \frac{R_f}{R} \left[\sum_{i=0}^{n-1} (D_i \cdot 2^i) \right]$$

$$\text{令： } K = \frac{V_{\text{REF}}}{2^n} \cdot \frac{R_f}{R}, N_B = \sum_{i=0}^{n-1} (D_i \cdot 2^i)$$

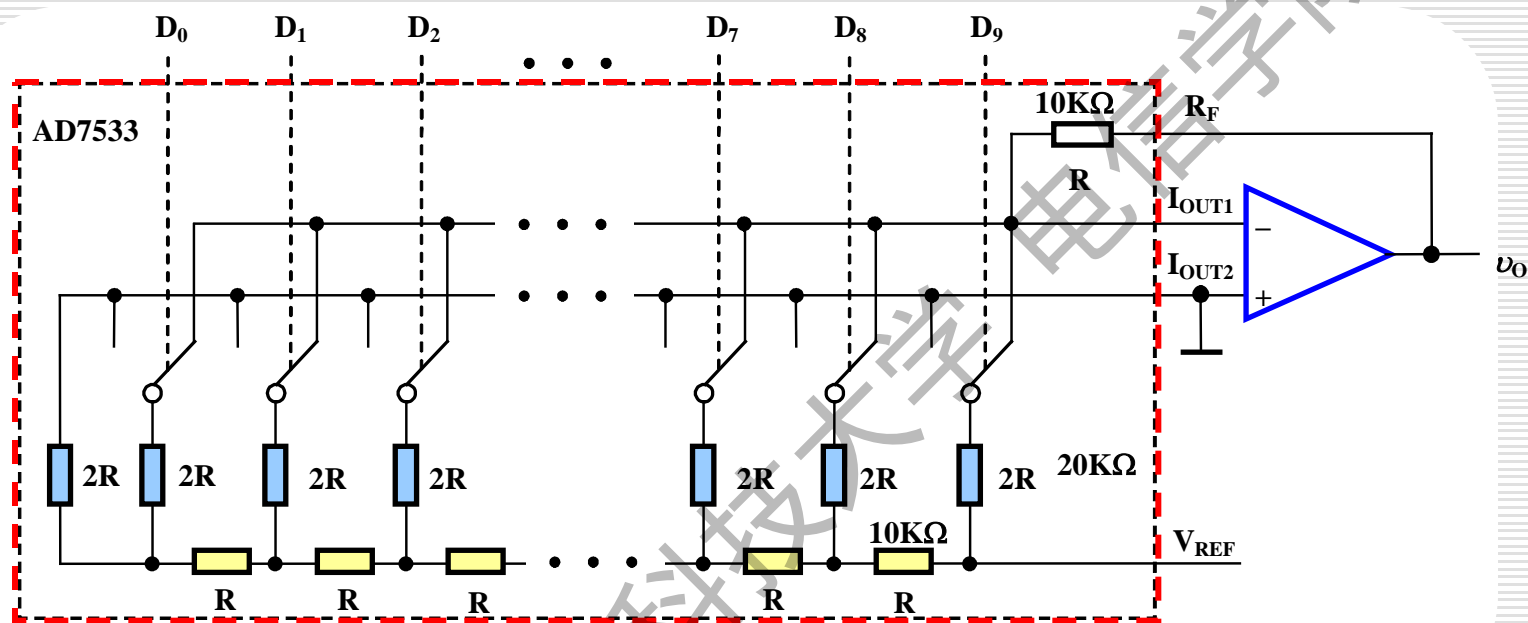
$$\text{则 } v_O = -K N_B$$

在电路中输入的每一个二进制数 N_B ，均能得到与之成正比的模拟电压输出。

2. 集成D/A转换器

AD7533D/A转换器

10位CMOS电流开关型D/A转换器



使用: 1) 要外接运放,

2) 运放的反馈电阻可使用内部电阻, 也可采用外接电阻)

$$v_O = -\frac{V_{REF}}{2^{10}} \cdot \frac{R_f}{R} \left[\sum_{i=0}^9 (D_i \cdot 2^i) \right]$$

关于D/A转换器精度的讨论

为提高D/A转换器的精度，对电路参数的要求：

$$v_O = -\frac{V_{REF}}{2^n} \cdot \frac{R_f}{R} \left[\sum_{i=0}^{n-1} (D_i \cdot 2^i) \right]$$

(1) 基准电压稳定性好；

(2) 倒T形电阻网络中R和2R电阻比值的精度要高；

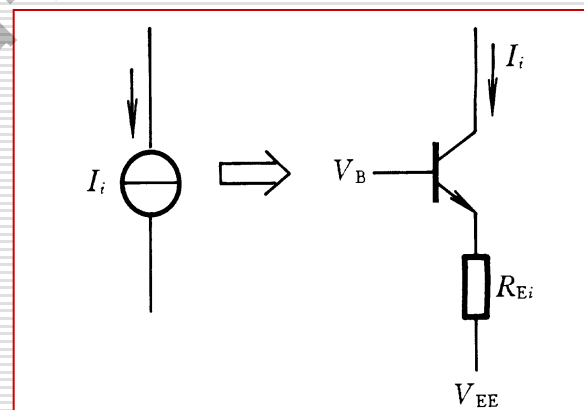
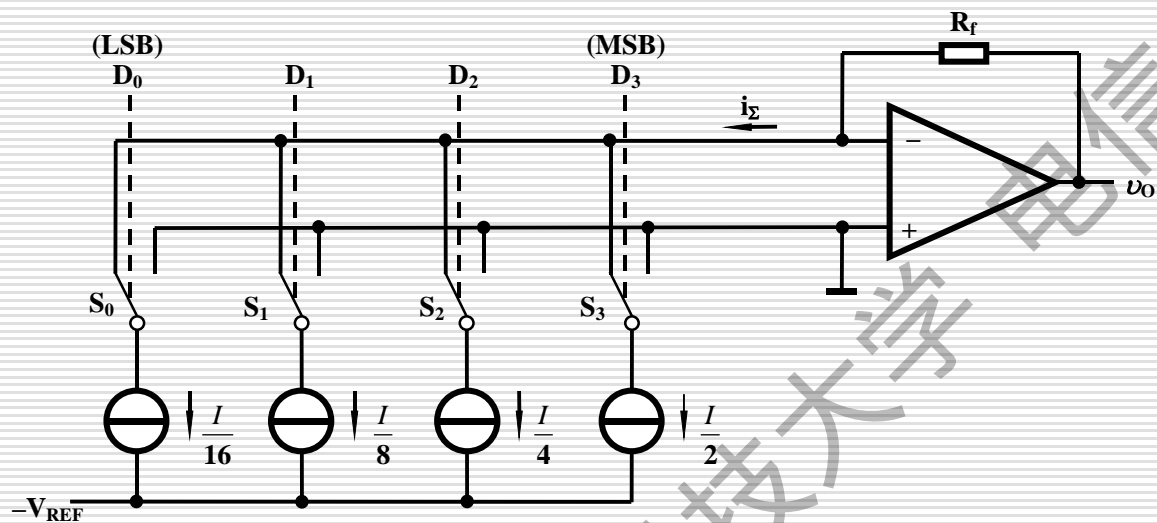
(3) 每个模拟开关的开关电压降要相等

(3) 为实现电流从高位到低位按2的整数倍递减，模拟开关的导通电阻也相应地按2的整数倍递增。

为进一步提高D/A转换器的精度，可采用权电流型D/A转换器。

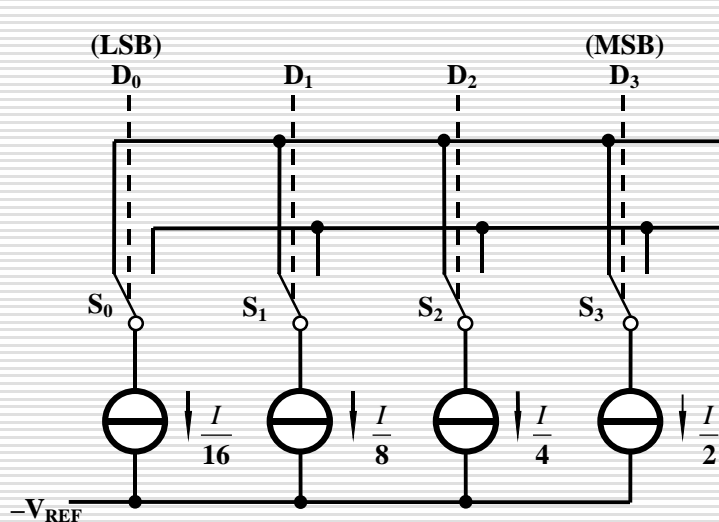
10.1.4 权电流型D/A转换器

1. 4位权电流D/A转换器



$D_i=1$ 时，开关 S_i 接运放的反相端；

$D_i=0$ 时，开关 S_i 接地。



$$v_o = -i_{\Sigma} R_f = -R_f \left(\frac{I}{2} D_3 + \frac{I}{4} D_2 + \frac{I}{8} D_1 + \frac{I}{16} D_0 \right)$$

$$= \frac{I}{2^4} \cdot R_f (D_3 \cdot 2^3 + D_2 \cdot 2^2 + D_1 \cdot 2^1 + D_0 \cdot 2^0)$$

$$= \frac{I}{2^4} \cdot R_f \sum_{i=0}^3 D_i \cdot 2^i$$

在恒流源电路中，各支路权电流的大小均不受开关导通电阻和压降的影响，这样降低了对开关电路的要求，提高了转换精度。

实际的权电流D/A转换器电路

基准电流产生电路

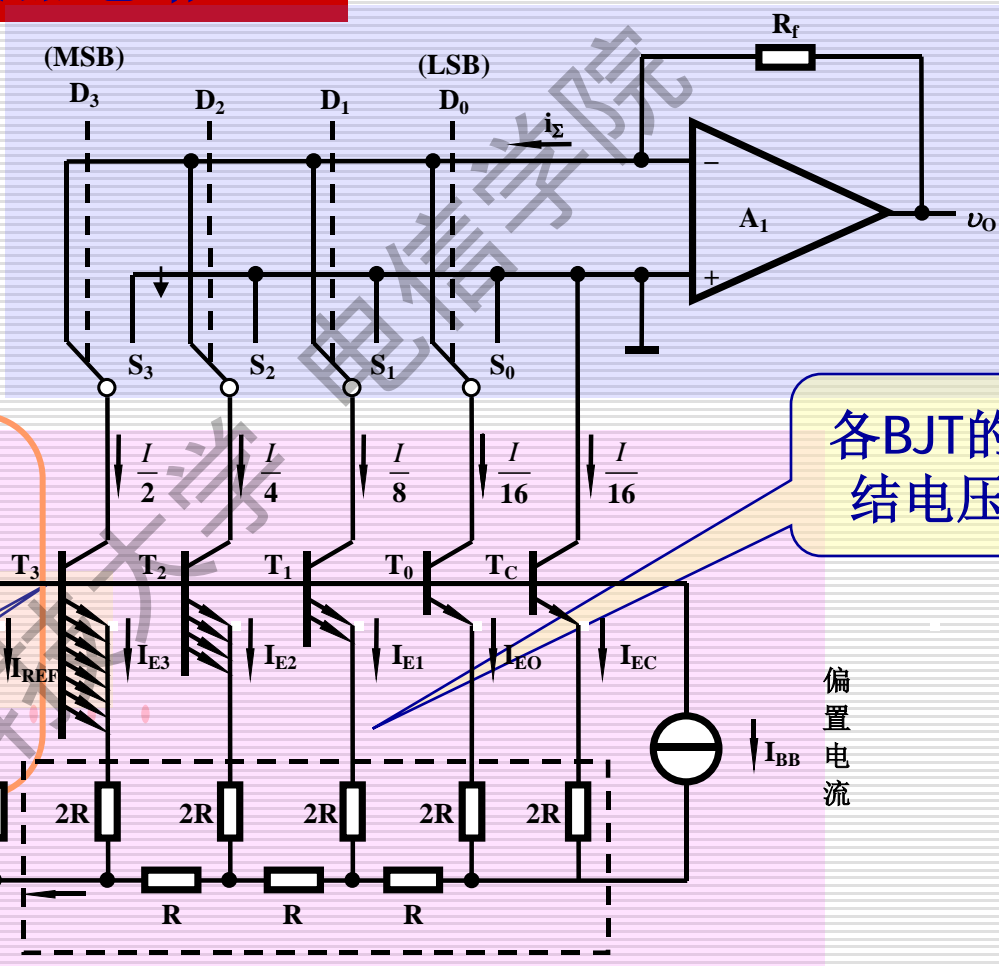
$$I = I_{REF} = \frac{V_{REF}}{R_1}$$

各BJT的发射结电压相等

电压恒定

偏置电流

$$v_O = i_{\Sigma} R_f = \frac{R_f V_{REF}}{2^4 R_1} (D_3 \cdot 2^3 + D_2 \cdot 2^2 + D_1 \cdot 2^1 + D_0 \cdot 2^0)$$



10.1.6 D/A转换器的输出方式

8位D/A转换器在单极性输出时的输入/输出关系

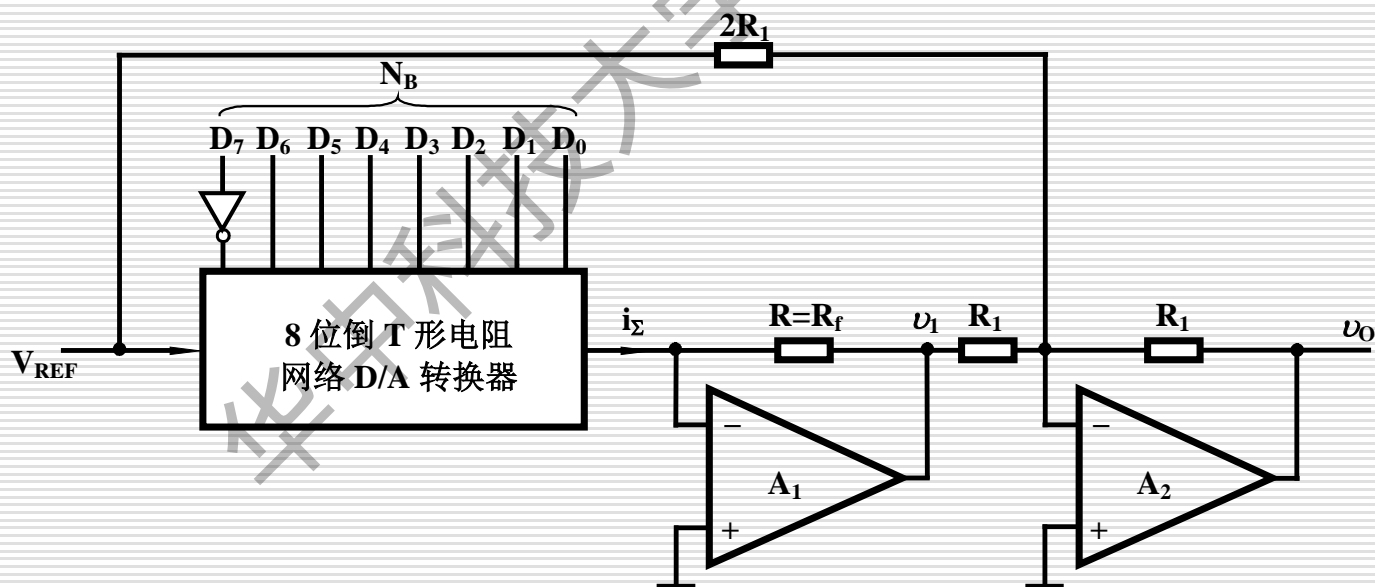
数字量								模拟量
MSB				LSB				
1	1	1	1	1	1	1	1	$\pm V_{\text{REF}} \left(\frac{255}{256} \right)$
...								...
1	0	0	0	0	0	0	1	$\pm V_{\text{REF}} \left(\frac{129}{256} \right)$
1	0	0	0	0	0	0	0	$\pm V_{\text{REF}} \left(\frac{128}{256} \right)$
0	1	1	1	1	1	1	1	$\pm V_{\text{REF}} \left(\frac{127}{256} \right)$
...								...
0	0	0	0	0	0	0	1	$\pm V_{\text{REF}} \left(\frac{1}{256} \right)$
0	0	0	0	0	0	0	0	$\pm V_{\text{REF}} \left(\frac{0}{256} \right)$

常用双极性编码

十进制数	2的补码								偏移二进制码								模拟量
	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	v_0/V_{LSB}
127	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	127
126	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	0	126
				⋮									⋮				⋮
1	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	1
0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
-1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	-1
				⋮									⋮				⋮
-127	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	-127
-128	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	-128

*表中 $V_{\text{LSB}}=V_{\text{REF}}/256$

$$\begin{aligned}
 v_O &= -v_1 - \frac{1}{2} V_{\text{REF}} \\
 &= \left(\frac{N_{\text{B}} V_{\text{REF}}}{2^8} + \frac{V_{\text{REF}}}{2} \right) - \frac{V_{\text{REF}}}{2} \\
 &= V_{\text{REF}} \cdot \frac{N_{\text{B}}}{256}
 \end{aligned}$$



10.1.7 D/A转换器的主要技术指标

1、分辨率

分辨率：其定义为D/A转换器模拟输出电压可能被分离的等级数。 n 位DAC最多有 2^n 个模拟输出电压。位数越多D/A转换器的分辨率越高。

分辨率也可以用能分辨的最小输出电压与最大输出电压之比

给出。 n 位D/A转换器的分辨率可表示为 $\frac{1}{2^n - 1}$

2、转换精度：

- 转换精度是指对给定的数字量，D/A转换器实际值与理论值之间的最大偏差。
- 产生原因：由于D/A转换器中各元件参数值存在误差，如基准电压不够稳定或运算放大器的零漂等各种因素的影响。
- 几种转换误差：有如比例系数误差、失调误差和非线性误差等。

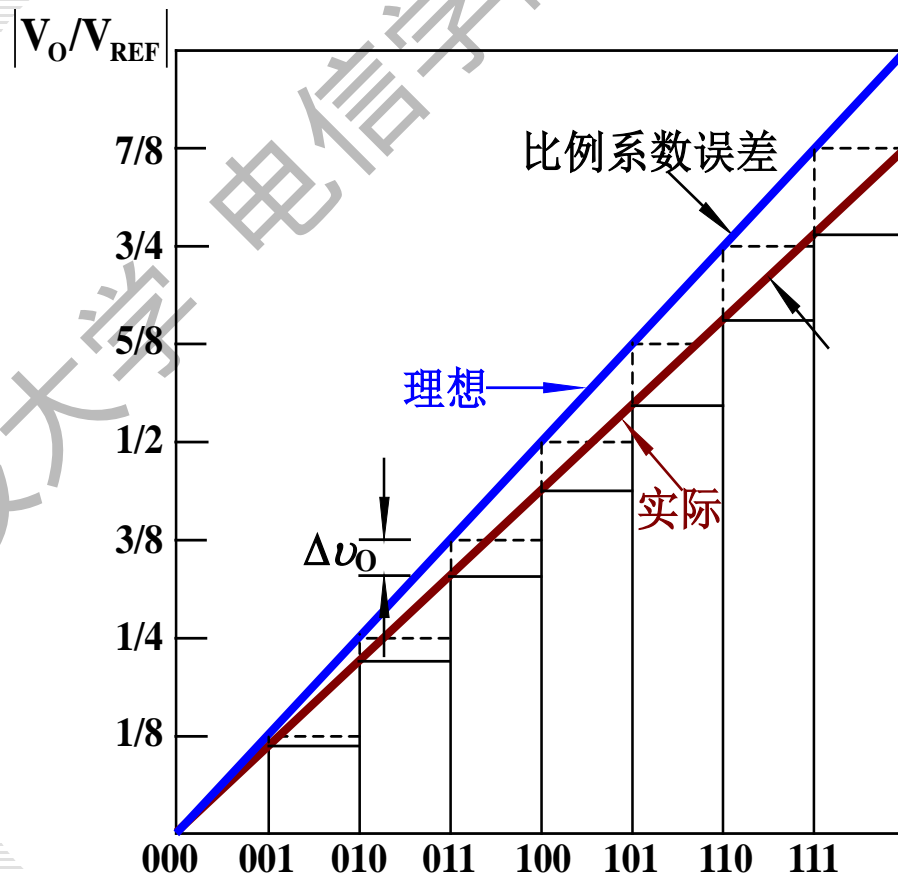
10.1.7 D/A转换器的主要技术指标

比例系数误差：实际转换特性曲线的斜率与理想特性曲线斜率的偏差

当 V_{REF} 偏离标准值
 ΔV_{REF} 时，就会在输出
端产生误差电压

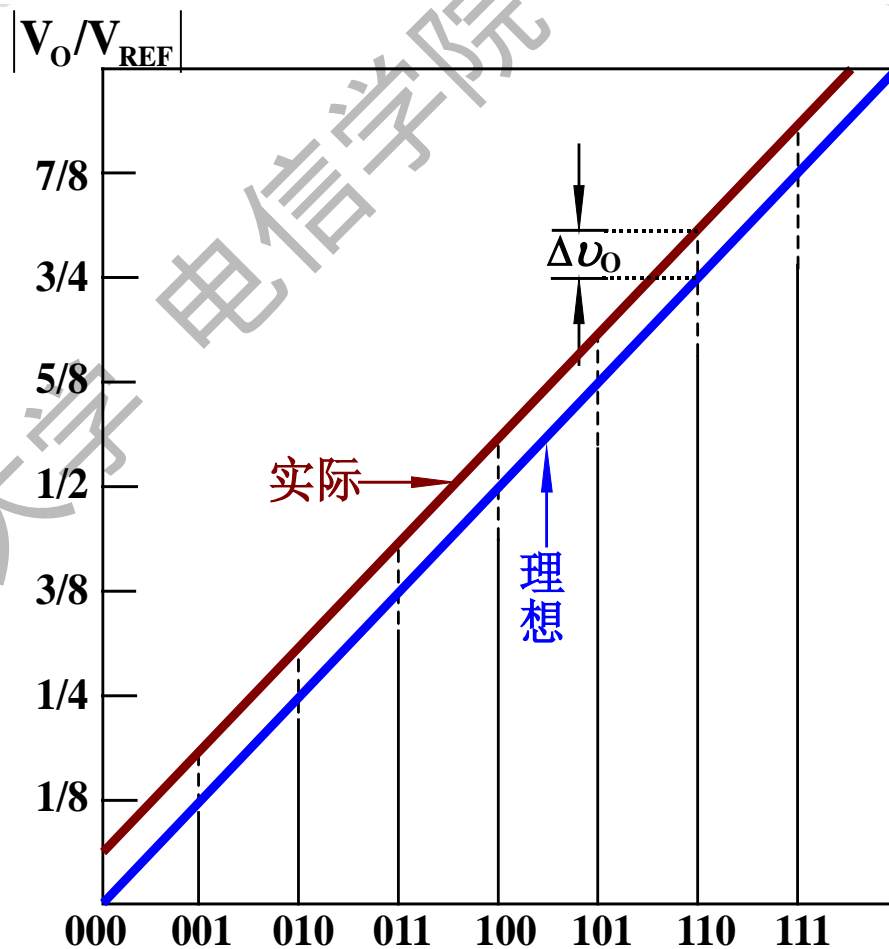
$$\Delta v_o = \frac{\Delta V_{\text{REF}}}{2^n} \cdot \frac{R_f}{R} \sum_{i=0}^{n-1} D_i \cdot 2^i$$

由 ΔV_{REF} 引起的误差属
于比例系数误差



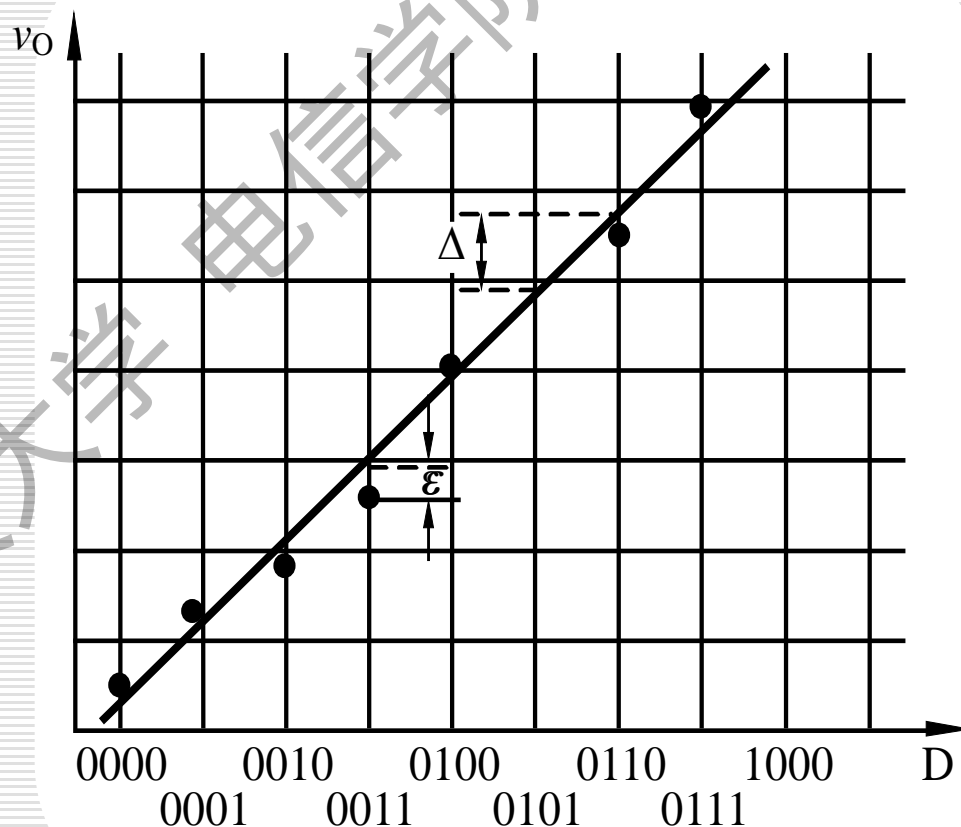
10.1.7 D/A转换器的主要技术指标

失调误差：由运算放大器的零点漂移引起，其大小与输入数字量无关，该误差使输出电压的转移特性曲线发生平移。



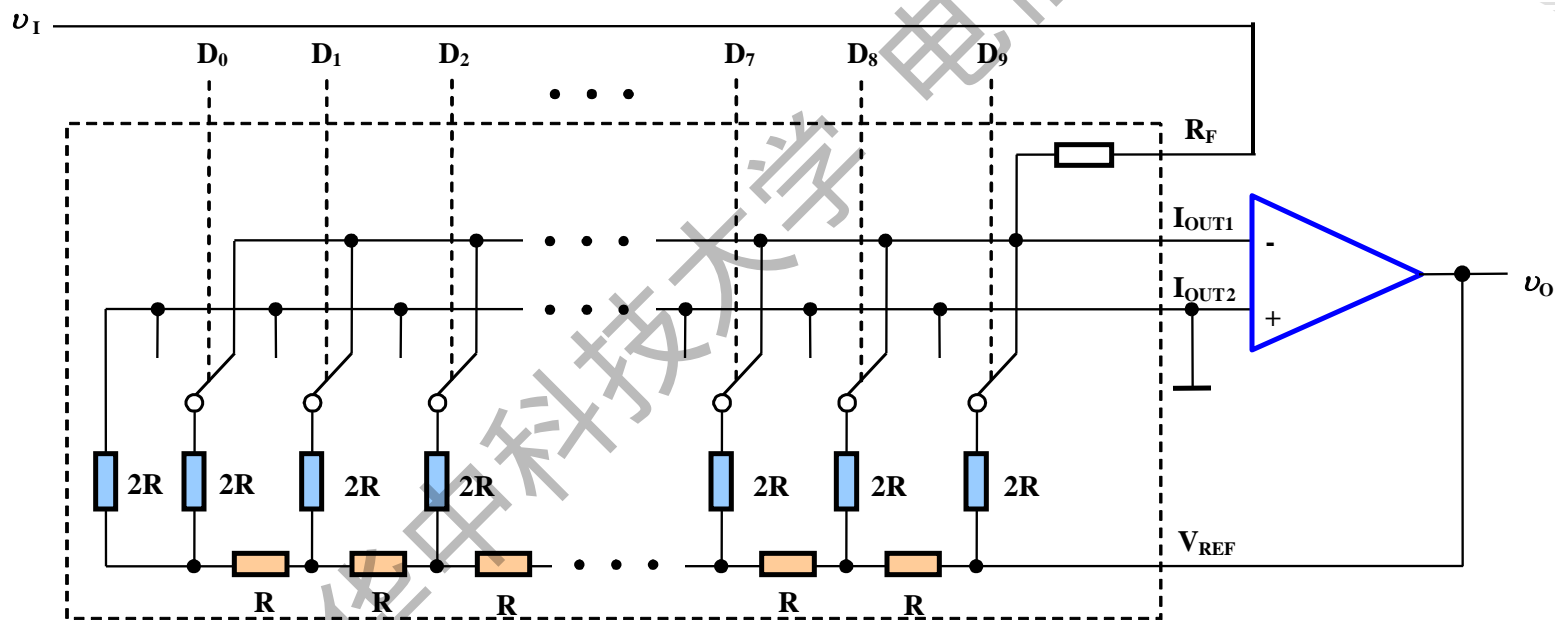
10.1.7 D/A转换器的主要技术指标

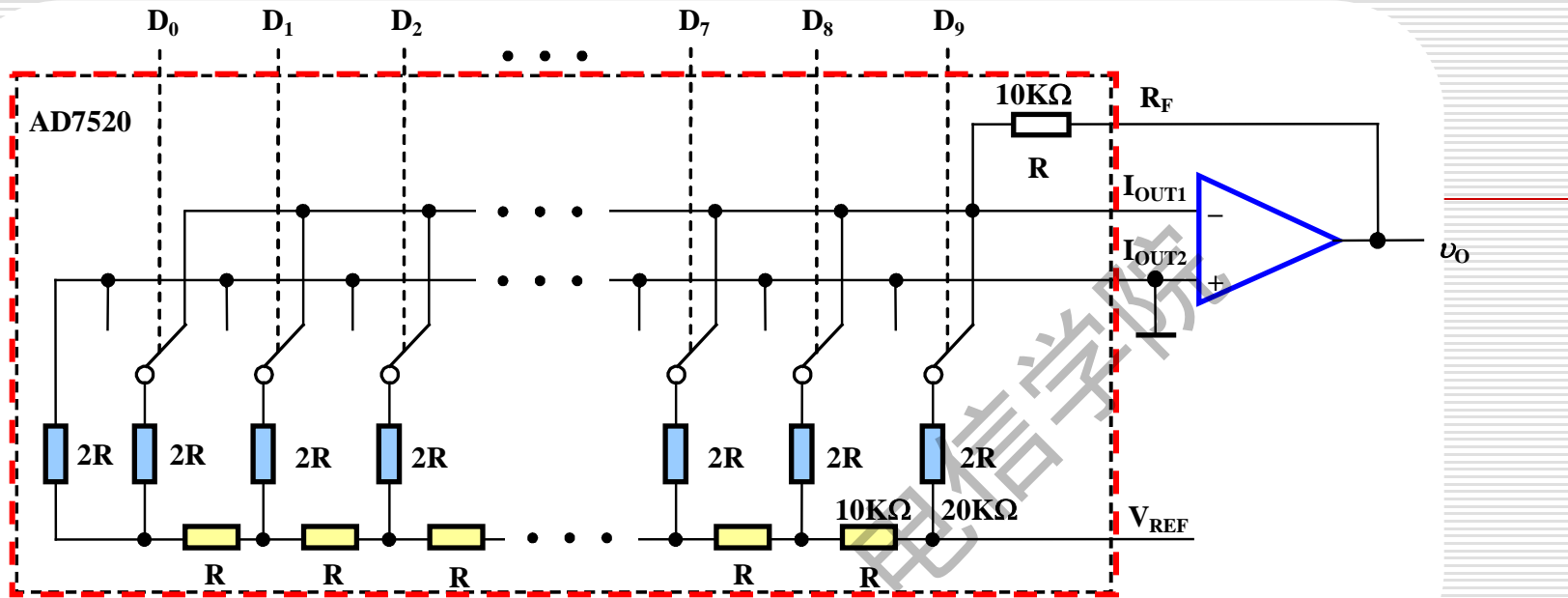
非线性误差：DAC的数字输入量作等量增加时，其模拟输出电压不能等量增加的程度



10.1.8 集成D/A转换器的应用

(1) 数字式可编程增益控制电路



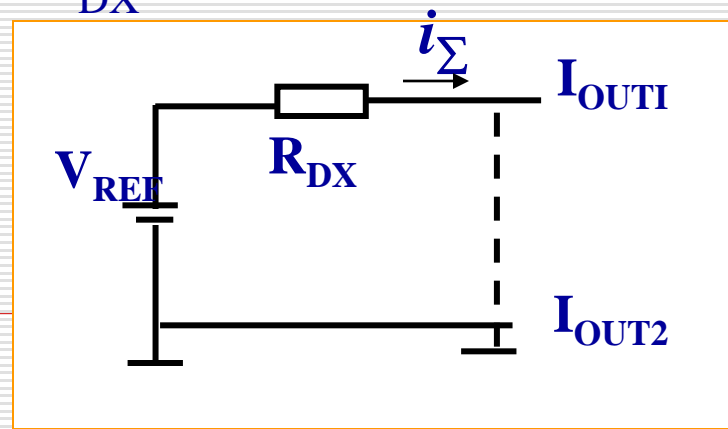


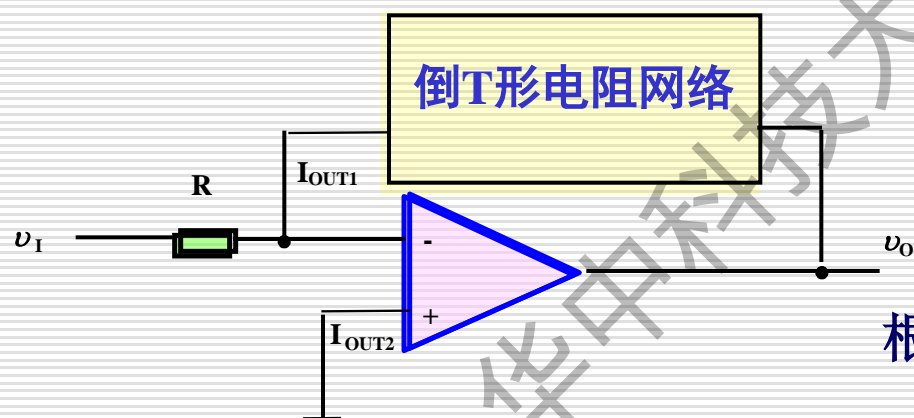
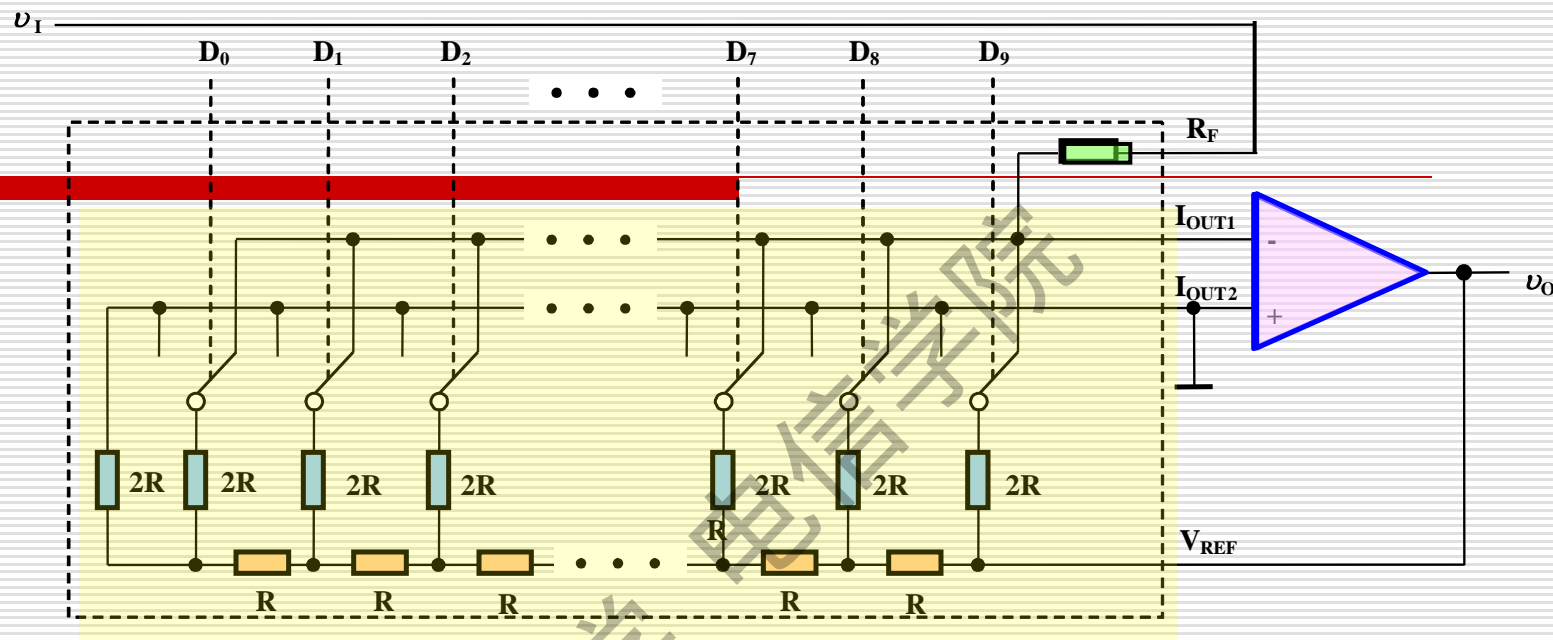
$$i_{\Sigma} = I_0 + I_1 + I_2 + I_3 + \dots I_9$$

$$= \frac{V_{REF}}{2^n R} (D_9 2^9 + D_8 2^8 + D_7 2^7 + \dots D_0 2^0) = \frac{V_{REF}}{2^n R} N_B$$

V_{REF} 输入端与 I_{OUT1} 之间视为一个等效电阻 R_{DX} ,

$$R_{DX} = \frac{V_{REF}}{i_{\Sigma}} = \frac{2^n R}{N_B}$$





$$I_{out1} = I_0 + I_1 + I_2 + \dots + I_9$$

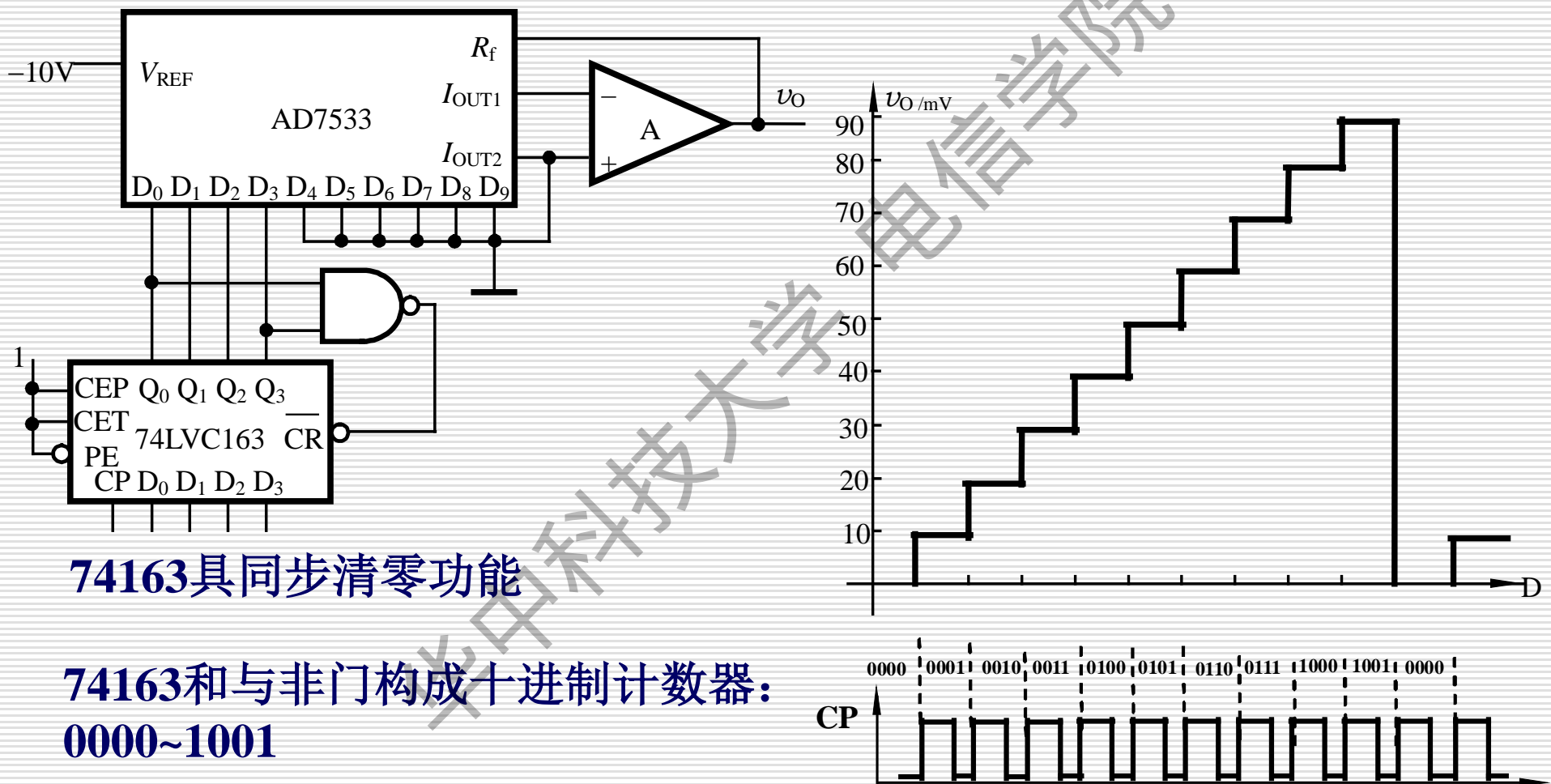
$$= V_{REF} (D_0 2^0 + D_1 2^1 + \dots + D_9 2^9) / 2^{10} R$$

根据虚断有: $v_I / R = I_{OUT1}$ $v_O = V_{REF}$

$$v_I / R = -v_O (D_0 2^0 + D_1 2^1 + \dots + D_9 2^9) / 2^{10} R$$

$$A_v = \frac{v_O}{v_I} = -2^{10} / (D_0 2^0 + D_1 2^1 + \dots + D_9 2^9)$$

(2) 脉冲波产生电路



74163具同步清零功能

74163和与非门构成十进制计数器：
0000~1001

10.2 A/D 转换器

10.2.1 A/D转换的一般工作过程

10.2.2 并行比较型A/D转换器

10.2.3 逐次比较型A/D转换器

10.2.4 双积分式A/D转换器

10.2.5 A/D转换器的主要技术指标

10.2.6 集成A/D转换器及其应用

10.2 A/D 转换器

概述

1. A/D转换器功能

能将模拟电压成正比地转换成对应的数字量。



2. A/D转换器分类

① 并联比较型

特点: 转换速度快,转换时间 $10\text{ns} \sim 1\mu\text{s}$, 但电路复杂。

② 逐次逼近型

特点: 转换速度适中,转换时间 为几 $\mu\text{s} \sim 100 \mu\text{s}$, 转换精度高, 在转换速度和硬件复杂度之间达到一个很好的平衡。

③ 双积分型

特点: 转换速度慢,转换时间 几百 $\mu\text{s} \sim$ 几 ms ,但抗干扰能力最强。

10.2.1 A/D转换的一般工作过程

时间上和量值上都连续

模拟信号

时间上和量值上都离散

数字信号

取样

保持、量化

编码

时间上离散的信号

量值上也离散的信号

A/D转换器一般要包括取样，保持，量化及编码4个过程。

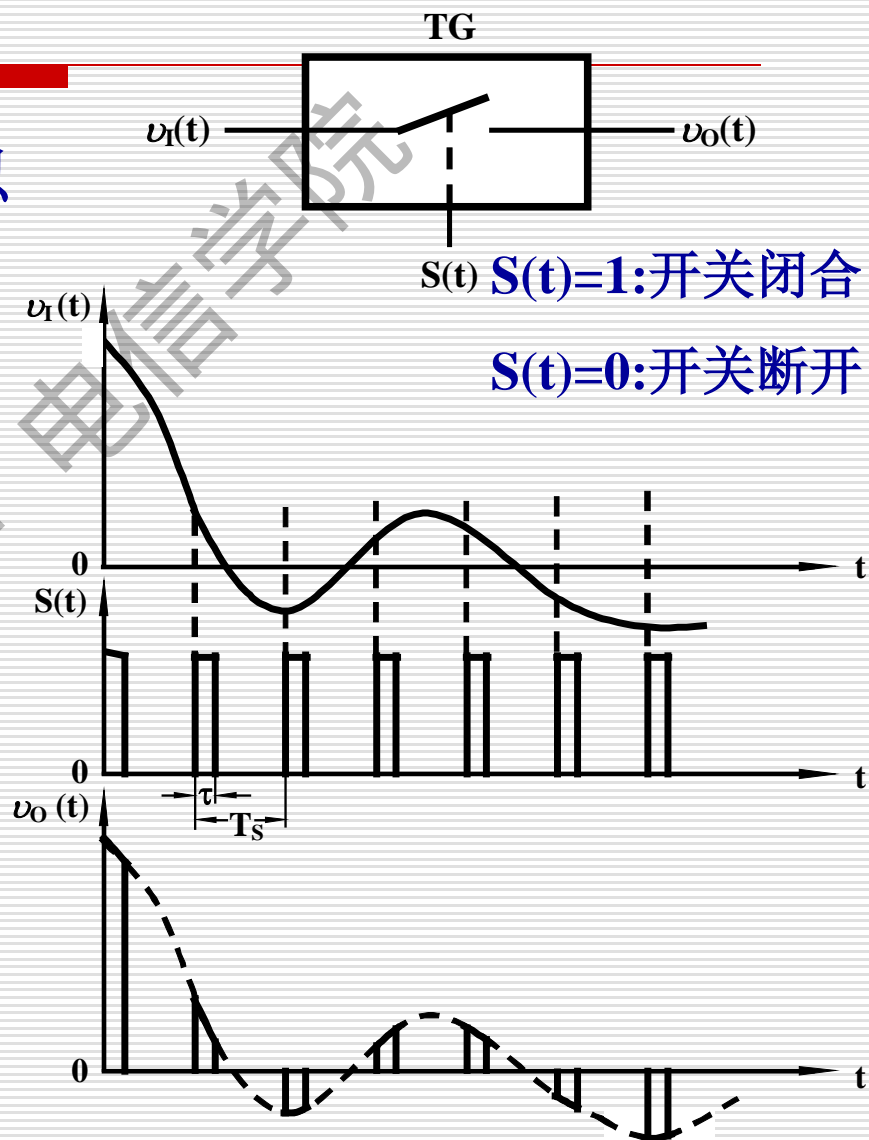
1. 取样与保持

采样是将随时间连续变化的模拟量转换为在时间离散的模拟量。

采样信号 $S(t)$ 的频率愈高，所采得信号经低通滤波器后愈能真实地复现输入信号。合理的采样频率由采样定理确定。

采样定理：设采样信号 $S(t)$ 的频率为 f_s ，输入模拟信号 $v_I(t)$ 的最高频率分量的频率为 f_{imax} ，

则 $f_s \geq 2f_{imax}$

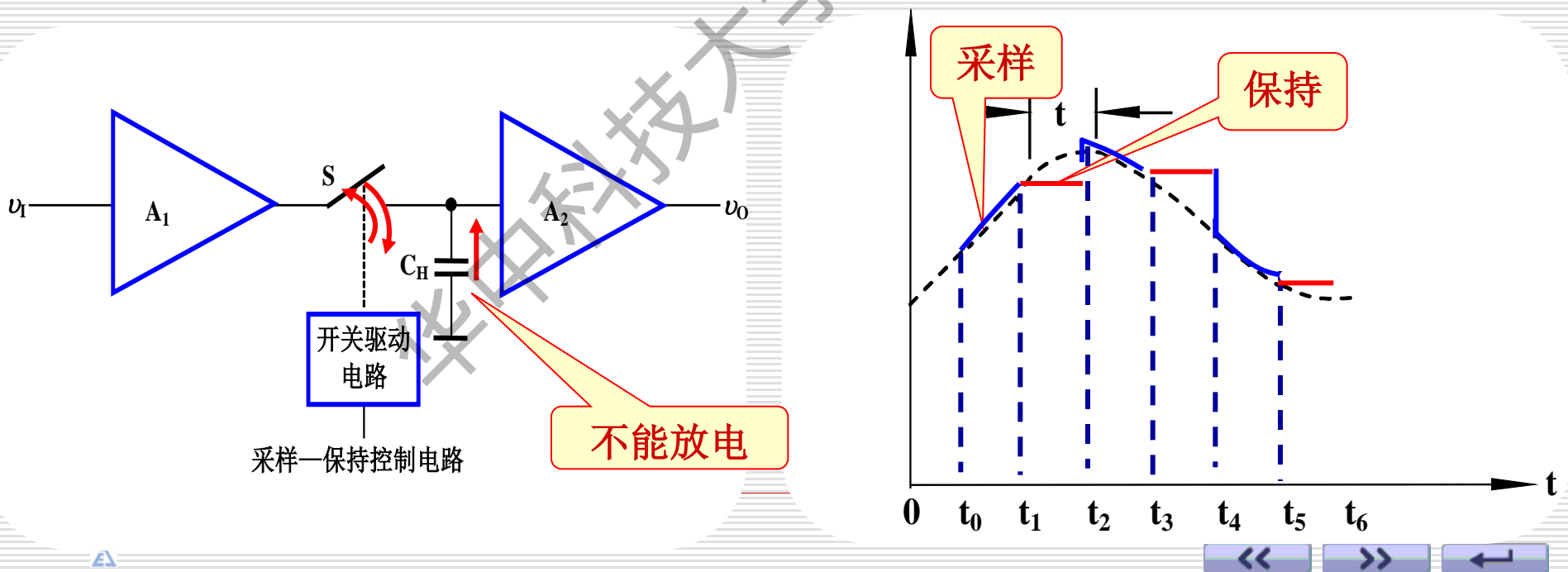


取样与保持电路及工作原理

取样与保持电路及工作原理

采得模拟信号转换为数字信号都需要一定时间，为了给后续的量化编码过程提供一个稳定的值，在取样电路后要求将所采样的模拟信号保持一段时间。

电路： $A_{V1} \cdot A_{V2} = 1$ ， A_1 的 R_i 高， A_2 的 R_i 高， A_2 的 R_o 低



2. 量化与编码

量化

数字信号在数值上是离散的。采样-保持电路的输出电压还需按某种近似方式归化到与之相应的离散电平上，任何数字量只能是某个最小数量单位的整数倍。

编码

量化后的数值最后还需通过编码过程用一个代码表示出来。经编码后得到的代码就是A/D转换器输出的数字量。

3.量化误差：量化前的电压与量化后的电压差

在量化过程中由于所采样电压不一定能被 Δ 整除，所以量化前后一定存在误差，此误差我们称之为量化误差，用 ϵ 表示。

量化误差属原理误差，它是无法消除的。 A/D 转换器的位数越多，各离散电平之间的差值越小，量化误差越小。

4.量化方式

- 两种近似量化方式：只舍不入量化方式和四舍五入的量化方式。

a) 只舍不入量化方式:量化中把不足一个量化单位的部分舍弃;
对于等于或大于一个量化单位部分按一个量化单位处理。

例: 将0~1V电压转换为3位二进制代码

输入信号	量化后 电压	编码
1		
$\frac{7}{8}V$	$7\Delta=7/8V$	111
$\frac{6}{8}V$	$6\Delta=6/8V$	110
$\frac{5}{8}V$	$5\Delta=5/8V$	101
$\frac{4}{8}V$	$4\Delta=4/8V$	100
$\frac{3}{8}V$	$3\Delta=3/8V$	011
$\frac{2}{8}V$	$2\Delta=2/8V$	010
$\frac{1}{8}V$	$1\Delta=1/8V$	001
0	$0\Delta=0V$	000

最小量化单位

$$\Delta=1\text{LSB}=1/8V$$

最大量化误差为:

$$|\varepsilon_{\max}|=1\text{LSB}=1/8V$$

b) 四舍五入量化方式: 量化过程将不足半个量化单位部分舍弃，
对于等于或大于半个量化单位部分按一个量化单位处理。

例：将0~1V电压转换为3位二进制代码

输入信号	模拟电平	编码
1		
$\frac{13}{15}V$	$7\Delta=14/15V$	111
$\frac{11}{15}V$	$6\Delta=12/15V$	110
$\frac{9}{15}V$	$5\Delta=10/15V$	101
$\frac{7}{15}V$	$4\Delta=8/15V$	100
$\frac{5}{15}V$	$3\Delta=6/15V$	011
$\frac{3}{15}V$	$2\Delta=4/15V$	010
$\frac{1}{15}V$	$1\Delta=2/15V$	001
0	$0\Delta=0V$	000

最小量化单位:

$$\Delta = 1LSB = 2/15V$$

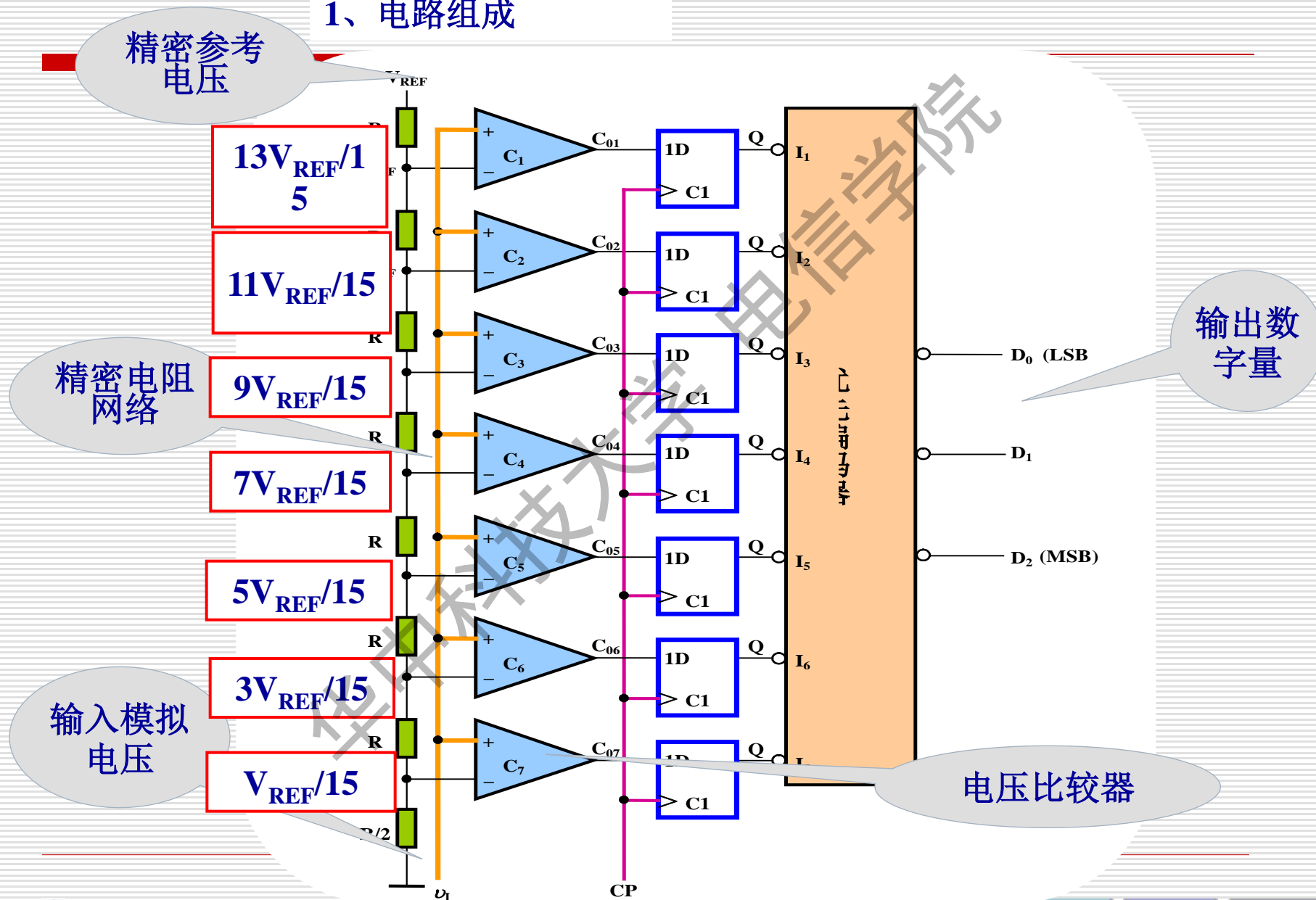
最大量化误差为:

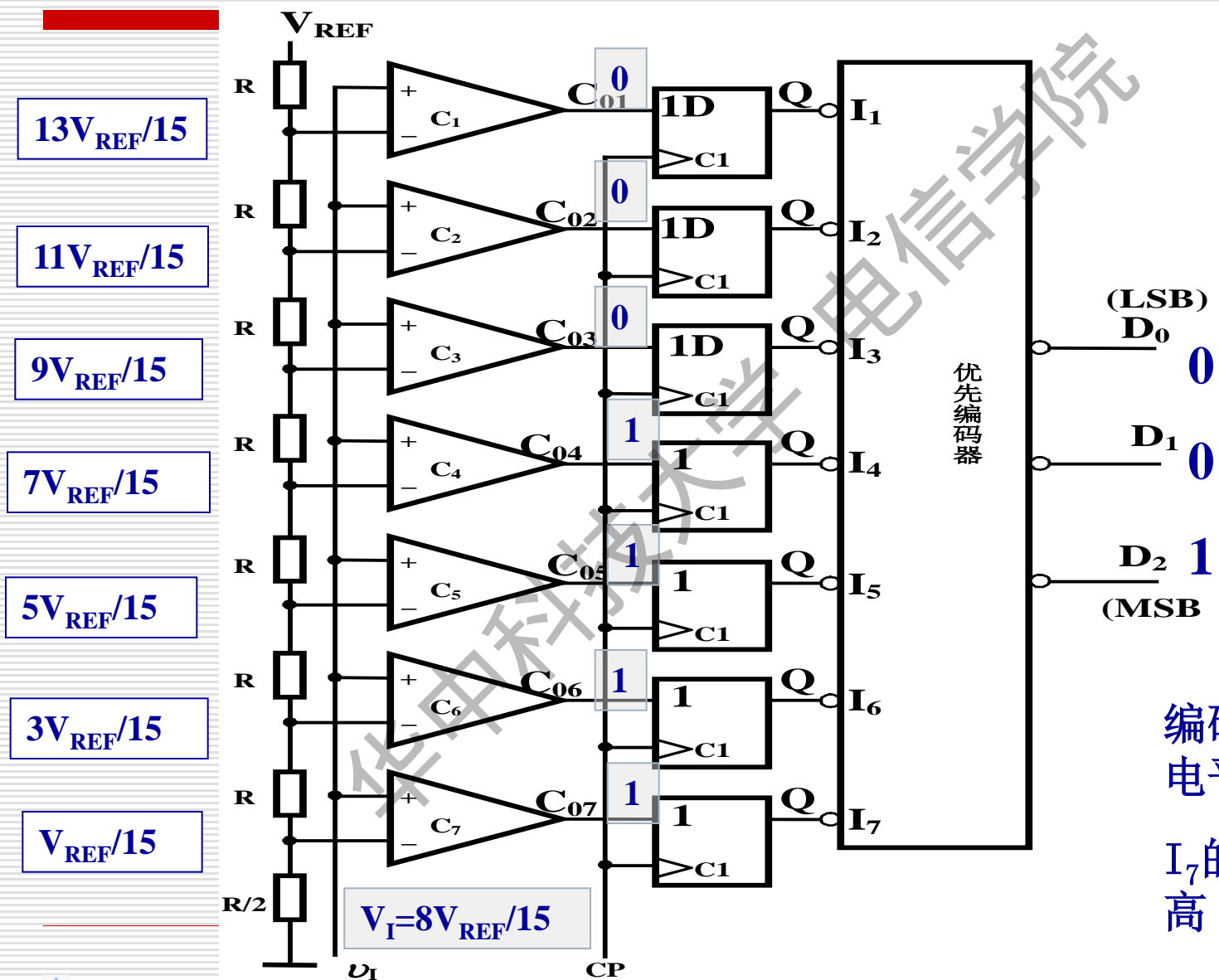
$$|\varepsilon_{\max}| = 1/15V$$

$$|\varepsilon_{\max}| = LSB/2$$

10.2.2 并行比较型A/D转换器

1、电路组成





编码器:输入低电平有效;
 I_7 的优先级最高

优先编码器

根据各比较器的参考电压值，可以确定输入模拟电压值与各比较器输出状态的关系。比较器的输出状态由D触发器存储，经优先编码器编码，得到数字量输出。

v_I	C_{O1}	C_{O2}	C_{O3}	C_{O4}	C_{O5}	C_{O6}	C_{O7}	D_2	D_1	D_0
$0 \leq v_I \leq V_{REF}/15$	0	0	0	0	0	0	0	0	0	0
$V_{REF}/15 \leq v_I \leq 3V_{REF}/15$	0	0	0	0	0	0	1	0	0	1
$3V_{REF}/15 \leq v_I \leq 5V_{REF}/15$	0	0	0	0	0	1	1	0	1	0
$5V_{REF}/15 \leq v_I \leq 7V_{REF}/15$	0	0	0	0	1	1	1	0	1	1
$7V_{REF}/15 \leq v_I \leq 9V_{REF}/15$	0	0	0	1	1	1	1	1	0	0
$9V_{REF}/15 \leq v_I \leq 11V_{REF}/15$	0	0	1	1	1	1	1	1	0	1
$11V_{REF}/15 \leq v_I \leq 13V_{REF}/15$	0	1	1	1	1	1	1	1	1	0
$13V_{REF}/15 \leq v_I \leq 15V_{REF}/15$	1	1	1	1	1	1	1	1	1	1

采用的是哪种近似量化方式？

量化误差是多少？

3、电路特点:

- 单片集成并行比较型A/D转换器的产品很多, 如AD公司的AD9012 (TTL工艺8位)、AD9002 (ECL工艺, 8位)、AD9020 (TTL工艺, 10位)等。
- 在并行A/D转换器中, 输入电压 v_I 同时加到所有比较器的输入端。如不考虑各器件的延迟, 可认为三位数字量是与 v_I 输入时刻同时获得的。所以它的转换时间最短。
- 缺点是电路复杂, 如三位ADC需7个比较器、7个触发器、8个电阻。位数越多, 电路越复杂。
- 为了解决提高分辨率和增加元件数的矛盾, 可以采取分级并行转换的方法。

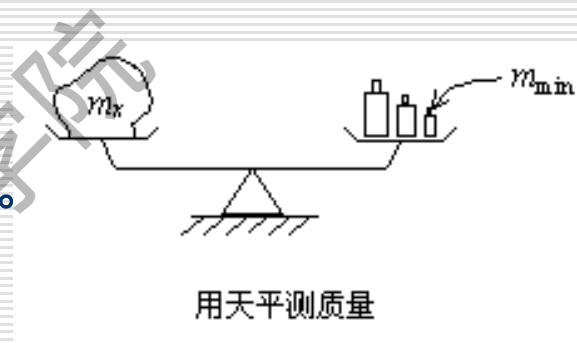
10.2.3 逐次比较型A/D转换器

1. 转换原理

逐次逼近转换过程与用天平称物重非常相似。

所用砝码重量：8克、4克、2克和1克。

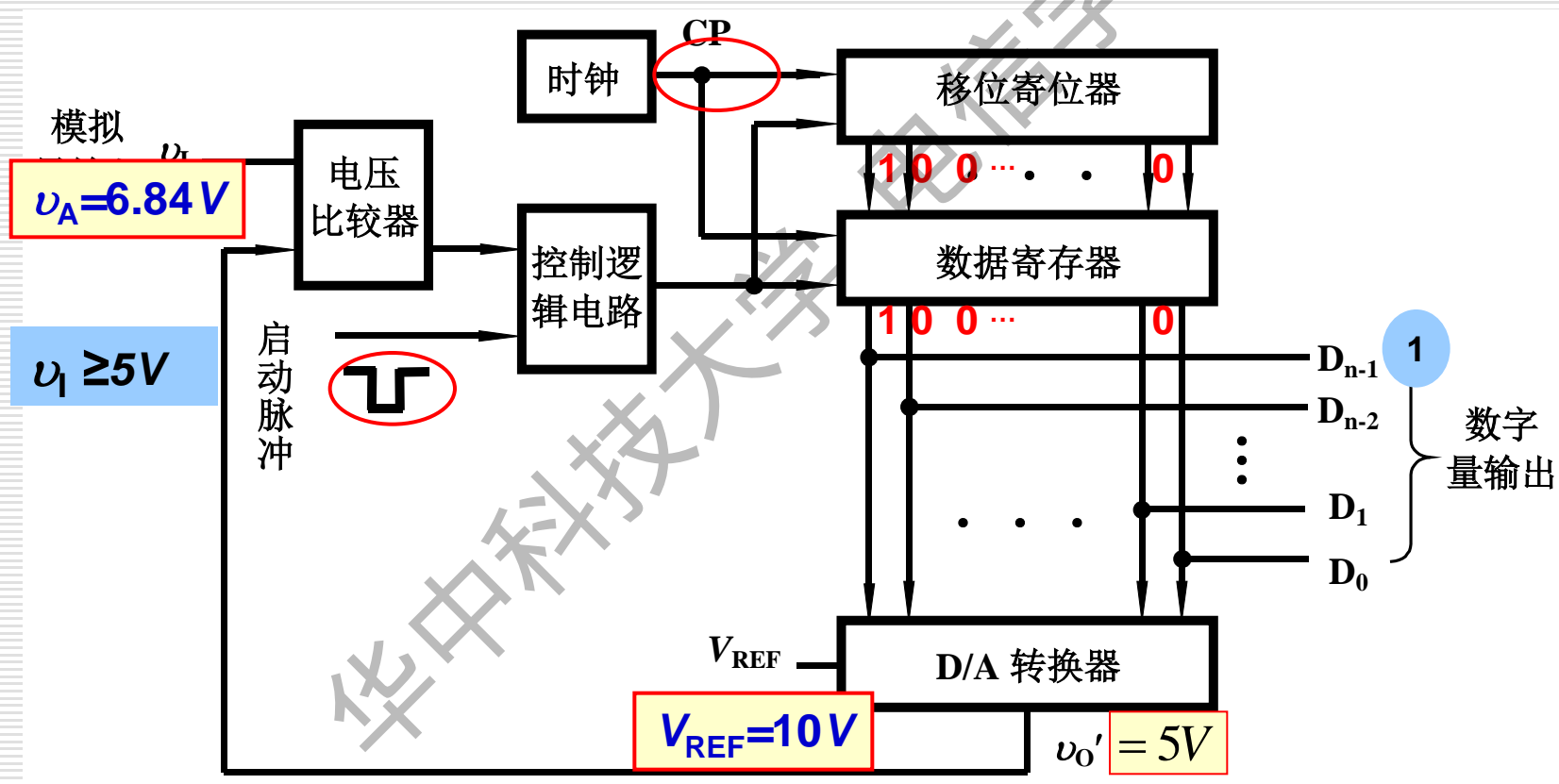
设待秤重量 $W_x = 13$ 克。



	所加砝码重量		结果
第一次	8 克	砝码总重 < 待测重量 W_x ，8克砝码保留	8 克
第二次	再加4克	砝码总重仍 < 待测重量 W_x ，4克砝码保留	12 克
第三次	再加2克	砝码总重 > 待测重量 W_x ，2克砝码撤除	12 克
第四次	再加1克	砝码总重 = 待测重量 W_x ，1克砝码保留	13 克

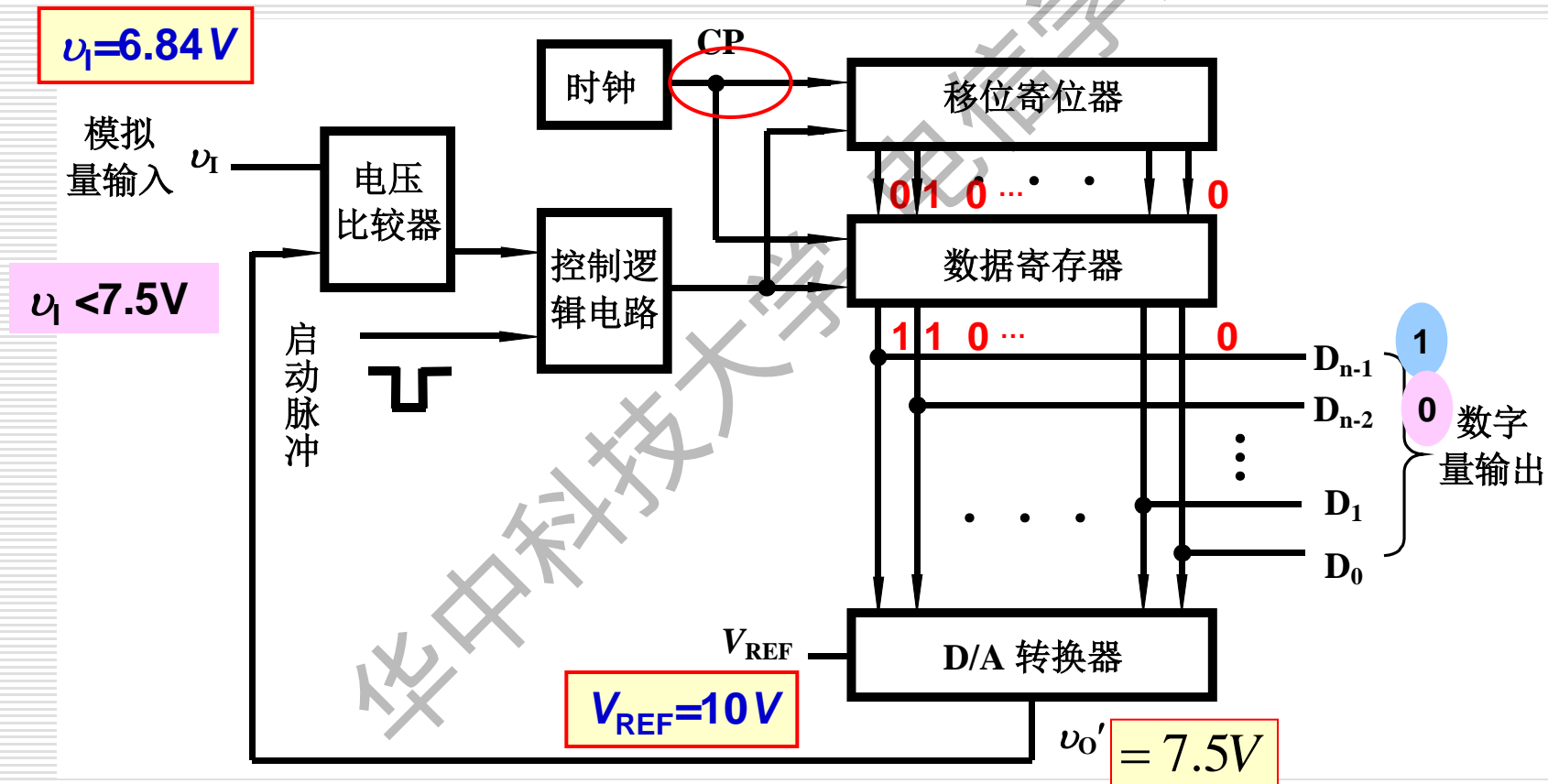
1. 转换原理

第一个CP:



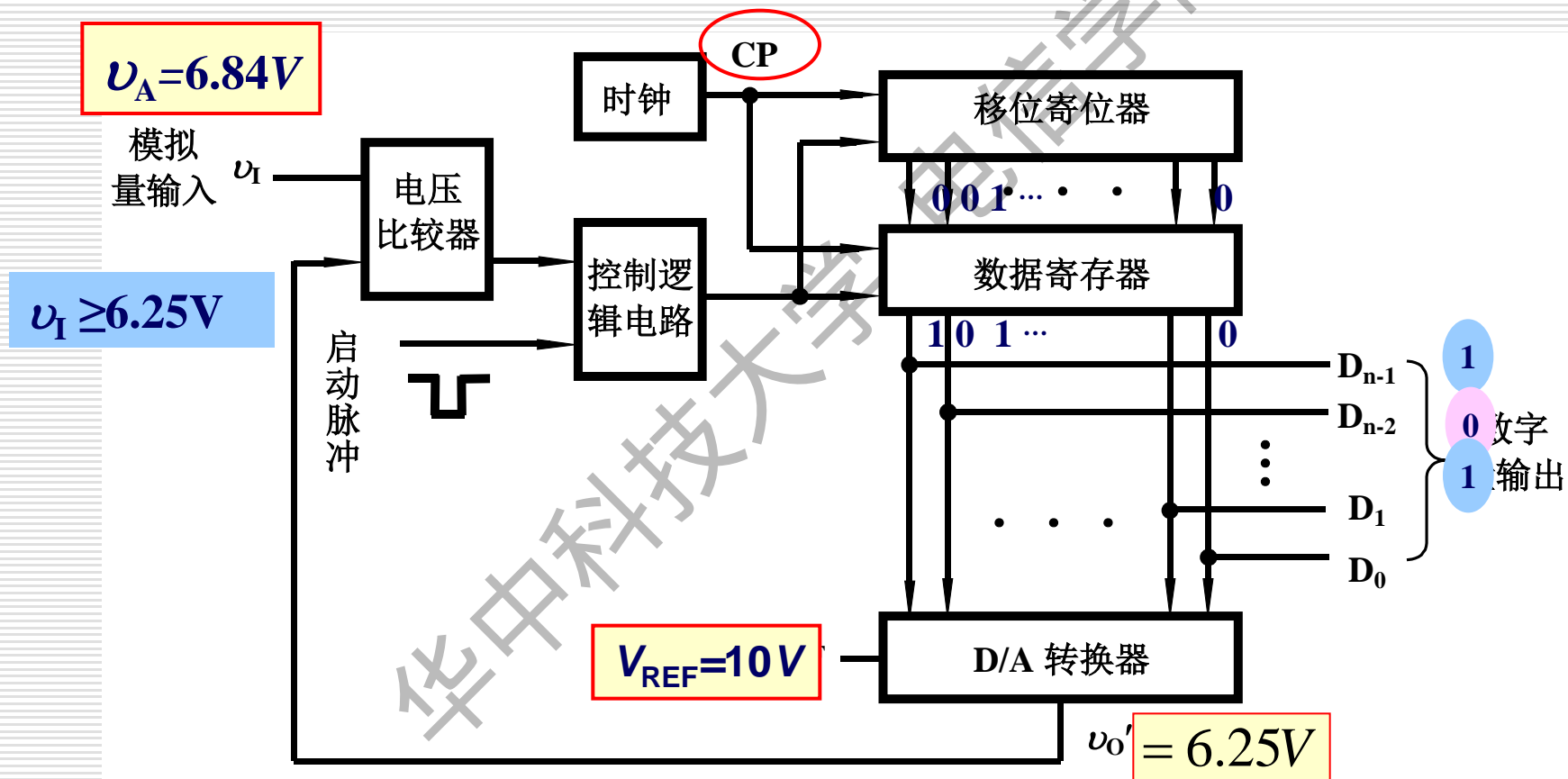
1. 转换原理

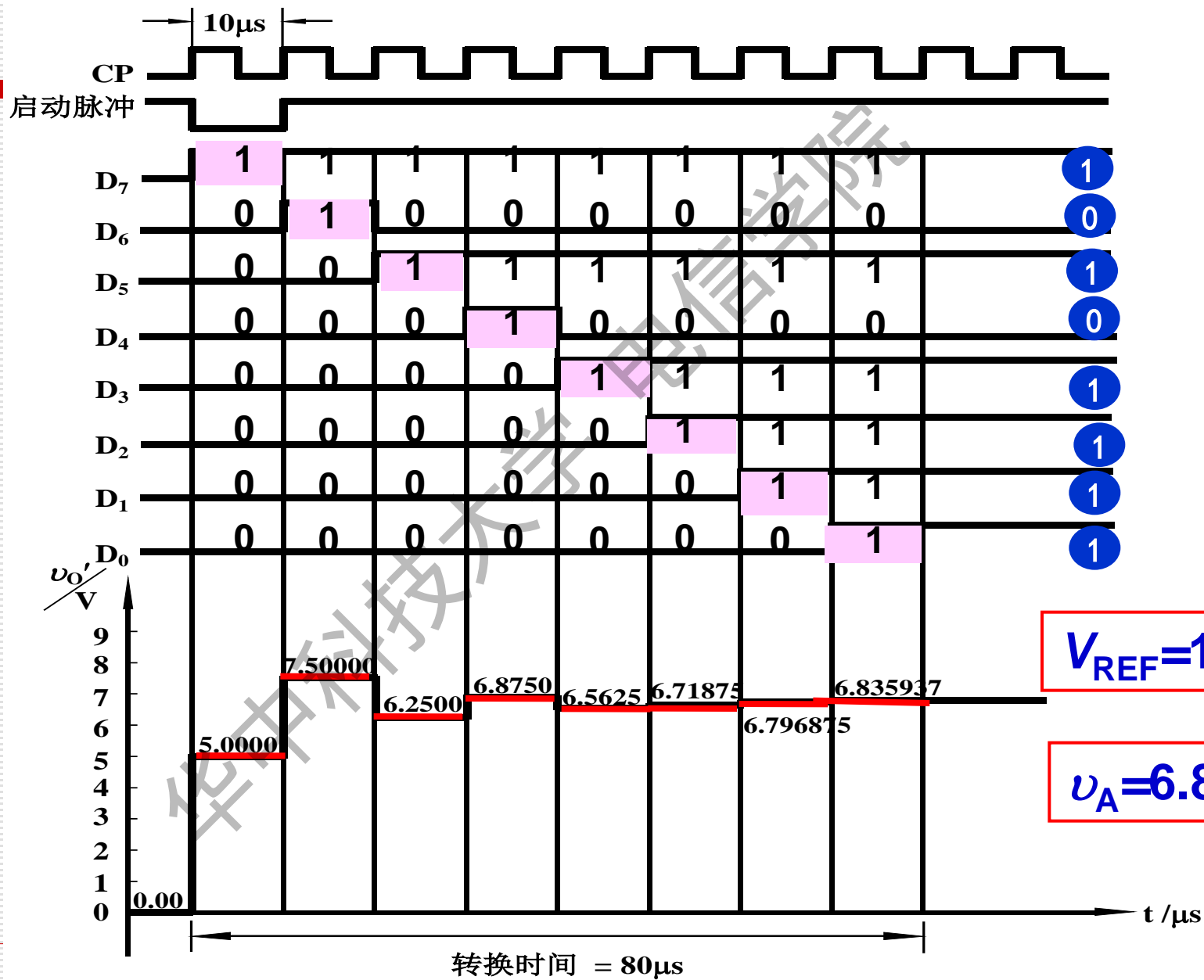
第二个CP:



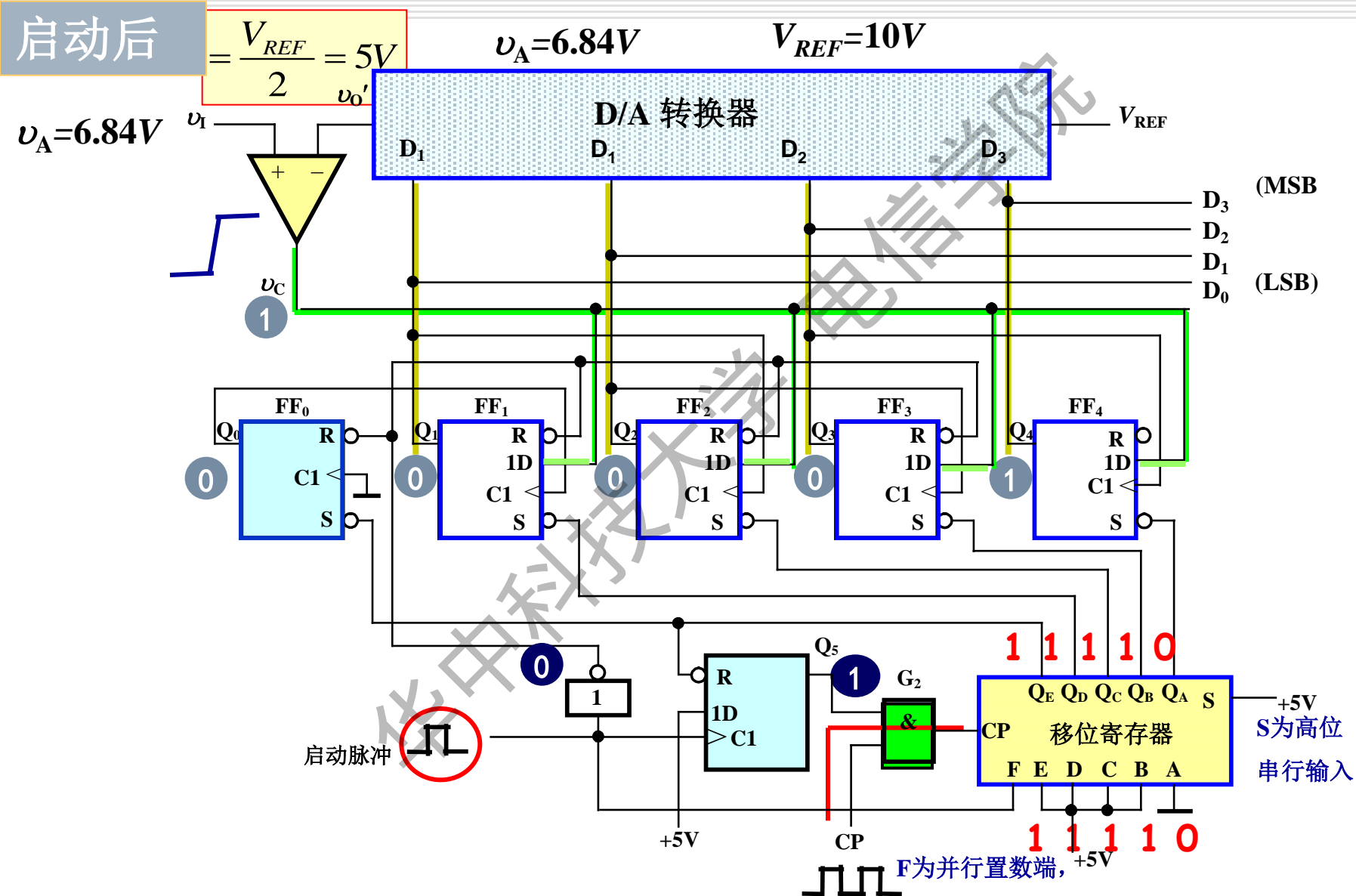
1. 转换原理

第三个CP:

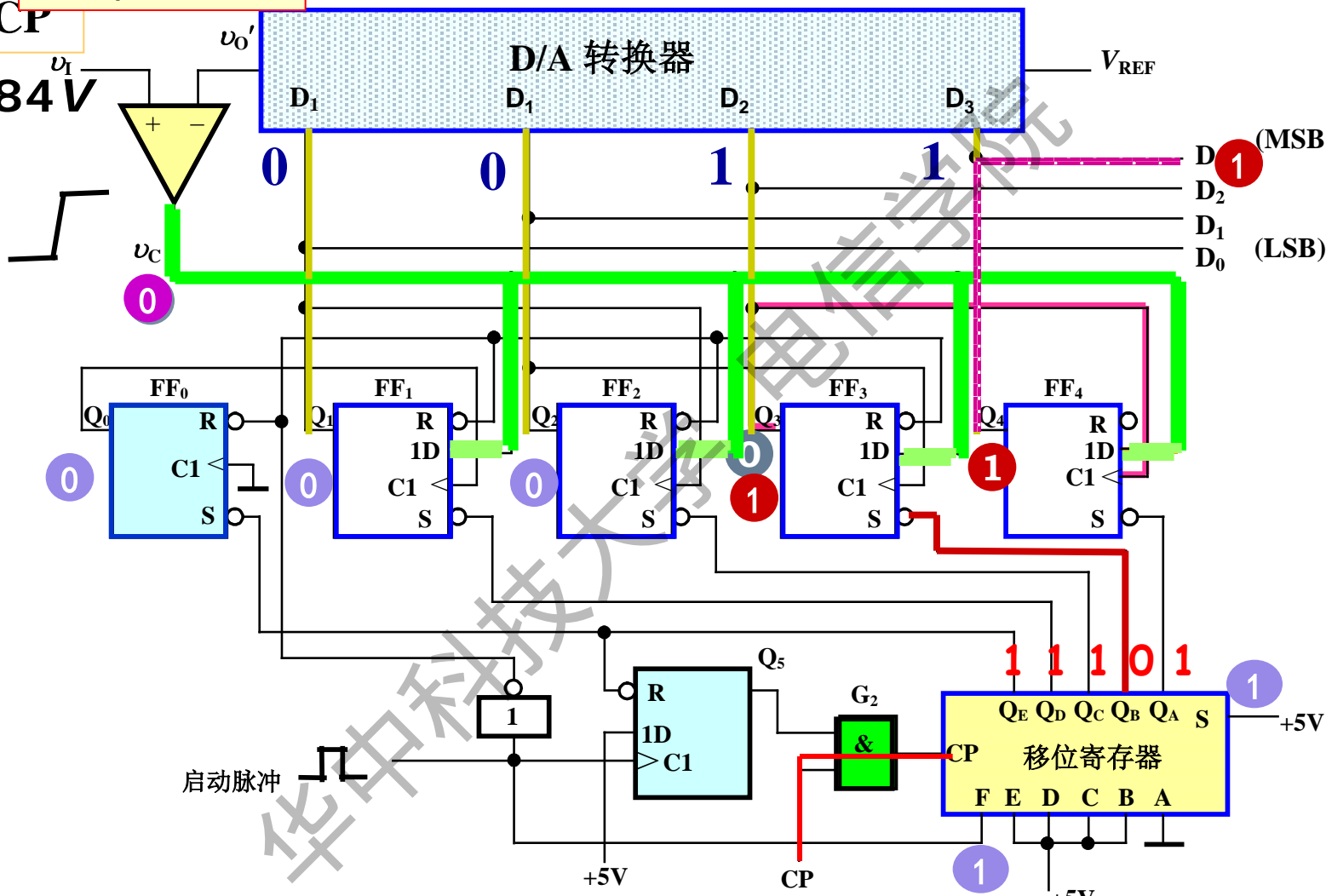




9.2.3 逐次比较型A/D转换器



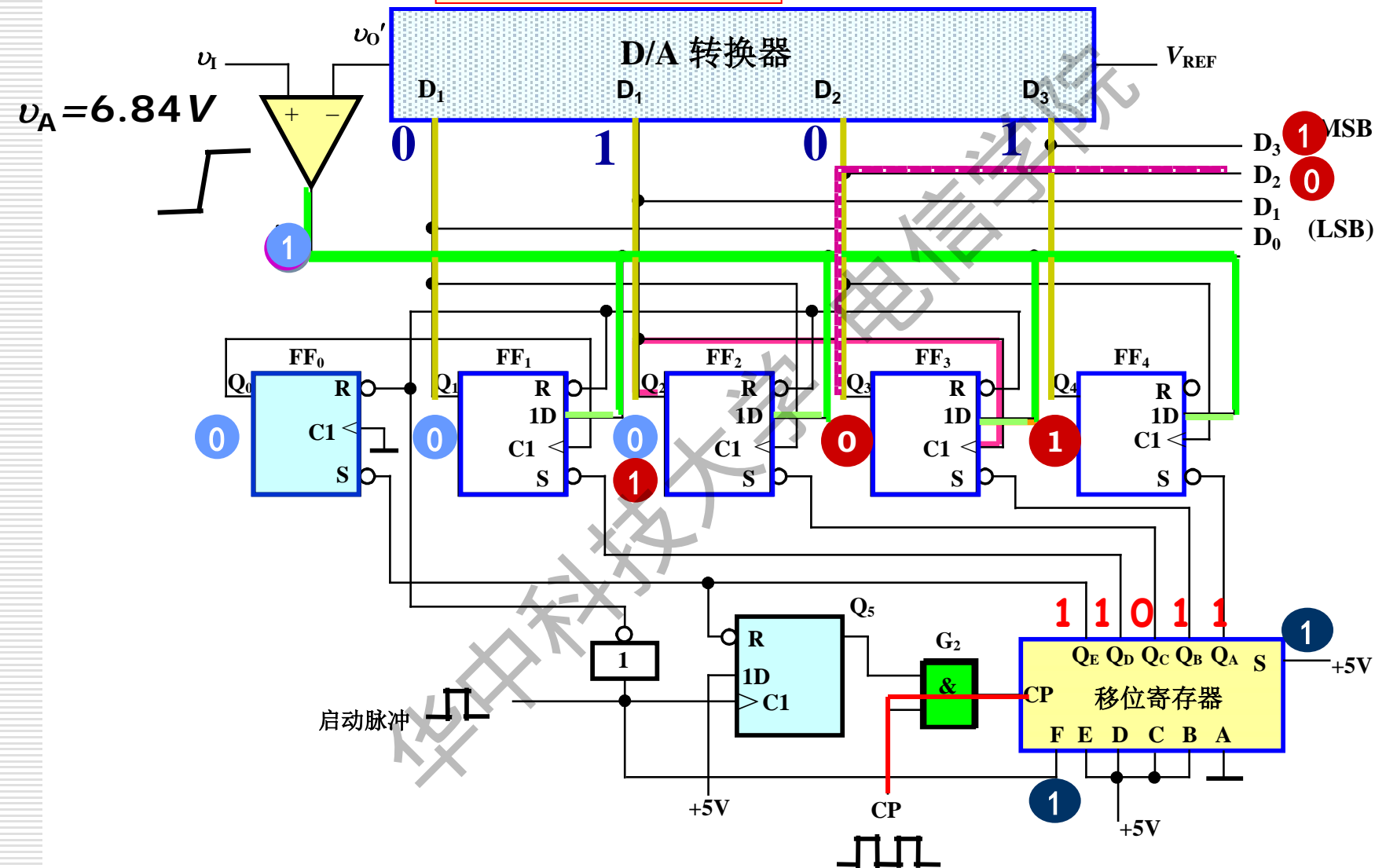
第二个CP

$$v_A = 6.84 \text{ V}$$


- 第二个CP：确定D₃，并产生输入电压与 ($3V_{REF}/4$) 的比较结果送至数据寄存器的 D₄~D₁。

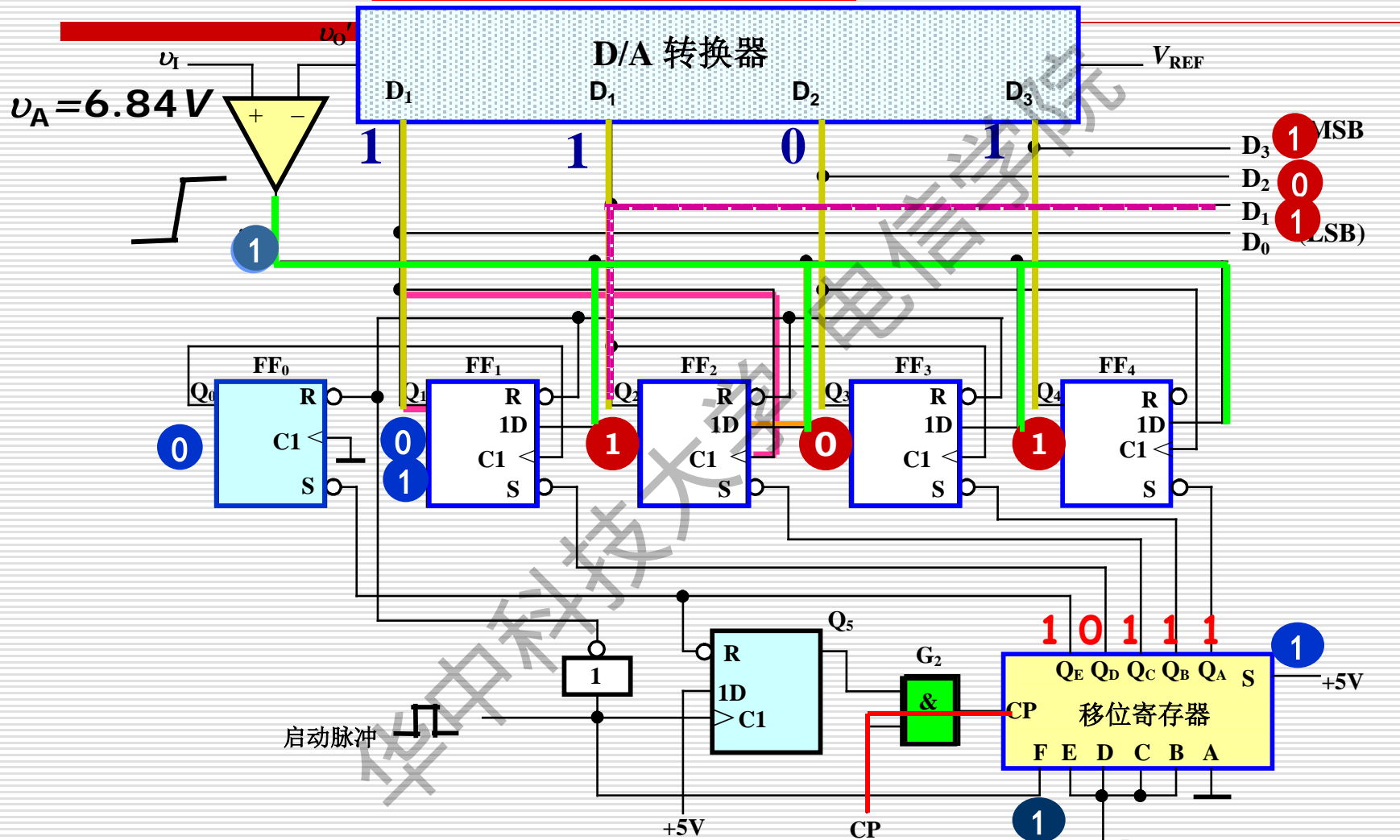
第三个CP

$$= 5V_{REF} / 8 = 6.25V$$



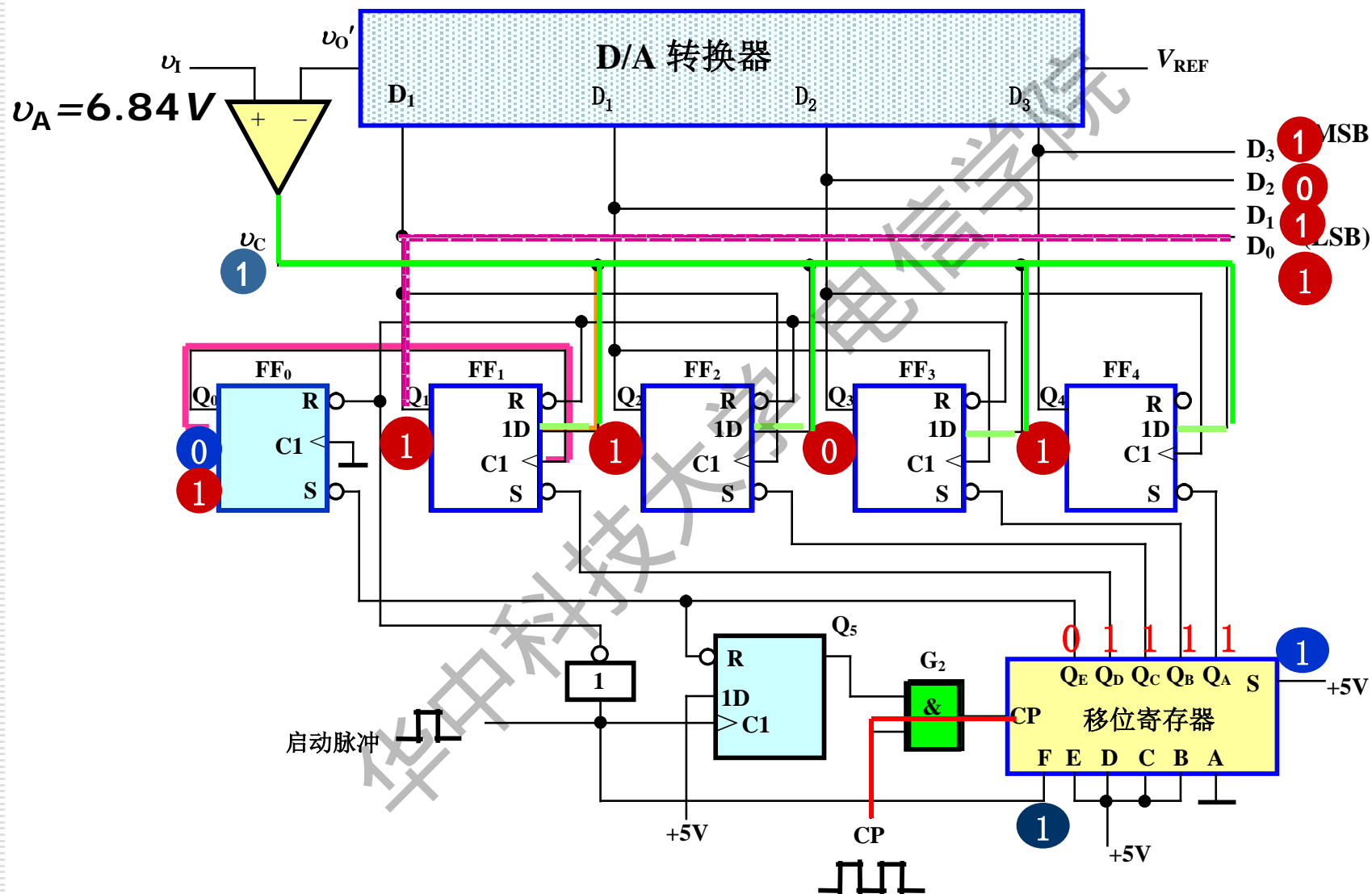
第四个CP

$$= 9V_{REF}/16 = 5.625V$$



•第四个CP：确定 D_1 ，并产生与 $9V_{REF}/16$ 的比较结果送至数据寄存器的 $D_4 \sim D_1$ 。

第五个CP



- 第五个CP：确定 D_0 ，全部转换过程完成。

小结:

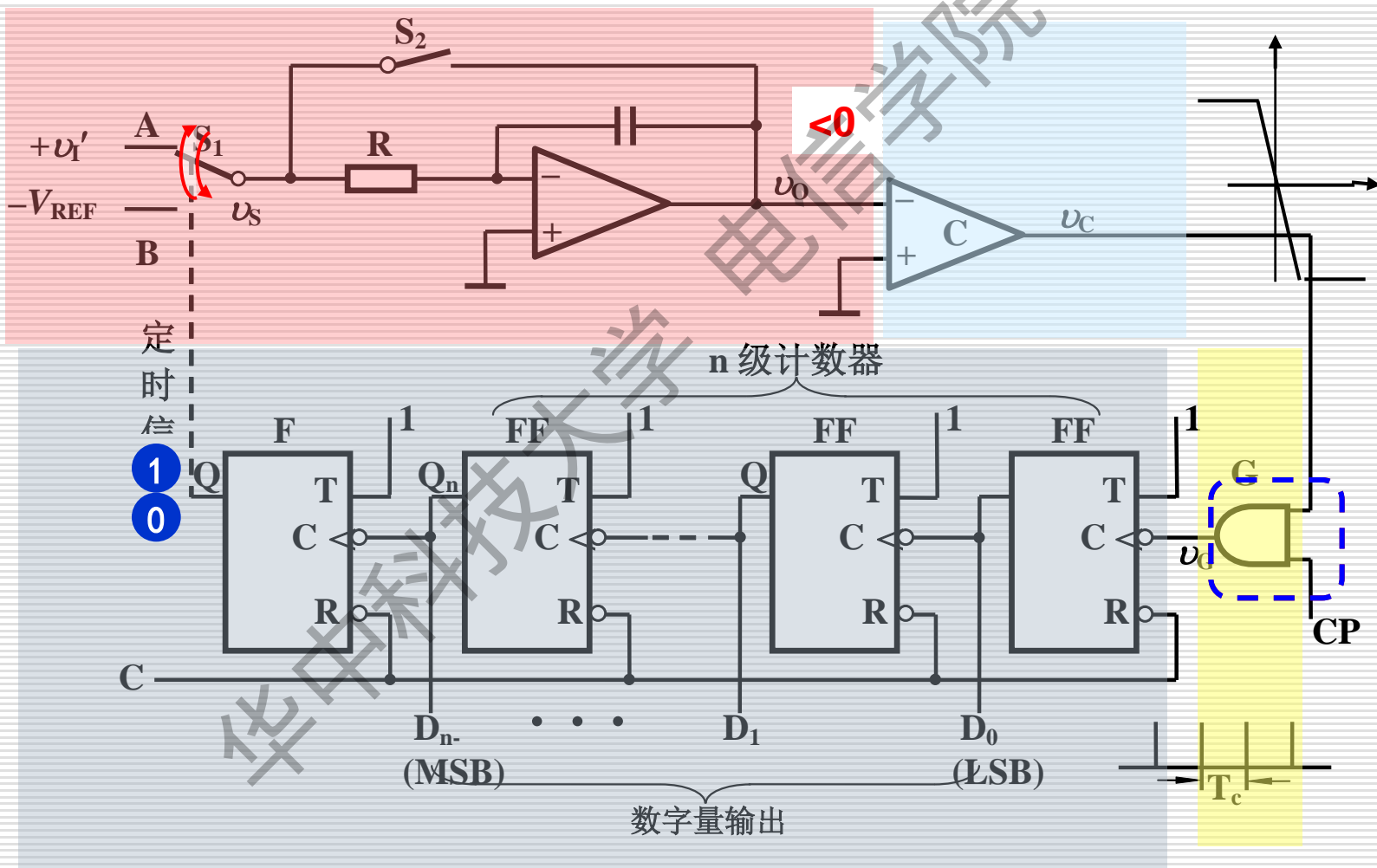
- 1、逐次比较型A/D转换器输出数字量的位数越多转换精度越高;
- 2、逐次比较型A/D转换器完成一次转换所需时间与其位数 n 和时钟脉冲频率有关, 位数愈少, 时钟频率越高, 转换所需时间越短;

10.2.4 双积分式A/D转换器

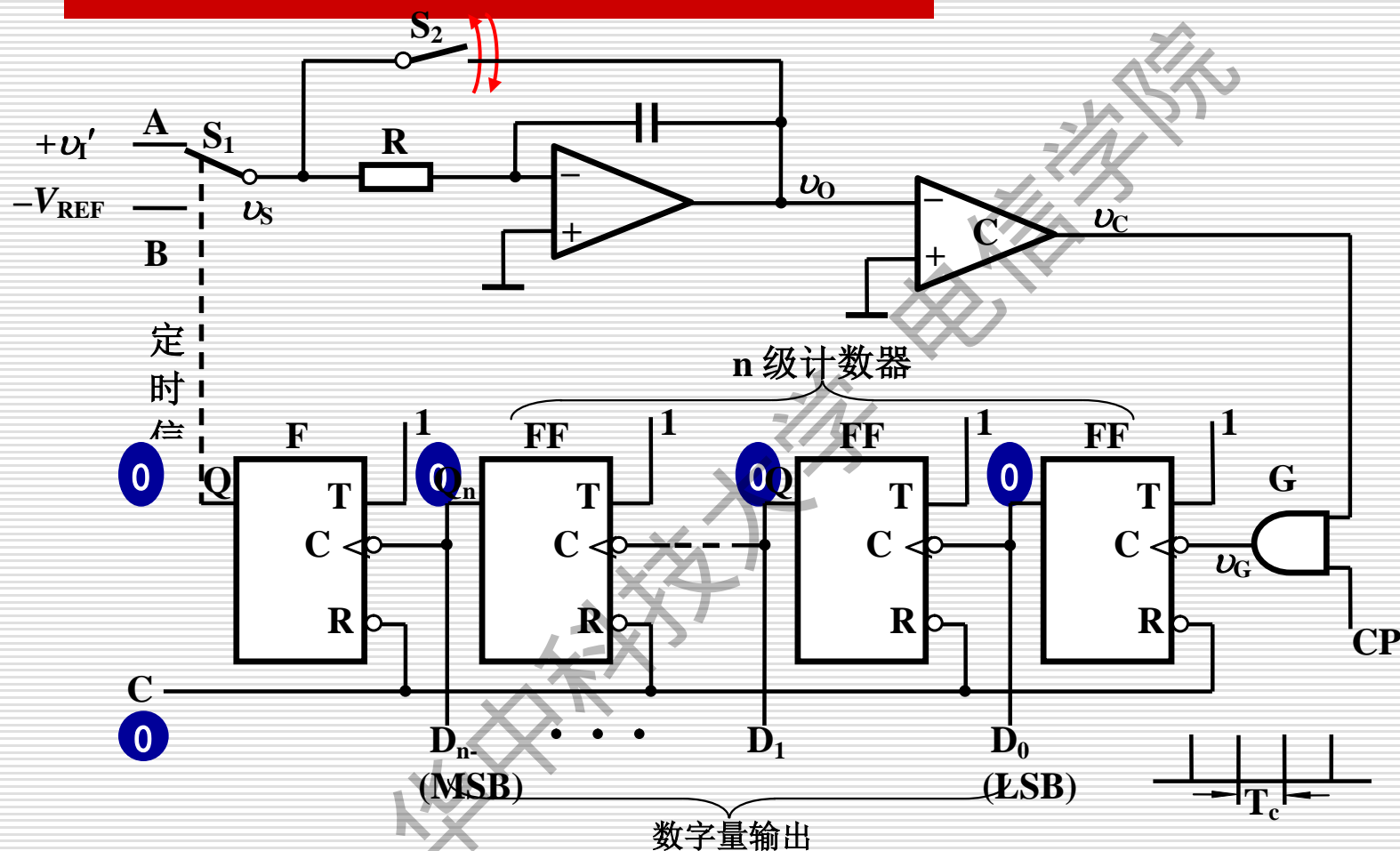
1、双积分式A/D转换器的基本指导思想

对输入模拟电压和参考电压分别进行两次积分，将输入电压平均值变换成与之成正比的时间间隔，然后利用时钟脉冲和计数器测出此时间间隔，进而得到相应的数字量输出。双积分式A/D转换器也称为电压—时间—数字式积分器。

1、电路组成



①准备阶段:



Cr信号将计数器清零；开关S₂闭合，待积分电容放电完毕后，断开S₂使电容的初始电压为0。

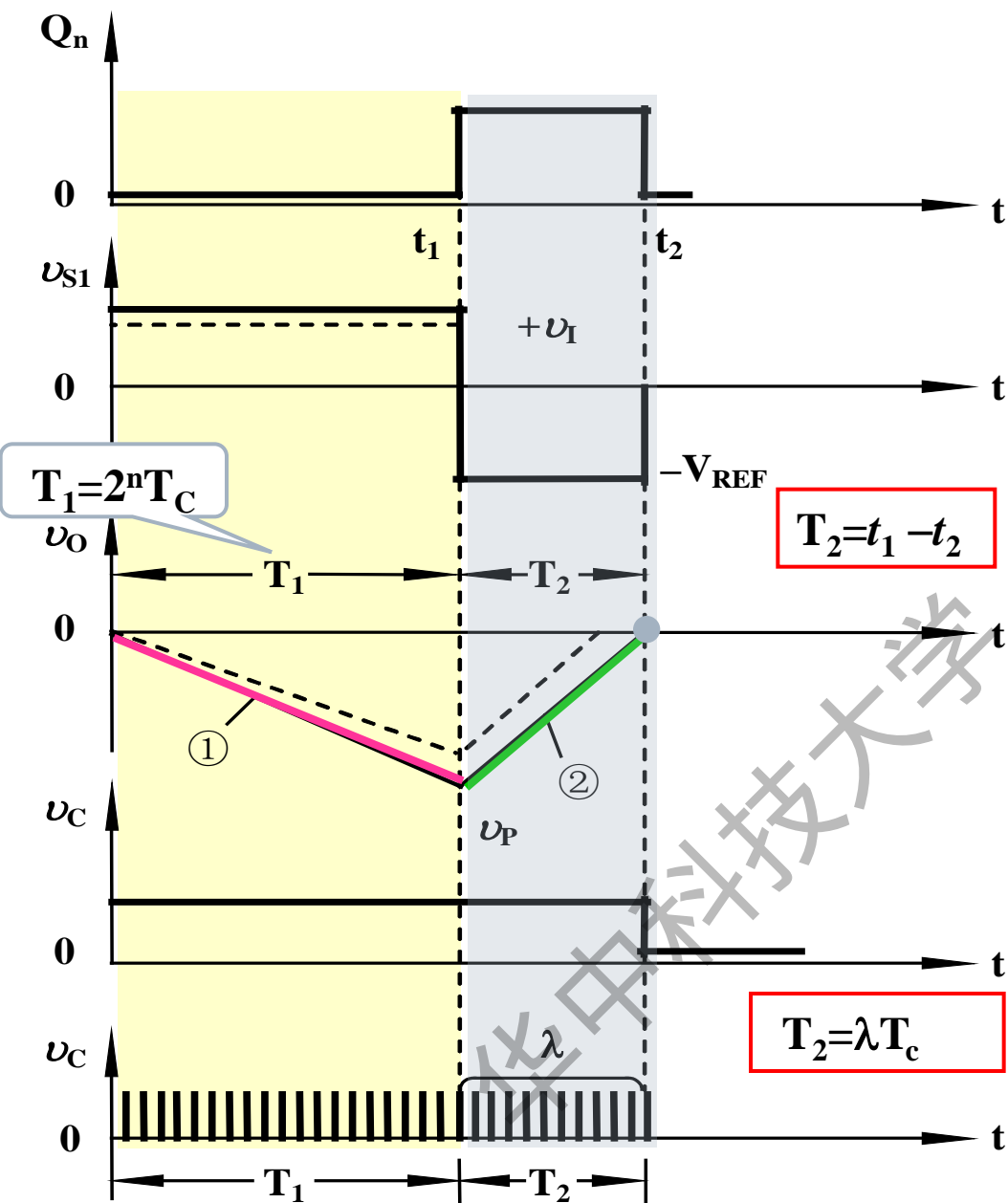


The diagram illustrates the internal structure of a dual-slope integrating A/D converter. It consists of several key components and stages:

- Input and Reference Selection:** Switches S_1 and S_2 select between the input voltage $+u_I'$ and the reference voltage $-V_{REF}$ to be integrated.
- Integrator:** An operational amplifier (op-amp) with a feedback capacitor integrates the selected input. The output voltage is u_O .
- Comparator:** The output of the integrator u_O is compared against zero by a comparator C . The comparator's output is u_C .
- n-bit Counter:** An n-bit counter (labeled "n 级计数器") counts the number of clock cycles (CP) during the de-integration phase. The counter's output is the digital value, represented by bits 1 and 0.
- Timing and Waveforms:** A timing diagram shows the clock signal (CP) and the output voltage u_O . The output voltage is zero during the integration phase (when S_1 is closed) and ramps up during the de-integration phase (when S_2 is closed). The total time for the de-integration phase is T_c .
- Mathematical Formulas:** The output voltage during the de-integration phase is given by:

$$u_O(t_2) = V_p - \frac{1}{\tau} \int_{t_1}^{t_2} (-V_{REF}) dt = 0$$





$$v'_O = -\frac{1}{\tau} \int_0^t v_I dt$$

$$V_P = -\frac{T_1}{\tau} V_I = -\frac{2^n T_c}{\tau} V_I$$

$$v_O(t_2) = V_P - \frac{1}{\tau} \int_{t_1}^{t_2} (-V_{REF}) dt = 0$$

$$\frac{V_{REF} T_2}{\tau} = \frac{2^n T_c}{\tau} V_I$$

$$T_2 = \frac{2^n T_c}{V_{REF}} V_I$$

$$\lambda = \frac{T_2}{T_c} = \frac{2^n}{V_{REF}} V_I$$

在计数器所计的数 $\lambda = Q_{n-1} \dots Q_1 Q_0$ ， λ 就是A/D转换器得到的结果。

10.2.4 双积分式A/D转换器

优点:

1. 由于转换结果与时间常数RC无关，从而消除了积分非线性带来的误差。

$$\lambda = \frac{T_2}{T_c} = \frac{2^n}{V_{REF}} V_I$$

2. 由于双积分A/D转换器在T₁时间内采的是输入电压的平均值，因此具有很强的抗工频干扰的能力。

$$T_1 = 2^n T_C$$

3. 只要求时钟源在一个转换周期时间内保持稳定即可。

$$T_2 = \frac{2^n T_C}{V_{REF}} V_I$$

10.2.5 A/D转换器的主要技术指标

1.转换精度

单片集成A/D转换器的转换精度是用分辨率和转换误差来描述的。

- 分辨率:

说明A/D转换器对输入信号的分辨能力。通常以输出二进制(或十进制)数的位数表示。

- 转换误差:

表示A/D转换器实际输出的数字量和理论上的输出数字量之间的差别。

2.转换时间

指A/D转换器从转换控制信号到来开始，到输出端得到稳定的数字信号所经过的时间。A/D转换器的转换时间与转换电路的类型有关

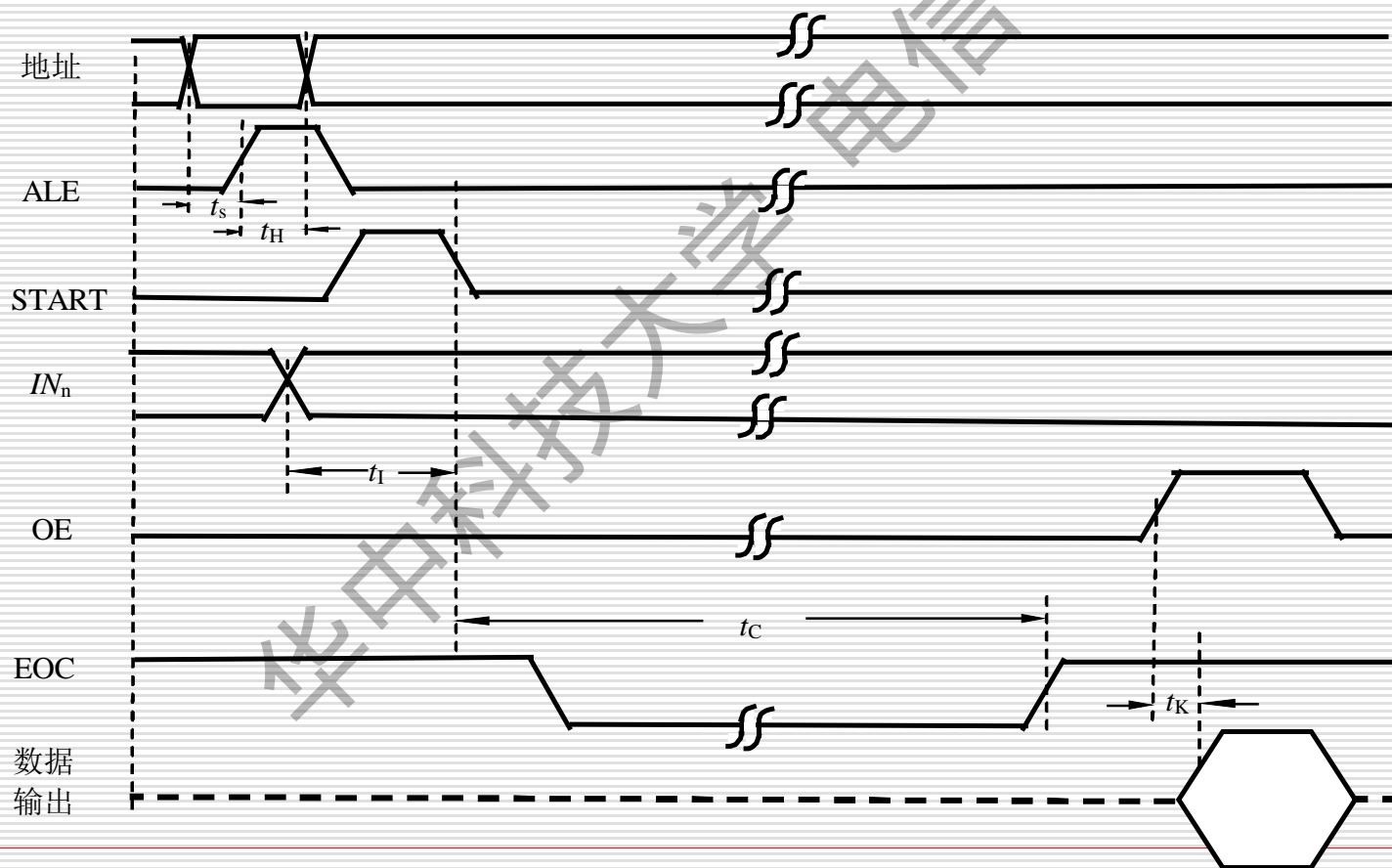
并行比较A/D转换器(8位)	<50ns
逐次比较型A/D转换器	10~50 μ s
间接A/D转换器	10ms~1000ms

- 并行比较A/D转换器的转换速度最高，
- 逐次比较型A/D转换器次之，
- 间接A/D转换器(如双积分A/D)的速度最慢。

10.2.6 集成A/D转换器及其应用

- 使用A/D转换器时应注意以下几点:

(1) 转换过程各信号的时序配合

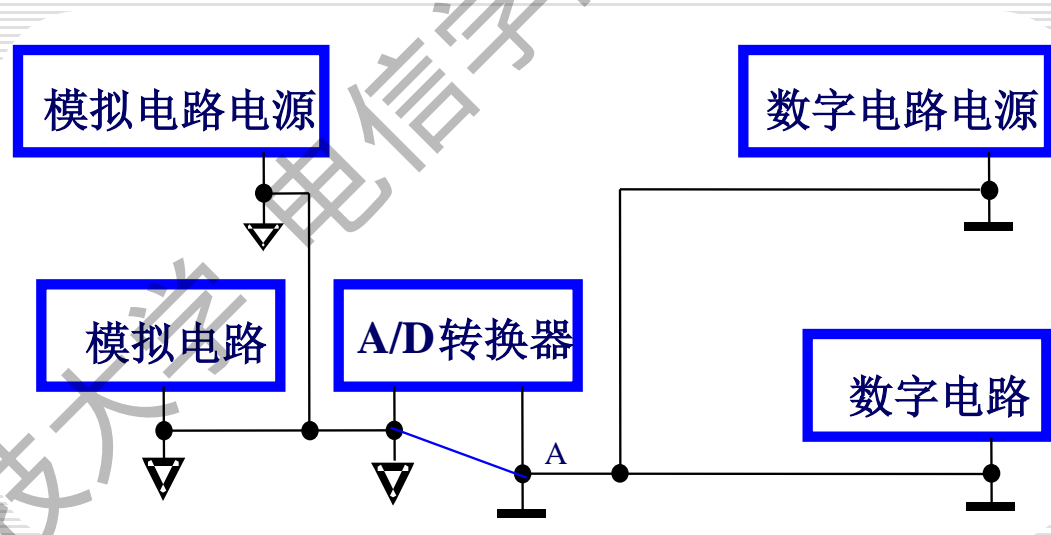


(2) 零点和满刻度调节

(3) 参考电压的调节

(4) 接地

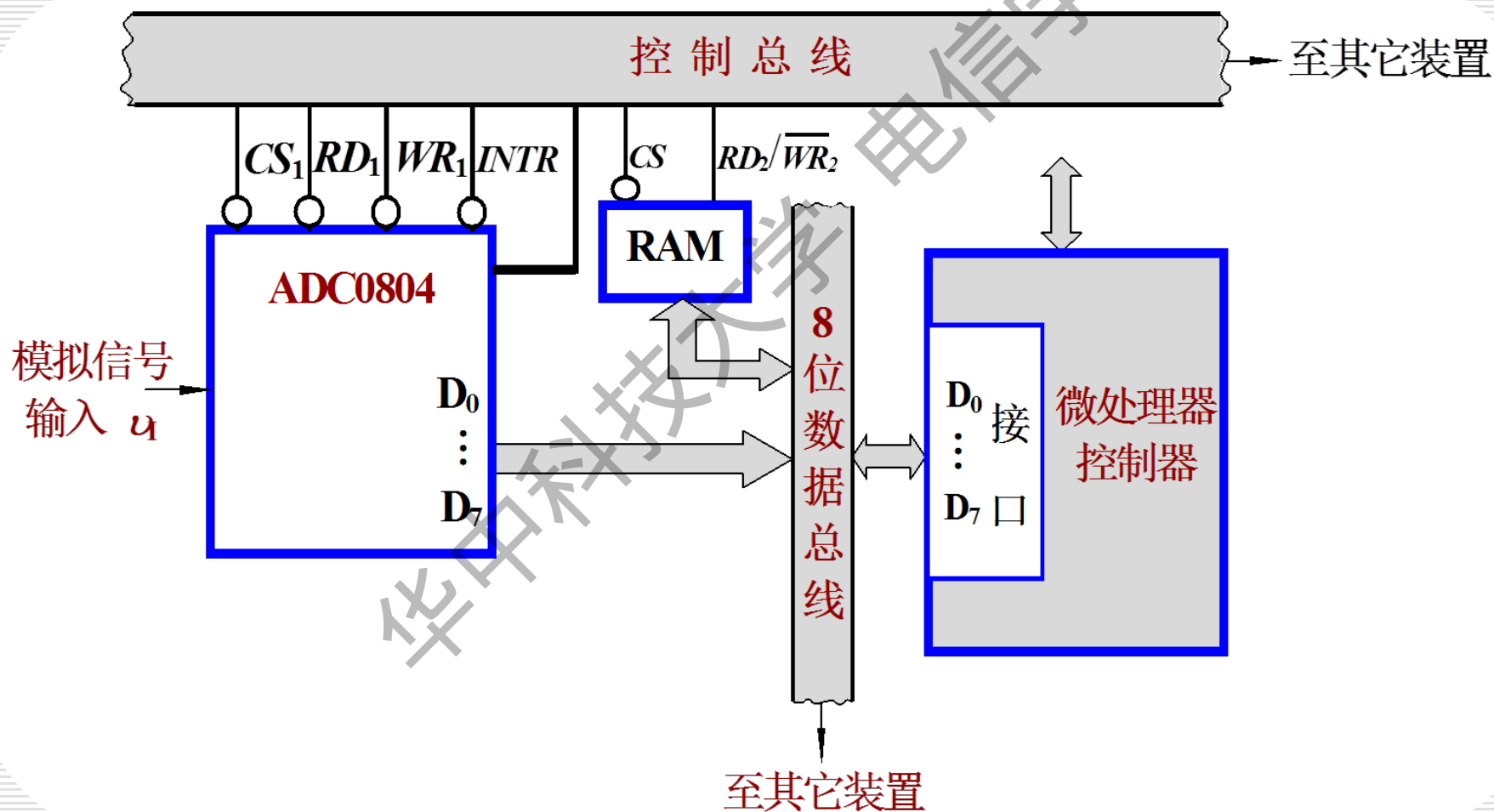
- 模数、数模转换电路中要特别注意到地线的正确连接，否则干扰很严重，以致影响转换结果的准确性。

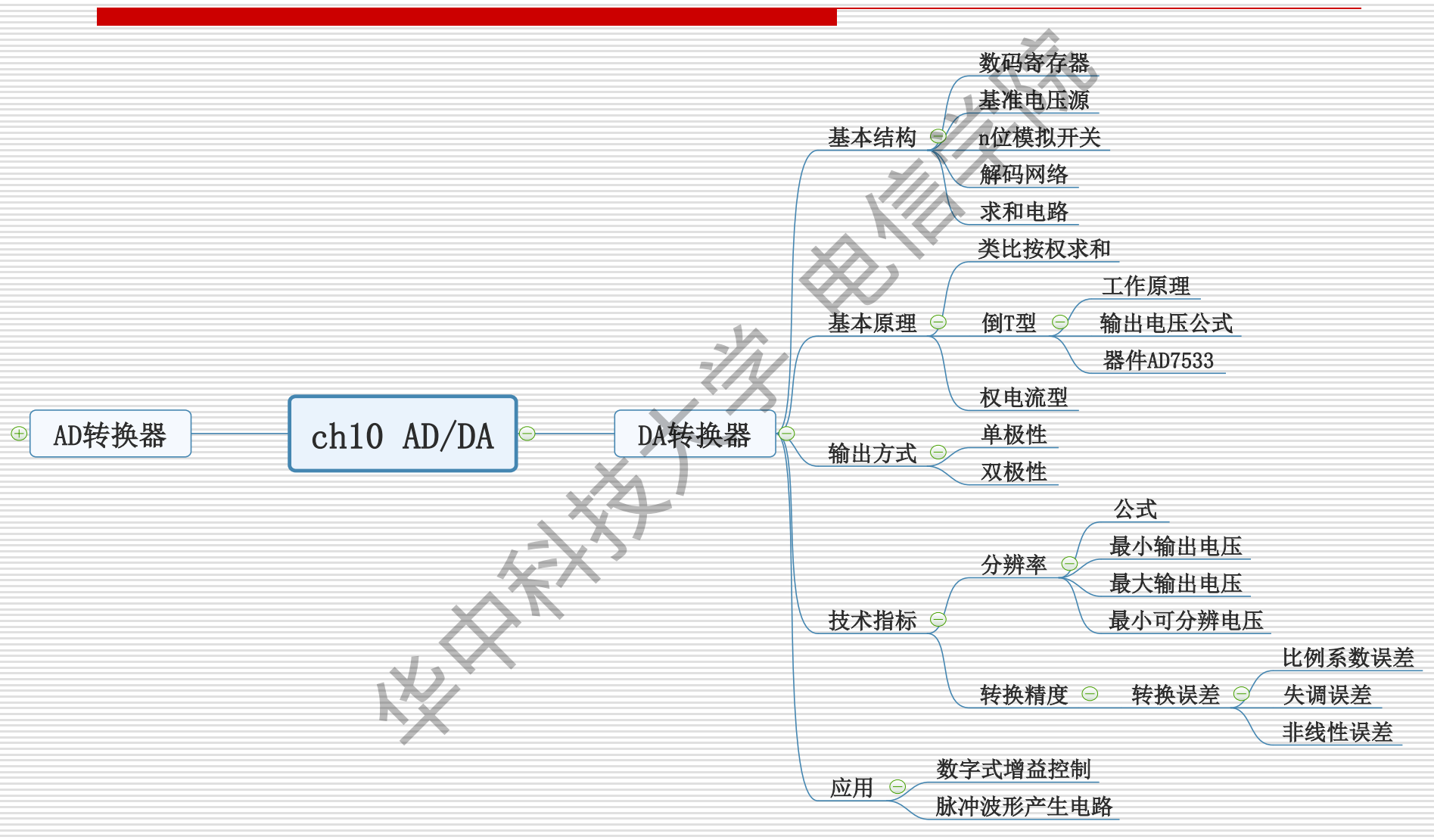


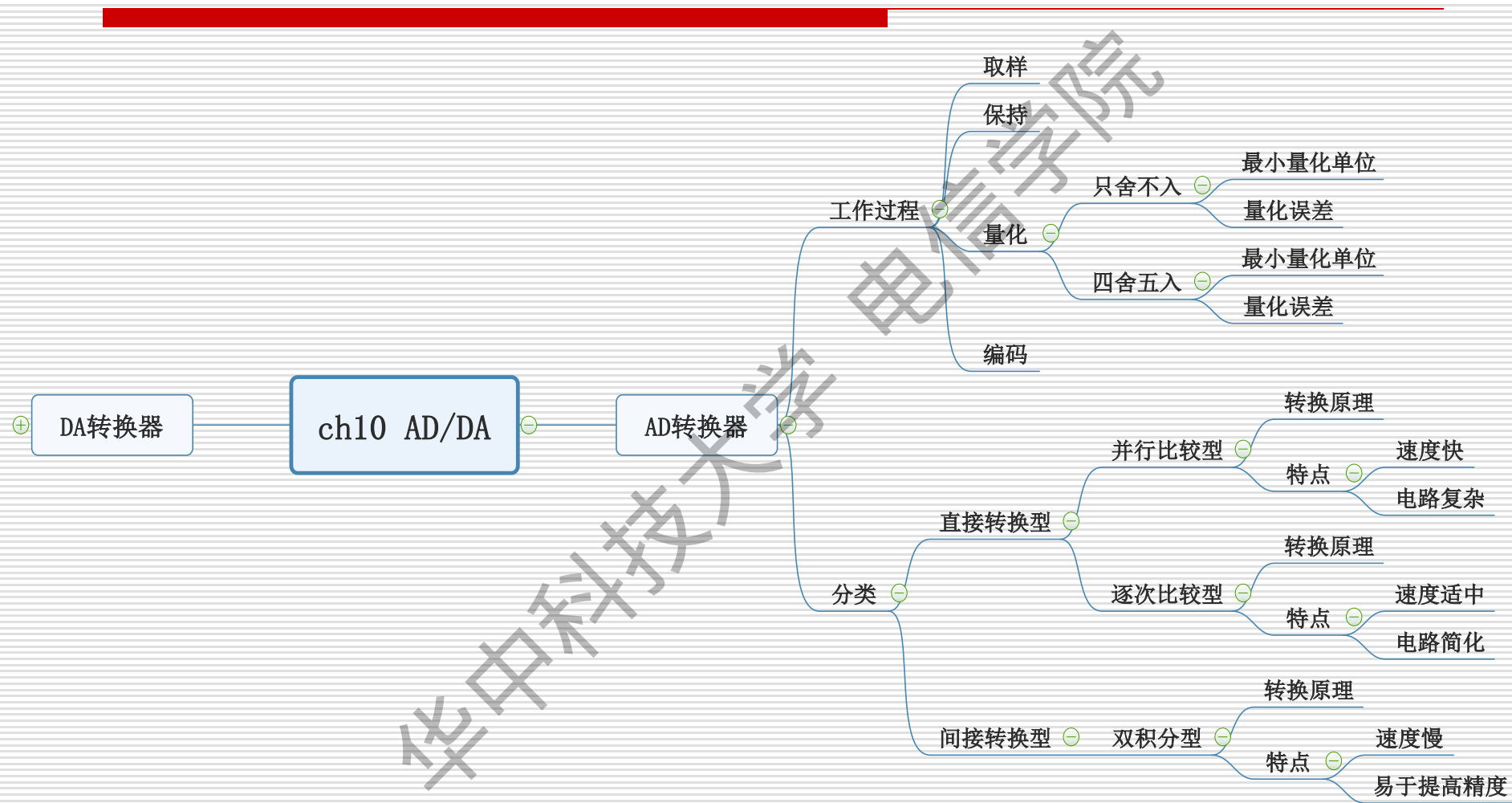
- A/D、D/A及采样保持芯片上都提供了独立的模拟地(AGND)和数字地(DGND)的引脚。

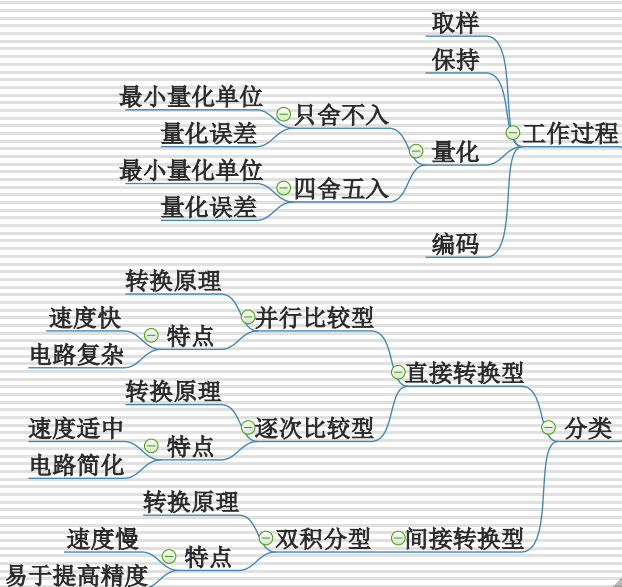
- 在线路设计中，必须将所有器件的模拟地和数字地分别相连，然后将模拟地与数字地仅在一点上相连接。

2. ADC0809的典型应用









ch10 AD/DA

