



国家电网  
STATE GRID

北京智芯微电子科技有限公司  
BEIJING SMARTCHIP MICROELECTRONICS TECHNOLOGY CO., LTD.



# SCA200x 外围接口用户指南

文档版本 01

发布日期 2022-03-01

版权所有 © 北京智芯微电子科技有限公司 2022。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

## 商标声明



是北京智芯微电子科技有限公司的商标。本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

## 注意

您购买的产品、服务或特性等应受智芯公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，本公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

## 北京智芯微电子科技有限公司

地址：北京市昌平区中科云谷园智芯园区

邮编：102200

## 修订历史

修订记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。

版本	修订日期	修订描述
V1.0	2022-03-01	第一版
V1.1	2023-10-19	增加网络: rgmii -> rmii 修改说明

## 目录

1、概述 .....	4
2、pinctrl .....	4
2.1 u-boot .....	4
2.2 linux 应用层 .....	4
3、gpio .....	4
3.1 linux 应用层 .....	4
4、pwm .....	5
4.1 linux 应用层 .....	5
5、GMAC .....	6
5.1 硬件 .....	6
5.2 u-boot .....	6
5.3 linux kernel .....	7

## 1、概述

本文描述了 pinctrl, gpio, pwm 等的使用方法。

## 2、pinctrl

### 2.1 u-boot

pinctrl 在 u-boot 下完成。

arch/arm/dts/sca200v100\_cfg\_pin.dtsi: 开发板 1 的 pinctrl

arch/arm/dts/sca200v100\_cfg\_pin\_bd2\_dev.dtsi: 开发板 2 的 pinctrl

每个引脚使用一个 uint32\_t 的 cell 表示。

PIN2: 表示引脚编号, 对应 SCA200x\_PINOUT.xlsx 中的 PAD NAME。

//PIN\_D37 DVPA-IN

(PIN2 | FUNCTION\_MODE0 | DRIVING\_SELECTOR\_2 | PULL\_DOWN | SCHMITT\_TRIGGER\_DISABLE |  
SLEW\_RATE\_DISABLE)

SCA200x\_PINOUT.xlsx 中的部分内容如下:

Ball No. BGA636	PAD name	Func0	Func1	Func2
1B16	PB000	RSTN		
1A16	PB001	TEST_MODE_EN		
D18	PB002	PCLK1_A	UART3_SIN	GPIO0_0

PAD name: PB002 在 u-boot 中写为 PIN2.

Func0: PB002 的功能 0 为 DVPA CLK. 在 u-boot 中写为 FUNCTION\_MODE0.

### 2.2 linux 应用层

参考代码见: osdrv/tools/board/pinctrl/pinctrl.c

## 3、gpio

### 3.1 linux 应用层

使用 sysfs

参考代码见: osdrv/tools/board/gpio/gpio.c

GPIO<group>\_<pin>: group 为[0-3], pin 为[0,31].

gpio 号的计算方式:

$gpio\_num = group * 32 + pin.$

如 GPIO3\_9,  $gpio\_num = 3 * 32 + 9 = 105.$

/sys/class/gpio/export

/sys/class/gpio/unexport

/sys/class/gpio/gpioN/value

/sys/class/gpio/gpioN/direction ## 取值 in, out, high, low

如 GPIO3\_9,  $gpio\_num = 3 * 32 + 9 = 105.$

echo 105 > /sys/class/gpio/export

echo high > /sys/class/gpio/gpio105/direction

echo 105 > /sys/class/gpio/unexport

echo 105 > /sys/class/gpio/export

echo in > /sys/class/gpio/gpio105/direction

cat /sys/class/gpio/gpio105/value

echo 105 > /sys/class/gpio/unexport

## 4、pwm

### 4.1 linux 应用层

参考代码见: osdrv/tools/board/pwm/pwm.c

pwm: 0-7 使用 pwmchip0/pwm[0-7]

pwm: 8-9 使用 pwmchip8/pwm[0-1]

/sys/class/pwm/pwmchip0/export

/sys/class/pwm/pwmchip0/unexport

/sys/class/pwm/pwmchip0/pwmN/period 单位为 ns

/sys/class/pwm/pwmchip0/pwmN/duty\_cycle 单位为 ns

/sys/class/pwm/pwmchip0/pwmN/enable

如设置 pwm3 周期为 1s, 占空比为 50%:

echo 3 > /sys/class/pwm/pwmchip0/export

echo 1000000000 > /sys/class/pwm/pwmchip0/pwm3/period

```
echo 500000000 >/sys/class/pwm/pwmchip0/pwm3/duty_cycle
echo          1 >/sys/class/pwm/pwmchip0/pwm3/enable
echo 3 >/sys/class/pwm/pwmchip0/unexport
```

如设置 pwm8 周期为 1s, 占空比为 50%:

```
echo 1 >/sys/class/pwm/pwmchip8/export
echo 1000000000 >/sys/class/pwm/pwmchip8/pwm0/period
echo 500000000 >/sys/class/pwm/pwmchip8/pwm0/duty_cycle
echo          1 >/sys/class/pwm/pwmchip8/pwm0/enable
echo 1 >/sys/class/pwm/pwmchip8/unexport
```

## 5、GMAC

默认 smartchip-sca200v100-bd2.dts 为 rgmii, 当使用 百兆 rmii 时, 需要修改硬件和 u-boot, kernel.

### 5.1 硬件

硬件 sim5 改为 3.3v

### 5.2 u-boot

```
--- a/osdrv/opensource/uboot/u-boot-v2020.10/arch/arm/dts/sca200v100_cfg_pin_bd2_dev.dtsi
+++ b/osdrv/opensource/uboot/u-boot-v2020.10/arch/arm/dts/sca200v100_cfg_pin_bd2_dev.dtsi
@@ -213,7 +213,7 @@
        (PB_MSC_BIT7 | PB_MSC_REG_PIN_V18) // SIM2. PB050_081
        (PB_MSC_BIT8 | PB_MSC_REG_PIN_V18) // SIM3. PB082_083, PB140_143
        (PB_MSC_BIT9 | PB_MSC_REG_PIN_V18) // SIM4. PB084, PB087_088, PB099_101, PB108_110,
PB122_139, PB144_174, PB192
-        (PB_MSC_BIT10 | PB_MSC_REG_PIN_V18) // SIM5. PB175_191
+        (PB_MSC_BIT10 | PB_MSC_REG_PIN_V33) // SIM5. PB175_191
>;

        led_pins: led_pinctrl {

--- a/osdrv/opensource/uboot/u-boot-v2020.10/board/smartchip/evb_sca200v100/evb_sca200v100.c
+++ b/osdrv/opensource/uboot/u-boot-v2020.10/board/smartchip/evb_sca200v100/evb_sca200v100.c
@@ -7,7 +7,7 @@
#if defined(CONFIG_SCA200V100_BD3_DEV) || defined(CONFIG_SCA200V100_BD4_DEV)
#define PHY_MODE PHY_INTERFACE_MODE_RMII
#else
```

```
- #define PHY_MODE PHY_INTERFACE_MODE_RGMII_ID
+ #define PHY_MODE PHY_INTERFACE_MODE_RMII
#endif
```

```
extern int smartx_eth_initialize(ulong base_addr, unsigned int interface, unsigned char *enetaddr);
```

## 5.3 linux kernel

```
---
a/osdrv/opensource/kernel/linux-linaro-stable-lsk-v4.9-17.07/arch/arm64/boot/dts/sc/smartchip-sca20
0v100-bd2.dts
+++
b/osdrv/opensource/kernel/linux-linaro-stable-lsk-v4.9-17.07/arch/arm64/boot/dts/sc/smartchip-sca20
0v100-bd2.dts
@@ -20,11 +20,12 @@
};

&gmac {
-   phy-mode = "rgmii-id";
+   phy-mode = "rmii";
    status = "okay";
};
&phy0 {
-   max-speed = <1000>;
+   compatible = "ethernet-phy-ieee802.3-c22";
+   max-speed = <100>;
};

&uart0 {
```