大规模集成电路总剂量效应测试方法初探

贺朝会 耿 斌 何宝平 姚育娟 李永宏 彭宏论 林东生 周 辉 陈雨生 (西北核技术研究所, 西安 69 信箱 13 分箱, 西安 710024) (2003 年 1 月 24 日收到: 2003 年 3 月 17 日收到修改稿)

提出了初步的大规模集成电路总剂量效应测试方法。在监测器件和电路功能参数的同时,监测器件功耗电流的变化情况,分析数据错误与器件功耗电流变化的关系及其总剂量效应机理。给出了大规模集成电路:静态随机存取存储器(SRAM)、电擦除电编程只读存储器(EEPROM)、闪速存储器(FLASH ROM)和微处理器(CPU)的 60 Co $^{\gamma}$ 总剂量效应实验的结果。

关键词:测试方法,总剂量效应,大规模集成电路 PACC: 6180, 73400

1. 引 言

随着半导体器件集成度的不断提高,大规模集成电路越来越多地应用在航天器上.空间辐射环境中的带电粒子和电子在集成电路中产生的电离总剂量效应,严重影响航天器的可靠性及在轨寿命.

以往的总剂量效应研究都是针对中小规模集成电路,特别是门电路.大规模集成电路(存储器和微处理器(CPU)等)的总剂量效应如何测试,抗总剂量水平如何评价,是一个需要解决的问题.国外尚无统一规范的实验方法,报道大规模集成电路总剂量效应的文献不多^[12];国内开展了一些辐射效应研究^[3-6],但关于大规模集成电路总剂量效应的研究处于探索阶段^[7-9].

我们在以往中小规模集成电路总剂量效应¹⁰和大规模集成电路单粒子效应研究¹¹¹的基础上,提出了初步的大规模集成电路总剂量效应测试方法.

2. 理论分析

γ 光子或高能离子在集成电路的材料中电离产生电子空穴对. 电子空穴随即发生复合、扩散和漂移, 最终在氧化层中形成氧化物陷阱电荷或者在氧化层与半导体材料的界面处形成界面陷阱电荷, 使器件的性能降低甚至失效. γ 光子或高能离子在单位质量的材料中电离沉积的能量称作剂量, 单位 rad或 Gy, 随着剂量的增加, 器件性能逐渐降低; 当剂量

积累到一定程度时,器件功能失效.因此,这种现象 称为电离总剂量效应. 图 1 所示为典型的 nMOS 晶 体管(a)和pMOS 晶体管(b)的电流-电压(I-V)特性 曲线随辐射电离总剂量的增加而逐渐漂移的过程. 图中未画出界面陷阱电荷的影响,界面陷阱电荷会 使曲线的斜率减小. 图中横坐标为栅极电压 (V_G) , 纵坐标为漏极电流 (I_D) ; 曲线 0 表示未辐照前器件 的 I-V 特性曲线: 曲线 1-4 表示不同辐照剂量下器 件的 I-V 特性曲线. 随着数字的增大, 电离总剂量增 大. 一般来说,漏极电流为 1044 时的栅极电压为阈 值电压.对于 nMOS 晶体管,加正偏压,当栅极电压 大于阈值电压时,晶体管开始导通;栅极电压小于阈 值电压时,晶体管截止(不导通).对于 pMOS 晶体 管,加负偏压,情形刚好相反.根据图1,随着电离总 剂量的增大, 阈值电压向负方向漂移. 在一定的电离 总剂量辐照下,对于 nMOS 晶体管,原来该截止的晶 体管导通,原来该导通的晶体管,需要截止时无法截 止; 对于 pMOS 晶体管, 原来该导通的晶体管截止, 原来该截止的晶体管,需要导通时无法导通,从而导 致器件功能错误. 图 1(a)中的五条曲线分别代表着 nMOS 晶体管的 5 种功能状态: 0 为正常: 1 为噪声容 限(抗噪声干扰度)降低、器件功能参数超出指标规 范、开关速度可能降低: 2 为由干阈值电压过零(小 于 0), 准静态电流增大: 3 为开关速度明显降低: 4 为逻辑功能错误. 虽然 pMOS 管不会出现像 nMOS 管 那样明显的功能退化的 4 个阶段, 但随辐射电离总 剂量的增加,pMOS 管会因在正常的工作电压下无 法导通而失效 me House. An rights reserved. http://www.cnki.net

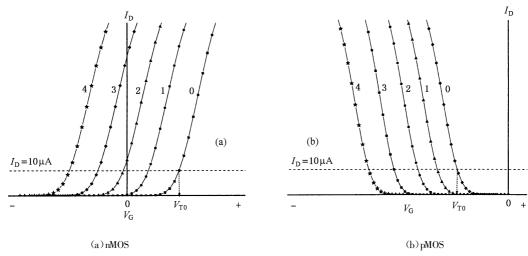


图 1 MOS 晶体管的 I-V 特性曲线随电离总剂量的变化关系

对于单个晶体管或小规模集成电路,如门电路,通过 *I-V*测试可以测量其阈值电压的漂移,并且可以区分是氧化物陷阱导致的漂移还是界面陷阱电荷导致的漂移. 然而,对于由成千上万只 nMOS 和pMOS 晶体管组成的大规模集成电路,仅有几十个管脚,目前尚无有效的方法来测量某个晶体管的阈值电压. 因此,适用于小规模集成电路的总剂量效应测试方法无法应用于大规模集成电路.

但是,我们注意到随辐射电离总剂量的增加, nMOS 管的功能退化具有4个明显的阶段.当剂量积累到一定程度,导致晶体管的阈值电压过零时,其准静态电流增大.如果许多 nMOS 晶体管的准静态电流增大,汇总起来,就是器件的功耗电流增大.随辐射电离总剂量的继续增加,阈值电压漂移越来越大,原来该截止的晶体管导通(或相反)时,器件会出现逻辑功能错误,引起数据错误或运算错误.根据以上分析,我们提出初步的大规模集成电路总剂量效应测试方法:在监测器件和电路功能参数的同时,监测器件功耗电流的变化情况.

对于存储器,可以辐照前每个字节写入数据,在辐照过程中循环读取存储单元中的数据,与辐照前做比较,记录出错单元,统计出错类型和数量,同时监测器件功耗电流的变化情况,分析数据错误与器件功耗电流变化的关系及存储器总剂量效应机理.对于 CPU,可以运行各种不同功能:1)算术、逻辑运算;2)浮点数运算;3)寄存器测试;4)缓冲存储器测试等主要功能的测试程序,通过运算结果与正确结果的比较,判断运算是否正确;或辐照前给寄存器或存储器中写入数据,在辐照时循环监测寄存器或存

储器中的数据,检查有无错误.同时监测芯片功耗电流的变化情况,根据运算结果和相关寄存器的数据变化,分析出错原因.

3. 实验研究

根据以上研究思路, 初步建立了存储器总剂量效应测试系统. 系统主要由两部分组成: 监测存储单元中的数据错误的系统(数据系统)和监测器件功耗电流变化的系统(电流系统). 数据系统主要由微机、控制测试板、传输电缆和辐照板四部分组成; 电流系统主要由 8031 单片机、AD/DA 转换器、继电器和数码显示板组成, 通过 RS-232C 总线标准接口与微机通信. 两个系统相互兼容, 由一个微机控制, 在辐照过程中利用微机进行在线监测.

利用[®]Coγ源进行了大规模集成电路:静态随机存取存储器(SRAM)、电擦除电编程只读存储器(EE-PROM)和闪速存储器(FLASH ROM)的总剂量效应实验研究.用UNIDOS 剂量仪对γ射线剂量率进行标定,辐射剂量率为 1.8rad(Si) k.实验观察到 3 种存储器在[®]Coγ源辐照下的出错规律和总剂量损伤阈值.3 种存储器的出错规律是一致的.器件出现数据错误有个累积剂量阈值,当累积剂量小于某一个值时,无数据错误.当累积剂量达到一定值时,开始出现数据错误.随着累积剂量的增加,错误数增加(见图 2,4,6).6 只FLASH ROM 29C256 的损伤阈值比较一致,平均为 1.0122×10⁴ rad(Si);不同批次的 EEP-ROM 28C256,其损伤阈值有一定的差异:3 只AT28C256 15PC 9838 批次平均为 1.6362×10⁴ rad(Si);

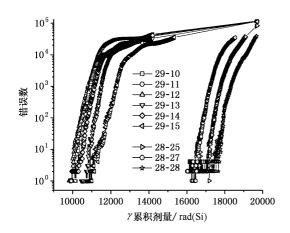


图 2 动态监测的 29C256 和 28C256 15PC 9838 出错数随 γ 累积剂量变化的关系曲线

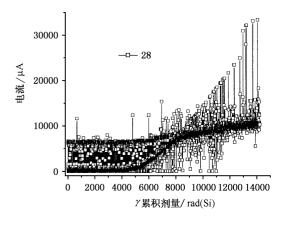


图 5 28C256 单独辐照时辐照板的电流变化曲线

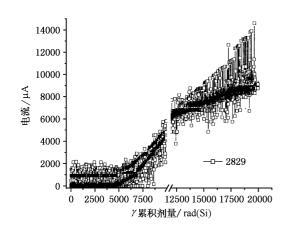


图 3 29C256和 28C256 同时辐照时辐照板的电流变化曲线

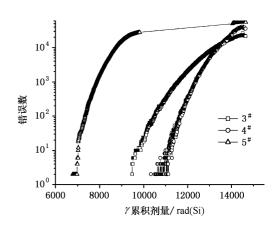


图 6 动态监测的 S RAM 62256 出错数随 γ 累积剂量变化的 关系曲线

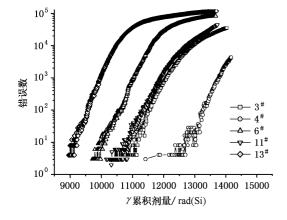


图 4 动态监测的 28C256 20PC 9739 出错数随 γ 累积剂量变化的关系曲线

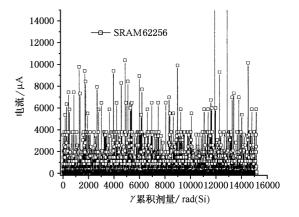


图 7 SRAM 62256 单独辐照时辐照板的电流变化曲线

5 只 AT28C256 20PC 9739 批次平均为 $1.0212 \times 10^4 \mathrm{rad}(\mathrm{Si})$; 3 只 SRAM 的总剂量损伤阈值分别为 $(0.6777, 0.9473, 1.0335) \times 10^4 \mathrm{rad}(\mathrm{Si})$. 对于 EEPROM 和 FIASH ROM, 动态监测和静态加电的器件都 出现数据错误, 且不能用编程器重新写入数据. 然而

不加电的器件在更高的累积剂量辐照下未出现错误,并且可以用编程器重新写入数据(见表 1). 因此,对于应用 EEPROM 和 FLASH ROM 器件的航天器电子系统,冷备份是提高其可靠性的有效手段之一.

表 1 28C256和 29C256的 7 辐照实验结果

器件型号		28C256			29C256	
状态	编号	累积剂量 /rad(Si)	位错误数 [/] 现象	编号	累积剂量 /rad(Si)	位错误数/现象
静态 不加电	28-16	4. 925× 10 ⁴	未发现错误 功能正常	29-42	4. 925× 10 ⁴	未发现错误功能正常
	28-17			29-43		
	28-19			29-44		
静态 加电	28-13		95967	29-31		126086
	28-14	1. 322× 10 ⁴	85587	29-32	1. 322× 10 ⁴	133608
	28-15		97860	29-33		133587
动态 监测	28-20	1. 619× 10 ⁴	18962	29-28		133151
	28-21	1. 817× 10 ⁴	65073	29-29	1. 322× 10 ⁴	120980
	28-22	1. 606× 10 ⁴	53076	29-30		124224

表 2 SRAM 出错规律

出错时间	出错单元和数据							
10: 57: 43	05060: 54	07060: 54						
10: 57: 47	05040: 15	05060: 54	07040: 15	07060, 54				
10:58:5	05040, 15	05060: 54	053E0, 54	07040:15	07060; 54	073E0: 54		
10:59:2	05040: 15	05060: 54	053E0: 54	05820; 54	07040: 15	07060: 54	073E0: 54	07820: 54
10: 59: 8	01860: 54	03860: 54	05040: 15	05060; 54	053E0: 54	05820: 54	07040: 15	07060: 54
	073E0: 54	07820: 54						
11; 1; 2	01860: 54	01A58: 45	03860: 54	03A 58: 45	05040: 15	05060: 54	053E0: 54	05820: 54
	07040: 15	07060: 54	073E0: 54	07820: 54				

表3 EEPROM 出错规律

出错时间	出错单元和数据				
9: 40: 41	04FFA: 7F				
9: 40: 53	05FFF: 7F				
9: 40: 59	06FFA: 7F				
9:41:8	04FFA: 7F				
9: 41: 20	06FFA: 7F				
9: 41: 26	04FFA: 7F	06FFA; 7F			
9:42:8	04FFA: 7F	05FFF: 7F			
9: 42: 24	04FFA: 7F	05FFF: 7F	07FFF: 7F		
9: 42: 36	059DF: 7F	05FFF: 7F	07FFF: 7F		
9: 42: 51	05FFF: 7F	079DF: 7F	07FFF: 7F		
9: 43: 12	05FFE: 7F	05FFF: 7F	07FFE: 7F	07FFF: 7F	
9: 43: 24	05FFF: 7F	06FFA: 7F	079DF: 7F	07FFE; 7F	07FFF: 7F

在辐照过程中,监测了器件功耗电流的变化情 况. 实验观察到,对于 EEPROM 和 FLASH ROM, 剂量 积累到一定程度,总的功耗电流逐渐增大,当电流增 大到一定程度时, 出现数据错误(见图 3, 5); 对于 SRAM, 总的功耗电流无增大或减小的趋势, 数据出 错与功耗电流无关(见图 7). 这是由于 SRAM 与 EE-PROM 和 FLASH ROM 的存储单元结构不同和数据 出错机理不同所致. SRAM 的每 1 位存储状态是由 2 或 4 只晶体管组成的双稳态电路决定的[11] . EEP-ROM 和 FLASH ROM 的每 1 位存储状态由 1 只浮栅 晶体管决定^[9]. 双稳态电路的功耗比浮栅晶体管小, SRAM 的平均功耗比 EEPROM 和 FLASH ROM 要小. SRAM 的某一位存储状态发生翻转,只是其双稳态 电路中的 2 只晶体管的状态进行了互换,该单元总 的功率消耗并未发生大的变化. EEPROM 和 FLASH ROM 的某一位存储状态发生翻转,对应的浮栅晶体 管由截止变为导通,或相反;其功率消耗发生很大的 变化. 被辐照 EEPROM 和 FLASH ROM 的数据全是 由"0"变成"1",对应的浮栅晶体管由截止变为导通, 功耗电流增大. 二者的数据出错规律也不尽相同, 见 表 2 和表 3. SRAM 出错单元成对出现: 每个字只有 1 位出错, EEPROM 和 FLASH ROM 出错单元虽不成对 出现,但有这种趋势,见9:43:12的出错数据;每个 字有 3 位同时出错. 我们认为出错单元成对出现和 数位同时出错是由控制部件出错导致的, EEPROM 和 FLASH ROM 出错的数据都是"0"到"1": SRAM 出 错的数据都是"1"到"0",这是因为总剂量效应导致 阈值电压的漂移是单向的, 出现的数据错误也是单 向的.

与国内有关单位合作进行了一种新型 CPU 芯 片抗总剂量水平测试.辐射源为 $^{\circ}$ Co γ 源,辐射剂量 率 1. 223rad (Si) /s. 测试系统可循环进行程序存储器 (EPROM)测试、存储器(RAM)测试、奇偶校验测试、 中断测试、系统看门狗测试等 11 种测试. 辐照开始 时测试系统的总电流为 740mA. 累积总剂量为 4.183 \times 10⁴ rad (Si)时,出现乱码,功能模块不能正常测试. 芯片出现异常前,测试系统总电流为 750 mA;出现 异常时,测试系统总电流为 810mA,并陡增到 880mA. 降⁶⁰ Coγ 源, 停止辐照, 换上一片完好芯片, 测试板正常工作,说明试验用芯片损坏.室温不加电 退火 181h33min; 加+5V 电压、100 ℃高温退火 168h 后测试,各项功能正常.说明和小规模集成电路一 样, 总剂量损伤可以通过退火来消除, 对于大规模集 成电路,虽然总剂量效应测试方法和小规模集成电 路不同, 但总剂量效应机理应该是相同的, 总剂量效 应实验方法可以是相同的.

4 结 论

上述研究表明,对于大规模集成电路,采取监测 器件和电路功能参数的同时, 监测器件功耗电流变 化的方法是可行的,有利于分析大规模集成电路总 剂量效应. 对于 EEPROM 和 FLASH ROM, 功耗电流 的增大是数据出错的先兆, 通过监测功耗电流的变 化可以预估数据出错:对于CPU,系统异常紧随着功 耗电流的增大;对于SRAM,数据出错与功耗电流无 关. 这主要取决于电路的结构和功能. 若对电路的结 构和工艺参数比较清楚,可以采用结构和工艺参数 相同的单管或小规模集成电路作为陪管一起辐照 应用小规模集成电路总剂量效应测试方法测量和分 析陪管,其结果将有利于深入分析大规模集成电路 的总剂量效应. 新型 CPU 芯片经退火后, 其功能恢 复正常, 说明对于大规模集成电路, 虽然总剂量效应 测试方法和小规模集成电路不同,但总剂量效应实 验方法可以相同. 因此, 大规模集成电路总剂量效应 实验的关键在于建立适当的大规模集成电路测试系 统,测量尽可能多的功能参数和器件参数,从而准确 分析大规模集成电路的总剂量效应.

Nguyen D N et al 1999 IEEE Trans. on Nucl. Sci. 46 1744 [1]

Lelis A J et al 1996 IEEE Trans. on Nucl. Sci. 43 3103 [2]

^[3] Wang J P et al 2000 Acta Phys. Sin. 49 1331 (in Chinese)[王剑 屏等 2000 物理学报 49 1331]

Zhang T Q et al 2001 Acta Phys. Sin. 50 2434(in Chinese)[张廷

庆等 2001 物理学报 50 2434

Wang X Q et al 2002 Acta Phys. Sin. 51 1094(in Chinese)[王晓 [5] 强等 2002 物理学报 51 1094

Lu T et al 2001 Chin. Phys. 10 145 [6

Guo H X et al 2002 Acta Phys. Sin. 51 2315(in Chinese)[郭红 [7] ?1994-2015 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

霞等 2002 物理学报 51 2315

- [8] He C H et al 2002 Nucl. Elac. Dec. Tech. 22 344(in Chinese) [贺朝会等 2002 核电子学与探测技术 22 344
- [9] He C H *et al* 2003 *Acta Phys. Sin.* **52** 180(in Chinese)[贺朝会等 2003 物理学报 **52** 180]
- [10] He B P *et al* 2000 Atomic Energy Sci. Tech. **34** 334 (in Chinese) [何宝平等 2000 原子能科学技术 **34** 334
- [11] He C H *et al* 2000 *Nucl. Elec. Dæ. Tech.* 20 253 (in Chinese) [贺朝会等 2000 核电子学与探测技术 20 253]

Test methods of total dose effects in very large scale integrated circuits

He Chao-Hui Geng Bin He Bao-Ping Yao Yu-Juan Li Yong-Hong Peng Hong-Lun
Lin Dong-Sheng Zhou Hui Chen Yu-Sheng

(Northwest Institute of Nuclear Technology, P. O. Box 69—13, Xi, an 710024, China)

(Received 24 January 2003; revised manuscript received 17 March 2003)

Abstract

A kind of test method of total dose effects (TDE) is presented for very large scale integrated circuits (VLSI). The consumption current of devices is measured while function parameters of devices (or circuits) are measured. Then the relation between data errors and consumption current can be analyzed and mechanism of TDE in VLSI can be proposed. Experimental results of 60 Co γ TDEs are given for SRAMs, EEPROMs, FLASH ROMs and a kind of CPU.

Keywords: test method, total dose effects, very large scale integrated circuits **PACC:** 6180, 7340Q