

# 浅谈嵌入式处理器体系结构

邓彬伟 黄松柏

(黄石理工学院电气与电子信息工程学院, 湖北 黄石 435003)

**摘要:** 嵌入式系统一般指非 PC 系统, 它包括硬件和软件两部分。其中嵌入式处理器是嵌入式系统硬件的核心。详细介绍了流行的嵌入式处理器体系结构及性能, 分析了嵌入式处理器对嵌入式系统性能的影响及发展趋势。

**关键词:** 嵌入式系统; 嵌入式处理器; 嵌入式处理器体系结构

**中图分类号:** TP368.1 **文献标识码:** A

## 0 引言

嵌入式系统的核心是嵌入式微处理器, 一般具备 4 个特点: 1) 对实时多任务有很强的支持能力, 能完成多任务并且有较短的中断响应时间; 2) 具有功能较强的存储区保护功能; 3) 可扩展的处理器结构; 4) 功耗很低<sup>[3]</sup>。嵌入式处理器从发展上看最早可追溯到 1971 年的 Intel 4004 单片机, 经过数年的发展, 一方面发展成为今天的 ARM 处理器体系结构、IA32 体系结构以及 IA64 的处理器。在另一方面是 DSP 的发展和基于 FPGA 的硬件嵌入式编程手段。本文首先详细介绍了流行的嵌入式处理器体系结构及性能, 然后分析了嵌入式处理器对嵌入式系统性能的影响及发展趋势。

## 1 流行的嵌入式处理器体系结构及性能简介

嵌入式处理器一般可分为嵌入式微处理器(Embedded Microprocessor Unit, EMPU)、嵌入式微控制器(Microcontroller Unit, MCU)、嵌入式 DSP 处理器(Embedded Digital Signal Processor, EDSP)、嵌入式片上系统(System On Chip)等。目前主流的嵌入式处理器体系中主要有: 8051 体系结构、ARM 体系结构、MIPS 体系结构、PowerPC、DSP、Intel x86 等。

### 1.1 8051 体系结构

8051 单片机最早由 Intel 公司推出。它在一块超大规模集成电路芯片上同时集成了 CPU、ROM、RAM 以及 TIMER/COUNTER 等部件, 具有 64KB 的寻址能力。新一代基于 8051 核的微处理器, 外围设备很多, 也具有比早期 8051 更多的片内 ROM 和 RAM 因而用操作系统来管理将有利于提高产品的开发效率, 相当有名的是新华龙公司的 8051F 系列, 但由于总的来说基于 8051 核的微处理器相对 32 位嵌入式处理器来说还是很低端, 因而有关 I/O 的管理一般最多采用 C 语言的结构体来做一些 HAL 就足够了, 更多的是直接对 I/O 的访问, 不然对硬件的访问延时将是完全不可容忍的。

### 1.2 ARM 体系结构

ARM 体系结构目前被公认为是业界领先的 32 位嵌入式 RISC 微处理器结构。ARM 处理器核有 6 个系列产品: ARM7, ARM9, ARM9E, ARM10E, SecurCore 以及最新的 ARM11 系列<sup>[3]</sup>。ARM 体系结构可分为三大部分: ARM 的

CPU 体系结构、ARM 的内存和系统体系结构和向量浮点指令体系结构<sup>[5]</sup>。

ARM 微处理器具有: 1) 在每条数据处理指令当中, 都控制算术逻辑单元(ALU)和移位器, 以使和移位器获得最大的利用率; 2) 自动递增和自动递减的寻址模式, 以优化程序中的循环; 3) 同时 Load 和 Store 多条指令, 以增加数据吞吐量; 4) 所有指令都条件执行, 以增大执行吞吐量等特点。ARM 指令集由 6 个大类 11 个基本指令类型组成, 它们包括两种用于片上 ALU、环形移位器和乘法器, 3 种用于控制存储器和寄存器之间的数据传送, 3 种控制执行的数据流和特权级别以及用于控制外部协处理器的 3 种指令<sup>[4]</sup>。ARM 的 CPU 体系结构中, CPU 字长为 32 位。有 7 种处理器模式, 分别是 User(普通程序执行模式)、FRQ(用于高速数据传输或者通道处理)、IRQ(用于通用中断处理)、Supervisor(操作系统的保护模式)、Abort(用于实现虚存或者存储保护)、Undefined(支持模拟或者硬件协处理器)、System(运行特权操作系统任务)。有 37 个寄存器, 其中 31 个是 32 位通用寄存器, 包括一个程序计数器(Program Counter PC)。

### 1.3 MIPS 体系结构

MIPS • ISA(指令设置构架)包括 MIPS I™ ISA ~ MIPS V™ ISA 和当前流行的 MIPS32™ 与 MIPS64™。从 MIPS III™ ISA 开始加入了 64 位整数, MIPS IV™ ISA 和 MIPS V™ ISA 还改进了浮点操作。MIPS 是向后兼容于 ISA 的。

MIPS 架构中包括: MIPS ISA; MIPS Privilege Resource Architecture(PRA); PRA 提供了对处理器资源管理的一种机制, 主要包括: 虚存、caches、exceptions 和用户上下文等; MIPS Application Specific Extensions(ASEs), 即为应用提供专门的扩展的功能; MIPS User Defined Instructions(UDIs), 即为每个专门应用还提供专用的指令定义; Pipeline Architecture(管线架构)包括超流水线和超量体系结构, 使得一个时钟周期能同时执行多条指令, MIPS 的管线分为四个阶段: 取回、算术操作、内存访问和写回; Load/Store Architecture(加载和保存结构), 即为减小由于存取内存引起的处理器性能的下降, MIPS 通过在芯片内集成大量的寄存器, 来把所有操作都放在处理器的寄存器中执行而只有 load/store 指令才会访问内存。

### 1.4 PowerPC

PowerPC 是早期 Motorola 和 IBM 联合为 Apple 的 MAC

机开发的 CPU 芯片, PowerPC 的体系结构也是 RISC (精简指令集计算), 有 200 多条定长 32 位的指令, 通常只执行一个单一的操作(比如将内存加载到寄存器, 或者将寄存器数据存储在内存), 同时支持字节(8 位)、半字(16 位)、字(32 位)和双字(64 位)数据类型。PowerPC 实际还可以处理最长 128 字节的多字节字符串操作。PowerPC 有 5 类主要的指令: 1) 分支(branch)指令; 2) 定点(fixed-point)指令; 3) 浮点(floating-point)指令; 4) 装载和存储指令; 5) 处理器控制指令。PowerPC 还有三类应用级寄存器: 通用寄存器(general-purpose register, GPR)、浮点寄存器(floating-point register [FPR])和浮点状态与控制寄存器[Floating-Point Status and Control Register, FPSCR]以及专用寄存器(special-purpose register, SPR)<sup>[9]</sup>。

### 1.5 DSP

数字信号处理器(Digital Signal Processor, DSP)是一种专用微处理器, 主要对数字信号进行实时处理, 以得到相应的处理结果。DSP 在存储容量和运算速度上都很高, 成为语音处理、图像硬件处理技术的基础, 同时在高端的工业控制方面也得到广泛应用如空间矢量 PWM 控制系统, 电机的 DSP 控制系统<sup>[9]</sup>等。

DSP 的特点有: 1) 具有哈佛(Harvard)结构的特征。而且, 还允许数据空间和程序空间之间相互传送数据, 即改进的哈佛结构; 2) 支持流水线操作, 使取指、译码和执行等操作可以并行执行。3) 能够在一个指令周期内完成对存储器的多次读取, 在 DSP 中集成了多个片内总线和多端口片内存储器; 4) 许多 DSP 芯片内部采用多总线结构, 且片内具有快速 RAM; 5) 在 DSP 的指令系统中设计了一些特殊的指令。6) 集成了多个地址产生单元, 支持循环寻址和位翻转寻址; 7) 快速的中断处理和硬件 I/O 支持, 大部分 DSP 都提供多个串行或并行 I/O 接口, 以及特别 I/O 接口来处理特殊的数据。

### 1.6 Intel x86

x86 体系结构支持三种操作模式: 保护(protect)模式、实地址(real-address)模式和虚拟 8086(virtual-8086)模式。保护模式是 32 位处理器本身的操作模式。在这种模式下, 所有的指令和结构特点发挥最高的性能和兼容性。实地址模式提供了 Intel 8086 处理器的编程环境。虚拟 8086 模式让处理器在保护模式下执行 8086 软件及多任务环境。

x86 体系结构的存储管理包括段式存储管理和页式存储管理。段式存储管理为每一个程序或任务分配独立的代码、数据、堆栈模块。页式存储管理支持一个常规的页需求(demand-paged)虚拟存储系统。在保护模式下, 处理器经过两个阶段的地址转换到达物理地址: 通过段式存储管理, 逻辑地址到线性地址转换; 通过页式存储管理, 线性地址到物理地址转换。全局描述表(GDT, Global Descriptor Table)被存储管理所使用。页目录和页表被 MMU 所使用。

## 2 嵌入式处理器对嵌入式系统性能的影响

嵌入式处理器作为嵌入式系统的硬件支持平台, 是整个嵌入式系统运行的基础和功能的根本保证, 快速高效的嵌入式系统直接取决于嵌入式处理器。高性能的处理器可减少对嵌入式操作系统的依赖性, 并能给嵌入式操作系统和软件应用层提供更广阔的空间。嵌入式处理器的性能的提高直接影响到嵌入式系统的应用, 而嵌入式系统的应用直接用应用软件和外围设备的丰富与高效管理相关。随着嵌入式应用向各个领域的扩展, 外围设备越来越多, 在一个嵌入式系统中要同时管理和访问多个外围设备的要求越来越多, 同时实时性要求越来越高, 一方面要有好的嵌入式操作系统内核调度机制和 I/O 驱动管理模式, 另一方面需要有足够快速的嵌入式微处理器作为支柱。

## 3 嵌入式处理器发展趋势

1) 嵌入式系统与工业 PC 系统越来越融合, 高性能嵌入式处理器大量应用于工业 PC 系统中。

2) 嵌入式处理器芯片设计向高度集成化的 SOC 方向发展。

以 IP 核的开发为中心, 各芯片厂商结合自身已有的技术优势和市场结合使芯片设计最优化, 如 Intel 公司的 XScale 系列, Philips 的 LPC2000 等。

3) 软核与硬核的结合发展趋势越来越显著

如在 FPGA 中内建 32 位处理器, 然后在其基础上嵌入操作系统, 使得外围设备控制与计算控制软硬结合, 有利于开发和发挥软硬件自的优点。典型的例子就是 Altera 公司的 NIOS 的应用, 如高压变频器的控制核心等方面。

4) 与 DSP 的进一步结合, 并走向趋同。

随着技术的发展, 它们之间的区别也变的越来越模糊, 并有逐步融合的趋势。现在不少的 MCU 和 MPU 具备了 DSP 的特征, 例如采用哈佛结构, 增加了乘加运算指令等; 同时不少 DSP 芯片内部也集成了 A/D, D/A, 定时/计数器和 UART 等。

5) 向 64 位处理器或更高位处理器发展。

### 参考文献

- [1] 徐爱钧, 彭秀华. 单片机高级语言 C51 Windows 环境编程与应用[M]. 北京: 电子工业出版社, 2002. 4.
- [2] 8K ISP FLASH MCU Family C8051F020/1/2/3. Silicon Laboratories 2003.
- [3] 蒋亚群, 张春元. ARM 微处理器体系结构及其嵌入式 SOC[J]. 计算机工程, 2002(11).
- [4] ARM Architecture Reference Manual. Copyright ©1996-2000 ARM Limited. All rights reserved.
- [5] PowerPC 简介及编程. <http://drew.nease.net/ppc-processor/mpc860.htm>
- [6] 朱希志, 罗良进. 纵谈 DSP 的发展及应用[J]. 电脑知识与技术, 2003(4).

## Embedded Processor Architecture

Deng Bin-wei Huang Song-bai

(School of Electric and Electronic Information Engineering, Huangshi Institute of Technology, Huangshi Hubei 435003, China)

**Abstract:** Embedded system referring to none-pc system is comprised of hardware and software. The core of system is the embedded processor architecture. The fashionable embedded processor architecture is expounded in this paper. Then, relations between embedded processor and performance and trend are analyzed.

**Key words:** embedded system; embedded processor; embedded processor architecture

©1994-2015 China Academic Journal Electronic Publishing House. All rights reserved. <http://www.cnki.net>