



## Đề cương môn học

# HỆ THỐNG SỐ (Digital Systems)

Số tín chỉ	3	ETCS			MSMH	123456	Học Kỳ áp dụng		HK191	
Số tiết/Giờ	Tổng tiết TKB	Tổng giờ học tập/làm việc	LT	BT/TH	TNg	TQ	BTL/TL/DA	TTNT	DC/TLTN/LVTN	SVTH
	3	152	2		1					90
Phân bổ tín chỉ										
Môn không xếp TKB										
Tỉ lệ đánh giá	BT: 10%		TN: 20%		TH: 0%		KT: 20%		BTL/TL:	Thi: 50%
Hình thức đánh giá	<div><div>- Kiểm tra đánh giá thường xuyên ( BT ): Bài tập trên lớp, Bài tập về nhà ( nhóm, cá nhân ), bài tập online, chuyên cần.</div><div>- Bài tập lớn ( BTL ): Tiểu luận / Thuyết trình</div><div>- Kiểm tra giữa kỳ ( KT ): Trắc nghiệm</div><div>- Thí nghiệm ( TNg ): Thí nghiệm tại ....</div><div>- Thực hành ( TH ): Thực hành tại ....</div><div>- Đồ án: Bảo vệ đồ án</div><div>- TLTN, LVTN: Bảo vệ theo hội đồng.</div><div>- TTNT, DC: Theo quy định của Khoa</div></div>						Thời gian Kiểm Tra 50 phút			
							Thời gian Thi 90 phút			
Môn tiên quyết	Không									
Môn học trước	Không									
Môn song hành	Không									
CTĐT ngành	Kỹ Thuật Máy Tính; Khoa Học Máy Tính									
Trình độ đào tạo	Đại học									
Cấp độ môn học	Cấp độ 1 (dạy cho sinh viên năm 1)									
Ghi chú khác										

\* Xin xem hướng dẫn ở cuối đề cương.

### Mục tiêu của môn học:

Môn học cung cấp các kiến thức cơ bản về hệ thống số như: các hệ thống số đếm và mã, đại số Boole và các công luận lý, thiết kế và phân tích mạch tổ hợp, flip-flop và mạch tuần tự, thiết kế và phân tích mạch tuần tự.

Phần thực hành cung cấp kiến thức và kỹ năng về thiết kế, phân tích và lắp ráp các loại mạch tổ hợp; thiết kế, phân tích và lắp ráp các loại mạch đếm thông dụng. Phần thực hành cũng cung cấp cơ hội cho sinh viên thực hành với những IC số thông dụng trên thị trường.

### **Aims:**

This course provides fundamentals of logic design, such as: number presentation and codes, Boolean algebra and logic gates, analysis and design of combinational and sequential circuits.

The aim of the Lab is to enforce the ability and skills in analysis, design and implementation of various types of logic circuits such as combinational circuits and sequential circuits. The Lab also gives students opportunities to practice with a number of ICs often found or used nowadays.

## Nội dung tóm tắt môn học:

- Các hệ thống số đếm và mã
- Đại số Boole và các cổng luận lý
- Phân tích và thiết kế mạch tổ hợp
- Phân tích và thiết kế mạch tuần tự

### Course outline:

- Number presentation and codes
- Boolean algebra and logic gates
- Combinational circuits
- Sequential circuits
- 

## Tài liệu học tập:

Sách, Giáo trình chính:

- [1] *Digital Systems: Principles and Applications (12th Edition)* – Ronald J. Tocci, Neal S. Widmer, Gregory L. Moss, 2016.

Sách tham khảo:

- [2] *Fundamentals of Digital Logic (3<sup>rd</sup> edition)* –Stephen Brown, Zvonko Vranesic, McGraw Hill 2013  
[3] *Digital Logic Design Principles* – N. Balabanian, B. Carlson, John Wiley & Sons, Inc , 2004  
[4] *Digital Design: Principles and Practices (4th Edition)* – John F. Wakerly, Prentice-Hall 2005

## Hiểu biết, kỹ năng, thái độ cần đạt được sau khi học môn học:

STT	Chuẩn đầu ra môn học	
L.O.1	Mô tả các hệ thống số đếm, mã, đại số Boole và các cổng luận lý	
	L.O.1.1	– Mô tả về hệ thống số đếm và mã
	L.O.1.2	– Mô tả về đại số Boole và các cổng luận lý
L.O.2	Phân tích và giải thích hoạt động của các mạch tổ hợp và tuần tự cơ bản	
	L.O.2.1	Phân tích và giải thích hoạt động của các mạch tổ hợp
	L.O.2.2	Phân tích và giải thích hoạt động của các mạch tuần tự
L.O.3	Thiết kế và mô phỏng mạch tổ hợp và tuần tự đơn giản	
	L.O.3.1	– Thiết kế và mô phỏng mạch tổ hợp đơn giản
	L.O.3.2	– Thiết kế và mô phỏng mạch tuần tự đơn giản
L.O.4	Lắp ráp mạch tổ hợp hoặc tuần tự đơn giản	
	L.O.4.1	– Lắp ráp mạch tổ hợp đơn giản
	L.O.4.2	– Lắp ráp mạch tuần tự đơn giản
L.O.5	Sử dụng thành thạo các kit thí nghiệm, công cụ thí nghiệm, công cụ mô phỏng và các IC số thông dụng	

No.	Learning outcomes	
L.O.1	Describe digital systems, codes systems, Boolean algebra and logic gates	
	L.O.1.1	Describe digital systems, codes systems , main memory, secondary storage, input and output devices, etc.
	L.O.1.2	Describe Boolean algebra and logic gates .
L.O.2	Analyze and demonstrate the operation of basic combinational and sequential circuits	
	L.O.2.1	Analyze and demonstrate the operation of basic combinational circuits
	L.O.2.2	Analyze and demonstrate the operation of basic sequential circuits
L.O.3	Design and simulate basic combinational and sequential circuits	
	L.O.3.1	Design basic combinational circuits

	L.O.3.2	Design basic sequential circuits
L.O.4	Assemble combinational and sequential circuits	
	L.O.4.1	Assemble combinational circuits
	L.O.4.2	Assemble sequential circuits
L.O.5	Use given the Lab-Kits, Lab-Tools, simulation tools and various commonly used digital ICs.	

### **Hướng dẫn cách học - chi tiết cách đánh giá môn học:**

Hướng dẫn cách học:

- Tài liệu (slide bài giảng) được đưa lên hệ thống elearning hàng tuần. Sinh viên tải về, in ra và mang theo khi lên lớp học.
- Sinh viên làm thêm các bài tập và đọc thêm trong sách “Digital Systems: Principles and Applications - 11th Edition”
- Sinh viên nên đi học đầy đủ và làm bài tập trong quá trình học sẽ giúp tiết kiệm thời gian trong quá trình ôn thi giữa kỳ và cuối kỳ.
- Đối với phần thí nghiệm và thực hành, sinh viên tham gia đầy đủ các buổi thí nghiệm và thực hành và nộp lại báo cáo thí nghiệm ngay cuối giờ.
- Bài tập lớn sẽ giao vào tuần 11-12 của khóa học, báo cáo tuần cuối cùng của môn học ( tuần 15-16)

Chi tiết cách đánh giá môn học:

- Thí nghiệm & Thực hành:
  - Giảng viên đánh giá các bài báo cáo thí nghiệm của sinh viên cuối mỗi buổi TN (10%)
  - Đánh giá thông qua kết quả thực hiện bài tập, bài tập nhanh trên lớp (10%), bài tập lớn (10%)
- Kiểm tra giữa kỳ (20%): các kiến thức đến giai đoạn kiểm tra, hình thức trắc nghiệm và/hoặc tự luận.
- Thi cuối kỳ (50%): Nội dung thi cuối kì là toàn bộ nội dung chương trình đã học, hình thức trắc nghiệm và/hoặc tự luận.

### **Dự kiến danh sách Cán bộ tham gia giảng dạy:**

- PGS. TS Trần Ngọc Thịnh
- TS Nguyễn Trần Hữu Nguyên
- TS Phạm Quốc Cường
- ThS Đoàn Minh Vững
- KS Ngô Đức Minh (trợ giảng)

### **Nội dung chi tiết:**

Tuần/ Chương	Nội dung	Chuẩn đầu ra chi tiết	Hoạt động dạy và		Hoạt động đánh giá
			Thầy/Cô	Sinh viên	

1	<b>Chương 1. Các hệ thống số và mã</b> 1.1. Số và tương tự, DAC và ADC 1.2. Các hệ thống số đếm 1.3. Chuyển đổi giữa các hệ thống số đếm 1.4. Mã BCD, Excess-3, Gray, Alphanumeric 1.5. Phương pháp kiểm tra và phát hiện lỗi 1.6. Parity <b>1.7. Bài tập</b> Yêu cầu tự học đ/v sinh viên:	L.O.1.1 - Hiểu biết về các hệ thống số đếm			Bài tập trên lớp
2	<b>Chương 2. Đại số Boole và các cổng luận lý</b> 2.1. Đại số Boole 2.2. Biểu thức đại số Boole 2.3. Phép toán OR, AND, NOT và các cổng luận lý 2.4. Đặc tả mạch luận lý bằng phương pháp đại số 2.5. Đánh giá mạch luận lý 2.6. Xây dựng mạch từ biểu thức đại số Boole 2.7. Cổng NOR và cổng NAND 2.8. Các định lý Boole 2.9. Định lý DeMorgan 2.10. Các cổng phổ dụng: NAND và NOR 2.11. Các dạng biểu diễn tương đương của các cổng luận lý cơ bản - Chuẩn IEEE/ANSI <b>2.12. Bài tập</b> Yêu cầu tự học đ/v sinh viên:	L.O.1.2 - Hiểu biết về đại số Boole và các cổng luận lý			Bài tập trên lớp
3,4	<b>Chương 3. Mạch luận lý tổ hợp</b> 3.1. Các dạng chuẩn của biểu thức Boole: Tổng các tích (SOP) và Tích các tổng (POS) 3.2. Đơn giản mạch tổ hợp – Phương pháp đại số 3.3. Thiết kế mạch luận lý tổ hợp 3.4. Phương pháp bìa Karnaugh 3.5. Mạch Exclusive-OR và Exclusive-NOR 3.6. Mạch tạo/kiểm tra parity 3.7. Các mạch cấm/cho phép 3.8. IC số và các đặc tính cơ bản của IC số 3.9. Giới thiệu họ CMOS, TTL 3.10. Giới thiệu Verilog <b>3.11. Bài tập</b> Yêu cầu tự học đ/v sinh viên	L.O.2.1 - Phân tích và giải thích hoạt động của các mạch tổ hợp L.O.3.1 - Thiết kế các mạch tổ hợp cơ bản			
5, 6	<b>Chương 4. Flip-Flop và mạch tuần tự</b> 4.1. Mạch cài: NAND và NOR 4.2. Tín hiệu xung clock - Flip-flop sử dụng xung clock 4.3. S-C Flip-Flop, J-K Flip-Flop, D Flip-Flop	L.O.2.2 - Phân tích và giải thích hoạt động của các mạch tuần tự L.O.6.2 – Áp dụng 2 mô hình hành vi và cấu trúc vào thiết kế mạch tổ hợp và tuần			

	<p>4.4. Mạch cài D</p> <p>4.5. Các tín hiệu ngõ nhập bất đồng bộ</p> <p>4.6. Ký hiệu IEEE/ANSI</p> <p>4.7. Các đặc tính thời gian của Flip-Flop, vấn đề thời gian trễ trong mạch Flip-Flop</p> <p>4.8. Các ứng dụng sử dụng Flip-Flop</p> <p><b>4.9. Bài tập</b></p> <p>Yêu cầu tự học đ/v sinh viên:</p>	tự			
6	<p><b>Kiểm tra giữa kỳ</b></p>		Giảng dạy và trao đổi trên lớp	Đọc sách giáo khoa, tìm hiểu trên Internet Thực hành trên lớp	Thi, kiểm tra, thực hành
7	<p><b>Chương 5. Các phép toán và mạch</b></p> <p>5.1. Phép cộng nhị phân</p> <p>5.2. Biểu diễn các số có dấu</p> <p>5.3. Phép cộng/trừ trong hệ thống số bù 2</p> <p>5.4. Phép nhân/chia các số nhị phân</p> <p>5.5. Phép cộng BCD</p> <p>5.6. Các phép toán hệ thập lục phân</p> <p>5.7. Các mạch đại số</p> <p>5.8. Mạch cộng nhị phân song song</p> <p>5.9. Mạch cộng toàn phần/bán phần</p> <p>5.10. Mạch cộng/trừ toàn phần</p> <p><b>5.11. Bài tập</b></p> <p>Yêu cầu tự học đ/v sinh viên:</p>	<p>L.O.3.1 - Thiết kế các mạch tổ hợp cơ bản</p>			
8, 9	<p><b>Chương 6. Bộ đếm và thanh ghi</b></p> <p>6.1. Bộ đếm bất đồng bộ</p> <p>6.2. IC đếm bất đồng bộ</p> <p>6.3. Bộ đếm xuống bất đồng bộ</p> <p>6.4. Thời gian trễ trong bộ đếm bất đồng bộ</p> <p>6.5. Bộ đếm đồng bộ</p> <p>6.6. Bộ đếm xuống và lên/xuống đồng bộ</p> <p>6.7. Bộ đếm có thể thiết lập trạng thái ban đầu</p> <p>6.8. IC đếm đồng bộ</p> <p>6.9. Thiết kế bộ đếm đồng bộ</p> <p>6.10. Các IC thanh ghi, bộ đếm thanh ghi-dịch</p> <p>6.11. Các ứng dụng của bộ đếm</p> <p><b>6.12. Bài tập</b></p> <p>Yêu cầu tự học đ/v sinh viên</p>	<p>L.O.2.2 - Phân tích và giải thích hoạt động của các mạch tuần tự</p> <p>L.O.3.2 - Thiết kế các mạch tuần tự đơn giản</p>			<p>Bài tập trên lớp, Bài tập về nhà</p>
10	<p><b>Chương 7. Thiết kế mạch tổ hợp sử dụng vi mạch MSI</b></p> <p>7.1. Mạch mã hóa/giải mã</p> <p>7.2. Mạch ghép kênh/phân kênh</p> <p>7.3. Data bus</p> <p><b>7.4. Bài tập</b></p> <p>Yêu cầu tự học đ/v sinh viên:</p>	<p>L.O.3.1 - Thiết kế các mạch tổ hợp đơn giản</p>			<p>Bài tập trên lớp, Bài tập về nhà</p>

10	<b>Review</b>				
**	<b>Nội dung giới hạn cho kiểm tra giữa kỳ (tập trung)</b> Chương 1 – 4 Ước tính số giờ SV cần chuẩn bị để kiểm tra giữa kỳ 9 giờ				
**	<b>Nội dung thi cuối kỳ (tập trung)</b> Chương 5 – 7, một phần chương 1 – 4 Ước tính số giờ SV cần chuẩn bị để thi cuối kỳ 24 giờ				

### Nội dung phần Thí nghiệm & Thực hành

Tuần	Nội dung	Chuẩn đầu ra chi tiết	Hoạt động dạy/học	Hoạt động đánh giá
5	<b>Bài Thí nghiệm số 1</b> 1.1. Khảo sát hoạt động các IC 74LS/HCO4, 74LS/HCO8, 74LS/HCO32 1.2. Thiết kế và lắp ráp mạch dùng các IC trên 1.3. Tối giản mạch bằng phương pháp đại số rồi lắp ráp mạch Yêu cầu tự học đ/v sinh viên:	L.O.4.1 - Lắp ráp mạch tổ hợp đơn giản  L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	➤ Thầy/Cô: - Trình bày nội dung, các bước thực hành, hỗ trợ SV và giải đáp thắc mắc  ➤ Sinh viên: - Thực hành theo hướng dẫn của CBGD và viết báo cáo thí nghiệm	Báo cáo thí nghiệm
6	<b>Bài Thí nghiệm số 2</b> 2.1. Khảo sát hoạt động các IC 74LS/HCO0, 74LS/HCO8, 74LS/HCO2 2.2. Thiết kế và lắp ráp mạch dùng các IC trên 2.3. Tối giản mạch bằng phương pháp biểu đồ Karnaugh rồi lắp ráp mạch Yêu cầu tự học đ/v sinh viên:	L.O.4.1 - Lắp ráp mạch tổ hợp đơn giản  L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	➤ Thầy/Cô: - Trình bày nội dung, các bước thực hành, hỗ trợ SV và giải đáp thắc mắc  ➤ Sinh viên: - Thực hành theo hướng dẫn của CBGD và viết báo cáo thí nghiệm	Báo cáo thí nghiệm
8	<b>Bài Thí nghiệm số 3</b> 3.1. Khảo độ trễ của các cổng logic thông qua Oscilloscope 3.2. Tìm hiểu thiết kế và lắp ráp mạch phát hiện cạnh 3.3. Làm bài tập thiết kế các mạch phát hiện cạnh khác nhau Yêu cầu tự học đ/v sinh viên:	L.O.3.1 – Thiết kế mạch tổ hợp đơn giản  L.O.2.1 – Phân tích và giải thích hoạt động của các mạch tổ hợp  L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	➤ Thầy/Cô: - Trình bày nội dung, các bước thực hành, hỗ trợ SV và giải đáp thắc mắc  ➤ Sinh viên: - Thực hành theo hướng dẫn của CBGD và viết báo cáo thí nghiệm	Báo cáo thí nghiệm
10	<b>Bài thí nghiệm số 4</b> 4.1. Tìm hiểu và mô phỏng thiết kế mạch Flip-Flop dùng cổng NAND hoặc cổng NOR 4.2. Làm bài tập thiết kế mạch đếm dùng Flip-Flop và kiểm tra qua công cụ mô phỏng. Yêu cầu tự học đ/v sinh viên:	L.O.4.2 - Lắp ráp mạch tuần tự đơn giản L.O.3.2 – Thiết kế mạch tuần tự đơn giản  L.O.2.2 – Phân tích và giải thích hoạt động của các mạch tuần tự	➤ Thầy/Cô: - Trình bày nội dung, giải các bài thiết kế cơ bản, gợi ý và hỗ trợ SV giải quyết các bài tập.  ➤ Sinh viên:	Báo cáo thí nghiệm

Tuần	Nội dung	Chuẩn đầu ra chi tiết	Hoạt động dạy/học	Hoạt động đánh giá
		L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	- Áp dụng kiến thức đã học để giải các bài tập và viết báo cáo thí nghiệm	
12	<b>Bài Thí nghiệm số 5</b> 5.1. Thiết kế và hiện thực mạch đếm bất đồng bộ dùng JK/FF, D/FF 5.2. Thiết kế và hiện thực mạch đếm đồng bộ dùng JK/FF, D/FF Yêu cầu tự học đ/v sinh viên:	L.O.4.2 - Lắp ráp mạch tuần tự đơn giản L.O.3.2 – Thiết kế mạch tuần tự đơn giản L.O.2.2 – Phân tích và giải thích hoạt động của các mạch tuần tự L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	➤ Thầy/Cô: - Trình bày nội dung, giải các bài thiết kế cơ bản, gợi ý và hỗ trợ SV giải quyết các bài tập. ➤ Sinh viên: - Áp dụng kiến thức đã học để giải các bài tập và viết báo cáo thí nghiệm	Báo cáo thí nghiệm
9	<b>Bài Thực hành số 1</b> 6.1. Luyện tập khả năng thiết kế mạch tổ hợp và tối ưu mạch bằng biểu đồ Karnaugh. 6.2. Thiết kế và mô phỏng mạch tạo bit parity và mạch kiểm tra parity 6.3. Thiết kế và mô phỏng mạch cộng bán phần và mạch cộng toàn phần Yêu cầu tự học đ/v sinh viên:	L.O.3.1 – Thiết kế và mô phỏng mạch tổ hợp đơn giản	➤ Thầy/Cô: - Trình bày nội dung, giải các bài thiết kế cơ bản, gợi ý và hỗ trợ SV giải quyết các bài tập. ➤ Sinh viên: - Áp dụng kiến thức đã học để giải các bài tập và viết báo cáo thí nghiệm	Báo cáo
11	<b>Bài thực hành số 2</b> 7.1. Giải bài tập cho phần thiết kế mạch đếm bất đồng bộ và kiểm tra qua công cụ mô phỏng. 7.2. Giải bài tập cho phần thiết kế mạch đếm đồng bộ và kiểm tra qua công cụ mô phỏng. Yêu cầu tự học đ/v sinh viên:	L.O.3.2 – Thiết kế và mô phỏng mạch tuần tự đơn giản	➤ Thầy/Cô: - Trình bày nội dung, giải các bài thiết kế cơ bản, gợi ý và hỗ trợ SV giải quyết các bài tập. ➤ Sinh viên: - Áp dụng kiến thức đã học để giải các bài tập và viết báo cáo thí nghiệm	Báo cáo
13, 14, 15	<b>Bài thực hành số 3</b> 8.1. Tìm hiểu thiết kế của các thanh ghi 74LS164, 74LS165, 74LS166, 74LS178, 74LS194, 74LS91A, CMOS 4731B, IC 74LS244 8.2. Làm bài tập thiết kế mạch thanh ghi đơn giản và kiểm tra bằng mô phỏng Yêu cầu tự học đ/v sinh viên:	L.O.3.2 – Thiết kế mạch tuần tự đơn giản L.O.2.2 – Phân tích và giải thích hoạt động của các mạch tuần tự L.O.5 - Sử dụng thành thạo các kit thí nghiệm, dụng cụ thí nghiệm và các IC số thông dụng	➤ Thầy/Cô: - Trình bày nội dung, giải các bài thiết kế cơ bản, gợi ý và hỗ trợ SV giải quyết các bài tập. ➤ Sinh viên: - Áp dụng kiến thức đã học để giải các bài tập và viết báo cáo thí nghiệm	Báo cáo
**	<b>Nội dung báo cáo tiểu luận/thực hành</b> Yêu cầu đ/v sinh viên: viết báo cáo cho mỗi bài thí nghiệm			

Tuần	Nội dung	Chuẩn đầu ra chi tiết	Hoạt động dạy/học	Hoạt động đánh giá
**				
**				

**Thông tin liên hệ:**

Bộ môn/Khoa phụ trách	Bộ Môn Kỹ Thuật Máy Tính – Khoa KH&KT Máy Tính
Văn phòng	
Giảng viên phụ trách	Trần Ngọc Thịnh
E-mail	tnthinh@hcmut.edu.vn

*Tp. Hồ Chí Minh, ngày 20 tháng 06 năm 2019*

**TRƯỞNG KHOA**

**CHỦ NHIỆM BỘ MÔN**

**CB PHỤ TRÁCH LẬP ĐỀ CƯƠNG**