

DANIEL ŽIDEK

OSMODIN OSCILOSKOP

VÝVOJOVÉ POZNÁMKY A TECHNICKÁ DOKUMENTACE

Modul osciloskopu pro modulární instrumentaci

Autor
Daniel ŽIDEK

Vedoucí práce
Vedoucí PRÁCE

Září 2023

Obsah

Seznam obrázků	3
Seznam tabulek	4
1 Časový plán	5
1.1 Q3 2023	5
1.2 Q4 2023	5
1.3 Q1 2024	5
1.4 Q2 2024	5
1.5 Q3 2024	5
1.6 Q4 2024	5
2 Abstrakt	6
3 Úvod	7
4 Teoretický úvod	8
4.1 Analogové osciloskopy	8
4.2 Digitálně paměťový osciloskop	9
4.3 Osciloskop s digitálním fosforem (DPO)	10
4.4 Analogový front-end osciloskopu	10
4.4.1 BNC a vstupní impedance, AC/DC/GND coupling	10
4.4.2 Atenuátor	11
4.4.3 Zesilovače	11
4.4.4 Analogově digitální převodník	12
5 Plánované funkce	13
5.1 Acquisition modes	13
5.2 Trigger	13
Seznam použité literatury	14
Seznam zkratk	15
Slovník pojmů	15

Seznam obrázků

1	Blokový diagram analogového osciloskopu (převzato z [HowDoesOscilloscopea])	8
2	Pasivní sonda (převzato z [3])	8
3	Blokový diagram digitálního osciloskopu (převzato z [6])	9
4	Příklad realizace vstupu osciloskopu	10
5	Příklad realizace atenuátoru osciloskopu	11
6	Nákres funkce ADC při vzorkování (převzato z [4])	12
7	Nákres ADC vzorkování při aliasingu (převzato z [4])	12

Seznam tabulek

1 Časový plán

1.1 Q3 2023

Ve třetím kvartálu by měl být hotový návrh analogového front-end osciloskopu. To zahrnuje hotový atenuátor, obvod zesilovače a analogově digitálního převodníku.

1.2 Q4 2023

V tomto kvartálu by měl být hotov obvod zpracování dat a vymyšlen protokol pro komunikaci modulů. Zároveň by už mělo být dokončeno šasí a další podpůrné části.

1.3 Q1 2024

V tomto kvartálu by měl být dokončen software a řídicí modul.

1.4 Q2 2024

1.5 Q3 2024

1.6 Q4 2024

2 Abstrakt

Tato práce se zabývá návrhem a realizací osciloskopu pod otevřenou licencí CERN-OHL-S v2. Výsledkem by měl být osciloskop v Eurocard formátu, s šířkou pásma alespoň 50 MHz, 2 kanály a cenou do 15 tisíc CZK. Tato práce dokumentuje proces vývoje, rozhodnutí a další poznámky týkající se OSModIn Osciloskopu. Kromě toho zde dokumentuji i proces seznamování se se zpracováním rychlých analogových signálů a práce s FPGA - celý projekt vzniká jako záminka naučit se něco nového. Celý projekt je dostupný na GitHubu: [zidekd/OSModIn](https://github.com/zidekd/OSModIn).

3 Úvod

Celý projekt začínám pro to, abych si zkusil něco nového. Selhal a zkusil to znovu. Ve výsledku bych rád disponoval systémem podobným PXI od National Instruments s několika moduly. Jmenovitě je zatím plánovaný osciloskop a laboratorní zdroj. Všechny přístroje budou disponovat univerzálním protokolem pro komunikaci (kód tak bude moci být znovupoužitelný), komunikačními linkami a především obslužným software pro MS Windows (XP a 10), GNU+Linux a MacOS. Řídící jednotka bude moci sloužit také jako server, který by dovozoval obsluhu přístrojů nejen lokálně, přes USB, WiFi či LAN ale i sdílet přístroje reverzním tunelem. Zde bude otázka zabezpečení, nicméně takový software by měl dovolovat přístup více uživatelů s různými oprávněními (číst data z přístrojů, měnit jejich nastavení, ...). To by mohlo být příhodné ve výuce, či na pracovištích s možností vzdálené práce.

Formát Eurocard jsem vybral pro to, protože mi přijde nejvhodnější. Je tedy ještě potřeba domyslet použití konektorů a komunikačních protokolů, ale o tom potom. :) Eurocard standard dovoluje použití modulů, jež jsou ukládány do šasí které lze následně připevnit do 19 palcového racku. Velikost racku jsou obvykle násobky tří, tedy 3U, 6U, atd. (*„U“ je standard výšky vybavení do racku. 1U je 1,75 palce, nebo 44,45 mm.*)

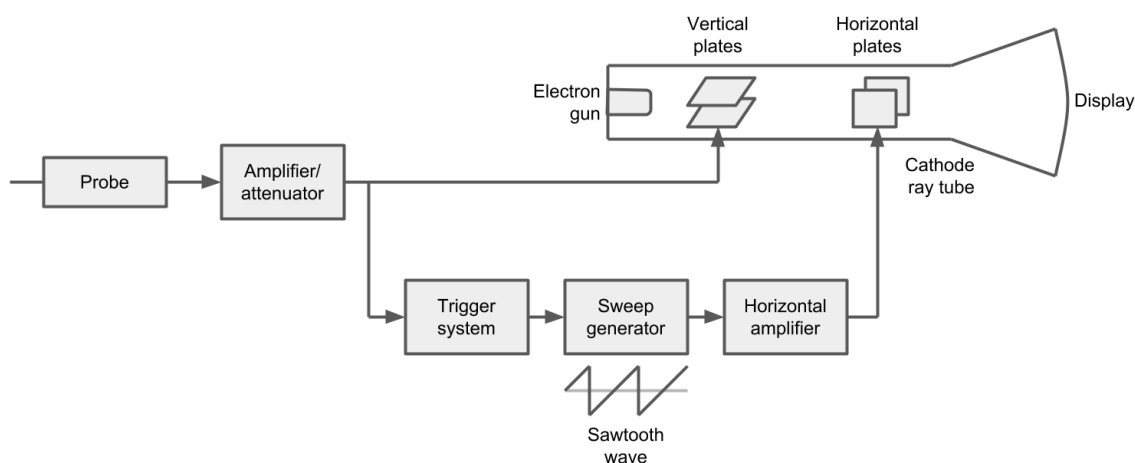
Co se obslužného software týče tak by moduly měly podporovat ovládání skrz Python API, vizuální grafické rozhraní připomínající ovládáním běžných laboratorních přístrojů a také by měly moci být ovládány skrze vizuální editor uzlů (podobný Node-RED, LabVIEW...). Ovládání skrze Python API, GUI i Node-based editor bude možné jak lokálně přes USB, WiFi a LAN tak i přes reverzní tunel, kdy potom lze ovládat přístroje i na druhém konci světa. Ačkoliv jde o sdílení "pouze"připojených přístrojů, všechny aplikace schopné s takovým spojením interagovat budou podporovat správu oprávnění a logů. Řídící jednotka bude zaznamenávat všechny akce, dle úrovní, takže v závislosti na nastavení se budou ukládat různě závažné záznamy. Co do správy oprávnění tak k dispozici bude několik úrovní přístupů a ty půjde omezit jak na jednotlivé přístroje, tak na celé sestavy.

4 Teoretický úvod

V následující kapitole rozeberu funkci analogových a digitálních osciloskopů, pokusím se provést rozbor komerčních osciloskopů (alespoň dle reverzních schémat; u otevřených designů je tohle však mnohem jednodušší :D) a také porovnám návrhy jednotlivých bloků, na základě čehož budu stavět vlastní návrh.

4.1 Analogové osciloskopy

Základní princip funkce spočívá ve vychylování elektronového paprsku měřeným signálem a signálem časové základny (ČZ). Vychýlený elektronový paprsek následně dopadá na speciální stínítko, které se v místě dopadu rozsvěcí. Analogové osciloskopy se již nepoužívají, ačkoliv pozor, ne každý osciloskop s CRT obrazovkou je analogový osciloskop. Pokud dnes osciloskop s CRT obrazovkou potkáte, s největší pravděpodobností jde o analogový paměťový osciloskop, nebo o digitální paměťový osciloskop (DSO). Rozdíly mezi nimi rozeberu později.



Obr. 1: Blokový diagram analogového osciloskopu (převzato z [HowDoesOscilloscopea])

Na obrázku 1 jako první vidíme blok "probe", tedy osciloskopickou sondu. Ta slouží k samotnému měření. Obvykle říkáme pouze "sonda", z kontextu je totiž jasné, o co jde. Nejčastěji se setkáme s pasivními sondami, (na obr. 2) to jsou sondy ideální na takové běžné měření do 500 MHz a pravděpodobně to jsou i sondy, co přišly s vaším osciloskopem. Dále máme atenuátory, což je část obvodu odpovědná za snížení amplitudy vstupního signálu. Je-li vstupní signál příliš velký, můžeme využít právě atenuátoru pro snížení amplitudy bez změny frekvence, či jiného zásahu do samotného tvaru signálu. Atenuátor se obvykle vyskytuje jen po pár krocích, obvykle 1:4, 1:10 a 1:20.



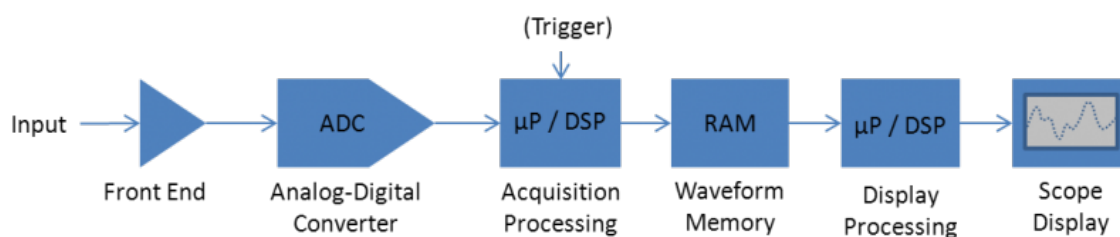
Obr. 2: Pasivní sonda (převzato z [3])

V tomto blokovém schématu je spolu s atenuátorem spojen ještě zesilovač vertikální osy. Ten se zase stará o spojitou regulaci signálu, abychom například využili celou výšku zobrazovadla a to i signálem s nízkou amplitudou. Ze zesilovače signál jde dále do triggeru. Jeden z nejčastějších obvodů pro spouštěcí systém je Schmittův klopný obvod. Ten slouží ke spuštění tzv. sweep generátoru, tedy generátoru časové základny (ČZ). Stejně jako u vstupního signálu i signál ČZ pokračuje do zesilovače a z něj na vychylovací destičky pro horizontální osu.

Analogové osciloskopy mají zásadní nevýhodu a to tu, že měřený průběh nelze zastavit, zpomalit nebo jinak upravovat. Ačkoliv ho lze zaznamenat například fotoaparátem či kamerou (a ano, tohle byl skutečně způsob jakým se dlouho průběhy zaznamenávaly) tak jeho analýza je poměrně obtížná a často nepřesná. Navíc zobrazit pouze periodické průběhy, takže se s nimi nepodíváme třeba ani na PC komunikační sběrnice, jako jeden z mnoha příkladů s čímž se můžeme v elektrotechnické laboratoři setkat. Proto se začaly využívat digitální paměťové osciloskopy.

4.2 Digitálně paměťový osciloskop

Právě digitální paměťové osciloskopy řeší tyto nedostatky analogových osciloskopů. Jejich základní princip funkce zůstává totožný tomu u analogových osciloskopů, hlavní rozdíl však spočívá ve zobrazování a vzorkování. Zatím co analogový osciloskop využívá měřeného signálu pro zobrazení průběhu vychylováním elektronového paprsku, digitální osciloskopy využívají analogově digitální převodník (ADC) a číslicové techniky pro zpracování a zobrazení měřeného průběhu. Takto zachycený signál lze snáze uložit, analyzovat a jeho hlavní limitací je paměť osciloskopu a vzorkovací frekvence ADC. Sondu, atenuátor, zesilovač a trigger v téhle části vynechám a odkážu se na kapitolu analogových osciloskopů - 4.1.



Obr. 3: Blokový diagram digitálního osciloskopu (převzato z [6])

Poté co je signál utlumen a zase zesílen na požadovanou úroveň, pokračuje do ADC, kde se navzorkuje. Hlavním parametrem ADC je vzorkovací frekvence, kvantizační úroveň a kvantizační šum. Vzorkovací frekvence **musí** být alespoň dvakrát větší jak frekvence měřeného průběhu. Jde o Nyquistovu frekvenci, pokud ji dosáhneme, dochází k úplnému a nevratnému zkreslení signálu [1].

$$f_{max} = \frac{f_s}{2}$$

V praxi však vzorkovací frekvence ADC bývá pěti až deseti násobek šířky pásma. Kvantizační úroveň je údaj o tom jaký nejmenší napěťový díl jsme schopni zachytit. Například 8-bit ADC je schopné popsat vstupní napětí až 256 hodnotami.

Například ADC s full scale rozsahem 0 až 24V a 8 bity kvantizační úrovně má rozlišení 93,75mV.

$$U_{res} = \frac{U_{FS}}{2^n} = \frac{24}{2^8} = 0,09375[V]$$

Kvantizační šum je šum zanášený samotným ADC. Po převedení na digitální signál je tato informace zpracována procesorovou jednotkou (MCU, CPU, FPGA...), uložena do paměti RAM a poté už je jen vykonstruován obraz a jeho zobrazení na displeji.

4.3 Osciloskop s digitálním fosforem (DPO)

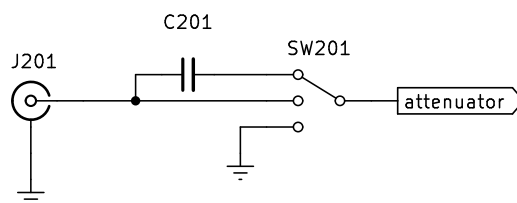
TODO: Dodělat

4.4 Analogový front-end osciloskopu

Zde rozeberu návrh obvodu atenuátoru, zesilovače, ADC, triggeru a dalších obvodů potřebných pro zpracování rychlých analogových signálů. Pokusím se na jít ukázky těchto obvodů v již existujících osciloskopech, provést jejich simulaci, porovnat je a na základě toho provést návrh vlastních. Cílem by měly být informované rozhodnutí při návrhu vlastního osciloskopu.

4.4.1 BNC a vstupní impedance, AC/DC/GND coupling

Použití standardního BNC konektoru je jasný. Za ním však dochází ještě k výběru mezi 50 Ω a 1 M Ω vstupní impedancí. (*Pravděpodobně bude v tomto návrhu vynecháno.*) Zde je důležité použít kvalitní relé, či přepínač. Co se couplingu týče, DC volba je přímé propojení vstupního signálu na front-end. Pro AC coupling připojíme paralelně cca 100nF kondenzátor a pro GND coupling spojíme analogové obvody se zemí.



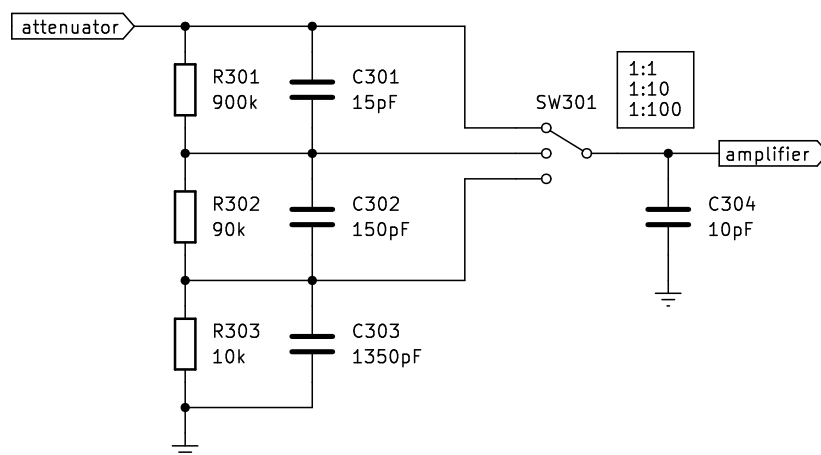
Obr. 4: Příklad realizace vstupu osciloskopu

Je důležité upozornit že AC coupling nelze použít všude! AC coupling je vhodný pro velké DC offsety, například když se chceme podívat na zámkový (běžně mohou mít do 100mV) na +12V větvi zdroje. Se signály jako je ten obdélníkový nám může použít kondenzátor zkreslit signál a my si toho nemusíme ani všimnout. Pro menší DC offsety je tak vhodné použít jiných metod odečítání DC složky průběhu.

4.4.2 Atenuátor

Zde amplitudu vhodně podělíme, to proto abychom mohli měřit signály i mimo rozsah ADC. Ve své podstatě jde pouze o napěťový dělič. V ideálním prostředí bez parazitních parametrů by stačilo použít pouze rezistory jakožto napěťový dělič, nicméně protože naše cestičky a prvky mají i parazitní kapacitu, musíme pro ni kompenzovat. Kompenzovat pro ni musíme, protože bez ní by se lišil poměr děliče kapacitního potenciálu a děliče potenciálu tvořeného rezistory. [2]

Rezistory R301, R302 a R303 tvoří standardní napěťový dělič se sériovým odporem $1\text{M}\Omega$. Kondenzátor C304 znázorňuje parazitní kapacitu v obvodu a kondenzátory C301, C302 a C303 slouží právě pro kompenzaci děliče. Při realizaci je vhodné tyto kondenzátory nahradit (či doplnit) variabilními kapacitními trimry pro přesné doladění po sestavení. Kompenzace se provádí přivedením obvykle 10kHz obdélníkového signálu na vstup a následné nastavení trimmerů pro co nejlepší hranu obdélníku. Kompenzovat se musí každý ze stavů zvlášť, tedy volba 1:1, 1:10 i 1:100.



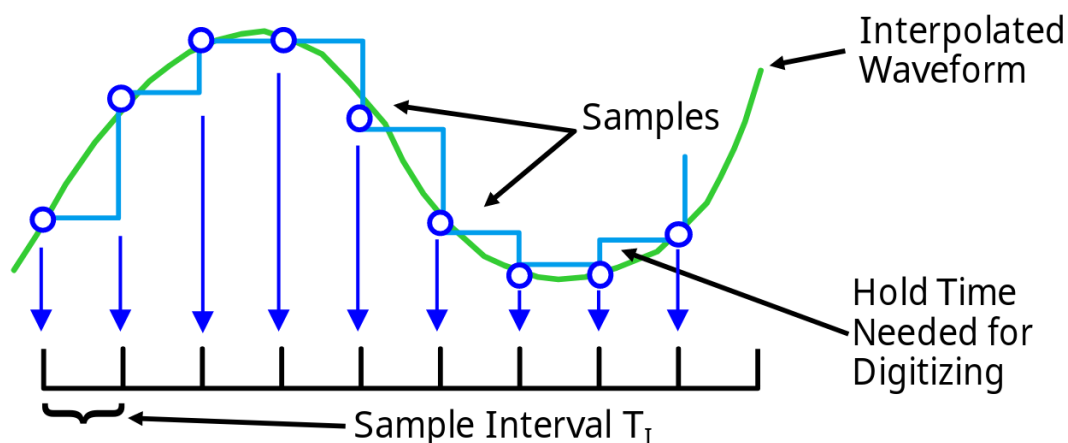
Obr. 5: Příklad realizace atenuátoru osciloskopu

TODO: Doplnit výstupy simulace a další metody útlumu

4.4.3 Zesilovače

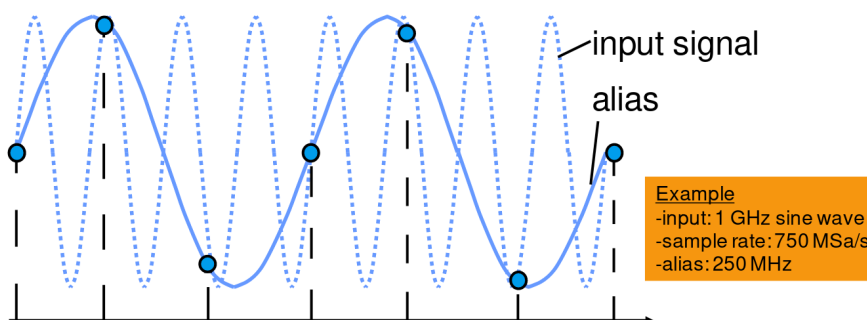
4.4.4 Analogově digitální převodník

Analogově digitální převodník slouží k vzorkování analogových signálů a následném převedení na digitální slova (*slovem myšlen byte*). Na obrázku 6 lze vidět princip vzorkování. Zelená čára představuje měřený analogový signál, body na něm jsou naše vzorky a ty modré spojnice představují čas mezi vzorkováním. Kvantizační úroveň je parametr který udává výšku "schodů" na grafu. Udáváme ji v bitech a standardní rozlišení je 8 bitů, tedy jde o 256 kvantizačních úrovní (2^8). Teď už daleko častěji potkáváme i osciloskopy s 12bitovými a 14 bitovými převodníky, často označované jako „High Definition“ nebo „High Resolution“.



Obr. 6: Nákres funkce ADC při vzorkování (převzato z [4])

Vzorkovací teorém (nyquist-shannonův teorém) říká, že vzorkovací frekvence musí být dvakrát tak vyšší, než je frekvence nejvyšší harmonické ve fourierovském spektru měřeného signálu. V praxi volíme ale frekvenci o něco vyšší, pro měření to bývá i 5 až 10 krát vyšší frekvence vzorkování. [7] Na obrázku 7 vidíme 1 GHz sinusový signál vzorkovaný 750 Msps. „Alias“ signálu, neboli jeho chybná rekonstrukce se na grafu prezentuje jako sinus o frekvenci 250 MHz, což je 4x menší než-li ta skutečná. Pro tyhle případy používáme před převodníkem filtr typu horní propust, lazený na mezní frekvenci našeho přístroje. Tím zamezíme takto výrazně chybným měřením a zabráníme tím špatné interpretaci signálu.



Obr. 7: Nákres ADC vzorkování při aliasingu (převzato z [4])

5 Plánované funkce

Přehle plánované podpory funkcí.

5.1 Acquisition modes

Oscilloscope Fundamentals Rohde&Schwarz

Sample mode Bod vzorku odpovídá jednomu bodu průběhu

High Res Průměr vzorků je zobrazen pro každý interval

Peak detect Pro každý interval je zobrazen maximální a minimální vzorek

RMS Zobrazí RMS hodnotu vzorků v průběhu

5.2 Trigger

Rising, falling, rising and falling edge

Transit time (Slew rate)

Pulse width

State (logic)

Glitch

Time-out

Window

Setup and Hold

Runt pulse

Mask violation

Patern trigger

Protocol trigger

A & B trigger

Seznam použité literatury

1. ANDREWS, Ryan. *Aliasing in ADCs: Not All Signals Are What They Appear to Be* [online]. 2015-09-04. [cit. 2023-09-05]. Dostupné z: https://e2e.ti.com/blogs_/archives/b/precisionhub/posts/aliasing-in-adcs-not-all-signals-are-what-they-appear-to-be.
2. OWG60. *Answer to "Compensated Attenuator Question"* [online]. Electrical Engineering Stack Exchange, 2016-12-03. [cit. 2023-09-08]. Dostupné z: <https://electronics.stackexchange.com/a/272884>.
3. SMIAL. *Deutsch: Standard-Tastkopf Für Oszilloskope Mit BNC-Stecker, Masseklemme Und Abgenommener Federklemme. Der Tastkopf Weist Ein Teilerverhältnis von 10:1 Auf Sowie Die Übliche Abgleichmöglichkeit Für Die Kapazität* [online]. 2020. [cit. 2023-09-04]. Dostupné z: https://commons.wikimedia.org/wiki/File:Oszilloskop_Tastkopf_10x_IMGP3769_smial_wp.jpg.
4. MARKLEY, Richard. *Oscilloscope Basics, Primer*. [N.d.].
5. ROHDE&SCHWARZ. *Oscilloscope Fundamentals*. Rohde & Schwarz USA, Inc., [b.r.].
6. *Sample Processing in a Digital Oscilloscope* [online]. [cit. 2023-09-05]. Dostupné z: <https://www.tek.com/en/blog/sample-processing-digital-oscilloscope>.
7. S.R.O, Residit. *Měření Kolem Nás (25) - Časopis Elektro - Odborné Časopisy* [online]. Odbornecasopisy.cz. [cit. 2023-09-12]. Dostupné z: <http://www.odbornecasopisy.cz/elektro/casopis/tema/mereni-kolem-nas-25--17566>.

Seznam zkratk

ADC analogově digitální převodník. 9–11

DSO digitalální paměťový osciloskop. 8, 9

ČZ časová základna. 8, 9, 15

Slovník pojmů

I²C Inter-Integrated Circuit je sériová sběrnice používaná nejčastěji u nízkorychlostních periférií. 9

trigger Spouštěč, systém odpovědný za spuštění časové základny. 9