

傅泽薪

2001.07.28 · (+86)159-5959-2886 · 四川大学微电子系大三

fuzexin@stu.scu.edu.cn · Blog: <https://fuze.xin> · Github: <https://github.com/zijikx>

项目经历

集成电路创新创业大赛 RISV-V 杯：基于 E203 SoC 的心音识别系统, 负责人 2022.03-至今

- 设计了 HSNet_Light 轻量级卷积神经网络, 在 Physionet 心音数据集上达到 99.20% 和 99.32% 的训练集和测试集准确率, 其参数量仅为基准网络的 1/13, 浮点运算量仅为基准网络的 1/25。
- 设计了适用于轻量级神经网络的加速器 CNNAccelerator_Light, 其特点有: 具有较强的通用性, 能够支持大多数轻量神经网络的部署; 数据全部存在片上, 并通过 padding map 和 ibuf/obuf 交换的设计, 减少了数据移动; 支持 16 位定点数运算; 计算并行度达到了 64, 并设计了支持 8 端口读的存储器, 提高访存性能; 使用 stride conv 代替 pool, 减少了所需硬件资源。
- 完成了加速器各个模块的 Verilog 代码编写, 已完成所有子模块仿真, 顶层模块仿真正在调试。

FPGA 竞赛全国三等奖：基于 FPGA 的说话人识别系统, 核心成员 2021.08-2021.11

- 编写 MobileNet1D 神经网络的 Python 训练和推断代码。
- 完成神经网络加速器的系统和模块设计。
- 编写神经网络加速器各个模块的 Verilog 代码。

中科院半导体所科创计划：深度学习算法的 FPGA 加速, 核心成员 2021.08-2022.06

- 掌握常用神经网络的特点和代码编写; 掌握神经网络定点化方法; 了解神经网络加速器的设计方法; 基于 FPGA 设计了轻量级神经网络加速器架构, 其 Verilog 编写和仿真基本完成, 并参加了 FPGA 竞赛和集成电路创新创业大赛。

课程设计：基于 DE0-Nano SoC 的 Sobel 边缘检测, 负责人 2021.05-2021.06

- 在友晶 DE0-Nano FPGA 开发板上搭建 SoC。
- 编写 Sobel 边缘检测的 C 语言驱动代码。

大学生创新训练计划：基于姿态估计算法的羽毛球动作矫正系统, 负责人 2020.12-2021.11

- 部署和测试各类基于 CNN 的姿态估计算法 (OpenPose: 基于 VGG19; MoveNet: 基于 MobileNetV2)。
- 编写动作评估和用户界面的 Python 代码。

奖项/任职

- 第五届全国大学生 FPGA 创新设计竞赛**全国三等奖** (<http://www.fpgachina.cn/>), 2021 年 11 月。
- Intel FPGA 工程师初级证书 (<https://www.fpga-china.com/certificate-query>), 2021 年 5 月。
- 担任四川大学算法机器人协会副会长, 负责开展数字设计方向的学习和比赛。
- 通过英语四六级考试。

技术能力

- **数字设计**: 熟悉数字设计方法、Verilog 编程和 FPGA 开发流程, 在 Xilinx 的 Artix-7 系列、ZYNQ-7000 系列和 Altera 的 Cyclone IV 系列等 FPGA 板上完成了多个项目, 了解片上系统的搭建。
- **深度学习**: 熟悉常用的卷积神经网络结构和特点, 熟悉 Pytorch 编程, 能够完成神经网络的设计、编写训练和测试代码。
- **高级语言编程**: 熟悉 C 语言编程; 熟悉 Python 语言编程和 Numpy、Pandas 等库的使用。
- **工具使用**: 熟悉 Altera Quartus、Xilinx Vivado 开发工具、Modelsim 仿真工具、Drawio 绘图工具、Wavedrom 时序图工具以及 Makefile、Git、Python 脚本、Markdown 等工具的使用。

相关修读课程

- 数字电子技术基础
- 数字逻辑与系统设计 (FPGA)
- 集成电路原理
- 机器学习-李宏毅 (自学)
- Pytorch 编程 (自学)
- 计算机组成原理 (自学)
- 智能计算系统-陈云霁 (自学)