西南大学

**实 验 报 告**

《计算机组成与汇编语言程序设计》课程

2020-2021学年度第2学期

专业年级 19软件工程

姓 名 吴嘉诚

学 号 222019321062111

任课教师 李玉州

实验教师 李玉州

上机地点 25教 802

**西南大学计算机与信息科学学院**

2021年4月

**课程实验报告**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 实验题目 | | 运算器组成实验 | | |
| **实验时间** | | 2021年 5月20日 | | |
| 1. **实验目的及要求**   1、验证八位全加器的功能  2、验证静态存储器的功能，对其进行写入和读出的操作。 | | | | |
| 1. **实验过程**   **实验一：**   * 实验指导步骤  * **在实验器材上接好线** * **导入加法器文件Adder，并编译**  * **在设计器programmer中，配置芯片的功能选项，并运行**  * 在实验器材上操作加法器 * 实验截图 * 06H + 03H = 09H  * 41H + 03H = 44H   **实验二：**   * 实验指导步骤  * 在实验器材上接好线后，将IOR键置1，开启电源，确认无‘嘀’的报警声 * 接下来即可在实验仪器上打入地址，写入值，读取值了。 * 在实验中，我更改了测试数据，在00H, 01H, 02H, 04H处分别写入了01H, 02H, 03H, 08H   **写入：**   * 打入地址00H  * 写入数据01H  * 打入地址01H  * 写入数据02H  * 打入地址02H  * 写入数据03H  * 打入地址04H  * 写入数据08H     **读出：**   * **读出00H处数据为01H**  * **读出01H处数据为02H** | | | | |
| * **读出02H处数据为03H**  * **读出04H处数据为08H**  * 读写结果一致 | | | | |
| **三、实验总结与收获**  **实验总结：**  实验一中，我连接好线路，并配置好软件相关信息后，通过操作实验器材的按钮，置数，并相加，验证了我亲手连接的加法器的正确性。  实验二中，连接好线路后，我向指定地址写入、读取数据，验证了静态存储器的正确性。  **实验收获：**  在任务一中，我学习到了超前进位加法器的知识，它由多个全加器组成。它能使得每一位的进位能够并行地产生而与低位的运算情况无关，从而提高了计算效率。  在任务二中，我了解到了在原始方法中，底层的地址总线，数据总线等的信号输入过程，以及静态存储器通过总线的读写读写方法。 | | | | |
| **成绩** |  | | **评阅老师** |  |