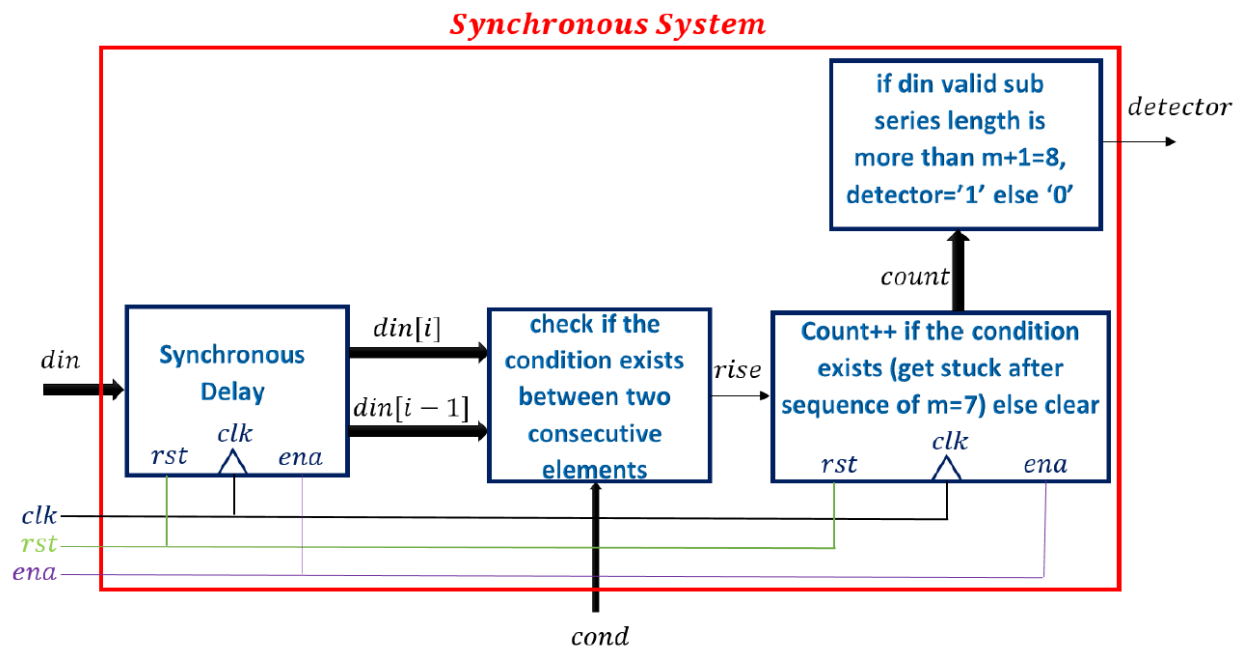


LAB2

Or-shahar Cohen: 307906347

Ziv Moldavsky: 308992098

In this laboratory we will design a synchronous digital system which detects valid sub series for a given condition value



סימולציה של ה- top (tb_top):

גל כחול – כאשר הערך הוא ב-1 לוגי.
ניתן לראות פה את פעולת המערכת המלאה.

אותות כניסה:

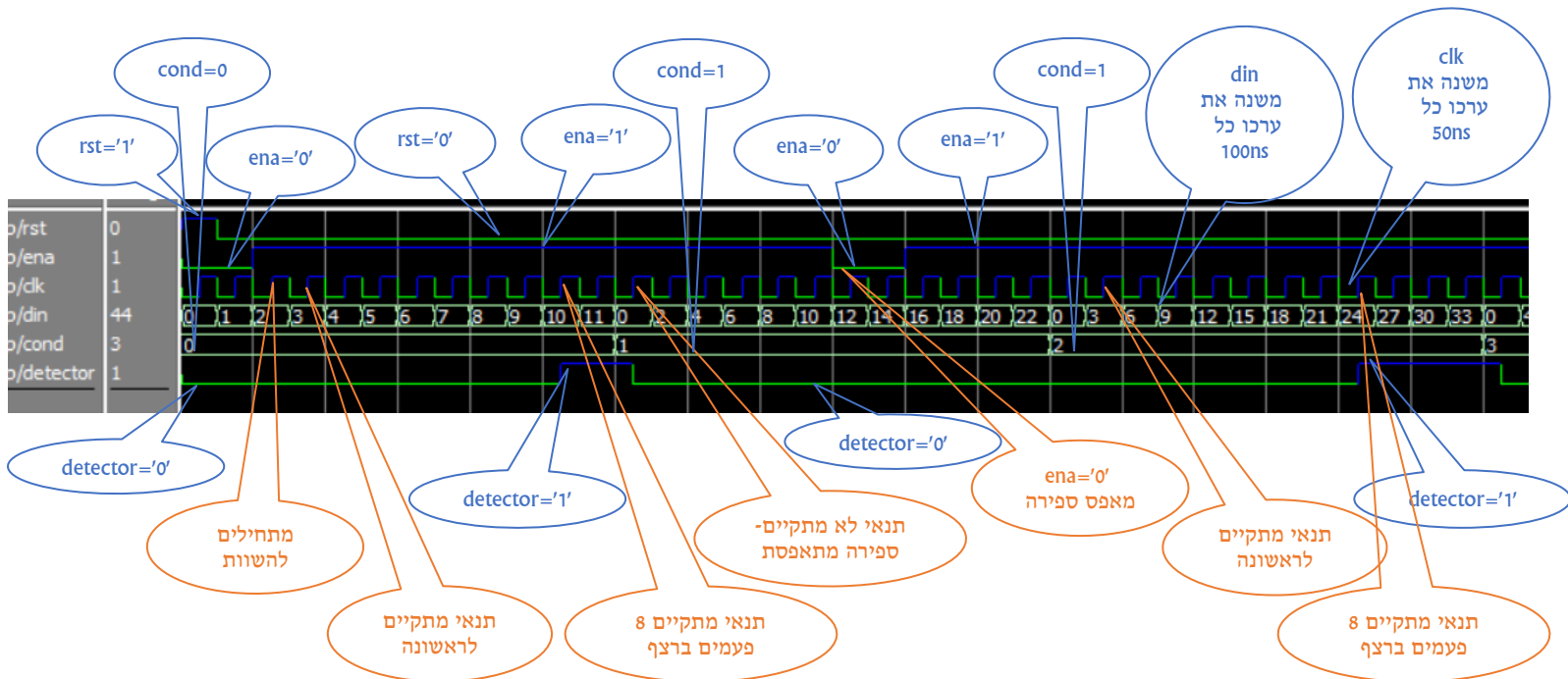
- Rst** – אות אסינכרוני שמאפס את המערכת (מאפס counter ו- delay).
- Ena** – אות סינכרוני המאפשר את פעולת המערכת.
- Clk** – השעון של המערכת. עובד בתדר של 50ns.
- Din** – אות הכניסה למערכת. וקטור באורך 8 (default).
- Cond** – התנאי על המערכת (0-3, פירוט בחלק של ה condition).

אות יציאה:

Detector – אות המוצא של המערכת. כאשר הוא 1 – המערכת זיהתה רצף בתת סדרה של DIN באורך 8 לפחות העומד בתנאי המערכת. 0 – אחרת.

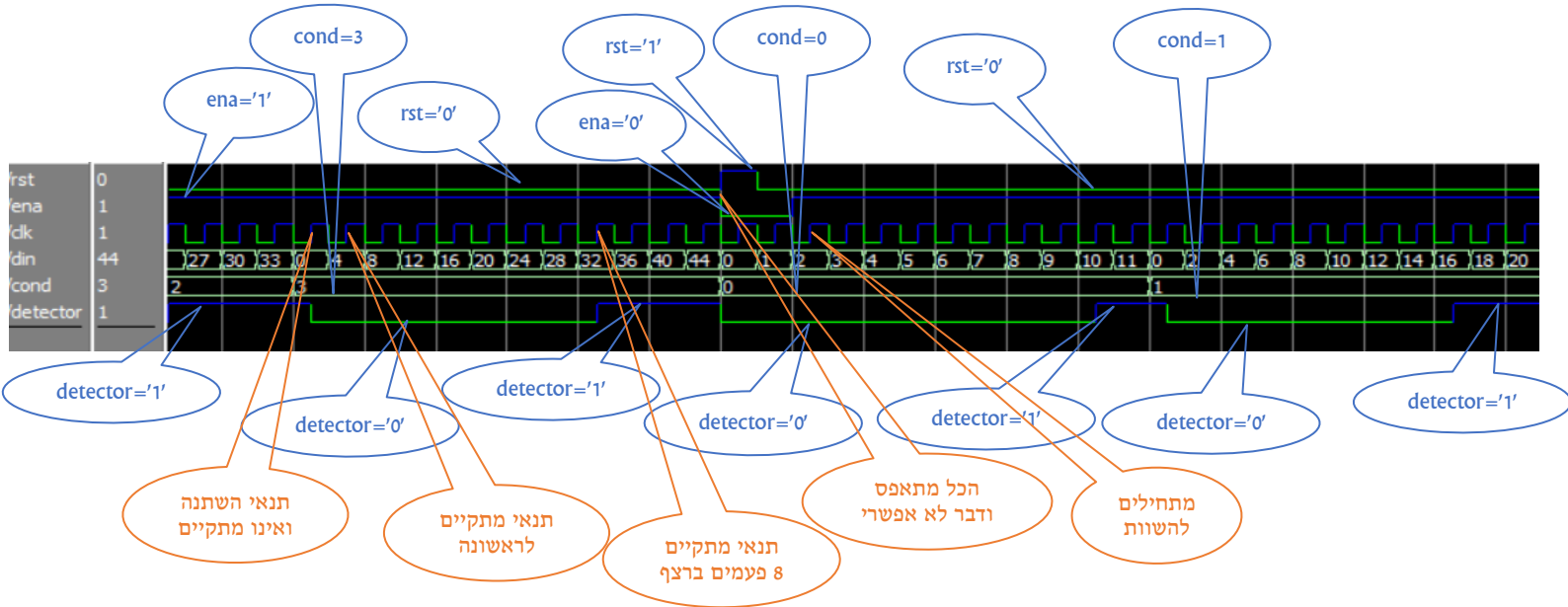
תיאור גרף 1:

בגרף הבא ניתן לראות בהתחלה $\text{rst}='1'$ שבו המערכת מאופסת. לאחר מעבר ל- $\text{rst}='0'$ ו- $\text{ena}='1'$ המערכת מתחילה "לדגום" את DIN. לאחר רצף של 8 מעברים שעומדים בתנאי 0 ($\text{cond}=0$) ה- DETECTOR עולה ל-1 לוגי – כלומר זוהתה תת סדרה תקינה. לאחר החלפת התנאי ל-1 ($\text{cond}=1$) ושינוי DIN ל-0 הסדרה לא עומדת בתנאי ולכן יש חזרה ל- DETECTOR=0. מכיוון שיש ירידה של $\text{ena}=0$ במעבר הסדרה השנייה מ-10 ל-12 אז התנאי לא יתקיים. לאחר שינוי ה- COND ל-2 ($\text{cond}=2$) וביצוע של 8 מעברים תקינים בתת סדרה, מתבצעת עלייה של ה- DETECTOR ל-1 לוגי.



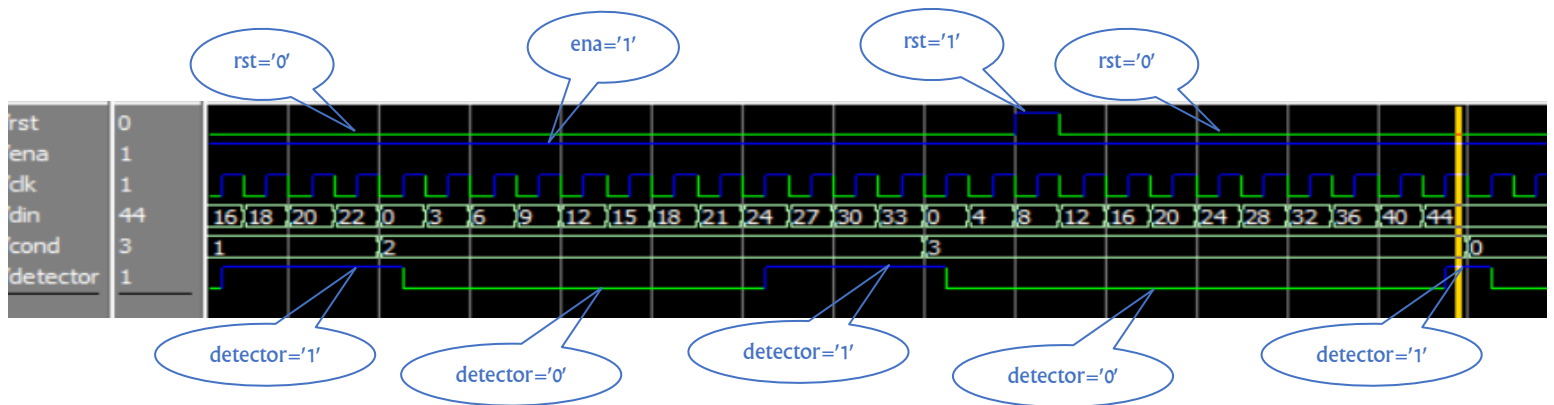
תיאור גרף 2 (המשך של 1):

ברגע שיש תנאי $cond=3$ ושינוי ב DIN כך שהרצף התקין לא ישמר, ה- $DTECTOR$ יורד ל-0. לאחר 8 מעברים תקינים (הפרש של 4), בעליית השעון הבאה ה- $DETECTOR$ יעלה ל-1 כצפוי. לאחר מכן, ביצוע של $rst=1$, מאפס את ה- $count$ ובהתאם גם את ה- $DETECTOR$. בו זמנית גם ENA יורד ל-0. לאחר חזרת ה- $ena=1$, מתחילה מחדש ספירת הרצף ועליית ה- $DETECTOR$ בהתאם.



תיאור גרף 3 (המשך של 2):

ניתן לראות שוב את עליית ה- $DETECTOR$ לאחר רצף מתאים. ניתן לראות גם $rst=1$ באמצע שבאמת מאפס את ספירת הרצף המתאימה ועלייה בסוף של $DETECTOR$ לאחר רצף מתאים.



להלן ניתן לראות את טבלאות האמת של הגרפים הנ"ל:

ps delta	/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector
3550000 +1	0	1	00100001	1	2	1
3600000 +1	0	1	00000000	1	3	0
3650000 +3	0	1	00000000	0	3	1
3700000 +1	0	1	00000100	0	3	0
3750000 +1	0	1	00000100	0	3	1
3800000 +1	0	1	00001000	0	3	0
3850000 +1	0	1	00001000	0	3	1
3900000 +1	0	1	00001100	0	3	0
3950000 +1	0	1	00001100	0	3	1
4000000 +1	0	1	00010000	0	3	0
4050000 +1	0	1	00010000	0	3	1
4100000 +1	0	1	00010100	0	3	0
4150000 +1	0	1	00010100	0	3	1
4200000 +1	0	1	00011000	0	3	0
4250000 +1	0	1	00011000	0	3	1
4300000 +1	0	1	00011100	0	3	0
4350000 +1	0	1	00011100	0	3	1
4400000 +1	0	1	00100000	0	3	0
4450000 +3	0	1	00100000	1	3	1
4500000 +1	0	1	00100100	1	3	0
4550000 +1	0	1	00100100	1	3	1
4600000 +1	0	1	00101000	1	3	0
4650000 +1	0	1	00101000	1	3	1
4700000 +1	0	1	00101100	1	3	0
4750000 +1	0	1	00101100	1	3	1

ps delta	/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector
0	+1	1	0	00000000	0	0
50000	+1	1	0	00000000	0	1
100000	+1	0	0	00000001	0	0
150000	+1	0	0	00000001	0	1
200000	+1	0	1	00000010	0	0
250000	+1	0	1	00000010	0	1
300000	+1	0	1	00000011	0	0
350000	+1	0	1	00000011	0	1
400000	+1	0	1	00000100	0	0
450000	+1	0	1	00000100	0	1
500000	+1	0	1	00000101	0	0
550000	+1	0	1	00000101	0	1
600000	+1	0	1	00000110	0	0
650000	+1	0	1	00000110	0	1
700000	+1	0	1	00000111	0	0
750000	+1	0	1	00000111	0	1
800000	+1	0	1	00001000	0	0
850000	+1	0	1	00001000	0	1
900000	+1	0	1	00001001	0	0
950000	+1	0	1	00001001	0	1
1000000	+1	0	1	00001010	0	0
1050000	+3	0	1	00001010	1	0
1100000	+1	0	1	00001011	1	0
1150000	+1	0	1	00001011	1	1
1200000	+1	0	1	00000000	1	0

ps- delta	/tb_top/rst- /tb_top/ena	/tb_top/cond- /tb_top/clk	/tb_top/din- /tb_top/detector
1200000 +1	0	1	00000000 1 1
1250000 +3	0	1	00000000 0 1
1300000 +1	0	1	00000010 0 1
1350000 +1	0	1	00000010 0 1
1400000 +1	0	1	00000100 0 1
1450000 +1	0	1	00000100 0 1
1500000 +1	0	1	00000110 0 1
1550000 +1	0	1	00000110 0 1
1600000 +1	0	1	00001000 0 1
1650000 +1	0	1	00001000 0 1
1700000 +1	0	1	00001010 0 1
1750000 +1	0	1	00001010 0 1
1800000 +1	0	0	00001100 0 1
1850000 +1	0	0	00001100 0 1
1900000 +1	0	0	00001110 0 1
1950000 +1	0	0	00001110 0 1
2000000 +1	0	1	00010000 0 1
2050000 +1	0	1	00010000 0 1
2100000 +1	0	1	00010010 0 1
2150000 +1	0	1	00010010 0 1
2200000 +1	0	1	00010100 0 1
2250000 +1	0	1	00010100 0 1
2300000 +1	0	1	00010110 0 1
2350000 +1	0	1	00010110 0 1
2400000 +1	0	1	00000000 0 2

ps delta		/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector	
4750000	+1		0	1	00101100	1	3	1
4800000	+2		1	0	00000000	0	0	0
4850000	+1		1	0	00000000	0	0	1
4900000	+1		0	0	00000001	0	0	0
4950000	+1		0	0	00000001	0	0	1
5000000	+1		0	1	00000010	0	0	0
5050000	+1		0	1	00000010	0	0	1
5100000	+1		0	1	00000011	0	0	0
5150000	+1		0	1	00000011	0	0	1
5200000	+1		0	1	00000100	0	0	0
5250000	+1		0	1	00000100	0	0	1
5300000	+1		0	1	00000101	0	0	0
5350000	+1		0	1	00000101	0	0	1
5400000	+1		0	1	00000110	0	0	0
5450000	+1		0	1	00000110	0	0	1
5500000	+1		0	1	00000111	0	0	0
5550000	+1		0	1	00000111	0	0	1
5600000	+1		0	1	00001000	0	0	0
5650000	+1		0	1	00001000	0	0	1
5700000	+1		0	1	00001001	0	0	0
5750000	+1		0	1	00001001	0	0	1
5800000	+1		0	1	00001010	0	0	0
5850000	+3		0	1	00001010	1	0	1
5900000	+1		0	1	00001011	1	0	0
5950000	+1		0	1	00001011	1	0	1

ps- delta	/tb_top/rst- /tb_top/ena	/tb_top/cond- /tb_top/clk- /tb_top/din- /tb_top/detector
5950000 +1	0	1 00001011 1 0 1
6000000 +1	0	1 00000000 1 0 1
6050000 +3	0	1 00000000 0 1 1
6100000 +1	0	1 00000010 0 1 0
6150000 +1	0	1 00000010 0 1 1
6200000 +1	0	1 00000100 0 1 0
6250000 +1	0	1 00000100 0 1 1
6300000 +1	0	1 00000110 0 1 0
6350000 +1	0	1 00000110 0 1 1
6400000 +1	0	1 00001000 0 1 0
6450000 +1	0	1 00001000 0 1 1
6500000 +1	0	1 00001010 0 1 0
6550000 +1	0	1 00001010 0 1 1
6600000 +1	0	1 00001100 0 1 0
6650000 +1	0	1 00001100 0 1 1
6700000 +1	0	1 00001110 0 1 0
6750000 +1	0	1 00001110 0 1 1
6800000 +1	0	1 00010000 0 1 0
6850000 +3	0	1 00010000 1 1 1
6900000 +1	0	1 00010010 1 1 0
6950000 +1	0	1 00010010 1 1 1
7000000 +1	0	1 00010100 1 1 0
7050000 +1	0	1 00010100 1 1 1
7100000 +1	0	1 00010110 1 1 0
7150000 +1	0	1 00010110 1 1 1

ps delta	/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector
2400000 +1	0	1	00000000	0	2	0
2450000 +1	0	1	00000000	0	2	1
2500000 +1	0	1	00000011	0	2	0
2550000 +1	0	1	00000011	0	2	1
2600000 +1	0	1	00000110	0	2	0
2650000 +1	0	1	00000110	0	2	1
2700000 +1	0	1	00001001	0	2	0
2750000 +1	0	1	00001001	0	2	1
2800000 +1	0	1	00001100	0	2	0
2850000 +1	0	1	00001100	0	2	1
2900000 +1	0	1	00001111	0	2	0
2950000 +1	0	1	00001111	0	2	1
3000000 +1	0	1	00010010	0	2	0
3050000 +1	0	1	00010010	0	2	1
3100000 +1	0	1	00010101	0	2	0
3150000 +1	0	1	00010101	0	2	1
3200000 +1	0	1	00011000	0	2	0
3250000 +3	0	1	00011000	1	2	1
3300000 +1	0	1	00011011	1	2	0
3350000 +1	0	1	00011011	1	2	1
3400000 +1	0	1	00011110	1	2	0
3450000 +1	0	1	00011110	1	2	1
3500000 +1	0	1	00100001	1	2	0
3550000 +1	0	1	00100001	1	2	1
3600000 +1	0	1	00000000	1	3	0

ps delta	/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector
7150000	+1	0	1	00010110	1	1
7200000	+1	0	1	00000000	1	2
7250000	+3	0	1	00000000	0	2
7300000	+1	0	1	00000011	0	2
7350000	+1	0	1	00000011	0	2
7400000	+1	0	1	00000110	0	2
7450000	+1	0	1	00000110	0	2
7500000	+1	0	1	00001001	0	2
7550000	+1	0	1	00001001	0	2
7600000	+1	0	1	00001100	0	2
7650000	+1	0	1	00001100	0	2
7700000	+1	0	1	00001111	0	2
7750000	+1	0	1	00001111	0	2
7800000	+1	0	1	00010010	0	2
7850000	+1	0	1	00010010	0	2
7900000	+1	0	1	00010101	0	2
7950000	+1	0	1	00010101	0	2
8000000	+1	0	1	00011000	0	2
8050000	+3	0	1	00011000	1	2
8100000	+1	0	1	00011011	1	2
8150000	+1	0	1	00011011	1	2
8200000	+1	0	1	00011110	1	2
8250000	+1	0	1	00011110	1	2
8300000	+1	0	1	00100001	1	2
8350000	+1	0	1	00100001	1	2

ps	/tb_top/rst	/tb_top/cond	/tb_top/ena	/tb_top/clk	/tb_top/din	/tb_top/detector	
delta							
8350000	+1	0	1	00100001	1	2	1
8400000	+1	0	1	00000000	1	3	0
8450000	+3	0	1	00000000	0	3	1
8500000	+1	0	1	00000010	0	3	0
8550000	+1	0	1	00000010	0	3	1
8600000	+1	1	1	00001000	0	3	0
8650000	+1	1	1	00001000	0	3	1
8700000	+1	0	1	00001100	0	3	0
8750000	+1	0	1	00001100	0	3	1
8800000	+1	0	1	00001000	0	3	0
8850000	+1	0	1	00001000	0	3	1
8900000	+1	0	1	00001100	0	3	0
8950000	+1	0	1	00001100	0	3	1
9000000	+1	0	1	00011000	0	3	0
9050000	+1	0	1	00011000	0	3	1
9100000	+1	0	1	00011100	0	3	0
9150000	+1	0	1	00011100	0	3	1
9200000	+1	0	1	00000000	0	3	0
9250000	+1	0	1	00010000	0	3	1
9300000	+1	0	1	00010010	0	3	0
9350000	+1	0	1	00010010	0	3	1
9400000	+1	0	1	00101000	0	3	0
9450000	+1	0	1	00101000	0	3	1
9500000	+1	0	1	00101100	0	3	0
9550000	+3	0	1	00101100	1	3	1

סימולציה של ה-Counter:

גל כחול – כאשר הערך הוא ב-1 לוגי.
ניתן לראות פה את פעולת המערכת המלאה.

אותות כניסה:

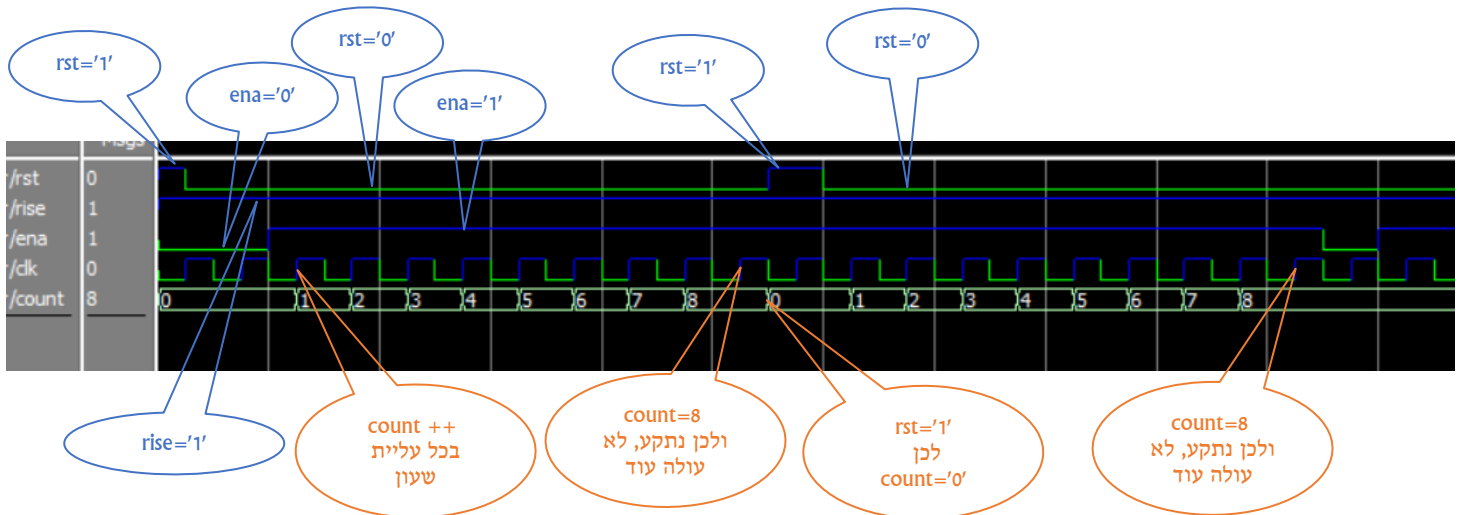
- Rst** - אות אסינכרוני שמאפס את המערכת (מאפס counter ו- delay).
- Rise** - אות שעולה ל-1 לוגי כאשר התנאי מתקיים בחלק הקודם. 0 – אחרת.
- Ena** - אות סינכרוני המאפשר את פעולת המערכת.
- Clk** - השעון של המערכת. עובד בתדר של 50ns.

אות יציאה:

Count – וקטור באורך ל-4. המסמל את מספר הפעמים שהרצף התקיים (התנאי התקיים ברצף ללא RST או ENA).

תיאור הגרף:

לאחר ש- $rst='0'$ ו- $ena='1'$. רואים כי ה-rise ב-1 לוגי (מסמל שהרצף נשמר) ולכן ה- count עולה ב-1 כל עליית שעון. ברגע ש- $rst='0'$ ולמרות ש- $rise='1'$, ערך COUNT מתאפס כצפוי. לאחר חזרת $rst='0'$, יש המשכה של הספירה מההתחלה ($rise='1'$ כל הזמן הזה). ברגע ש- $count=8$ ה-COUNTER מפסיק לעלות ושומר את אותו הערך כל עוד התנאי נשמר כצפוי.



להלן ניתן לראות את טבלאות האמת של הגרף הנ"ל:

ps	delta	/tb_counter/rst	/tb_counter/rise	/tb_counter/ena	/tb_counter/count	/tb_counter/clk
1150000	+1	1	1	0000	1	
1200000	+1	1	1	0000	0	
1250000	+2	1	1	0001	1	
1300000	+1	1	1	0001	0	
1350000	+2	1	1	0010	1	
1400000	+1	1	1	0010	0	
1450000	+2	1	1	0011	1	
1500000	+1	1	1	0011	0	
1550000	+2	1	1	0100	1	
1600000	+1	1	1	0100	0	
1650000	+2	1	1	0101	1	
1700000	+1	1	1	0101	0	
1750000	+2	1	1	0110	1	
1800000	+1	1	1	0110	0	
1850000	+2	1	1	0111	1	
1900000	+1	1	1	0111	0	
1950000	+2	1	1	1000	1	
2000000	+1	1	1	1000	0	
2050000	+1	1	1	1000	1	
2100000	+1	1	0	1000	0	
2150000	+1	1	0	1000	1	
2200000	+1	1	1	1000	0	
2250000	+1	1	1	1000	1	
2300000	+1	1	1	1000	0	

ps	delta	/tb_counter/rst	/tb_counter/rise	/tb_counter/ena	/tb_counter/count	/tb_counter/clk
0	+2	1	1	0	0000	0
50000	+1	0	1	0	0000	1
100000	+1	0	1	0	0000	0
150000	+1	0	1	0	0000	1
200000	+1	0	1	1	0000	0
250000	+2	0	1	1	0001	1
300000	+1	0	1	1	0001	0
350000	+2	0	1	1	0010	1
400000	+1	0	1	1	0010	0
450000	+2	0	1	1	0011	1
500000	+1	0	1	1	0011	0
550000	+2	0	1	1	0100	1
600000	+1	0	1	1	0100	0
650000	+2	0	1	1	0101	1
700000	+1	0	1	1	0101	0
750000	+2	0	1	1	0110	1
800000	+1	0	1	1	0110	0
850000	+2	0	1	1	0111	1
900000	+1	0	1	1	0111	0
950000	+2	0	1	1	1000	1
1000000	+1	0	1	1	1000	0
1050000	+1	0	1	1	1000	1
1100000	+1	1	1	1	0000	0
1150000	+1	1	1	1	0000	1

סימולציה של ה-Detector:

גל כחול – כאשר הערך הוא 1 לוגי.
ניתן לראות פה את פעולת המערכת המלאה.

אות כניסה:

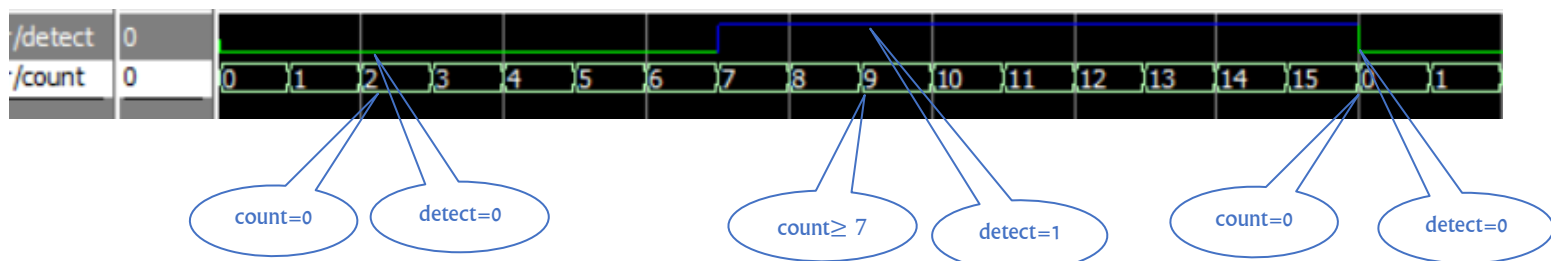
Count - וקטור באורך K-4. המסמל את מספר הפעמים שהרצף התקיים (התנאי התקיים ברצף ללא RST או ENA).

אות יציאה:

Detect - ביט המסמל אם COUNT הגיע ל- $m+1$ (8). אם לא, כלומר, 1 אם הסדרה תקינה ו-0 אם לא.

תיאור הגרף:

ניתן לראות כי DETECT עולה ל-1 כאשר COUNT סופר 8 (0-7) ונשאר קבוע כל עוד הוא ממשיך לעלות. ברגע ש-COUNT חוזר ל-0, DETECT יורד גם ל-0 כצפוי.



להלן ניתן לראות את טבלאות האמת של הגרף הנ"ל:

ps delta	/tb_detector/detect	/tb_detector/count
0 +1	0 0000	
50000 +1	0 0001	
100000 +1	0 0010	
150000 +1	0 0011	
200000 +1	0 0100	
250000 +1	0 0101	
300000 +1	0 0110	
350000 +2	1 0111	
400000 +1	1 1000	
450000 +1	1 1001	
500000 +1	1 1010	
550000 +1	1 1011	
600000 +1	1 1100	
650000 +1	1 1101	
700000 +1	1 1110	
750000 +1	1 1111	
800000 +2	0 0000	
850000 +1	0 0001	
900000 +1	0 0010	
950000 +1	0 0011	
1000000 +1	0 0100	
1050000 +1	0 0101	
1100000 +2	1 0111	
1150000 +1	1 1000	
1200000 +1	1 1001	
1250000 +1	1 1010	
1300000 +1	1 1011	
300000 +1	0 0110	
350000 +2	1 0111	
400000 +1	1 1000	
450000 +1	1 1001	
500000 +1	1 1010	
550000 +1	1 1011	
600000 +1	1 1100	
650000 +1	1 1101	
700000 +1	1 1110	
750000 +1	1 1111	
800000 +2	0 0000	
850000 +1	0 0001	
900000 +1	0 0010	
950000 +1	0 0011	
1000000 +1	0 0100	
1050000 +1	0 0101	
1100000 +1	0 0110	
1150000 +2	1 0111	
1200000 +1	1 1000	
1250000 +1	1 1001	
1300000 +1	1 1010	

סימולציה של ה- Synchronous delay:

גל כחול – כאשר הערך הוא ב-1 לוגי.
ניתן לראות פה את פעולת המערכת המלאה.

אותות כניסה:

- rst** - אות אסינכרוני שמאפס את המערכת (מאפס counter ו- delay).
- ena** - אות סינכרוני המאפשר את פעולת המערכת.
- clk** - השעון של המערכת. עובד בתדר של 50ns.
- din** - אות הכניסה למערכת. וקטור באורך 8 (default).
- Cond** - התנאי על המערכת (0-3, פירוט בחלק של ה condition).

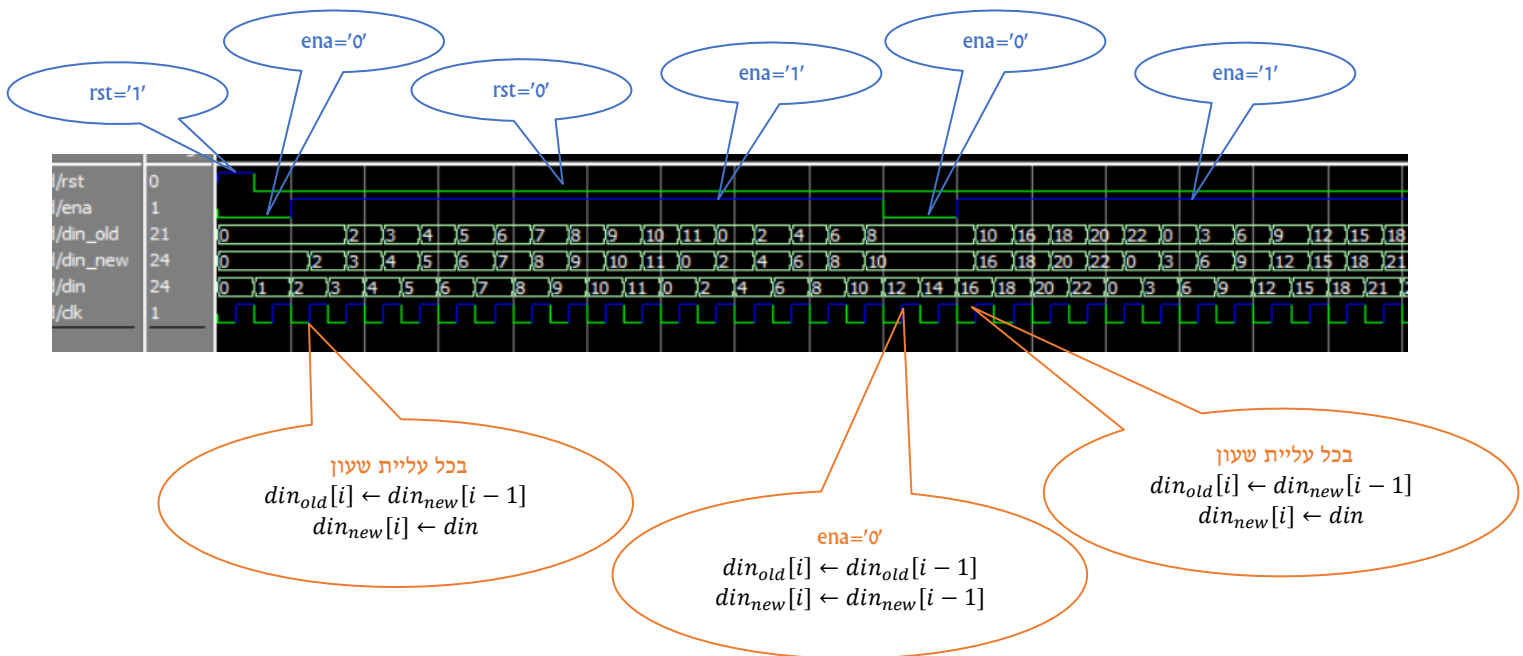
אות יציאה:

- din_new** - אות הכניסה הנוכחי למערכת ($din[i]$), וקטור באורך 8 (default).
- din_old** - אות הכניסה הקודם למערכת ($din[i-1]$), וקטור באורך 8 (default).

תיאור גרף 1:

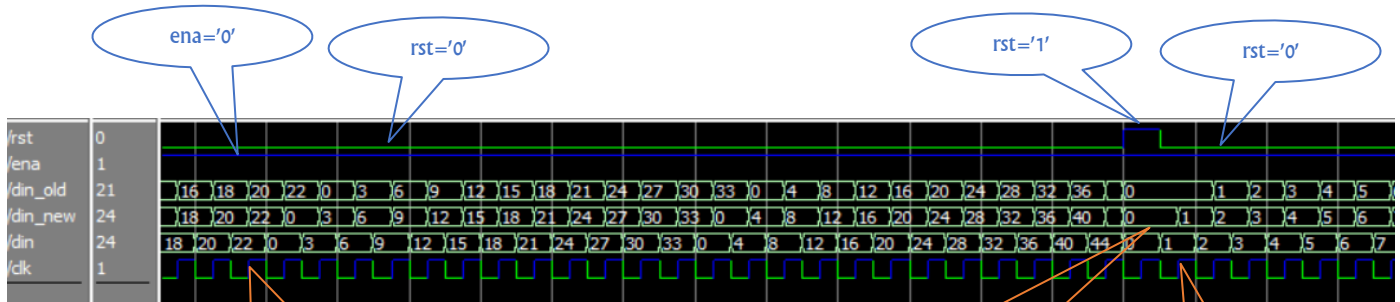
בגרף הבא ניתן לראות בהתחלה $rst='1'$ שבו המערכת מאופסת. לאחר מעבר ל- $rst='0'$ ו- $ena='1'$ המערכת מתחילה "לדגום" את din . בכל עליית שעון din_old מקבל את הערך הקודם של din_new ו- din_new מקבל את הערך של din .

מכיוון שיש ירידה של $ena='0'$ במעבר הערכים של din_new ו- din_old לא מתעדכנים עד ש $ena='1'$. לאחר מכן המערכת חוזרת לפעול כנדרש - "דוגמת" את din ומעדכנת את din_old , din_new בכל עליית שעון.



תיאור גרף 2 (המשך שך 1):

בגוף הבא ניתן לראות כי המערכת ממשיכה לפעול כנדרש - "דוגמת" את din ומעדכנת את din_old , din_new בכל עליית שעון. כאשר ערכו של rst משתנה מ-0' לוגי ל-1' לוגי, כל הערכים מתאפסים ורק לאחר ש rst חוזר להיות 0' המערכת ממשיכה בפעולתה.



בכל עליית שעון
 $din_old[i] \leftarrow din_new[i-1]$
 $din_new[i] \leftarrow din$

$rst=1'$
 $din_old[i] \leftarrow 0$
 $din_new[i] \leftarrow 0$

בכל עליית שעון
 $din_old[i] \leftarrow din_new[i-1]$
 $din_new[i] \leftarrow din$

להלן ניתן לראות את טבלת האמת של הגרפים הנ"ל:

ps- delta	/tb_sd/rst /tb_sd/ena /tb_sd/din_old	/tb_sd/din_new /tb_sd/din /tb_sd/clk
0 +2	1 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
500000 +1	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
1000000 +1	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
1500000 +1	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
2000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
2500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
3000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
3500000 +2	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
4000000 +1	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
4500000 +2	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
5000000 +1	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
5500000 +2	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
6000000 +1	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
6500000 +2	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
7000000 +1	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
7500000 +2	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
8000000 +1	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
8500000 +2	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
9000000 +1	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
9500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
10000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
10500000 +2	0 1 00000001 00000000 00000000	0 1 00000001 00000000 00000000
11000000 +1	0 1 00000001 00000000 00000000	0 1 00000001 00000000 00000000
11500000 +2	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
12000000 +1	0 1 00000010 00000000 00000000	0 1 00000010 00000000 00000000
12500000 +2	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
13000000 +1	0 1 00000011 00000000 00000000	0 1 00000011 00000000 00000000
13500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
14000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
14500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
15000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
15500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
16000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
16500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
17000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
17500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
18000000 +1	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
18500000 +2	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
19000000 +1	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
19500000 +2	0 0 00000000 00000000 00000000	0 0 00000000 00000000 00000000
20000000 +1	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000
20500000 +2	0 1 00000000 00000000 00000000	0 1 00000000 00000000 00000000

סימולציה של ה-Condition check:

גל כחול – כאשר הערך הוא ב-1 לוגי.
ניתן לראות פה את פעולת המערכת המלאה.

אותות כניסה:

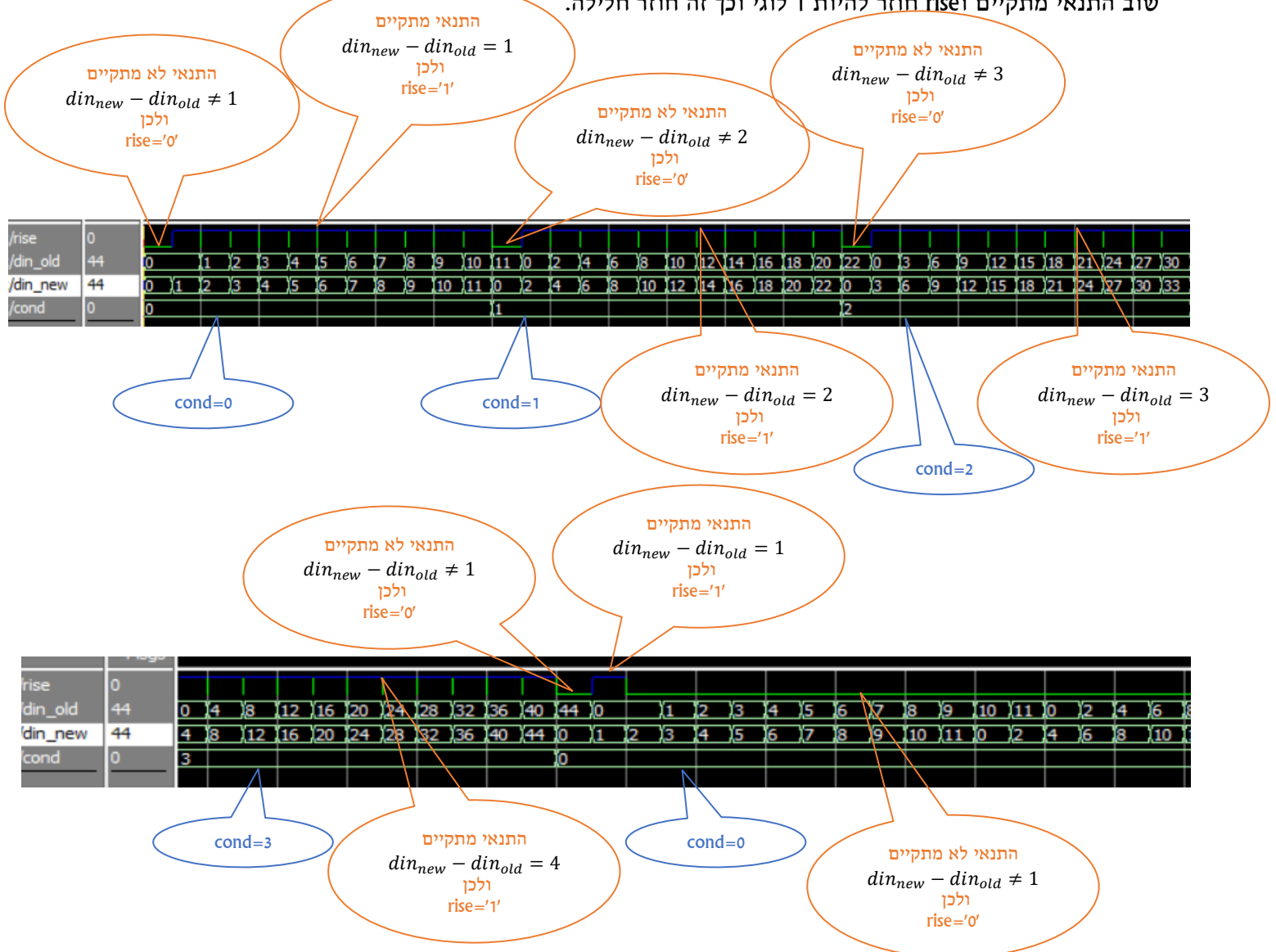
-din_new אות הכניסה הנוכחי למערכת (din[i]), וקטור באורך 8 (default).
-din_old אות הכניסה הקודם למערכת (din[i-1]), וקטור באורך 8 (default).
-cond – התנאי על המערכת (0-3), פירוט בחלק של ה-condition.

אות יציאה:

rise – מקבל ערכים '0', '1' כאשר: הוא מוגדר להיות '1' לוגי כאשר התנאי התקיים, ו'0' – כאשר התנאי לא מתקיים.

תיאור גרפים:

בגרף הבא ניתן לראות כי בהתחלה התנאי הוא $cond=0$, תחילה התנאי לא מתקיים ולכן $rise=0$ ומיד לאחר מכן התנאי מתקיים ולכן $rise=1$ משתנה בהתאם וכעת הוא $rise=1$ ממשיך להיות בערך זה עד שהתנאי משתנה להיות $cond=1$, שם שוב התנאי לא מתקיים ולכן ניתן להבחין כי $rise$ משנה את ערכו ל-0 ומיד לאחר מכן שוב התנאי מתקיים ו- $rise$ חוזר להיות 1 לוגי וכך זה חוזר חלילה.



להלן ניתן לראות את טבלת האמת של הגרפים הנ"ל:

ps delta	/tb_cc/rise	/tb_cc/din_new	/tb_cc/din_old	/tb_cc/cond
0 +1	0	00000000	00000000	0
100000 +4	1	00000000	00000001	0
200000 +5	1	00000001	00000010	0
300000 +5	1	00000010	00000011	0
400000 +5	1	00000011	00000100	0
500000 +5	1	00000100	00000101	0
600000 +5	1	00000101	00000110	0
700000 +5	1	00000110	00000111	0
800000 +5	1	00000111	00001000	0
900000 +5	1	00001000	00001001	0
1000000 +5	1	00001001	00001010	0
1100000 +5	1	00001010	00001011	0
1200000 +1	0	00001011	00000000	1
1300000 +5	1	00000000	00000010	1
1400000 +5	1	00000010	00000100	1
1500000 +5	1	00000100	00000110	1
1600000 +5	1	00000110	00001000	1
1700000 +5	1	00001000	00001010	1
1800000 +5	1	00001010	00001100	1
1900000 +5	1	00001100	00001110	1
2000000 +5	1	00001110	00010000	1
2100000 +5	1	00010000	00010010	1
2200000 +5	1	00010010	00010100	1
2300000 +5	1	00010100	00010110	1
2400000 +1	0	00010110	00000000	2
2500000 +5	1	00000000	00000011	2
2600000 +5	1	00000011	00000110	2

ps delta	/tb_cc/rise	/tb_cc/din_new	/tb_cc/din_old	/tb_cc/cond
2600000 +5	1	00000011	00000110	2
2700000 +5	1	00000110	00001001	2
2800000 +5	1	00001001	00001100	2
2900000 +5	1	00001100	00001111	2
3000000 +5	1	00001111	00010010	2
3100000 +5	1	00010010	00010101	2
3200000 +5	1	00010101	00011000	2
3300000 +5	1	00011000	00011011	2
3400000 +5	1	00011011	00011110	2
3500000 +5	1	00011110	00100001	2
3600000 +1	0	00100001	00000000	3
3700000 +5	1	00000000	00000100	3
3800000 +5	1	00000100	00001000	3
3900000 +5	1	00001000	00001100	3
4000000 +5	1	00001100	00010000	3
4100000 +5	1	00010000	00010100	3
4200000 +5	1	00010100	00011000	3
4300000 +5	1	00011000	00011100	3
4400000 +5	1	00011100	00100000	3
4500000 +5	1	00100000	00100100	3
4600000 +5	1	00100100	00101000	3
4700000 +5	1	00101000	00101100	3
4800000 +1	0	00101100	00000000	0
4900000 +5	1	00000000	00000001	0
5000000 +4	0	00000000	00000010	0
5100000 +1	0	00000001	00000011	0
5200000 +1	0	00000010	00000100	0