

# 数字钟实验

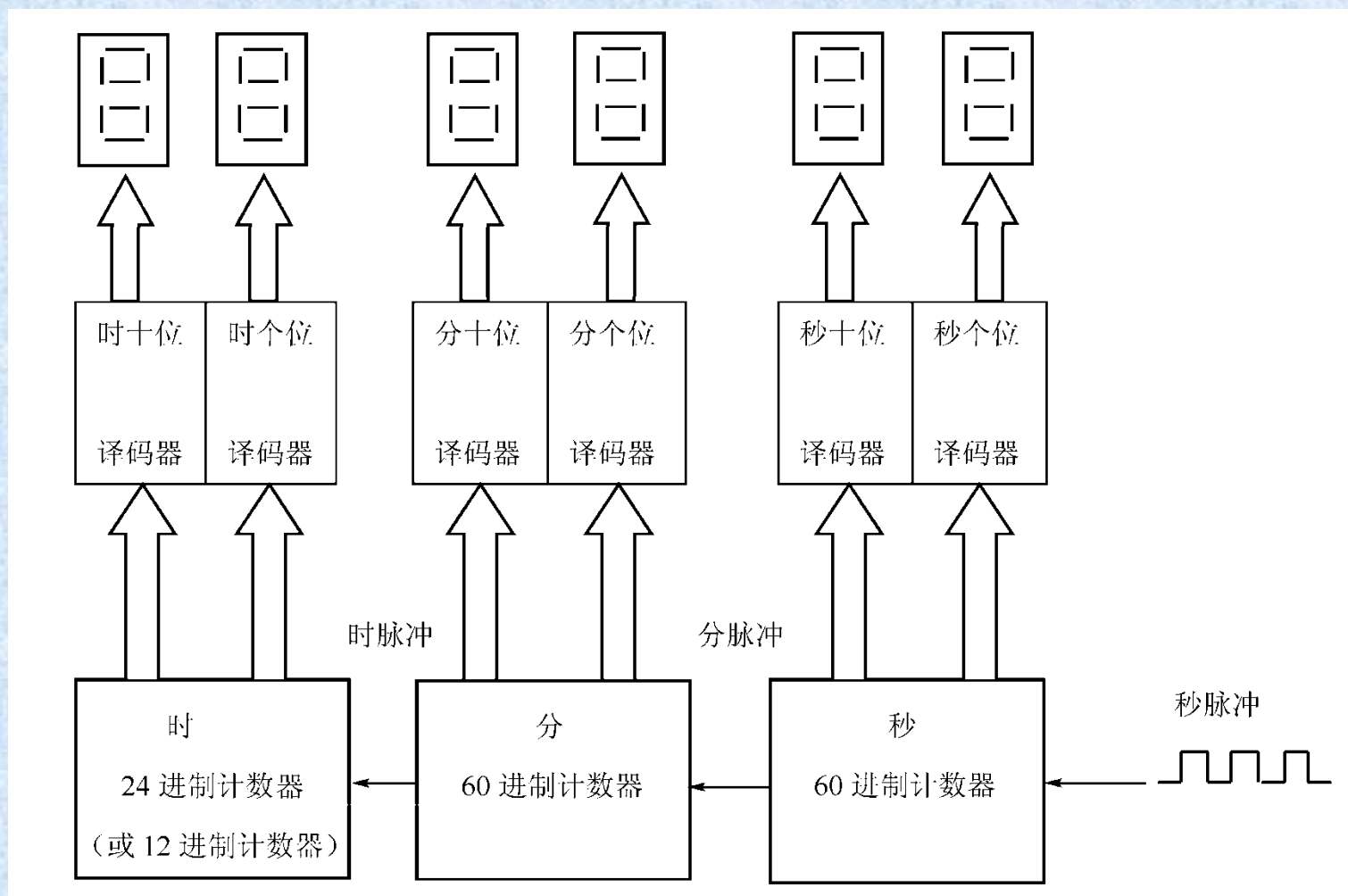
MOOC实验课程中第九讲 9.1、9.2

# 一、实验目的

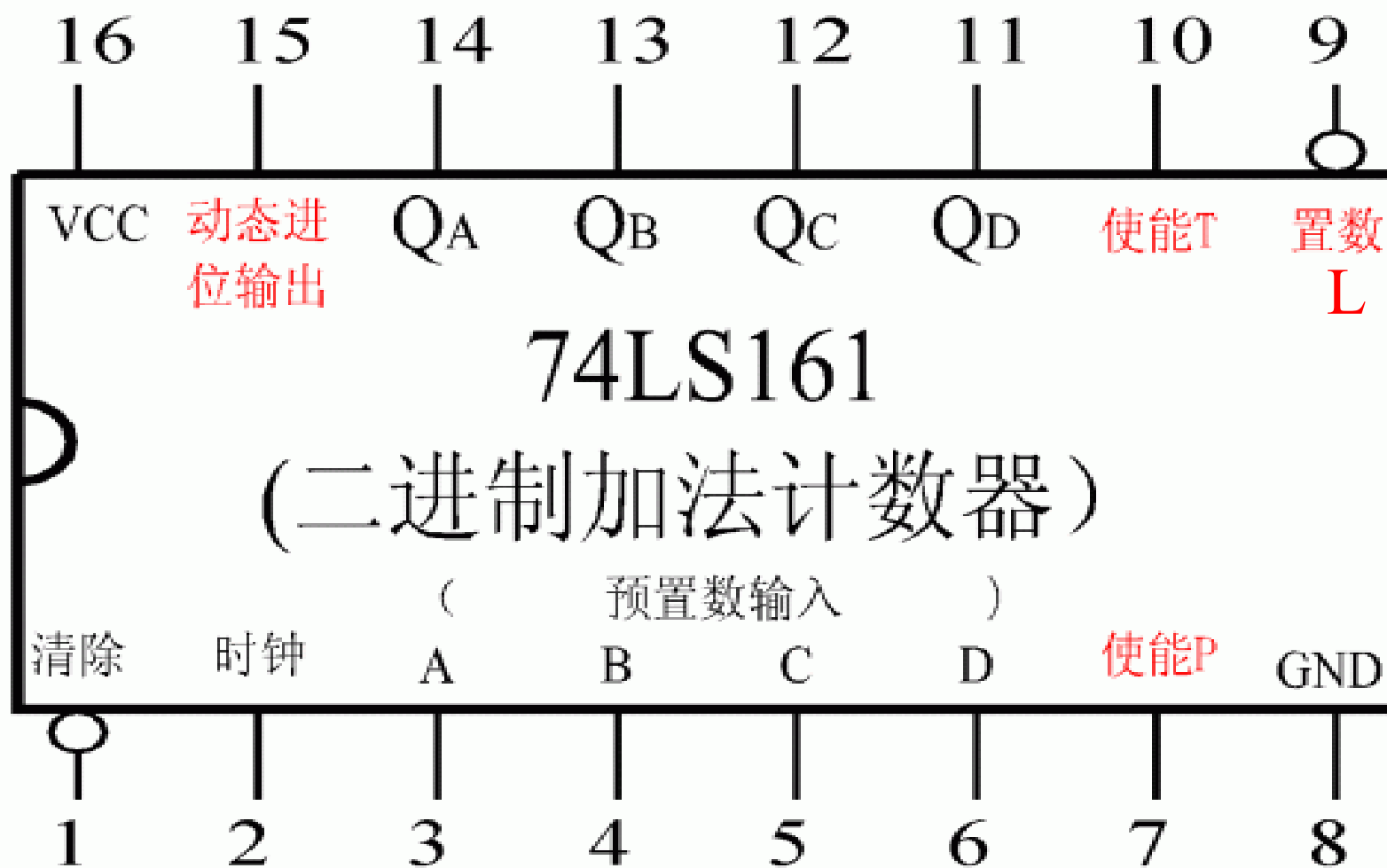
- 1、掌握中规模计数芯片功能
- 2、正确使用中规模芯片完成计数功能
- 3、掌握示波器在数电实验中的应用

## 二、实验原理

### 1. 数字钟的基本组成



## 2、74LS161计数器

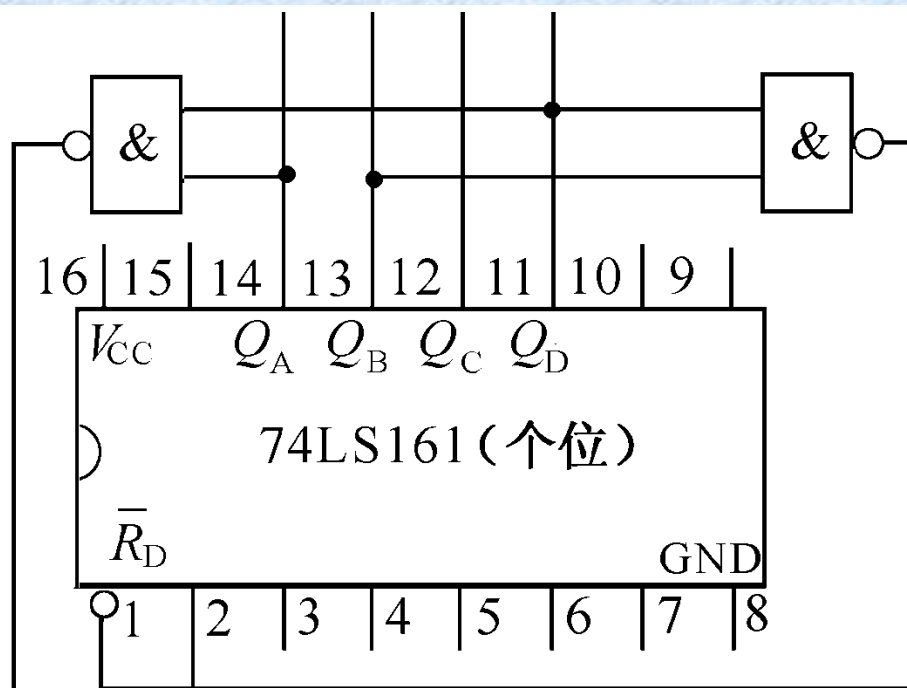
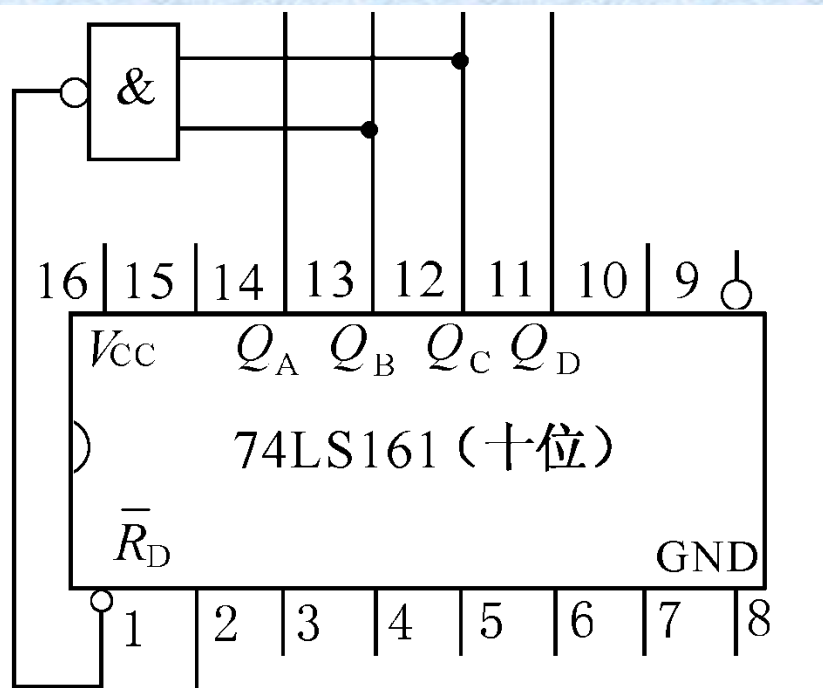


## 74LS161计数器功能表

输 入									触发器状态			
$CP$	$\overline{CR}$	$\overline{LD}$	$CT_P$	$CT_T$	$D$	$C$	$B$	$A$	$Q_D$	$Q_C$	$Q_B$	$Q_A$
×	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	$D$	$C$	$B$	$A$	$D$	$C$	$B$	$A$
↑	1	1	1	1	×	×	×	×	4位二进制加计数			
×	1	1	0	×	×	×	×	×	保持功能			
×	1	1	×	0	×	×	×	×	保持功能			

同步置数、异步清零

### 3、六十进制计数器（显示秒或分）



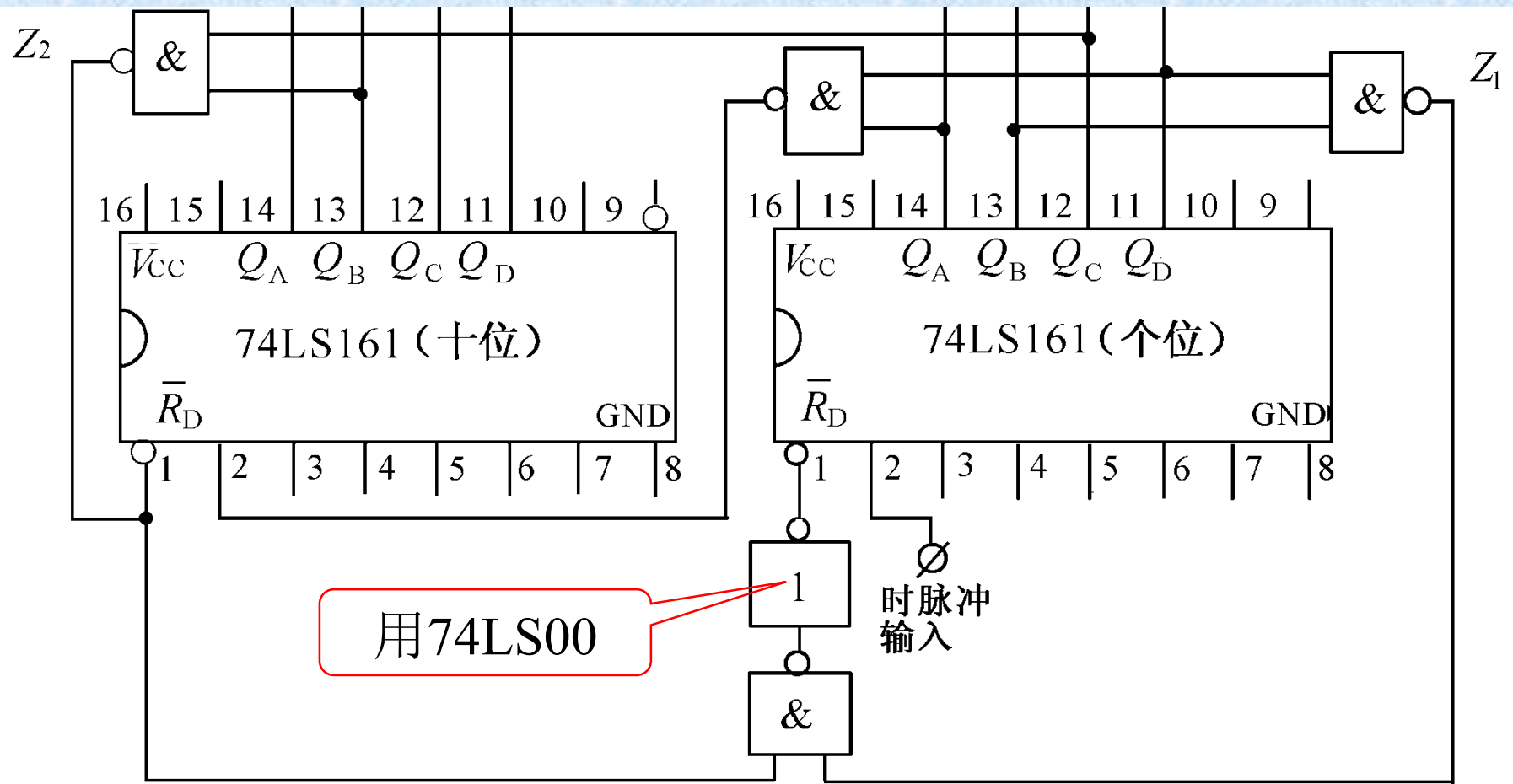
同步置数、异步清零

秒脉冲  
输入

片间异步



## 4、24进制计数器（显示小时）



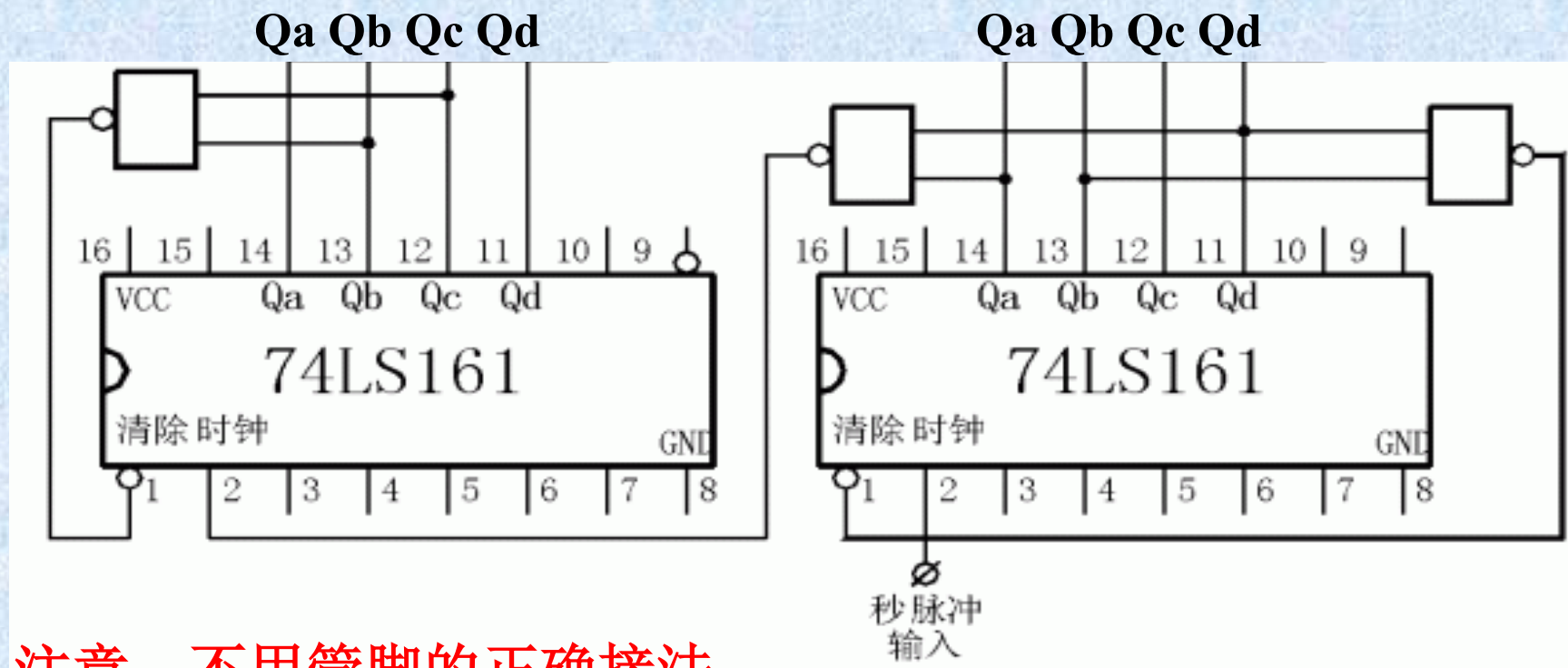
### 三、实验内容

- 连接60进制和24进制计数器。
- 用示波器观察计数器各输出端和CP脉冲的频率关系。



# 异步60进制计数器

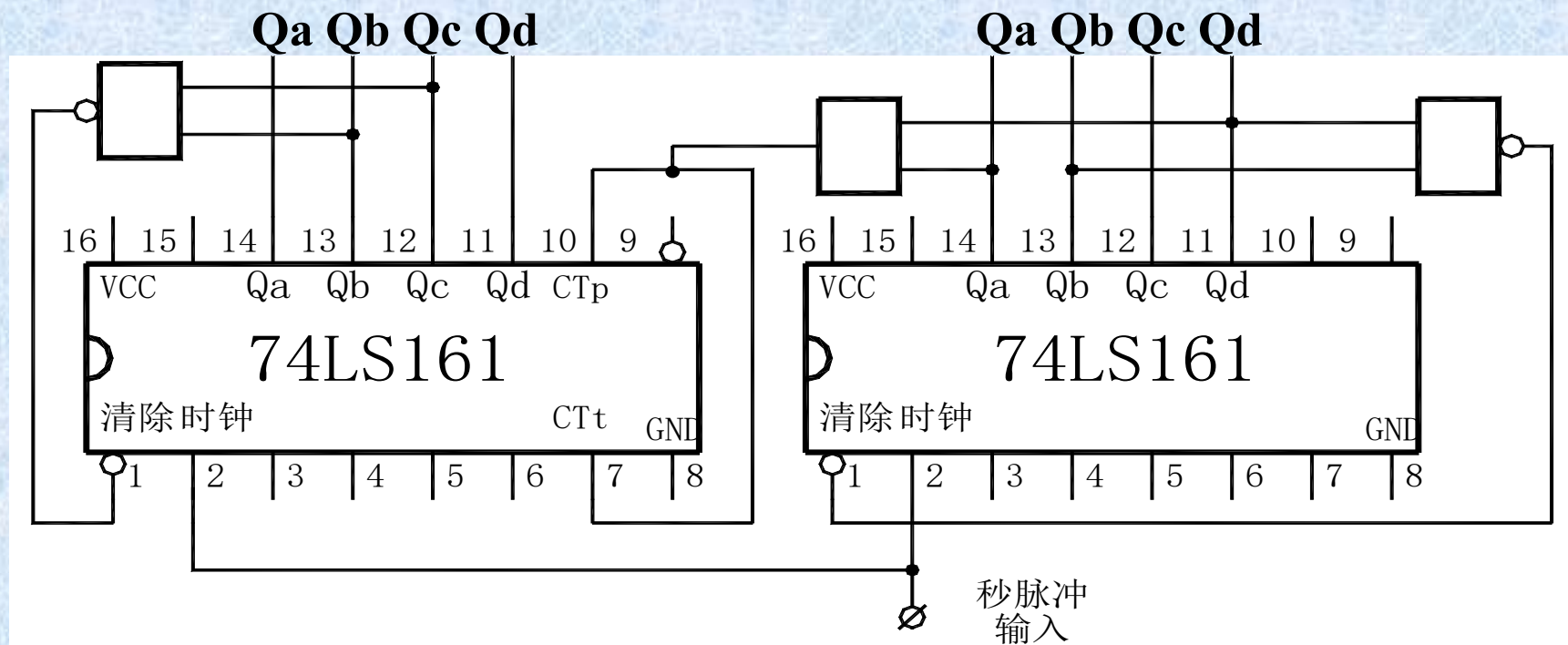
将十进制和六进制连接起来，然后再分别将十进制的输出（Qd、Qc、Qb、Qa）和六进制的输出（Qd、Qc、Qb、Qa）分别与两个显示器电路（D、C、B、A）连接、测试。完成数码管显示的电路。



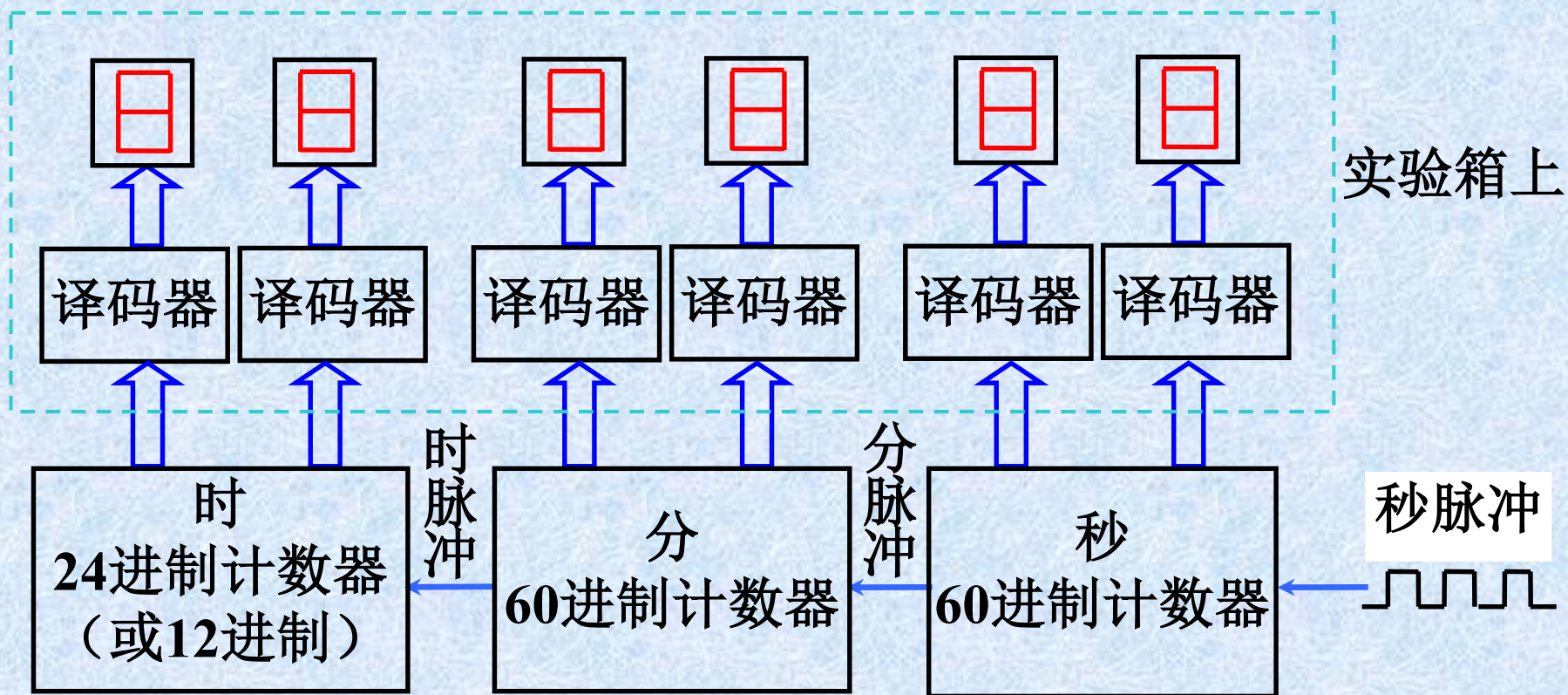
注意：不用管脚的正确接法

# 同步60进制计数器

将十进制和六进制连接起来，然后再分别将十进制的输出（ $Q_d$ 、 $Q_c$ 、 $Q_b$ 、 $Q_a$ ）和六进制的输出（ $Q_d$ 、 $Q_c$ 、 $Q_b$ 、 $Q_a$ ）分别与两个显示器电路（D、C、B、A）连接、测试。完成数码管显示的电路。



# 数字钟的基本组成



# 先分别连接一个10进制和一个6进制计数器

- (1)计数器输出接发光二极管，CP端连逻辑开关，依次送入计数脉冲，检查功能是否正确。
- (2)输出接数码管，CP端连实验箱上的1Hz时钟作为输入脉冲。（检查）
- (3)CP端连1kHz时钟上，用示波器对计数器进行动态测试，观察并记录计数器的CP端和 $Q_D$ 、 $Q_C$ 、 $Q_B$ 、 $Q_A$ 端的波形（包括幅值，注意相位对齐）。



# ◆ 注意事项

- 在调试时，应分阶段连接调试，一步一步地进行。例如，先连接好个位的十进制计数器，电路工作正确后，再接十位的计数器。两者都正常后，再将60进制计数器连接起来。采用这种步步为营的接线和调试方法（称为自下而上），能较容易地发现问题并排除故障。

- 74LS161的清零端和置数端未用时，必须接电源或置为高电平！
- 时钟输入端接的是逻辑开关或方波信号，不能接数据开关
- 连线时注意布局（不要相隔太远），层叠在3层以下，导线尽可能短



## ◆60进制可能遇到的问题

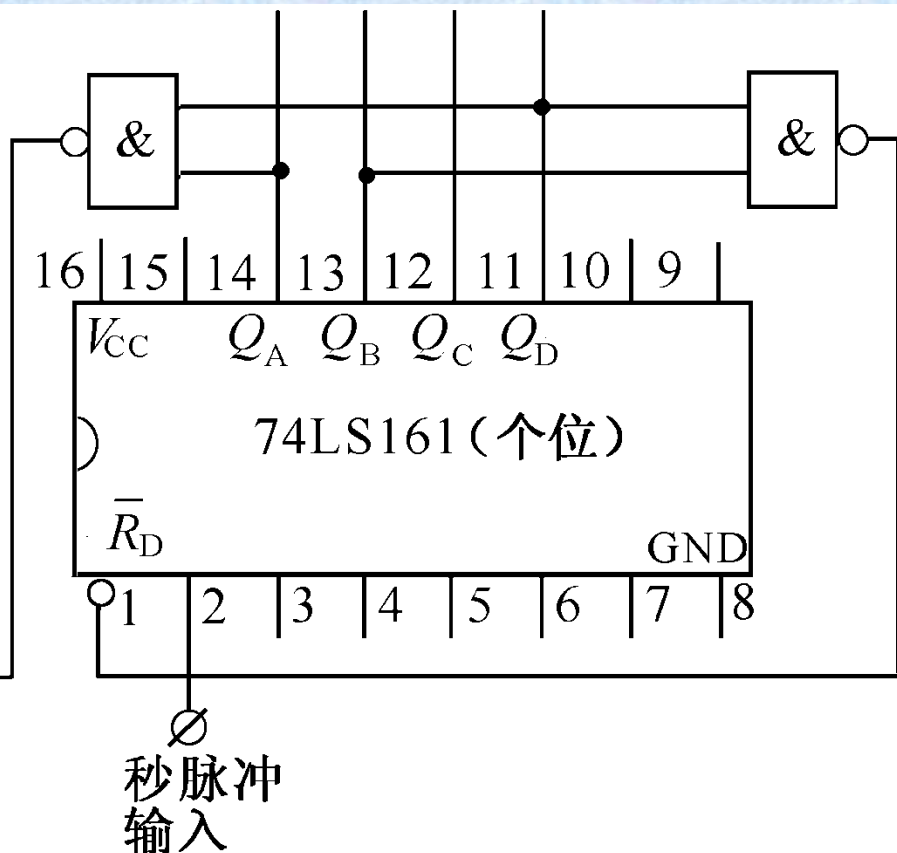
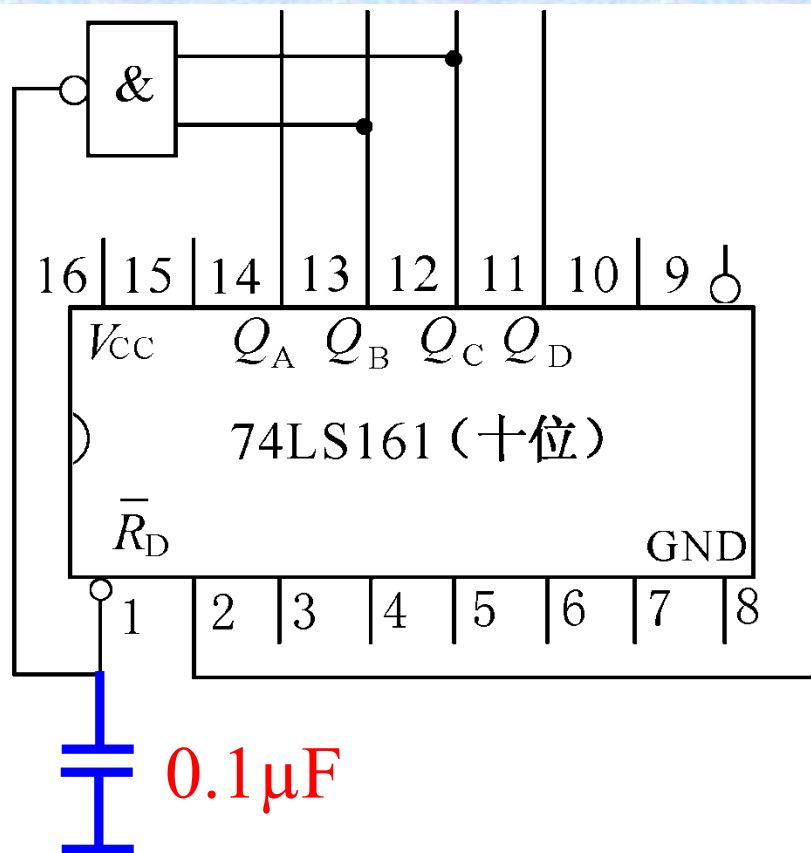
有些同学在10进制和6进制都正确且接线经检查无误后，仍然出现60进制计数错误的情况。其原因可能是：

- 实验箱的因素（5V电源稳压性能、时钟边沿特性不佳、芯片距离太远等）
- 接线布局等因素引入干扰（接线太长、层叠太多、引脚悬空等）

# ◆ 60进制遇到问题的解决方法

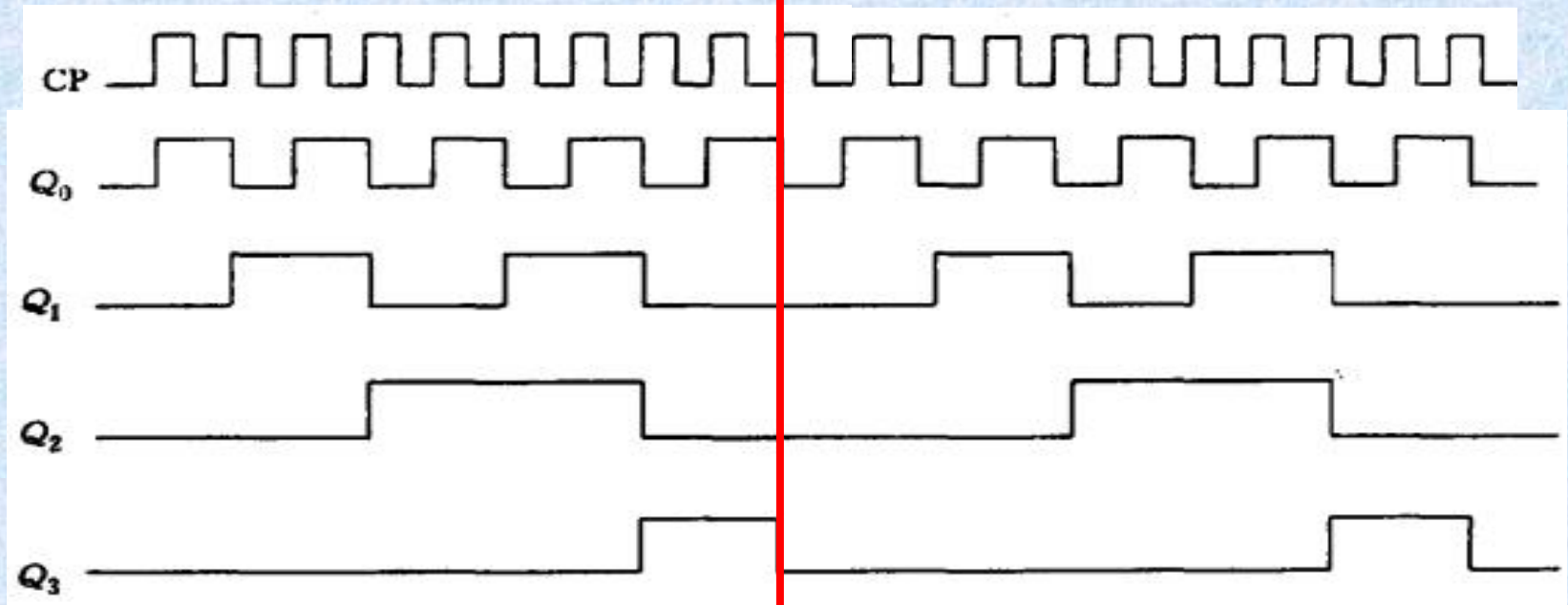
- 改善接线布局以减少干扰（换短的电线的、层叠在3层以下、置数L接高电平、芯片电源处接滤波电容，或重新接一次）；
- 在十位计数器的2脚（CP端）或1脚（清零端）接滤波电容；
- 由于异步电路存在“毛刺”，容易产生误动作，因此，解决这一问题的根本方法是采用同步时序电路来设计60进制计数器。

在十位计数器的2脚(CP端)或1脚(清零端)接滤波电容



一个常见故障就是39后就变为00

# 10进制计数器输出波形

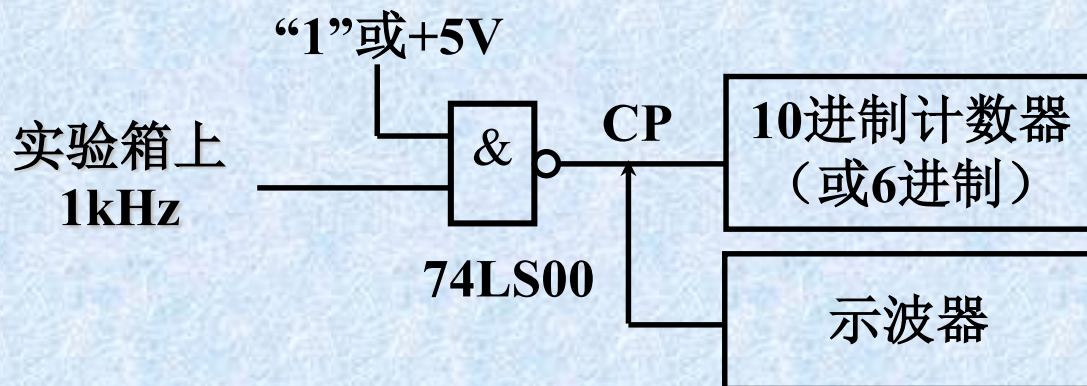


## ■ 注意:

- 1、用示波器观察波形时，**CP脉冲频率应取较高（如1K）**这样便于波形稳定，当然**CP=1K**时无法在LED上看到计数的变化。
- 2、**注意以上波形Q1并不是简单的Q0二分频！**



3、如果探头接上时影响计数，可以让CP经一与非门后再加上



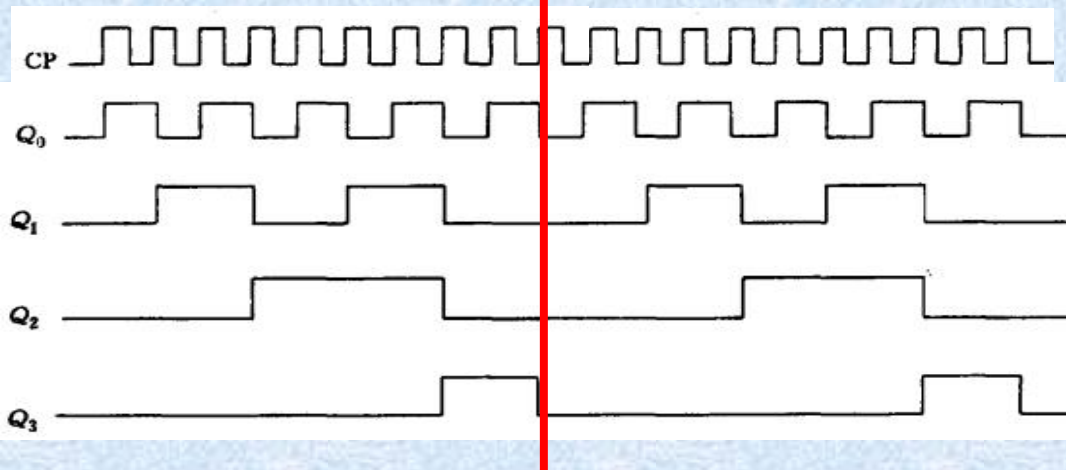
原因：实验箱上1kHz信号的驱动能力有限，可在1kHz信号后接非门以增强驱动能力。此时，该非门称为**驱动门**或**缓冲门**。

➤ 也可以考虑采用示波器探头的**衰减开关“×10”**

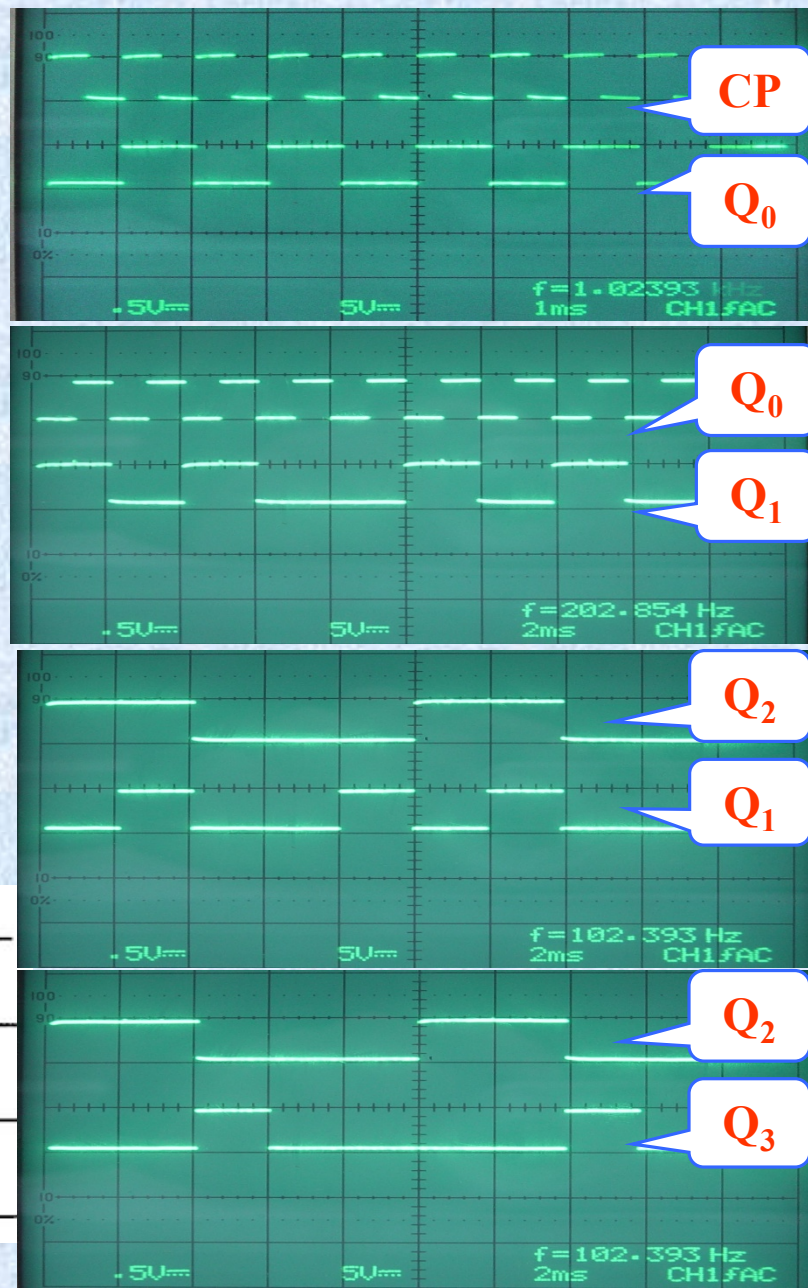
# 实验波形记录:

- 有条件时记录原始波形（拍照），但必须整理成有意义的波形，通常初态为0。
- 对所绘制波形应加以分析核对，不符时应重新观测。
- 必须同时记录波形的幅值和频率。

## 分析示波器显示波形后所绘制的波形



## 用示波器观察到的正确波形





## ◆ 思考与讨论

- 用示波器观察逻辑电路的功能时，输入时钟应选择1 Hz还是1 kHz信号？为什么？
- 实际应用中干扰是否总是存在？实验中为了抑制干扰应注意哪些方面？
- 74LS161的清零端和置数端未用时，能否悬空？为什么？
- 异步计数器为什么容易产生误动作？同步计数器能否避免误动作？

# 实验报告

- 实验目的、实验所需器材
- 记录实验数据：  
    数字钟分、时计数器的测试结果
- 记录实验调试过程、遇到问题及解决情况
- 实验体会