



“电工电子学实践教程”之

# 门电路和组合逻辑电路

5.10 基础实验10

# 一、实验目的

1. 了解集成电路芯片的引脚排列及其使用方法；
2. 掌握常用门电路的逻辑功能及其逻辑符号，并掌握测试方法；
3. 分析并验证组合逻辑电路的基本功能；
4. 掌握触发器的基本逻辑功能；
5. 分析并验证时序逻辑电路功能。

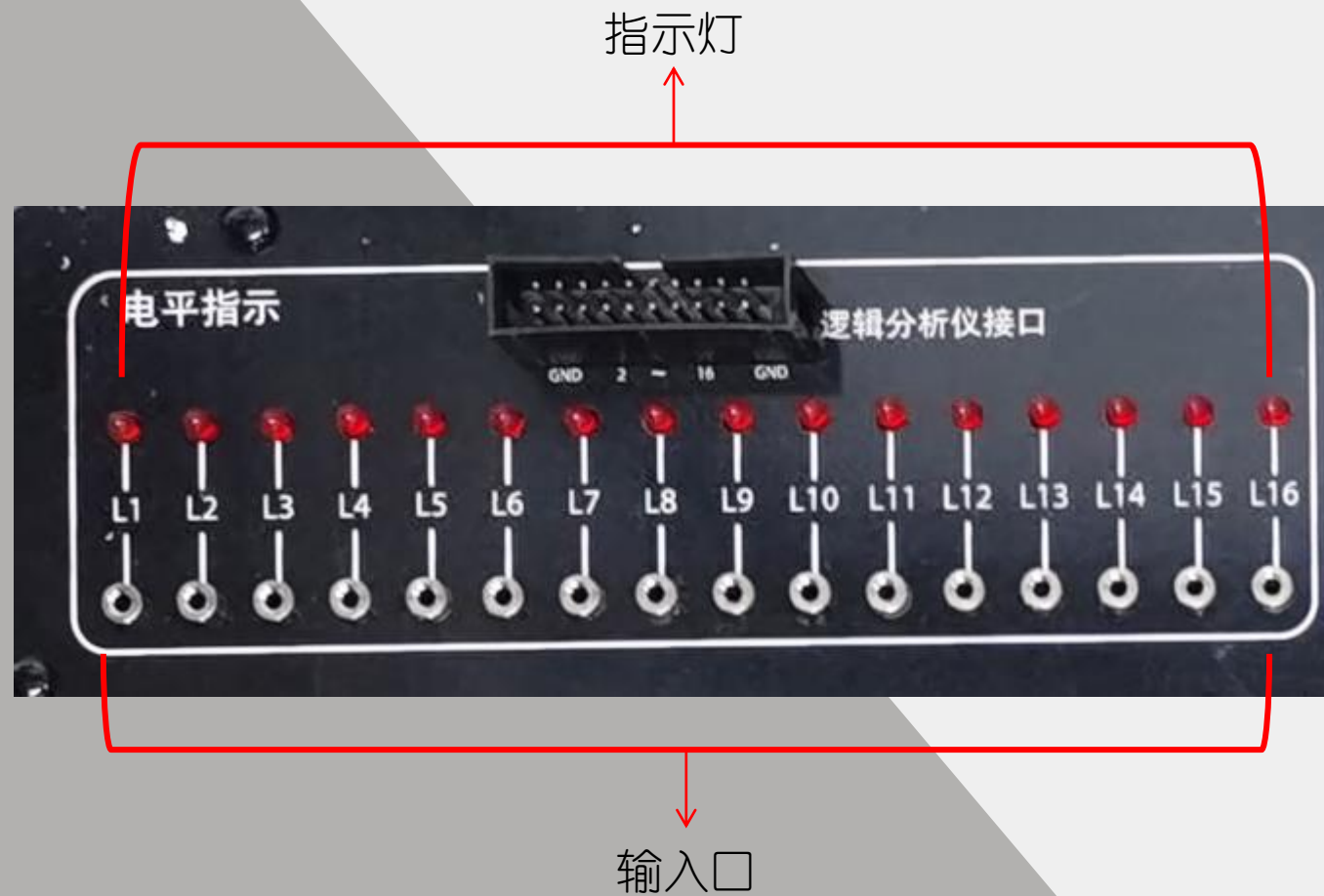
## 二、实验设备

- 双踪数字示波器
- 函数信号发生器
- 数字电子技术实验箱
- 电子元器件

实验箱总览



# 1. 电平指示



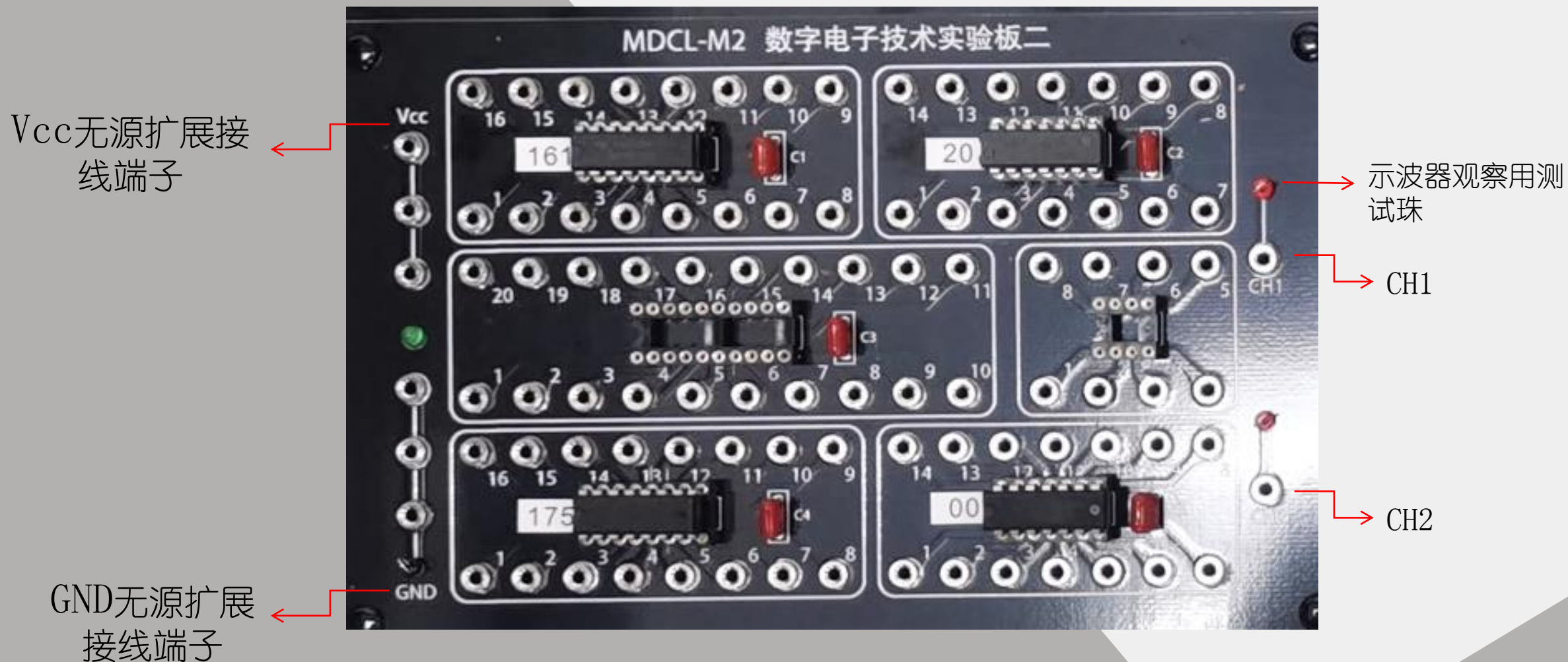
高电平点亮，低电平熄灭

## 2. MDCL-M1 数字电子技术实验板一





### 3. MDCL-M2 数字电子技术实验板二



注意：芯片供电、接地以及是否是16脚，芯片引脚要与实际底座一一对应

## 4. 输出电平切换及逻辑开关





## 5. 触摸按键开关



## 6. 基准频率



旋钮

小提示

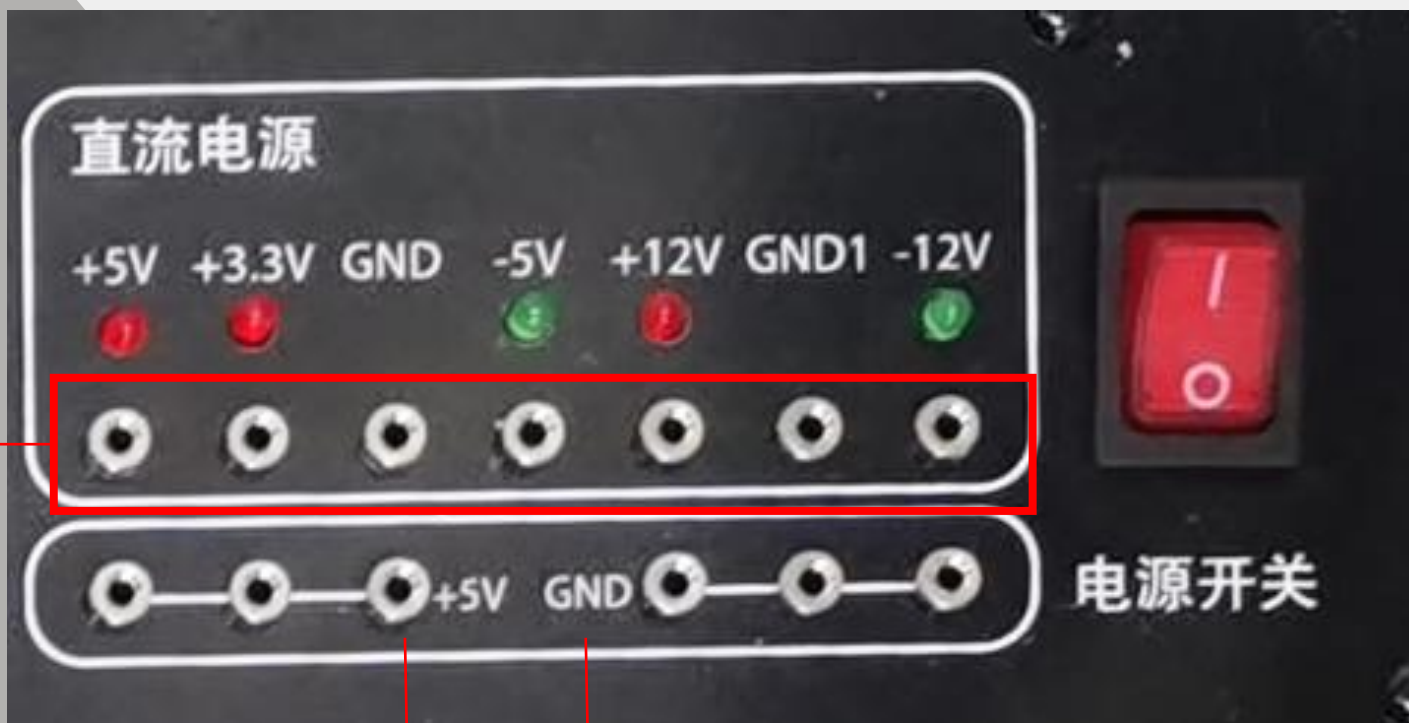
调节旋钮后，只有1K~10KHz频率端口频率会发生变化，其余不改变。

## 7.直流电源

小提示:

GND和GND1是独立分开的, 如果需要共地, 请短接。正端不能短接, 会损坏电源。

输出端口



5V

GND

5V 有源输出扩展端子

## 8.直流信号源

### 小提示

调节旋钮，直流信号源可以输出 $-5V \sim +5V$ 的直流电压，直接是芯片输出，没有功率增强，请不要短接或当电源用。



### 三、实验 原理

## 1. 常用TTL集成门电路

门电路是数字电路的基本逻辑单元。在实际使用中，广泛使用的是集成门电路。集成门电路有双极型和MOS型，**目前常用的是TTL和CMOS集成门电路。**

TTL集成门电路具有工作速度快、带负载能力强、抗干扰性能好等优点，一直是数字系统普遍采用的器件之一。

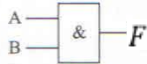
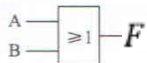
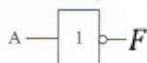


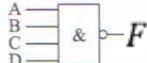

TTL集成门电路的工作电压为 $5 \pm 0.5\text{V}$ ，逻辑高电平1时电压 $\geq 2.4\text{V}$ （即高电平的下限值，空载时一般为 $3.6\text{V}$ 以上），逻辑低电平0时电压 $\leq 0.4\text{V}$ （即低电平的上限值，空载时一般为 $0.2\text{V}$ 以下）。



### 三、实验 原理

## 1. 常用TTL集成门电路

常用门电路按其逻辑可分为与门、或门、非门、异或门、与非门等，下表给出了相应的逻辑符号、表达式与对应的TTL集成门电路芯片型号。

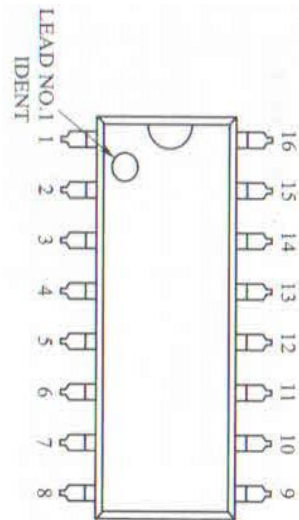
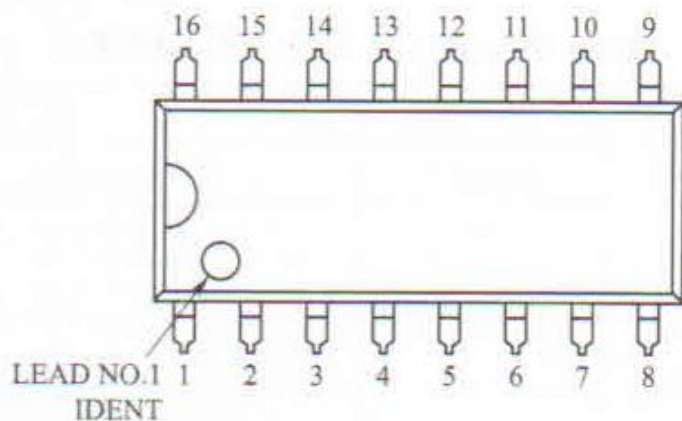
类别		逻辑符号	表达式	常用 TTL 芯片
与			$F = A \cdot B$	74LS08
或			$F = A + B$	74LS32
非			$F = \bar{A}$	74LS04
异或			$F = A \oplus B$	74LS86
与非	2 输入		$F = \overline{A \cdot B}$	74LS00
	4 输入		$F = \overline{A \cdot B \cdot C \cdot D}$	74LS20
或非门			$F = \overline{A + B}$	74LS02

### 三、实验 原理

## 2.集成门电路芯片的封装与引脚

集成门电路芯片封装通常采用DIP（Dual Inline-pin Package：双列直插式封装），DIP芯片有两排引脚，下图给出了典型芯片的外观和引脚排列规则。

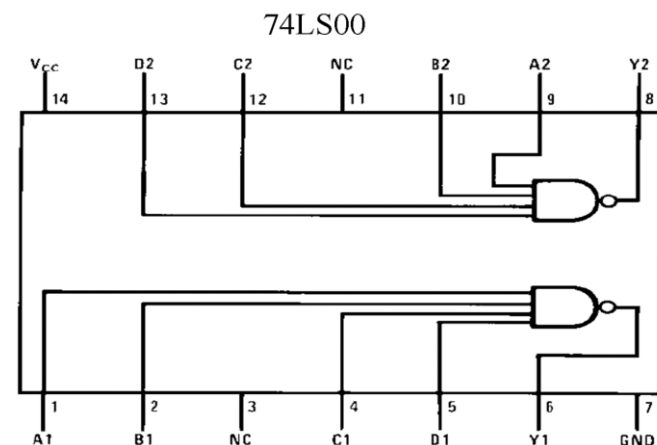
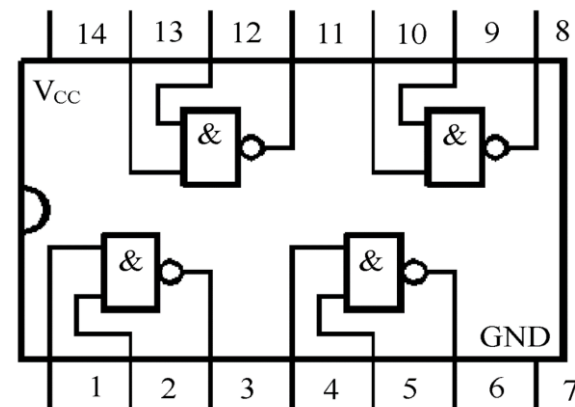
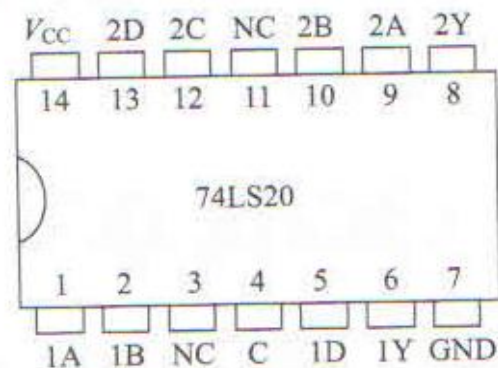
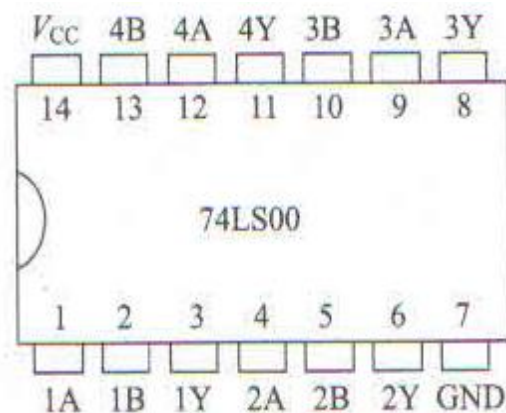
将芯片印有型号、商标等字样的一面对对着读者，并将芯片上有缺口或凹圆标识的短边置于左侧，则下方左起第一个引脚即为编号为1的引脚，其余引脚按逆时针方向排序，编号值由小到大。



### 三、实验 原理

## 3.常用TTL集成门电路引脚图

常用TTL集成门电路的引脚图如下图所示。



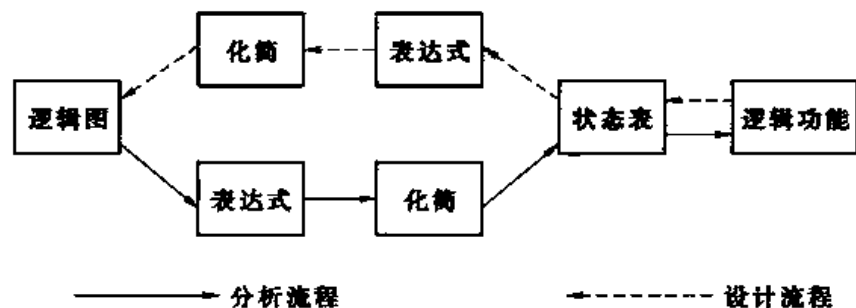
注意：芯片供电、接地以及是否是16脚，芯片引脚要与实际底座一一对应

### 三、实验 原理

## 4.组合逻辑电路

把门电路按一定规律加以组合，可以构成具有各种逻辑功能的逻辑电路，**电路的输出状态只与当前的输入状态有关，与原输出状态无关。这类电路称为组合逻辑电路。**

组合逻辑电路的分析是指在逻辑电路结构给定的情况下，通过分析，确定其逻辑功能。组合逻辑电路的设计是根据实际需要的逻辑功能，设计出最简单的逻辑电路。组合逻辑电路的分析和设计的基本方法和步骤，可用下图表示。



## 5.触发器

### 三、实验 原理

触发器是一种具有记忆功能的基本逻辑单元。触发器具有“0”电平和“1”电平两个稳定状态，在触发信号作用下，可以从原来一种稳定状态转换到另一种稳定状态。

按逻辑功能：RS触发器、D触发器、JK触发器和T(T')触发器。

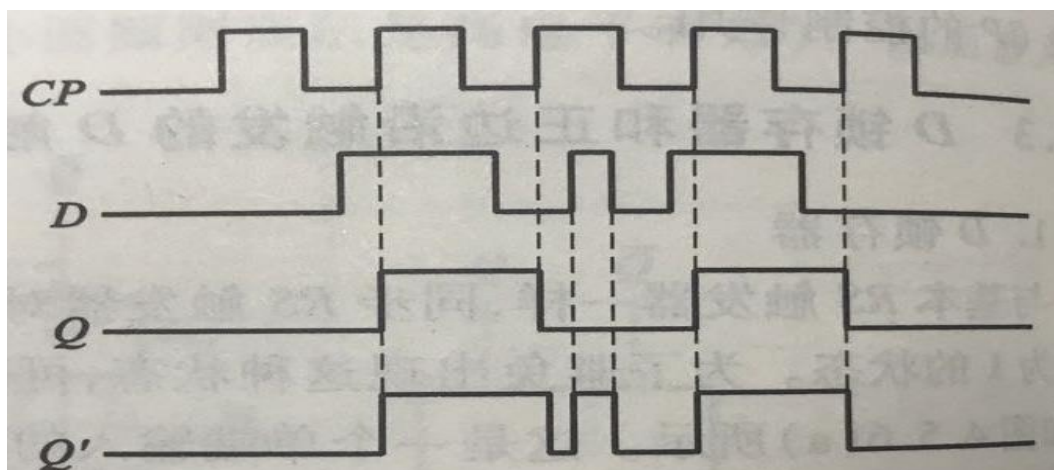
按电路结构：基本触发器、同步触发器、边沿触发器。



## 5.触发器-D触发器

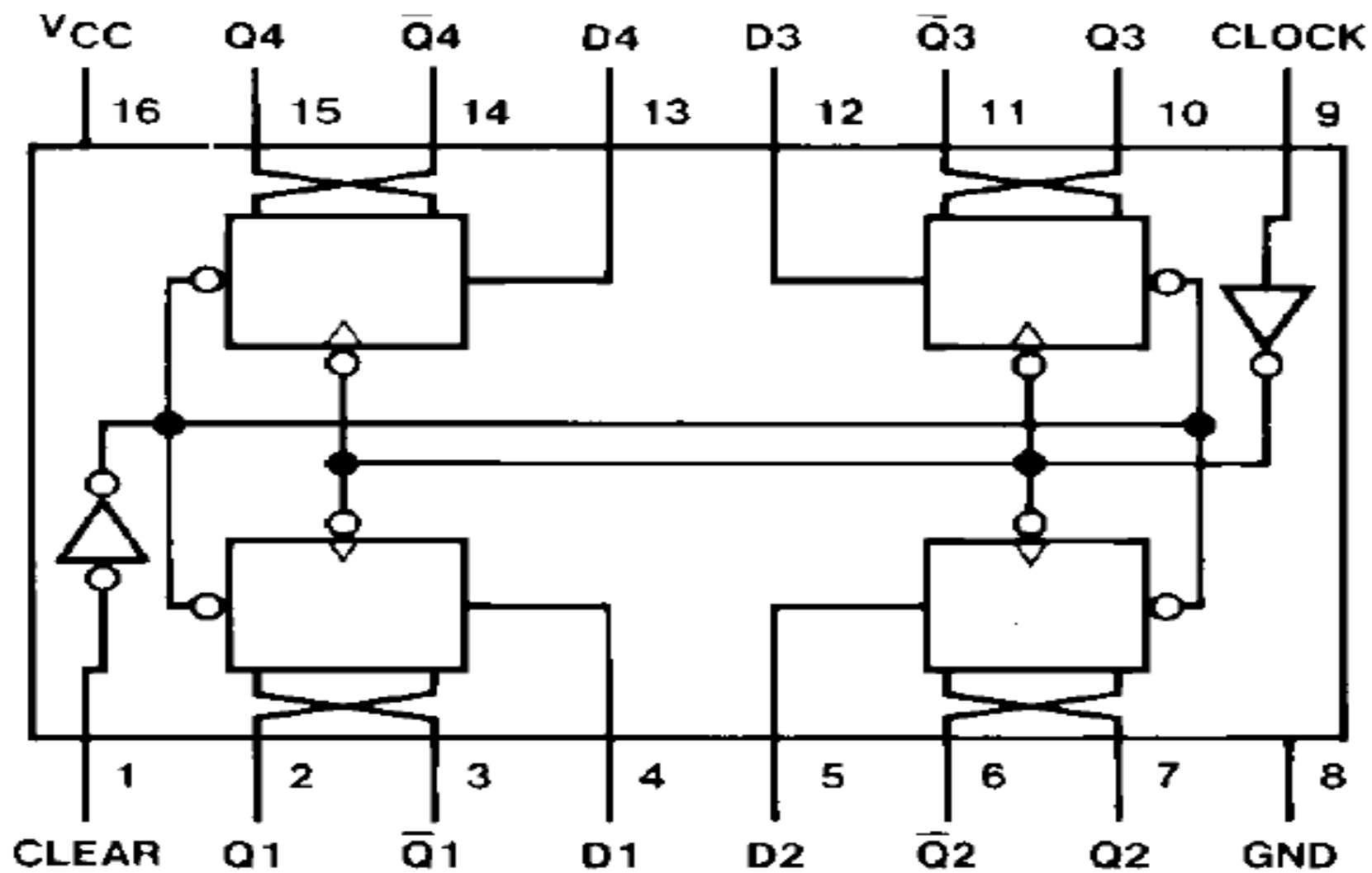
### 三、实验 原理

D触发器的特性方程为 $Q^{n+1} = D$ 。采用边沿触发的D触发器，其次态仅仅由CP上升沿或下降沿到达时输入端的信号决定，而在此之前或以后输入的信号的变化不会影响触发器的状态。边沿触发器分为正边沿（上升沿）触发器和负边沿（下降沿）触发器两类。右图给出了上升沿D触发器的图形符号。



Q-正边沿D触发器输出波形  
Q'-电平触发D锁存器输出波形

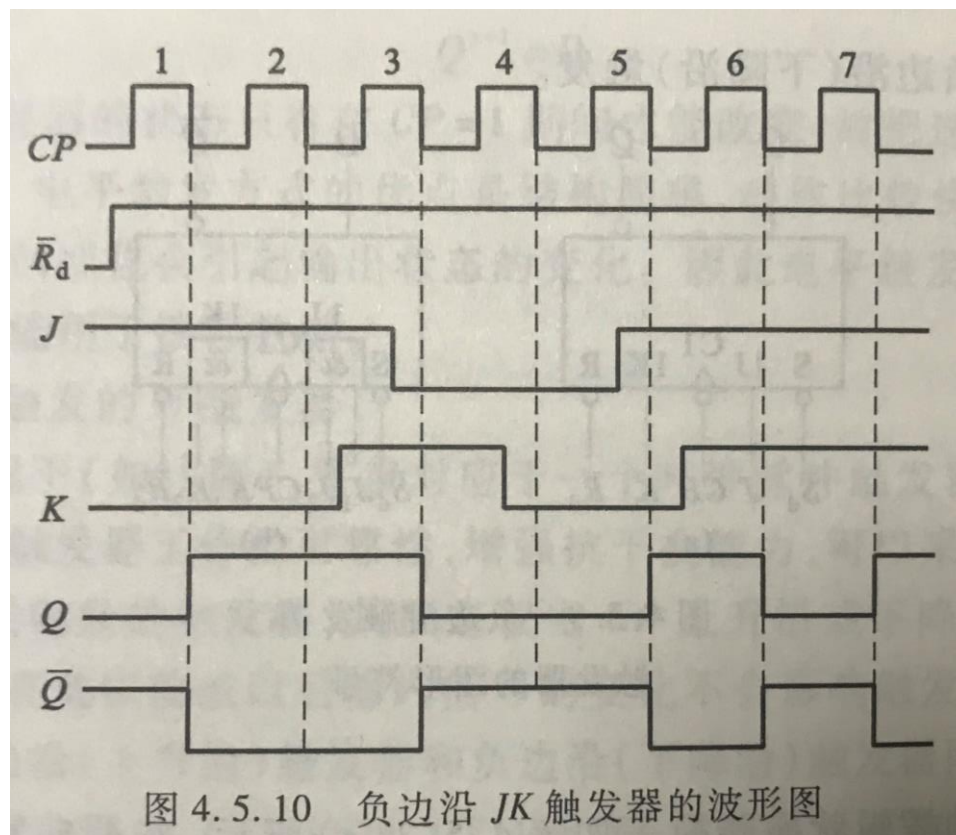
# 74LS175四D触发器



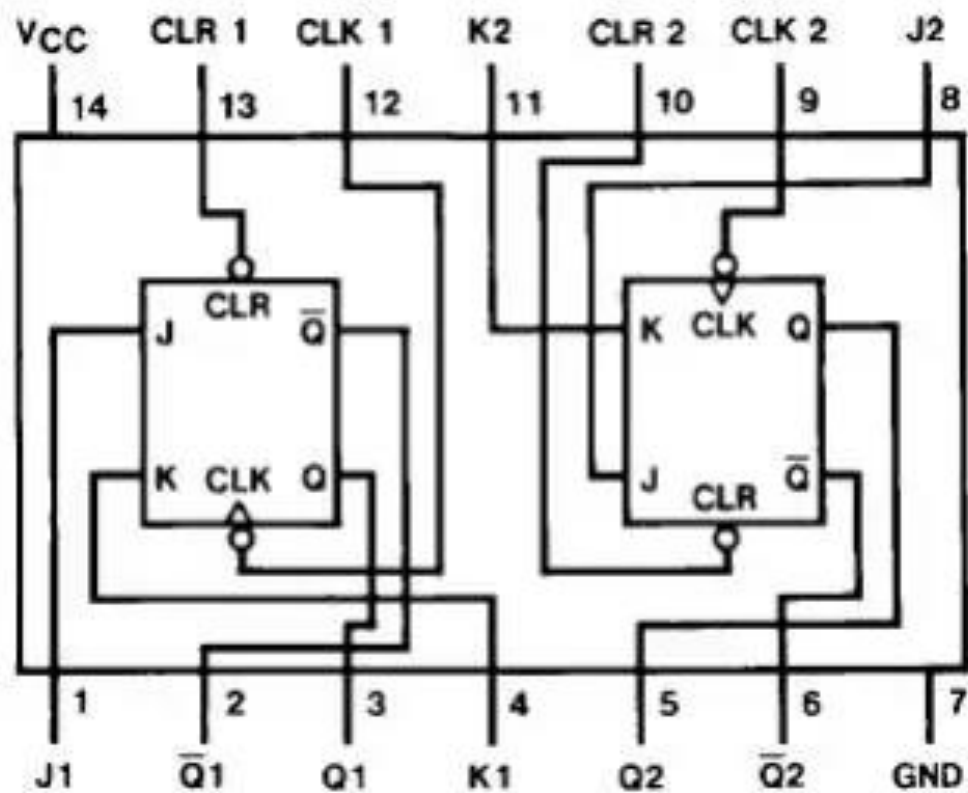
## 5.触发器-JK触发器

- $JK$ 触发器的特性方程为  $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ ，可见它具有置“0”、置“1”、保持和翻转四种功能。一个负边沿触发的 $JK$ 触发器的图形符号如下左图所示。

### 三、实验 原理



# 74LS107型双JK触发器



## 四、实验内容

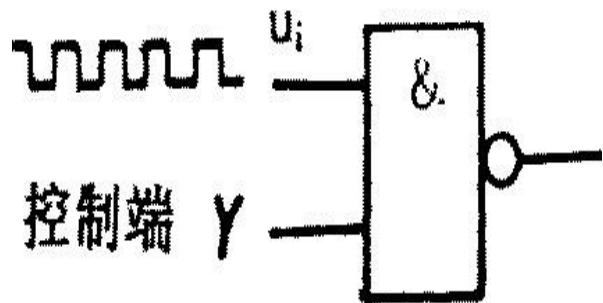
### 1.测试与非门的逻辑功能

将74LS00二输入与非门的输出端接状态显示发光二极管，与非门的输入端接逻辑电平开关，接通与非门的电源，观察与非门的逻辑功能，并记录。



## 四、实验内容

### 2.观察与非门的控制特性



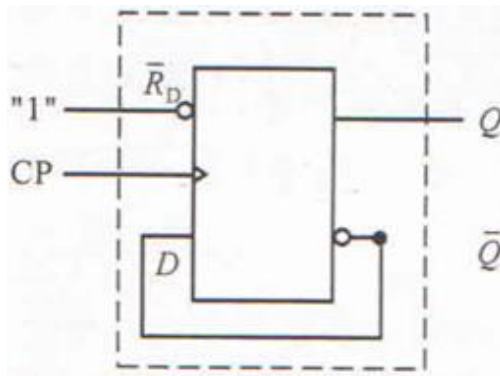
将电子技术实验箱提供的1024Hz基准频率送入与非门输入端，控制端Y接逻辑电平开关，当控制端Y分别加上逻辑电平0和1时，用示波器同时观察输入、输出波形，比较二者的相位，体会控制端作用，并做记录。

## 四、实验内容

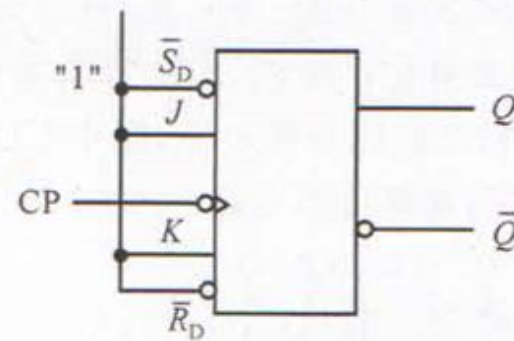
### 3. 利用T'触发器测试D、J-K触发器

T'触发器的特性方程为 $Q^{n+1} = \overline{Q^n}$ 。

为判别集成块74LS175各D触发器和集成块74LS107各J-K触发器的好坏。将D触发器、J-K触发器按下左图和下右图接成T'触发器，测试T'触发器功能，在示波器上同时观察CP和Q的波形，并做记录。



$$Q^{n+1} = D$$

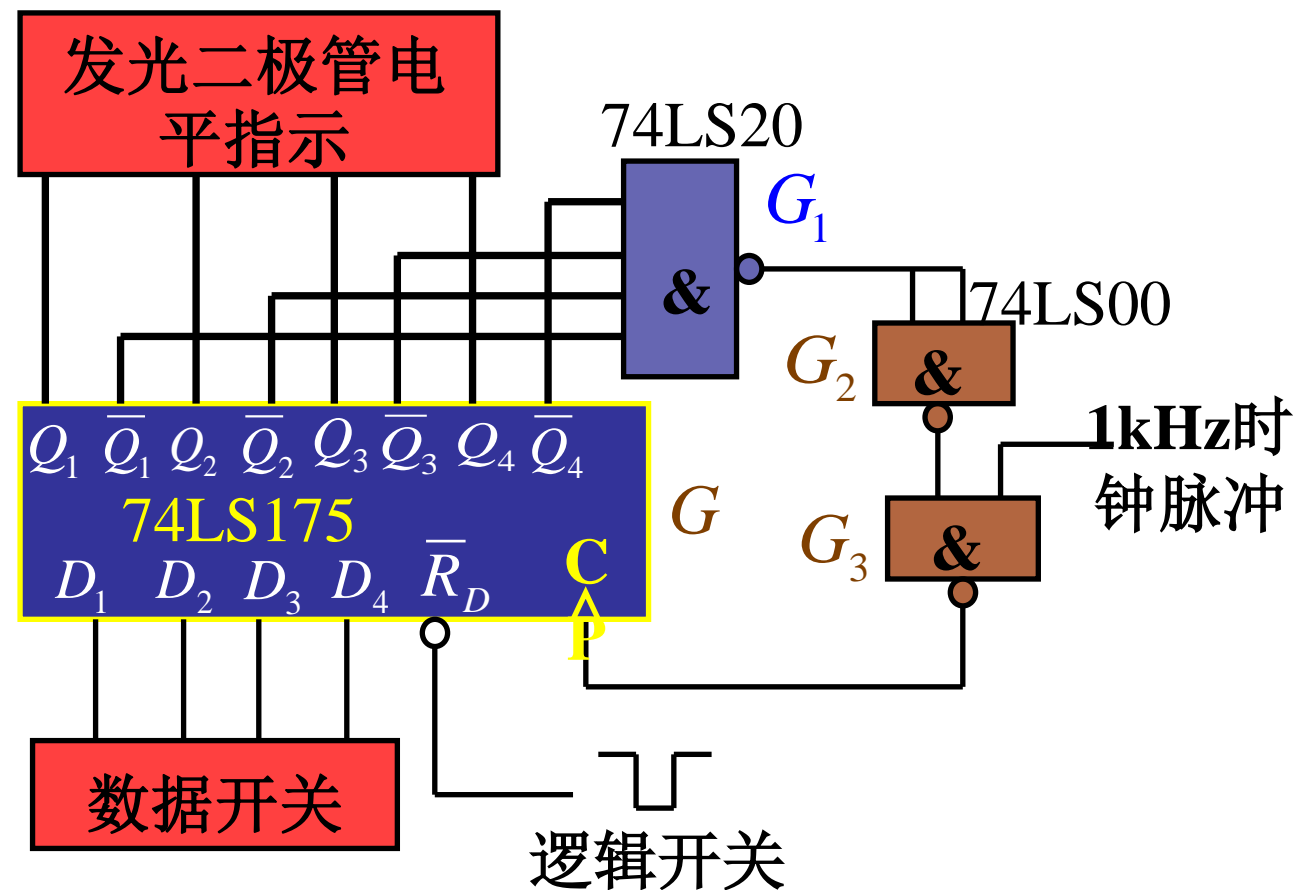


$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

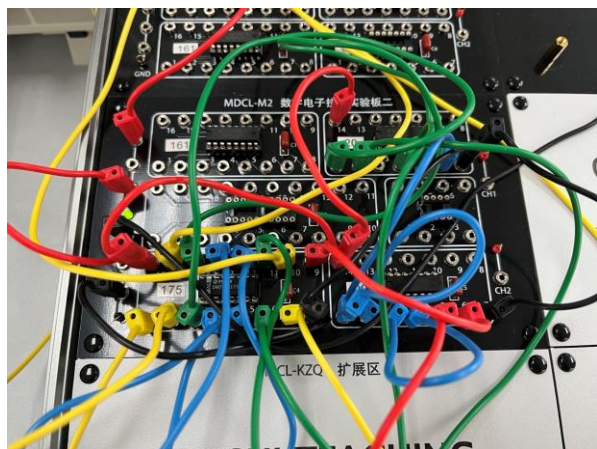
## 四、实验内容

### 4. 竞赛抢电路

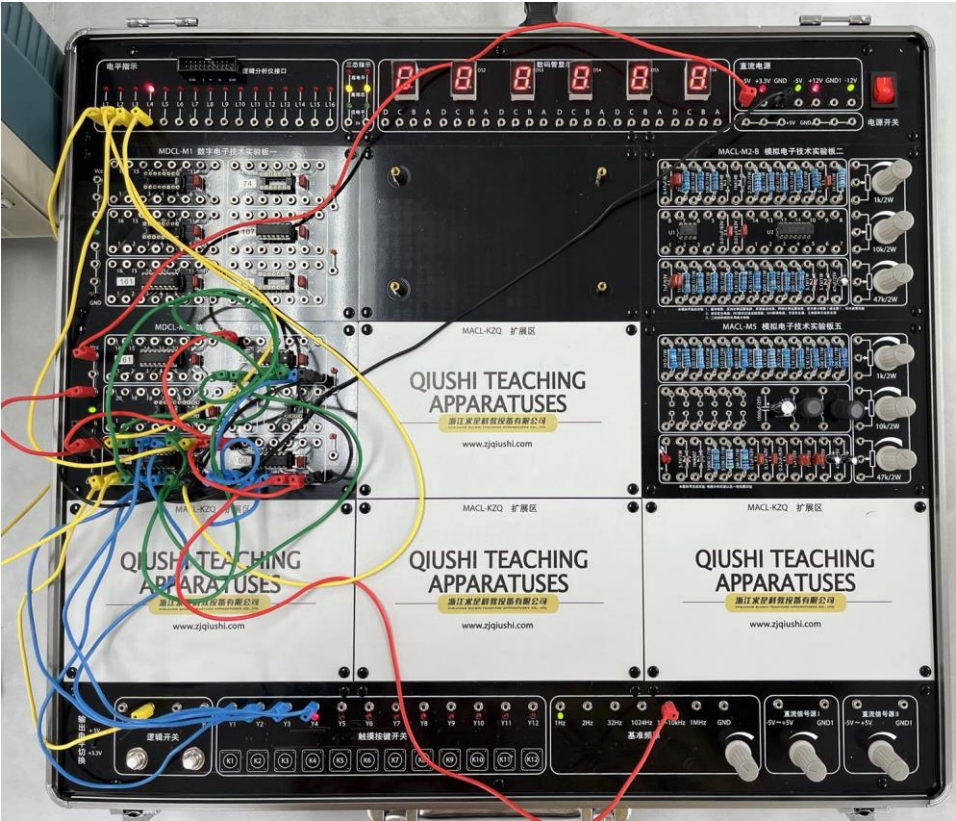
其中G为4D触发器74LS175，G1为双四输入与非门74LS20，G2和G3为2输入四与非门74LS00中的一个与非门。抢答器中的CP时钟脉冲源由实验箱中的1k-10k时钟脉冲代替。连接电路并进性操作，观察抢答器的工作情况。







抢答功能电路



抢答结果显示



复位开关

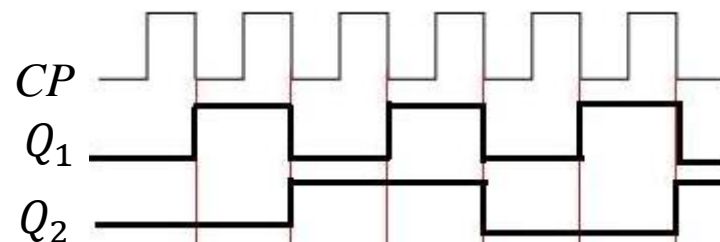
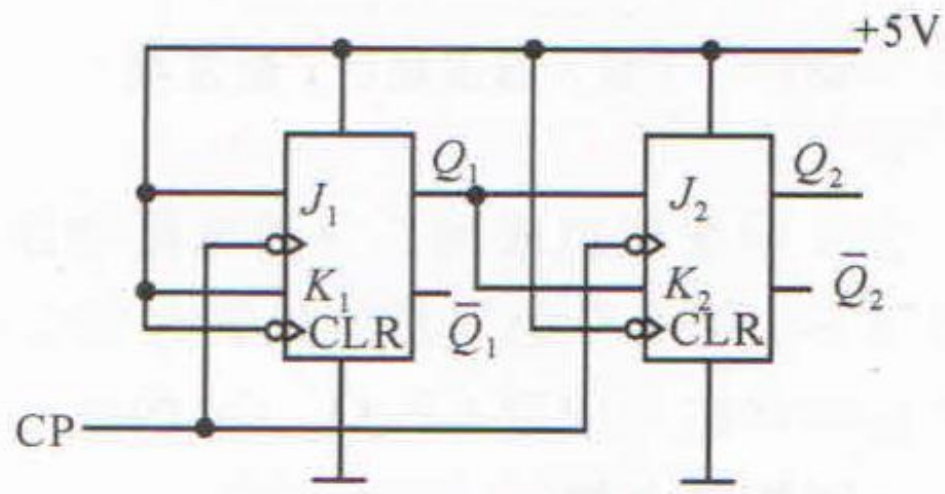


抢答按键

## 四、实验内容

### 5. 分频电路（选做）

如图所示为一个用  $J-K$  触发器构成的分频电路，图中  $CLR$  为清零端， $Q_1$  和  $Q_2$  分别为二分频和四分频信号输出端。信号源输入  $0.8\text{kHz}$  脉冲信号（单极性信号），示波器同时观测2分频信号和4分频后信号（注意，选择合适的触发信号！）

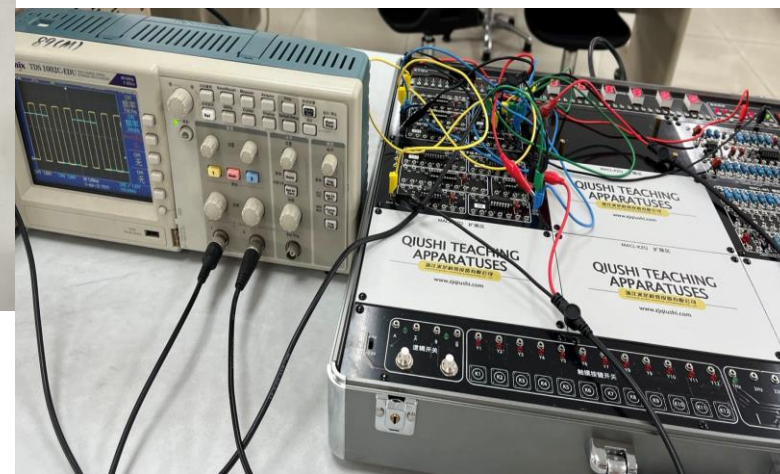
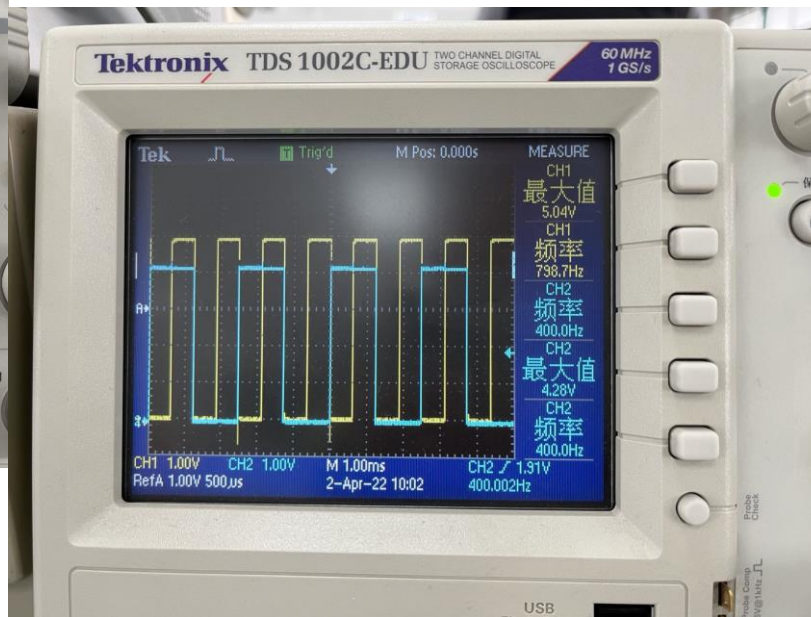
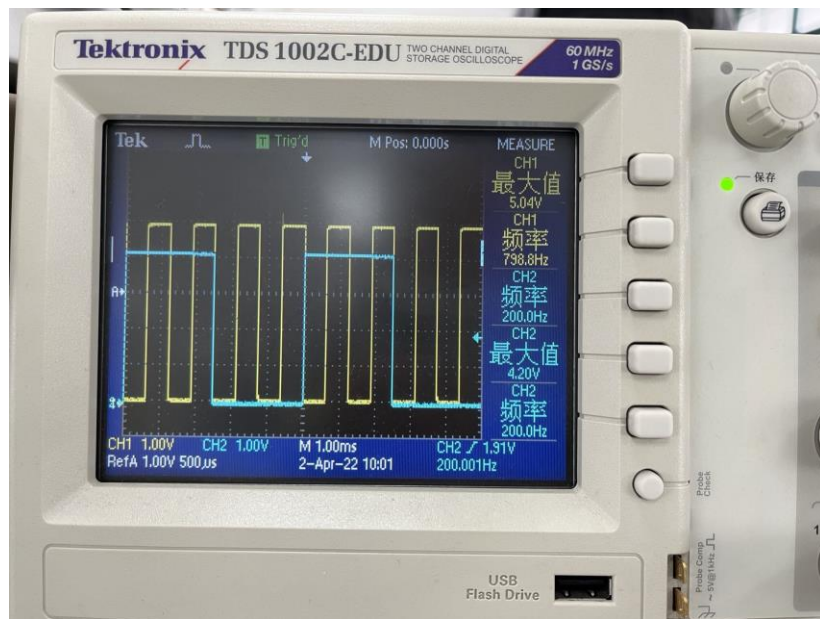


$$Q_1^{n+1} = J\overline{Q_1^n} + \overline{K}Q_1^n = \overline{Q_1^n}$$

$$Q_2^{n+1} = J\overline{Q_2^n} + \overline{K}Q_2^n = Q_1\overline{Q_2^n} + \overline{Q_1}Q_2^n$$



# 分频器参考波形与电路接线



## 五、实验总结

- 整理并分析实验结果，画出相关的实验电路图。
- 分析实验中遇到的问题。