

时序电路设计3

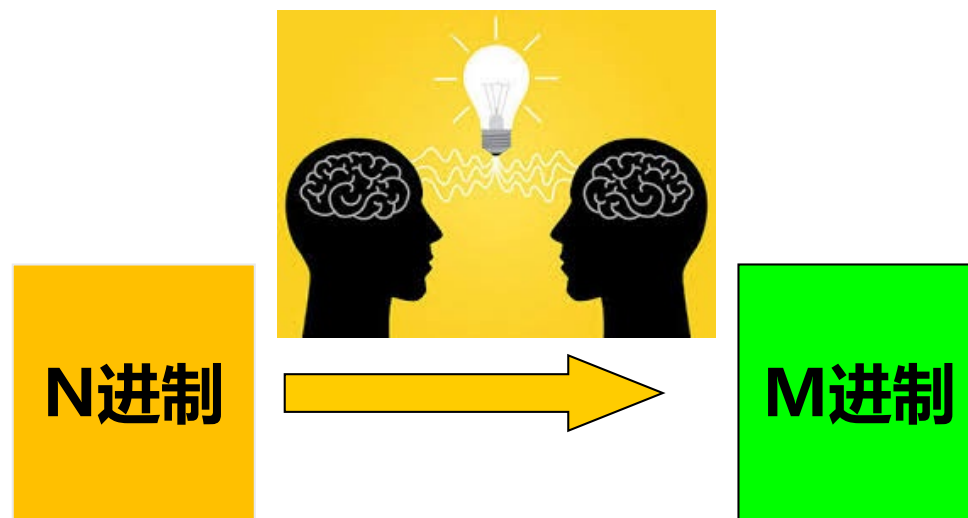
刘鹏

浙江大学信息与电子工程学院

liupeng@zju.edu.cn

计数器的构成方法

用已有的N进制芯片，组成M进制计数器，是常用的方法



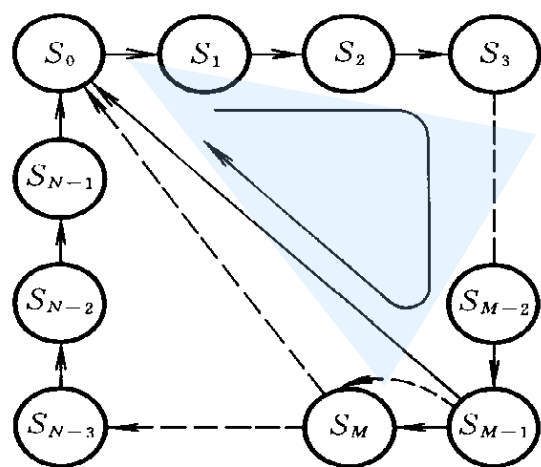
$$\begin{cases} N > M \\ N < M \end{cases}$$

计数器设计

□ $N > M$

原理：计数循环过程中设法跳过 $N-M$ 个状态。

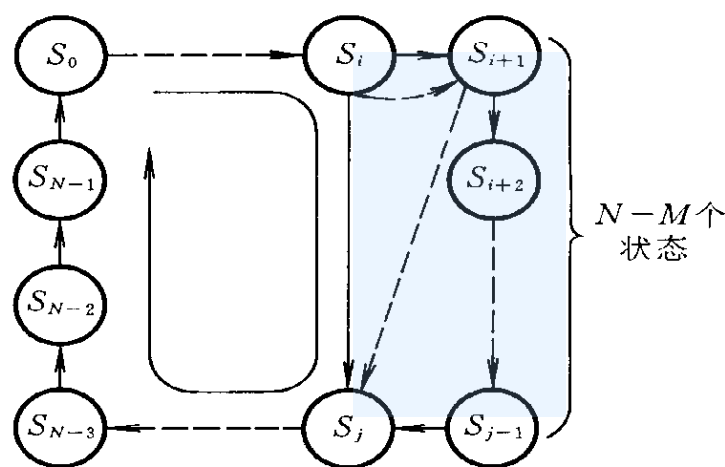
具体方法：置零法



(a)

同步置零法
异步置零法

置数法



(b)

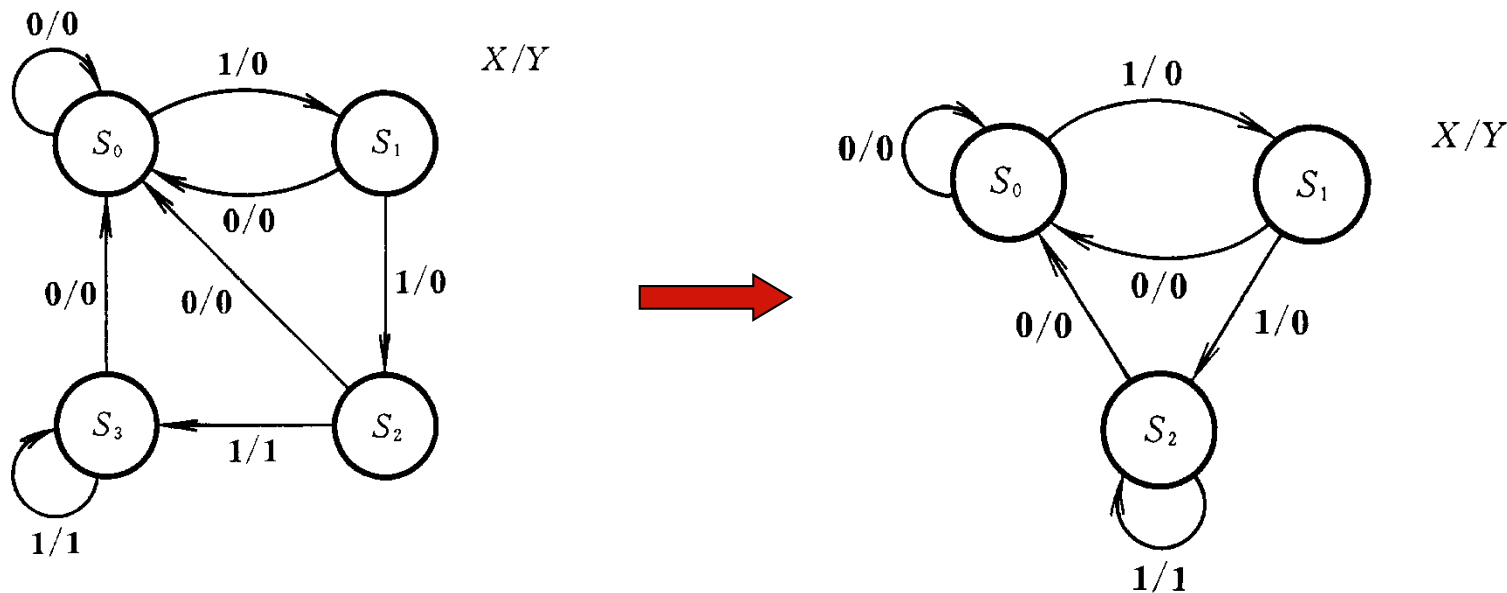
同步预置数
异步预置数

设计一个串行数据检测器，要求在连续输入三个或三个以上“1”时输出为1，其余情况下输出为0。

□ 抽象、画出状态转换图

- 用X（1位）表示输入数据, 用Y（1位）表示输出,检测结果

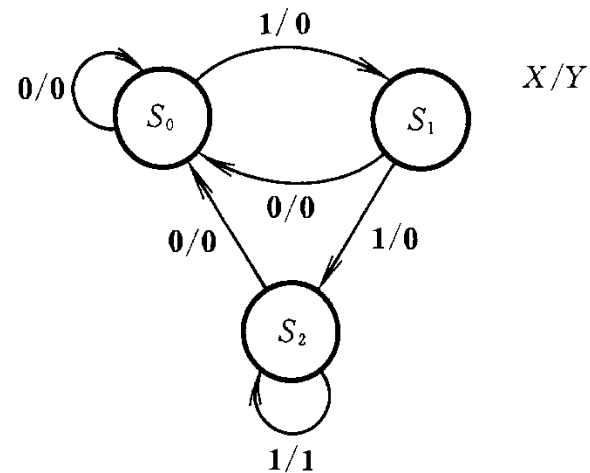
□ 状态化简



□ 状态分配

取 $n=2$ ，令 Q_1Q_0 的00、01、10为 S_0, S_1, S_2 则，

$X \backslash Q_1Q_0$		00	01	11	10
		00/0	00/0	××/×	00/0
0				××/×	00/0
1		01/0	10/0	××/×	10/1



$X \backslash Q_1Q_0$		00	01	11	10
		0	0	×	0
0				×	0
1		0	1	×	1

(a) Q_1^*

$X \backslash Q_1Q_0$		00	01	11	10
		0	0	×	0
0				×	0
1		1	0	×	0

(b) Q_0^*

$X \backslash Q_1Q_0$		00	01	11	10
		0	0	×	0
0				×	0
1		0	0	×	1

(c) Y

$$Q_1^* = XQ_1 + XQ_0$$

$$Q_0^* = XQ_1'Q_0'$$

$$Y = XQ_1$$

□ 选用JK触发器，求方程组

$$\mathbf{Q}_1^* = \mathbf{X}\mathbf{Q}_1 + \mathbf{X}\mathbf{Q}_0$$

$$\begin{aligned} \mathbf{q}_1^* &= \mathbf{X}\mathbf{q}_1 + \mathbf{X}\mathbf{q}_0(\mathbf{q}_1 + \mathbf{q}_1') \\ &= (\mathbf{X}\mathbf{q}_0)\mathbf{q}_1' + (\mathbf{X}')'\mathbf{q}_1 \end{aligned}$$

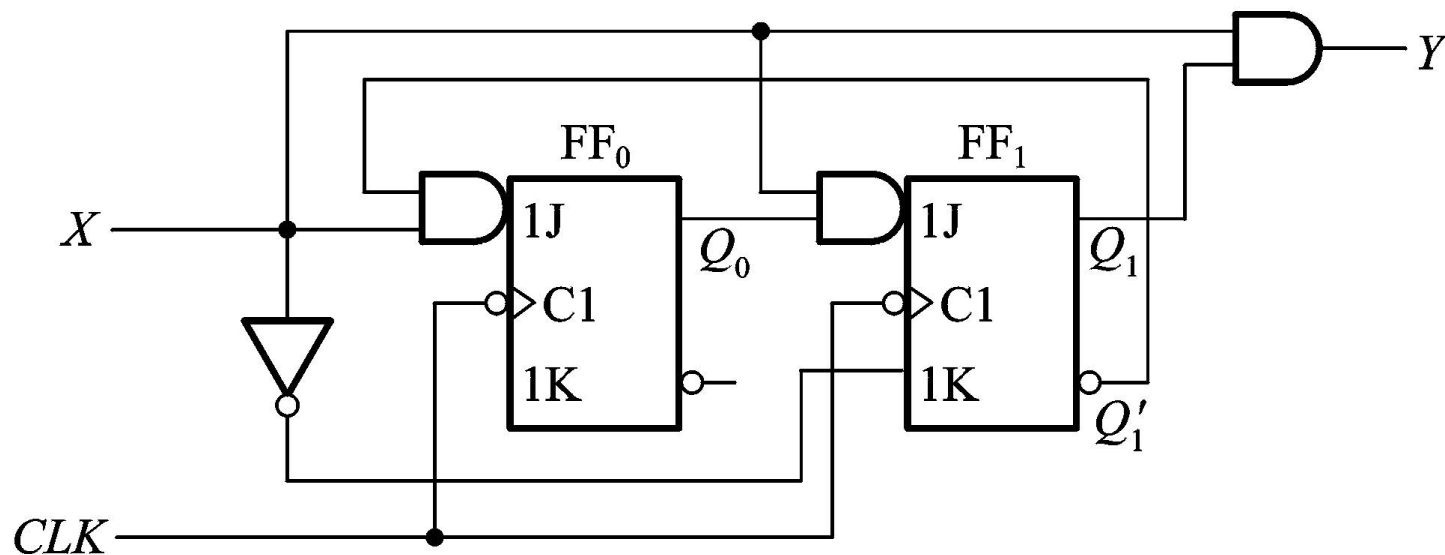
$$\mathbf{Q}_0^* = \mathbf{X}\mathbf{Q}_1'\mathbf{Q}_0'$$

↓

$$\begin{aligned}\mathbf{Q}_0^* &= \mathbf{X}\mathbf{Q}'_1\mathbf{Q}'_0 \\ &= (\mathbf{X}\mathbf{Q}'_1)\mathbf{Q}'_0 + \mathbf{1}'\mathbf{Q}_0\end{aligned}$$

$$Y = XQ_1$$

画逻辑图



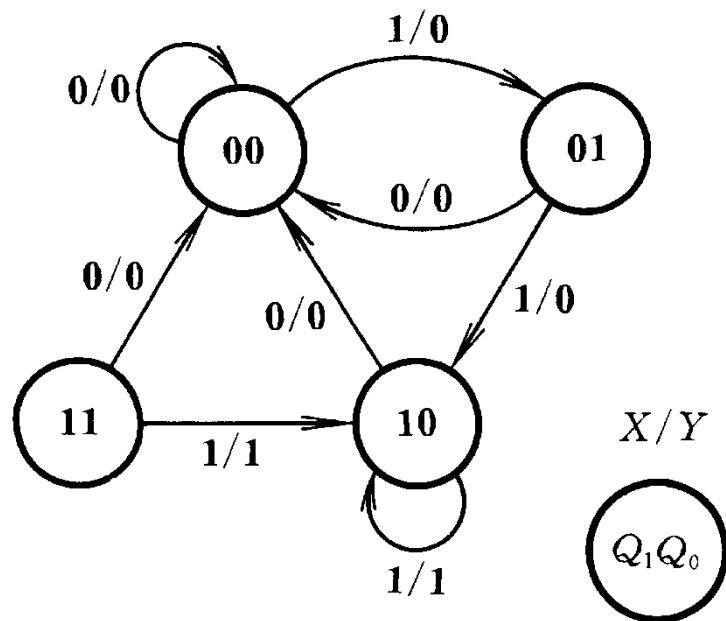
❑ 检查电路能否自启动

- 将状态“11”代入状态方程和输出方程，分别求 $X=0/1$ 下的次态和现态下的输出，得到：

$X=0$ 时， $Q_1^*Q_0^*=00$ ， $Y=0$

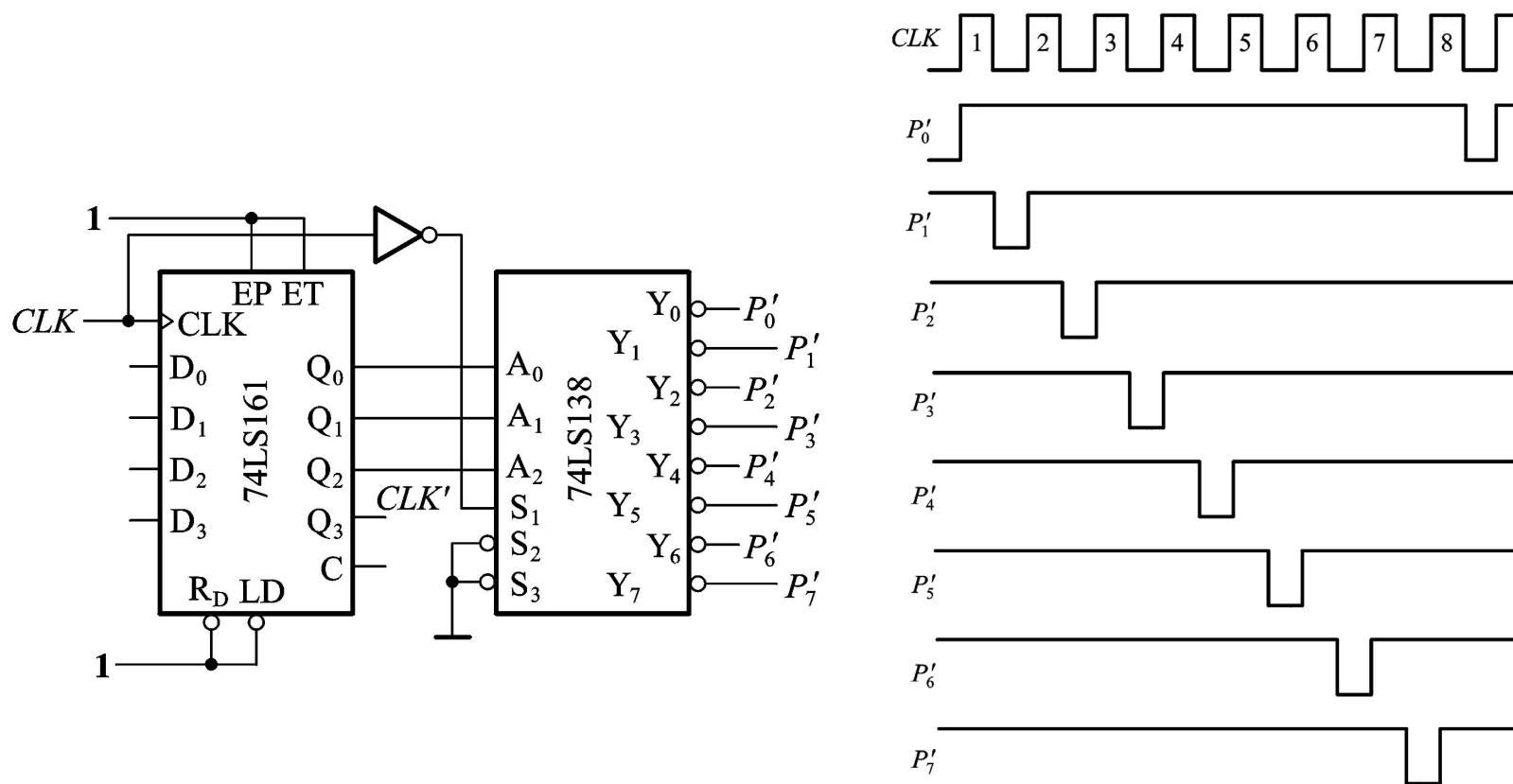
$X=1$ 时， $Q_1^*Q_0^*=10$ ， $Y=1$

能自启动



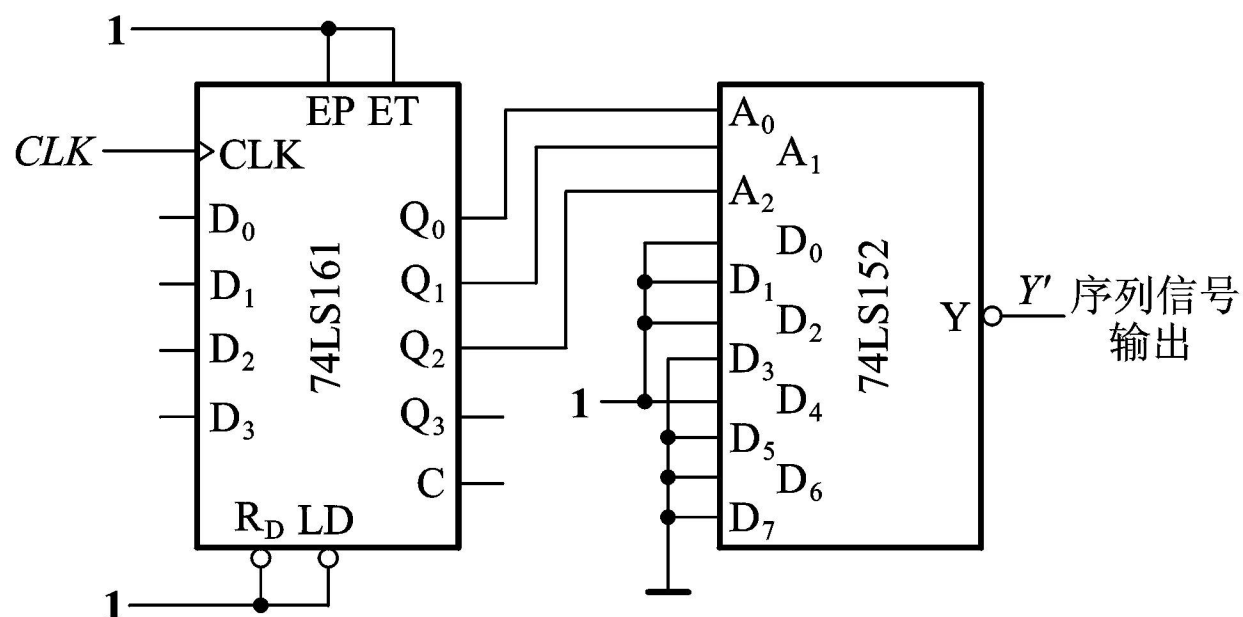
计数器应用

❑ 计数器+译码器→顺序节拍脉冲发生器



计数器应用

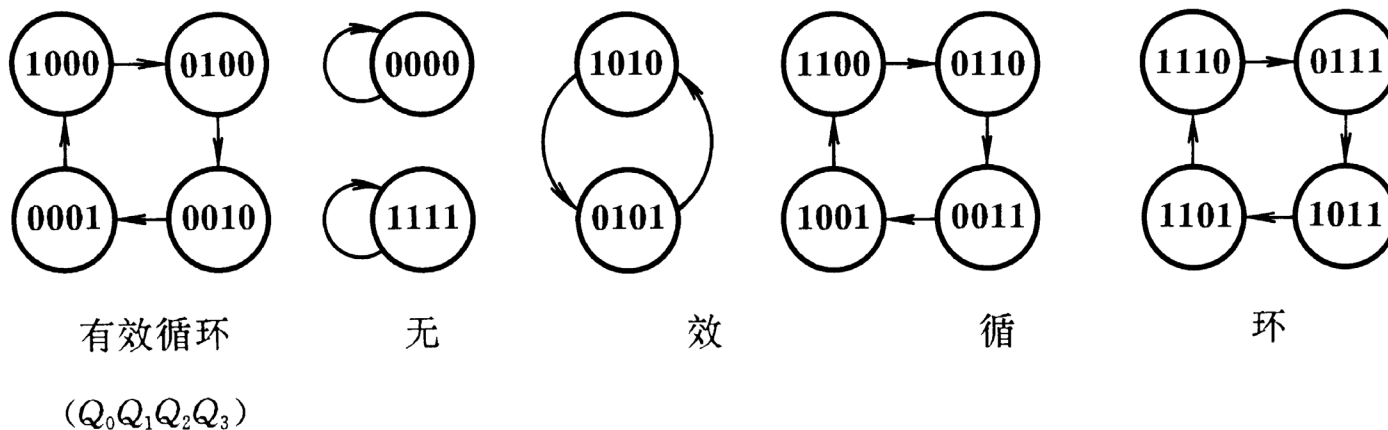
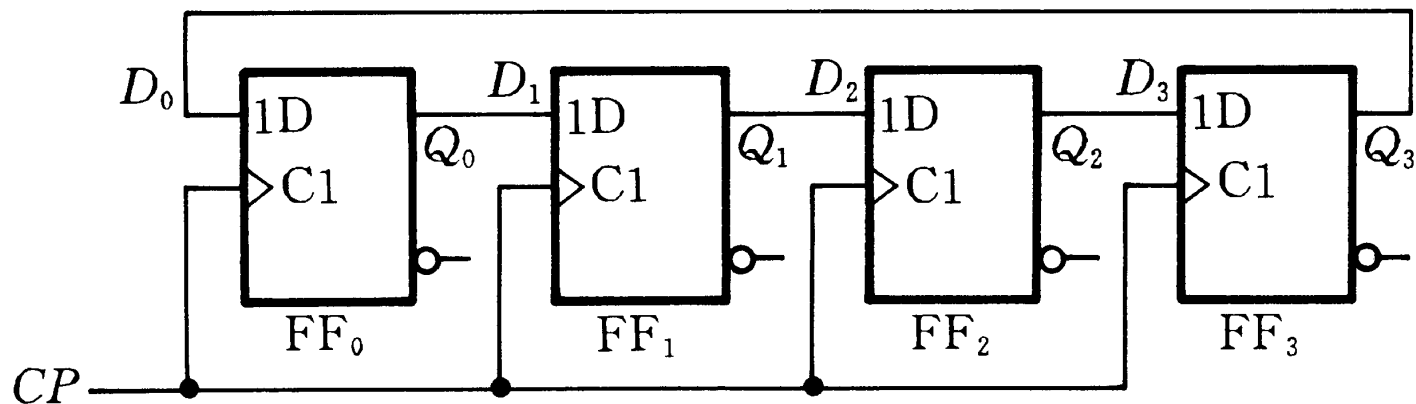
□ 计数器+数据选择器→序列脉冲发生器



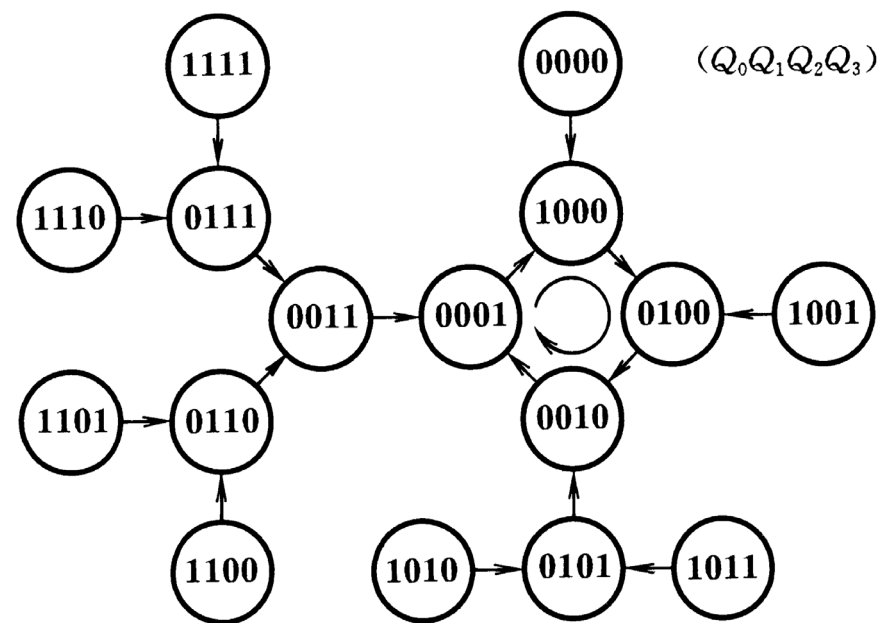
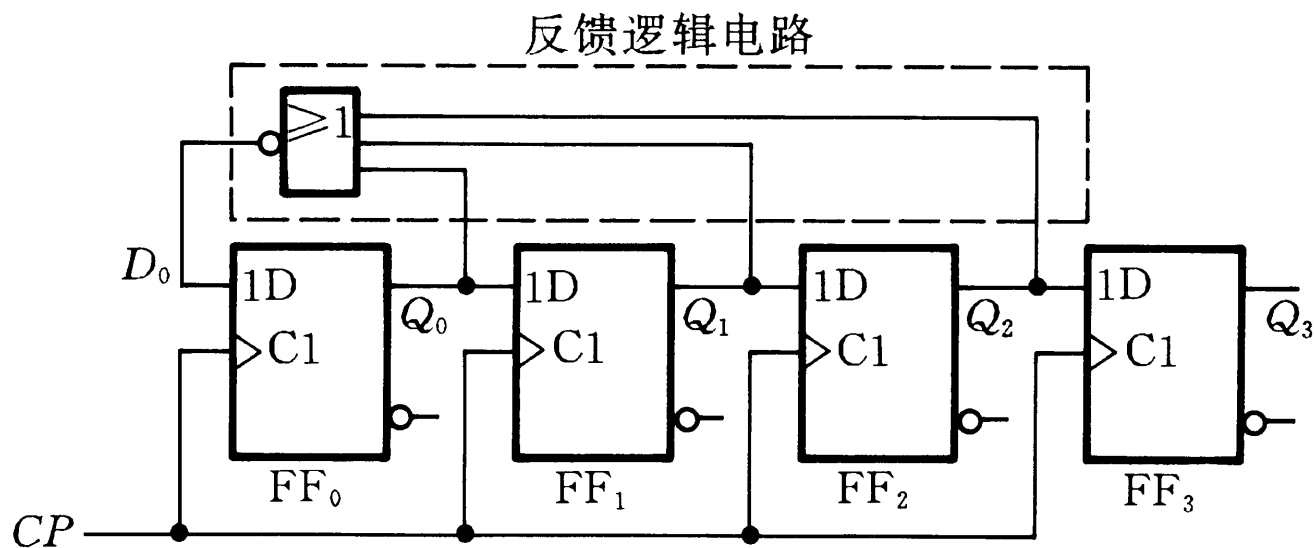
发生的序列：00010111

注意这里的输出应该是Y

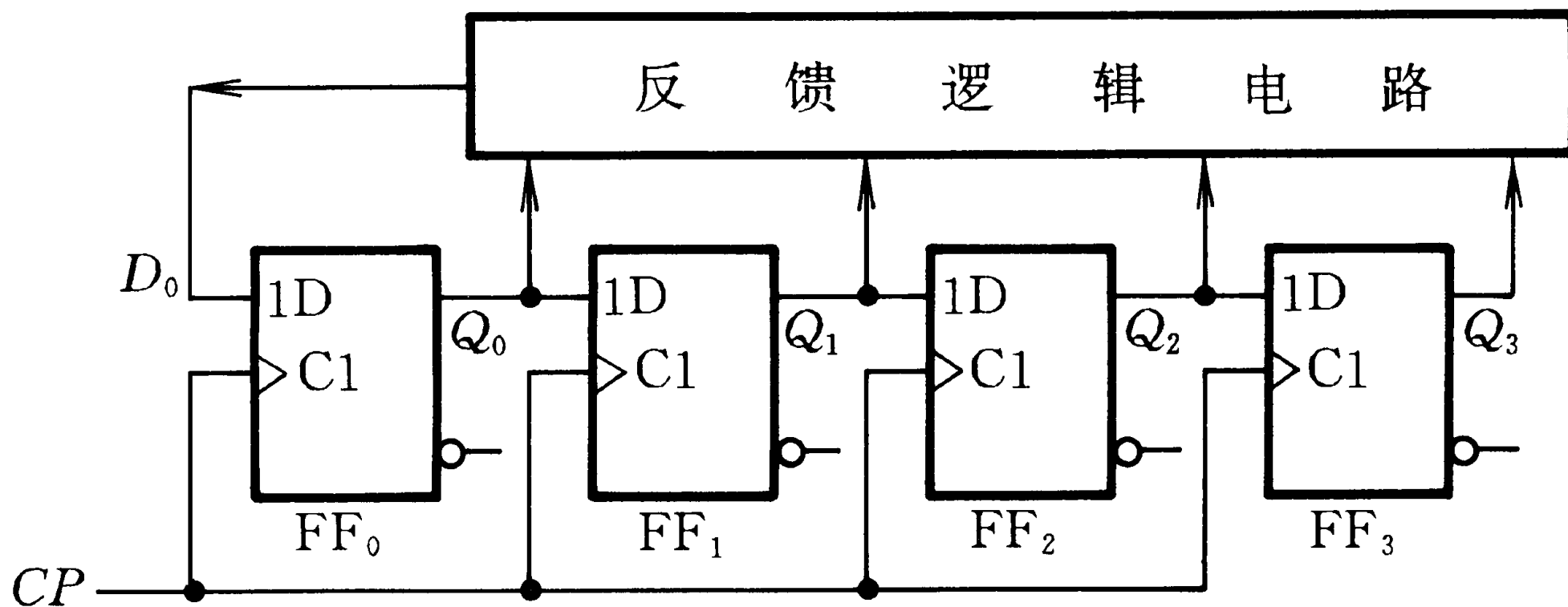
环形计数器电路



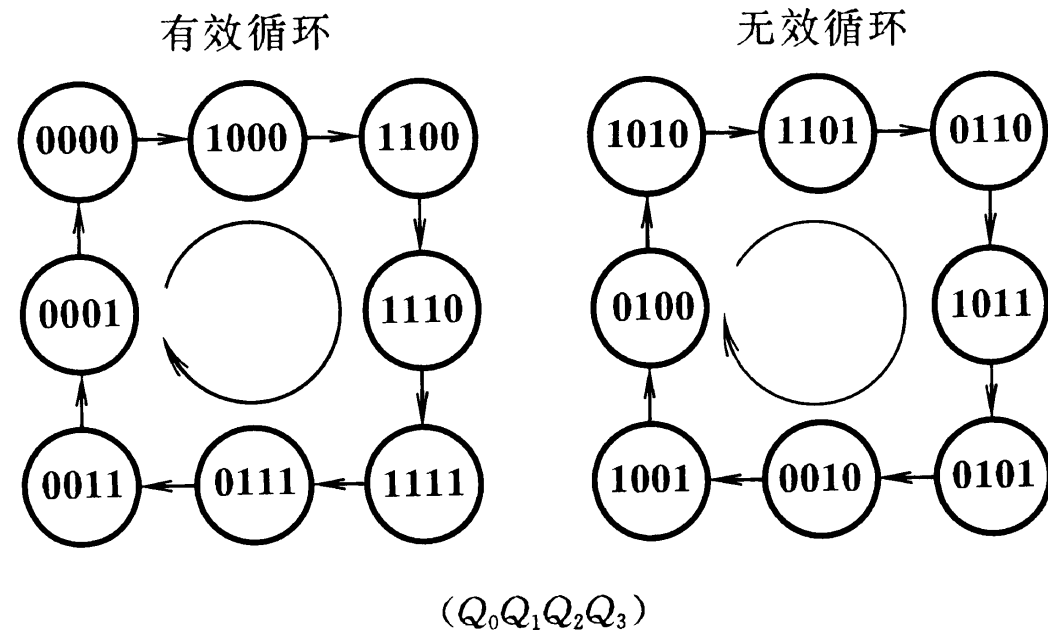
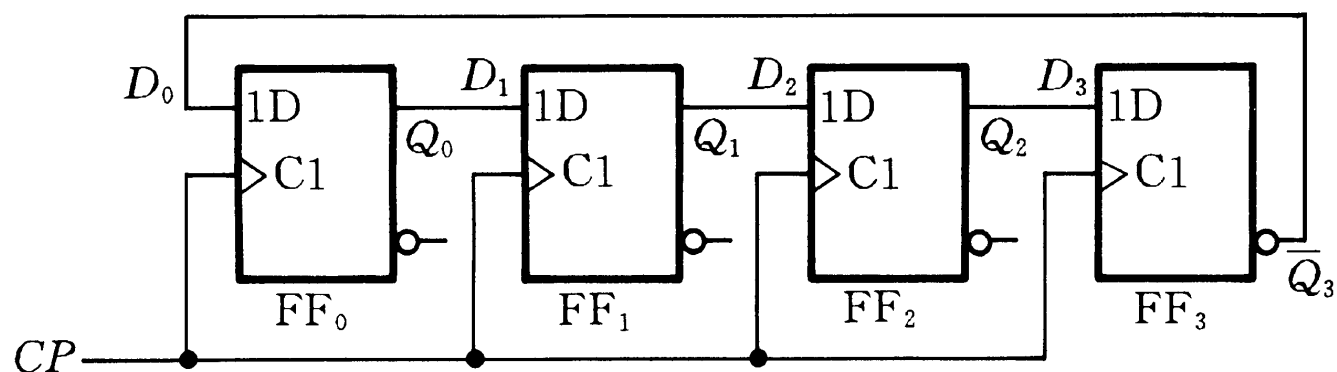
能自启动的环形计数器电路



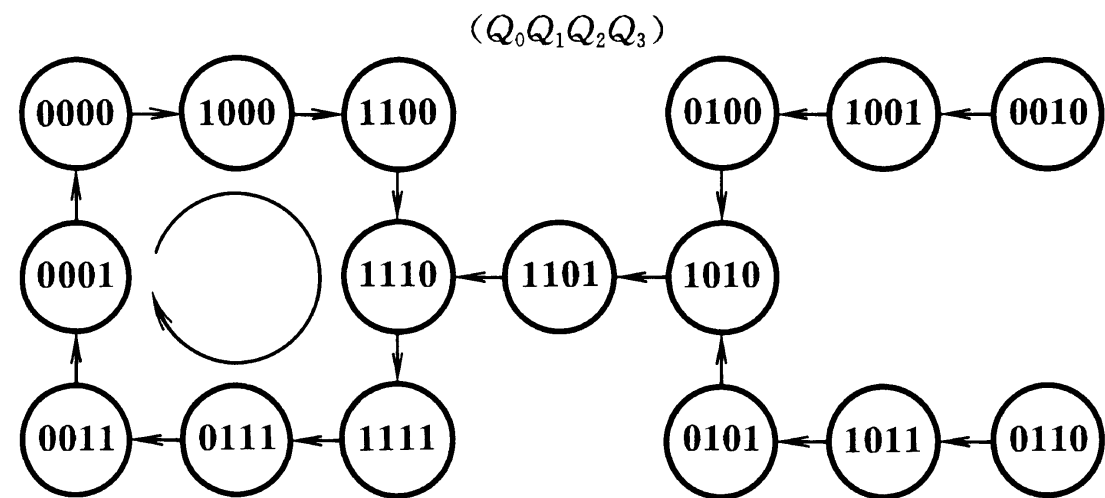
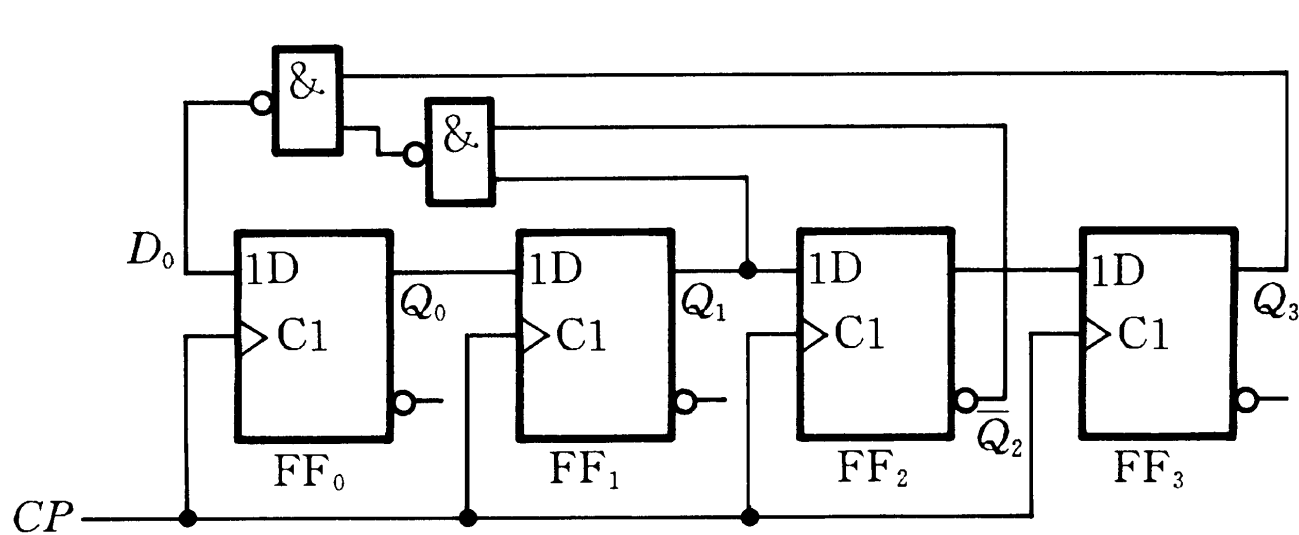
移位寄存器型计数器的一般结构形式

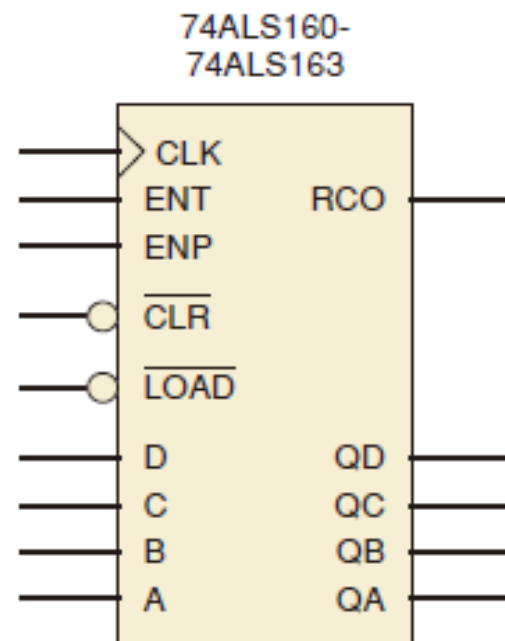


扭环型计数器电路



能自启动的扭环形计数器





(a)

Part Number	Modulus
74ALS160	10
74ALS161	16
74ALS162	10
74ALS163	16

(b)

74ALS160-74ALS163 Function Table

$\overline{\text{CLR}}$	$\overline{\text{LOAD}}$	ENP	ENT	CLK	Function	Part Numbers
L	X	X	X	X	Asynch. Clear	74ALS160 & 74ALS161
L	X	X	X	\uparrow	Synchr. Clear	74ALS162 & 74ALS163
H	L	X	X	\uparrow	Synchr. Load	All
H	H	H	H	\uparrow	Count up	All
H	H	L	X	X	No change	All
H	H	X	L	X	No change	All

(c)

两级级联扩大计数范围

