

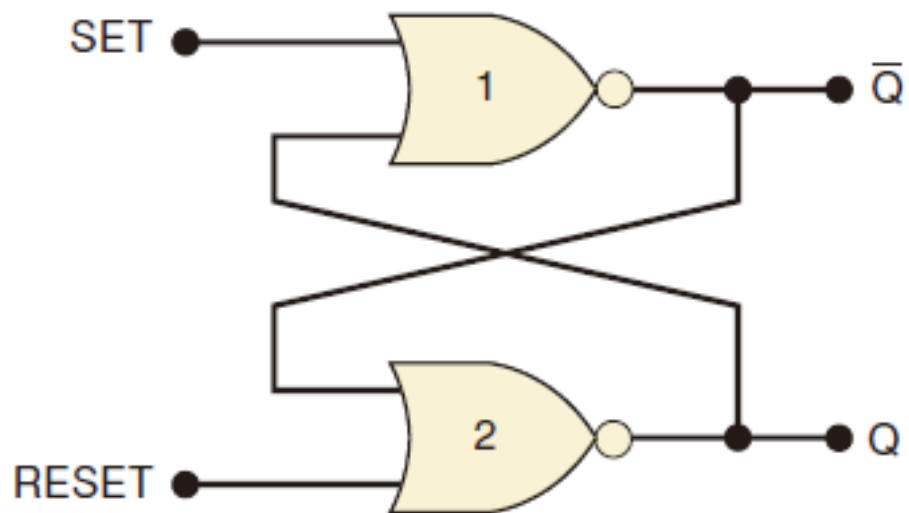
# 触发器

刘 鹏

浙江大学信息与电子工程学院

liupeng@zju.edu.cn

# 锁存器NOR门构造



(a)

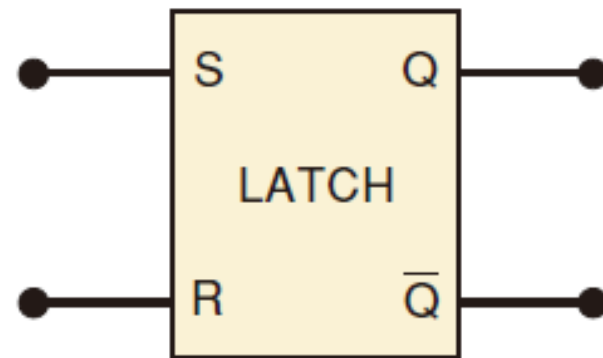
(a) NOR锁存器

Set	Reset	Output
0	0	No change
1	0	$Q = 1$
0	1	$Q = 0$
1	1	Invalid*

\*Produces  $Q = \bar{Q} = 0$ .

(b)

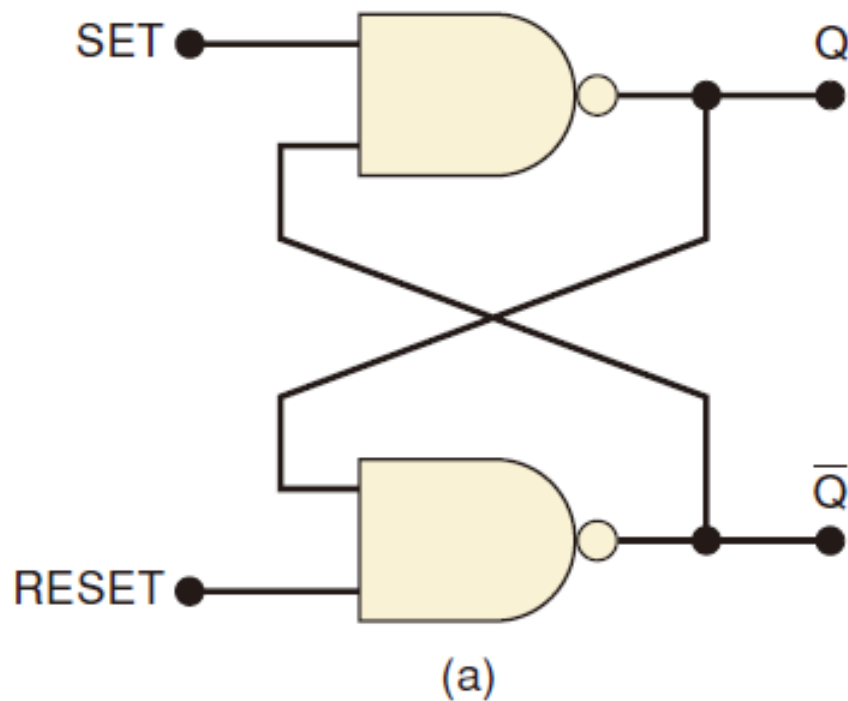
(b) 功能表



(c)

(c) 简化模块图

# 锁存器NAND构造



(a) NAND锁存器

Set	Reset	Output
1	1	No change
0	1	$Q = 1$
1	0	$Q = 0$
0	0	Invalid*

\*Produces  $Q = \bar{Q} = 1$ .

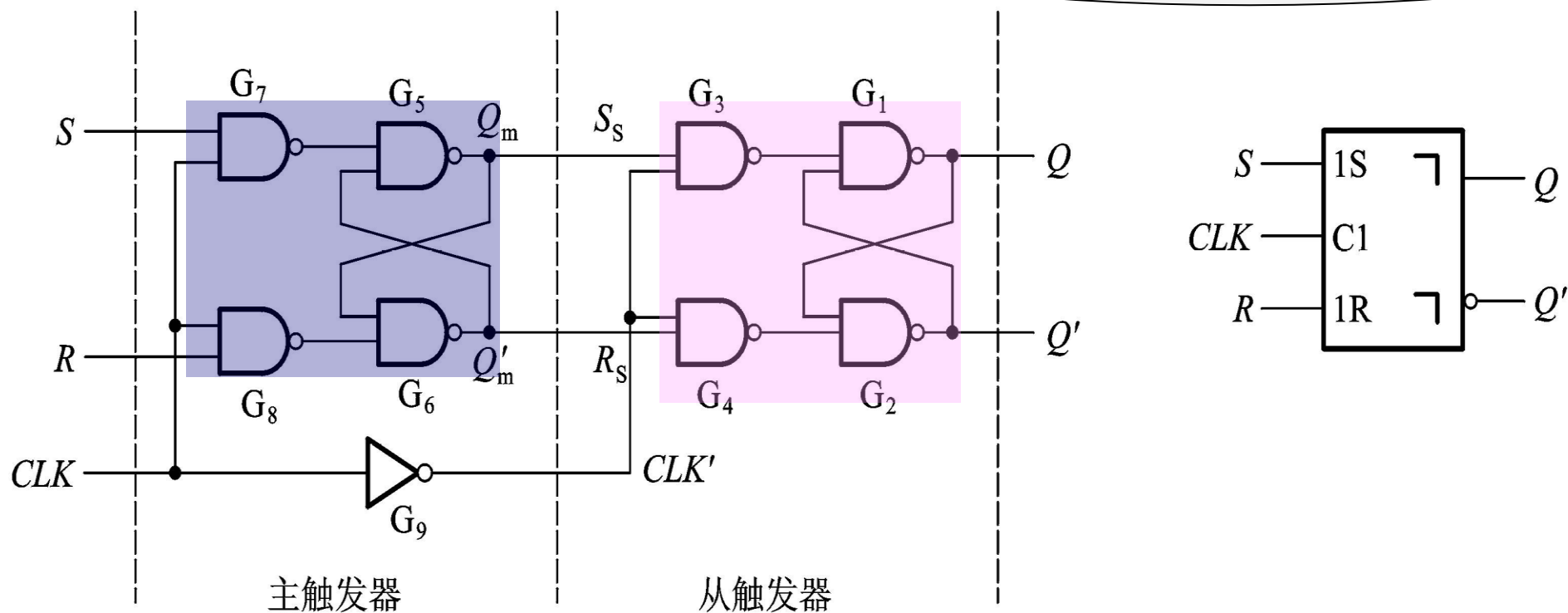
(b)

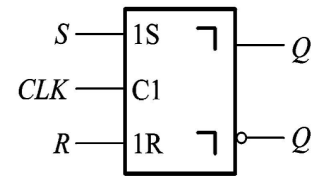
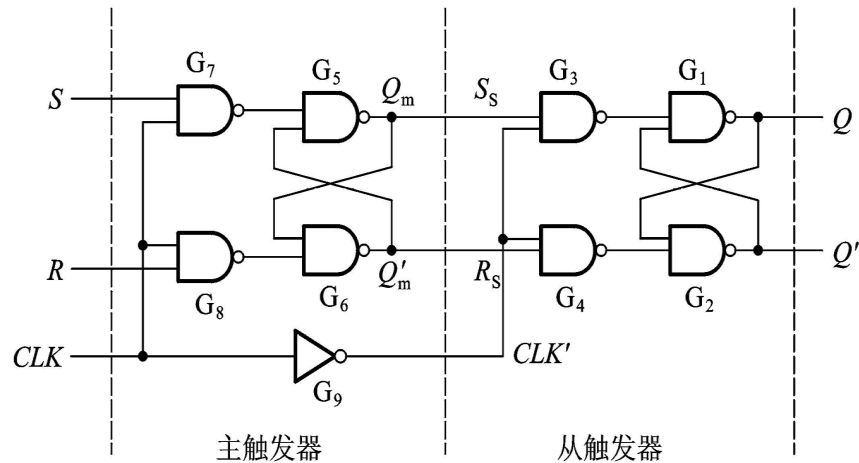
(b) 功能表

# 脉冲触发的触发器

## 电路结构与工作原理

提高可靠性，要求每个CLK周期  
输出状态只能改变1次



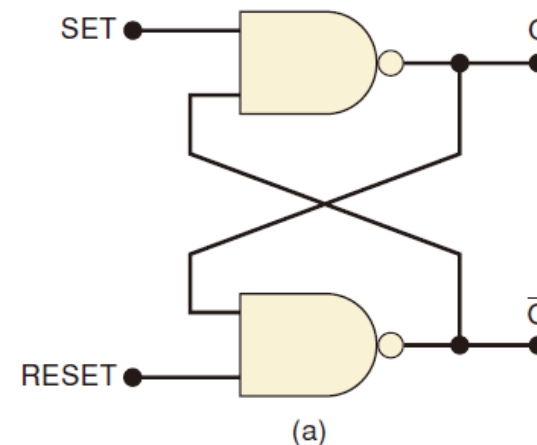


CLK	S	R	Q	Q *
	X	X	X	$Q^n$
↓	0	0	0	0
↓	0	0	1	1
↓	1	0	0	1
↓	1	0	1	1
↓	0	1	0	0
↓	0	1	1	0
↓	1	1	0	1*
↓	1	1	1	1*

## 主从SR触发器

- (1)  $clk=1$ 时, “主” 按S,R翻转, “从” 保持
- (2)  $clk$ 下降沿到达时, “主” 保持, “从” 根据 “主” 的状态翻转

所以每个 $clk$ 周期, 输出状态只可能改变一次



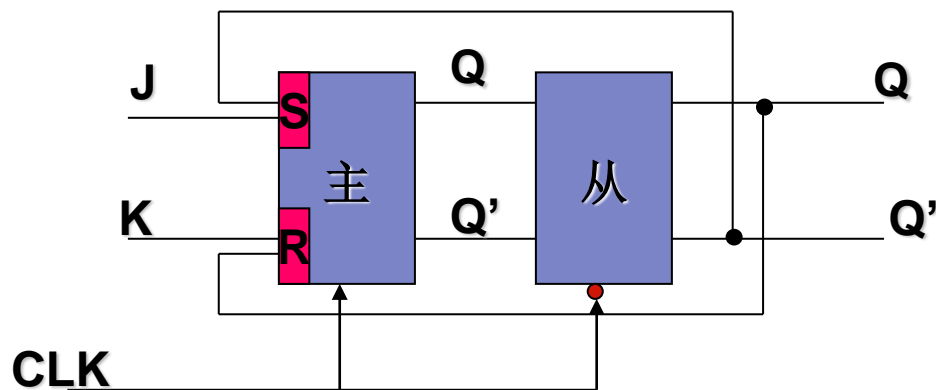
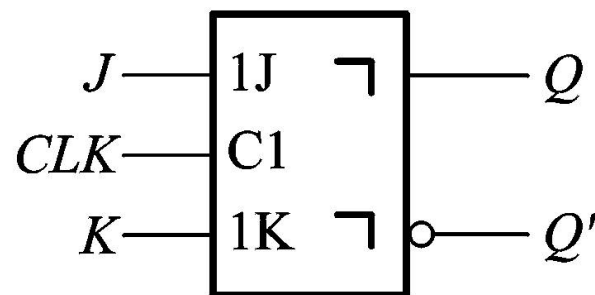
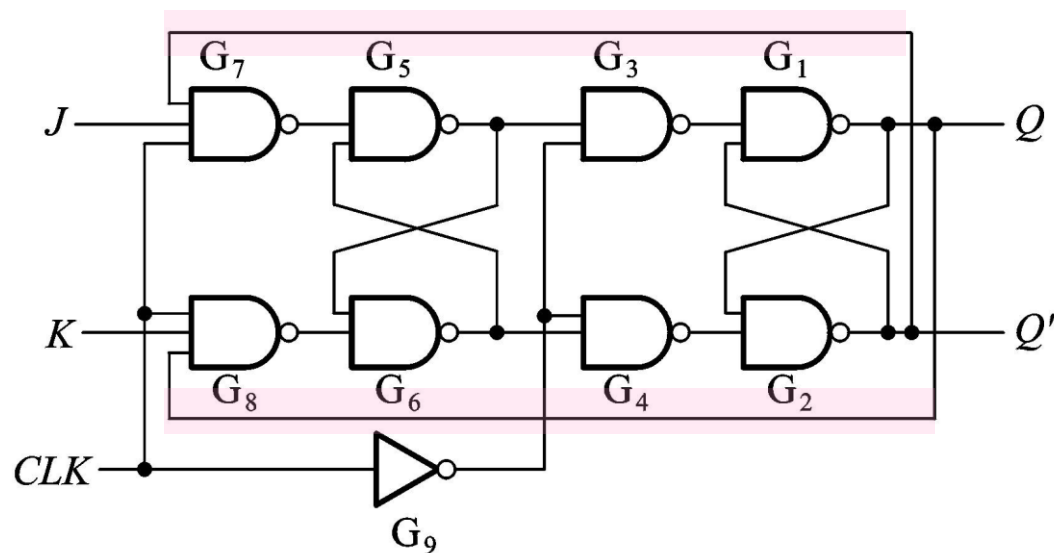
Set	Reset	Output
1	1	No change
0	1	$Q = 1$
1	0	$Q = 0$
0	0	Invalid*

\*Produces  $Q = \bar{Q} = 1$ .

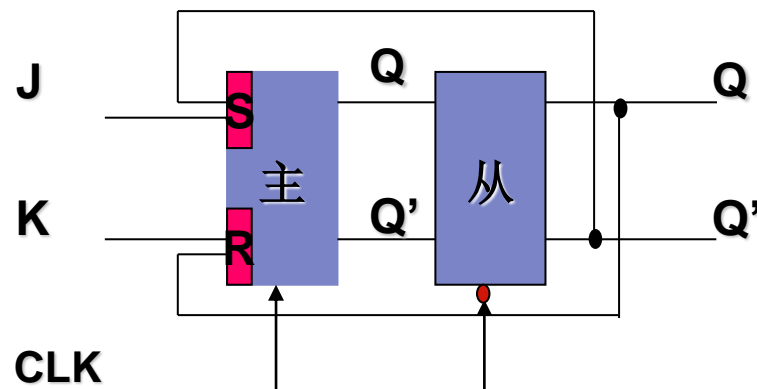
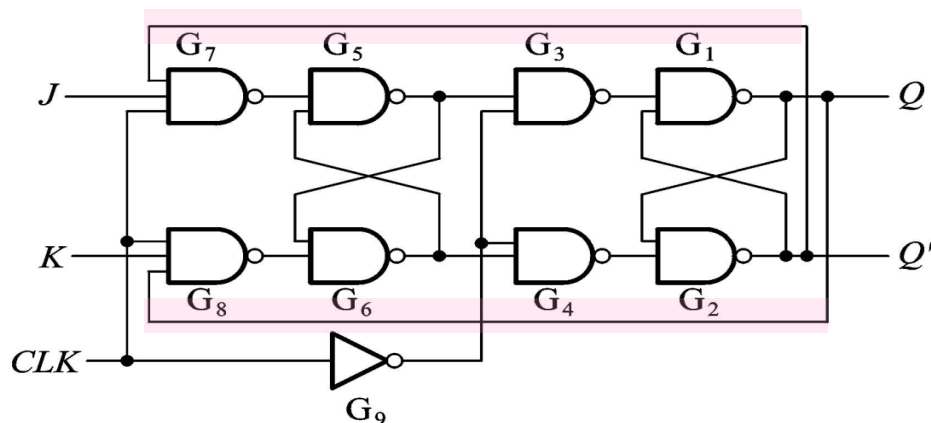
(b)

# 主从JK触发器

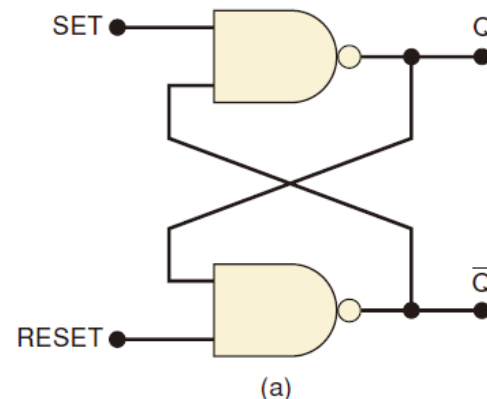
为解除约束，即使出现 $S=R=1$ 的情况下， $Q^*$ 也是确定的



# 主从JK触发器分析



- (1) 若  $J = 1, K = 0, \text{clk} = 1$  时  
 $Q^* = 1$ , 主保持1;  $Q^* = 0$ , 主=1; 当  $\text{clk} \downarrow$  后, 从=1
- (2) 若  $J = 0, K = 1, \text{clk} = 1$  时  
 $Q^* = 1$ , 主=0;  $Q^* = 0$ , 主保持0; 当  $\text{clk} \downarrow$  后, 从=0
- (3) 若  $J = K = 0, \text{clk} = 1$  时  
 $Q^* = 1$ , 主保持;  $Q^* = 0$ , 主保持; 当  $\text{clk} \downarrow$  后, 从保持
- (4)  $J = K = 1, \text{clk} = 1$  时  
 若  $Q^* = 1$ , 则主置0; 若  $Q^* = 0$ , 则主置1; 当  $\text{clk} \downarrow$  后, 从  $= (Q^*)'$



Set	Reset	Output
1	1	No change
0	1	$Q = 1$
1	0	$Q = 0$
0	0	Invalid*

\*Produces  $Q = \bar{Q} = 1$ .

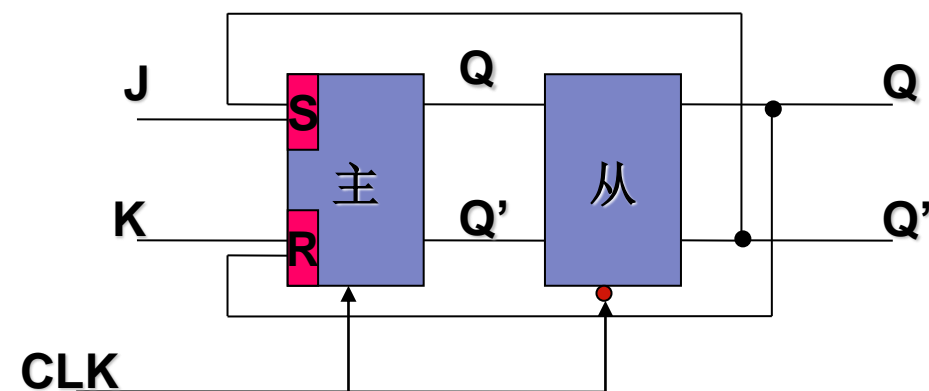
(b)

# 列出真值表

$\overline{CLK}$	$S$	$R$	$Q$	$Q^*$
	X	X	X	$Q^*$
	0	0	0	0
	0	0	1	1
	1	0	0	1
	1	0	1	1
	0	1	0	0
	0	1	1	0
	1	1	0	1*
	1	1	1	1*



$\overline{CLK}$	$J$	$K$	$Q$	$Q^*$
	X	X	X	$Q^*$
	0	0	0	0
	0	0	1	1
	1	0	0	1
	1	0	1	1
	0	1	0	0
	0	1	1	0
	1	1	0	1
	1	1	1	0

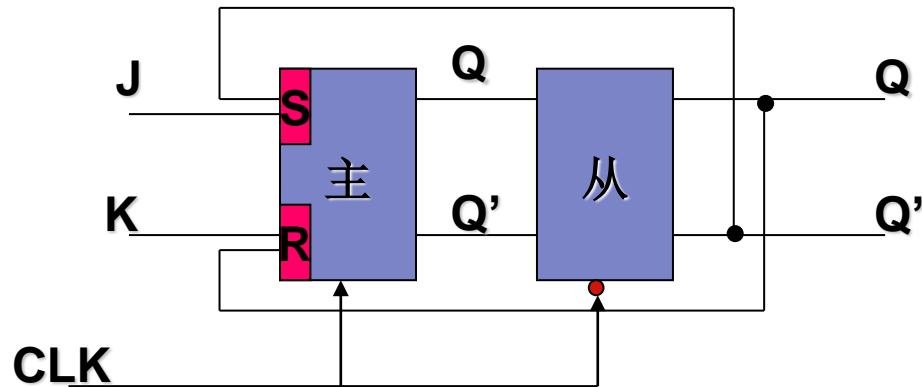




# 脉冲触发的触发器

## □ 脉冲触发方式的动作特点

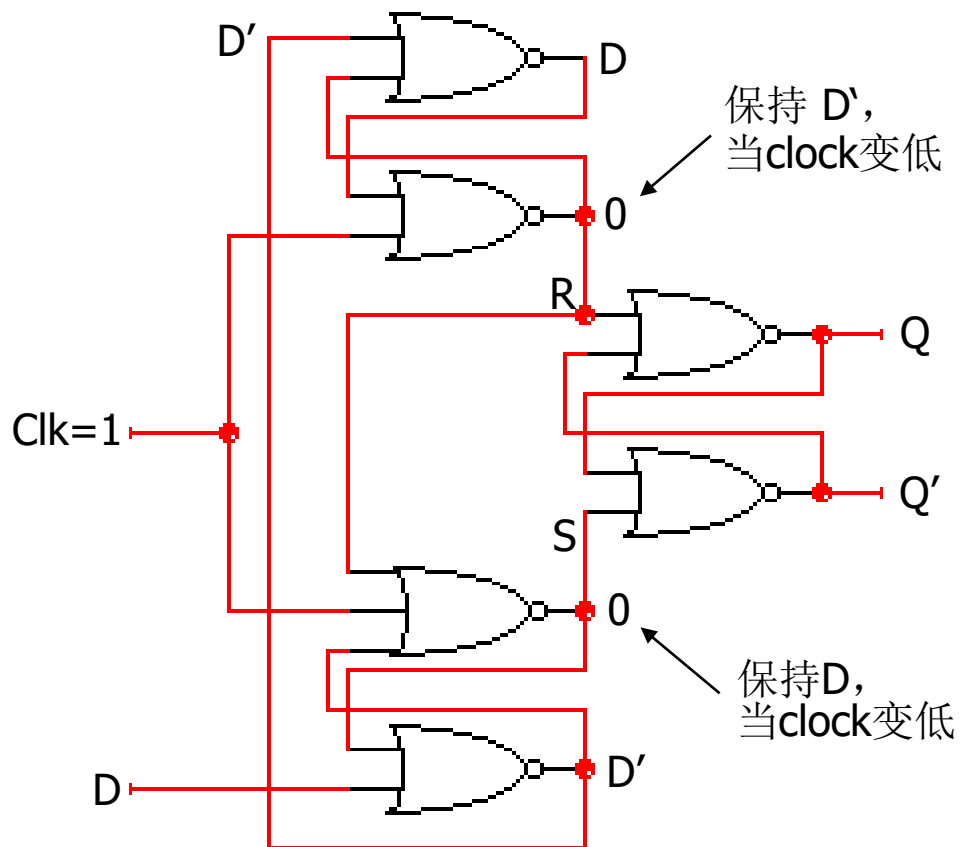
- **分两步动作：**
  - 第一步 $\text{clk}=1$ 时，主接收信号，从保持
  - 第二步 $\text{clk}$ 下降沿到达后，从按主状态翻转
  - 输出状态只能改变一次
- **主从SR**，主为同步SR， $\text{clk}=1$ 的全部时间里输入信号对主都起控制作用；但**主从JK**在 $\text{clk}$ 高电平期间，主只可能翻转一次
- 在 $\text{clk}=1$ 期间里输入发生变化时，要找出 $\text{clk}$ 下降沿前 $Q'$  最后的状态，决定 $Q^*$ 的状态



$Q=0$ 时，只允许 $J=1$ 的信号进入主触发器  
 $Q=1$ 时，只允许 $K=1$ 的信号进入主触发器

# 边沿触发的触发器

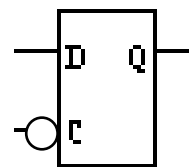
- 有效的解决方案：只有6个门
  - 只对接近时钟信号边缘的输入敏感(高信号时不敏感)



负边沿触发 D触发器 (DFF)

4-5 门延时

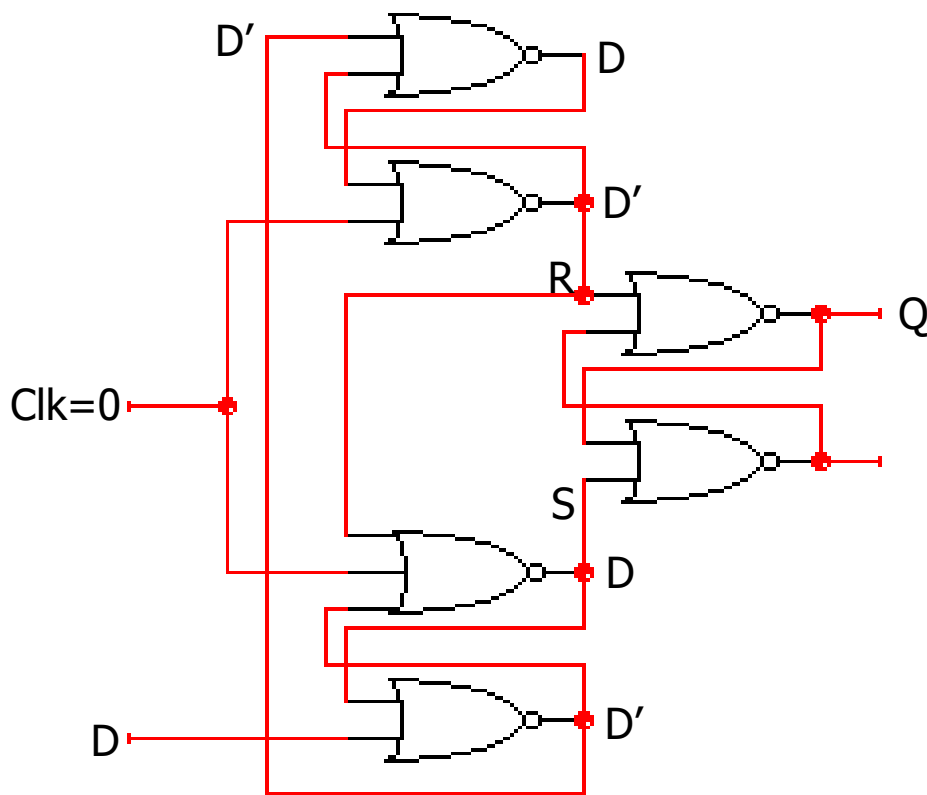
需要保证建立时间和保持时间  
以便捕获输入



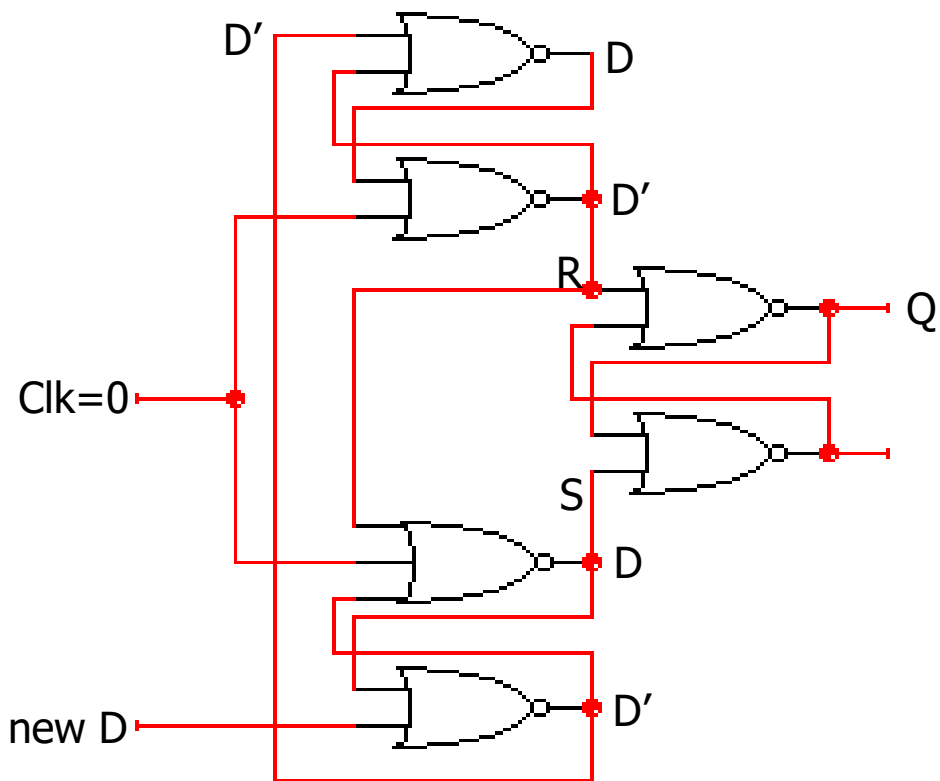
特性方程  
 $Q(t+1) = D$

# 边沿触发的触发器（续）

## □ 循序渐进分析



当clock从高→低  
数据被锁存

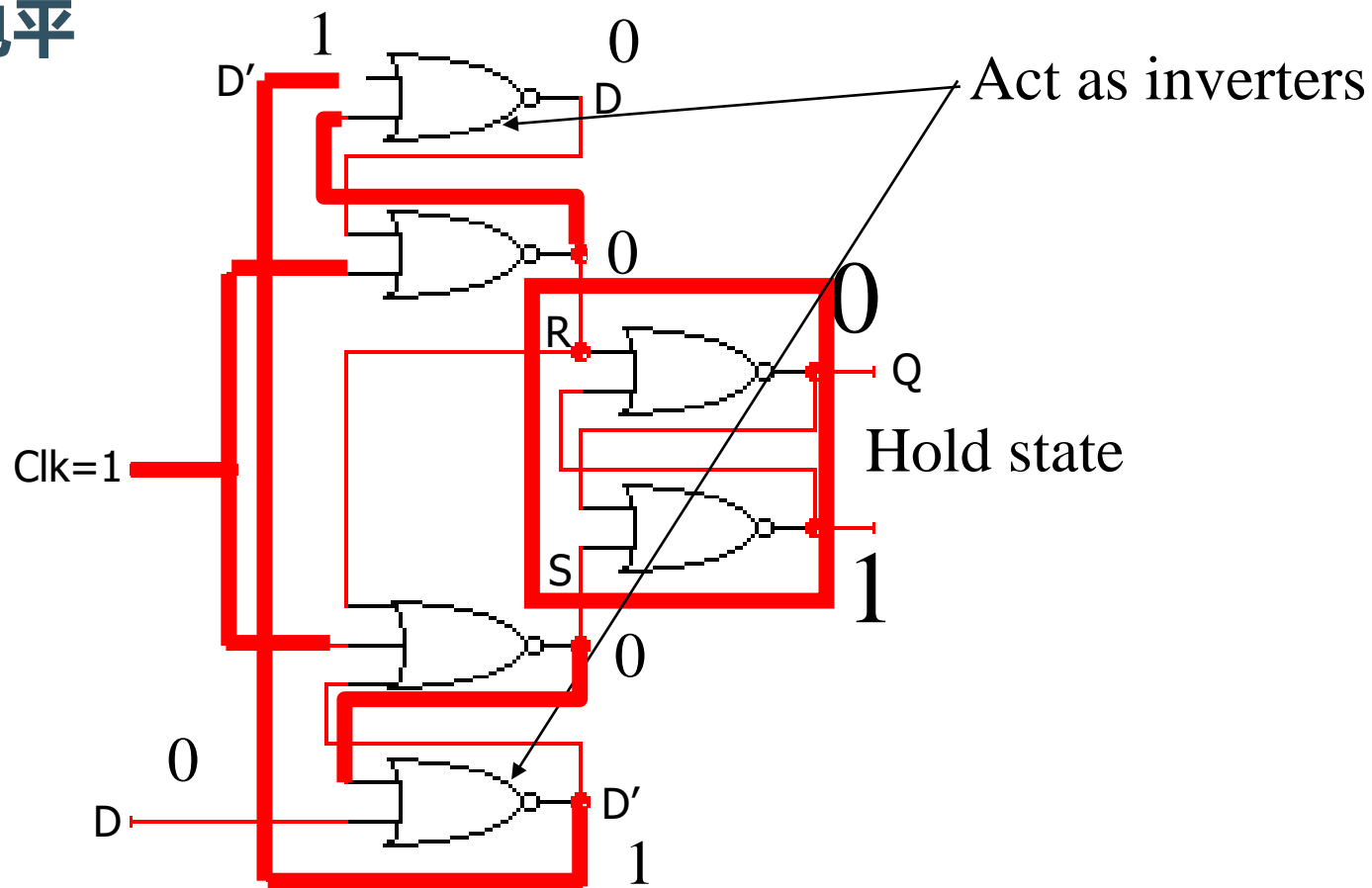


$new D \neq old D$

当clock是低电平  
保持数据

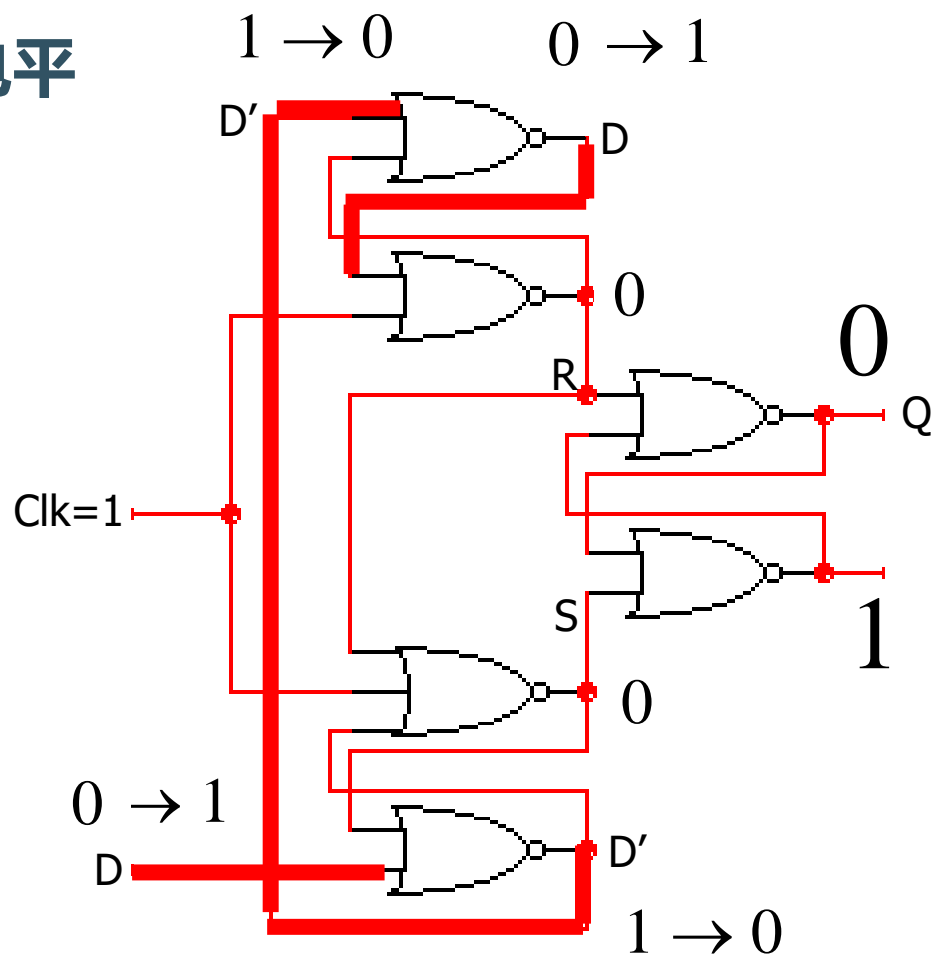
# 边沿触发的触发器 (续)

□  $D = 0$ , Clk是高电平



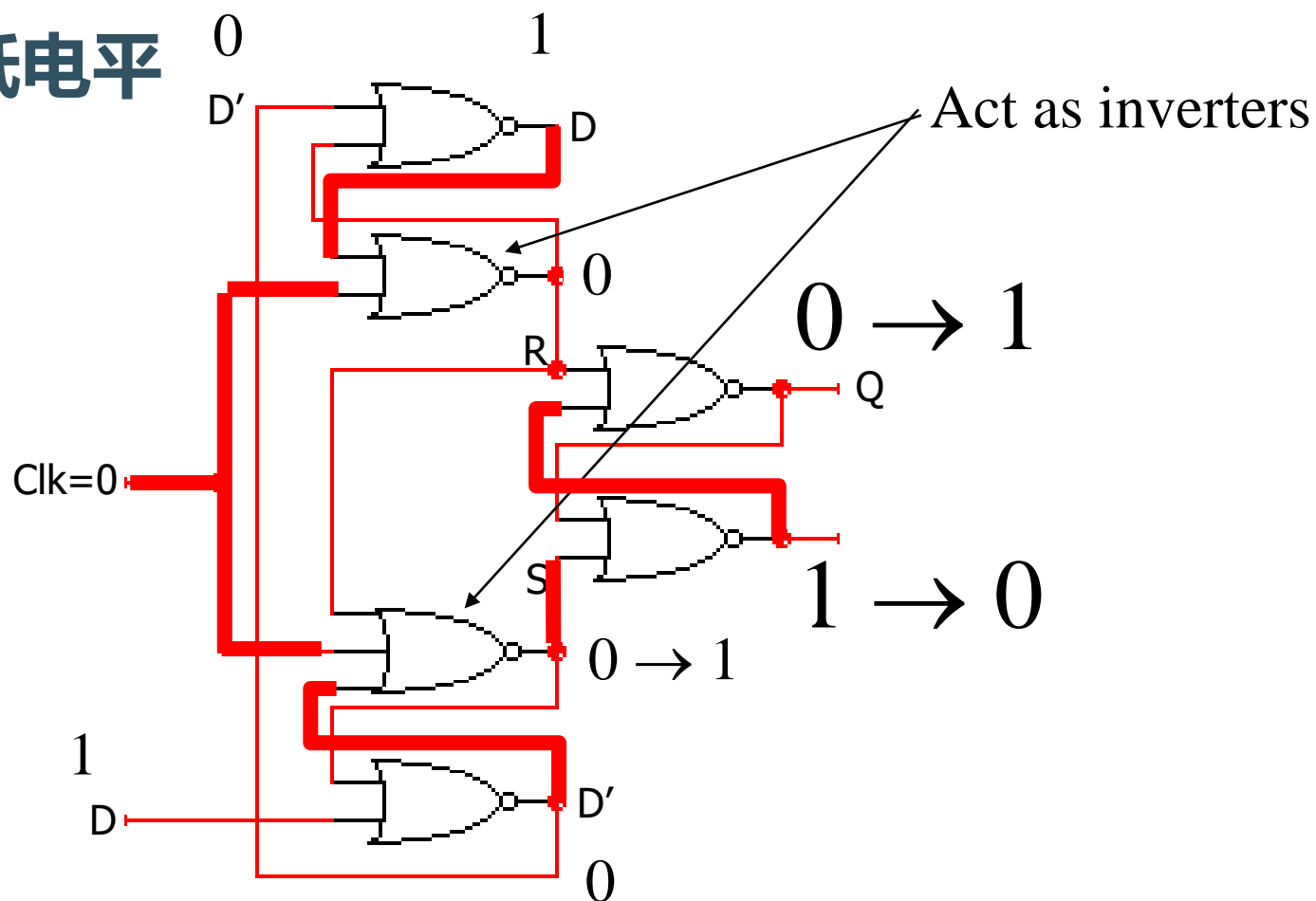
# 边沿触发的触发器 (续)

□  $D = 1$ , Clk是高电平



# 边沿触发的触发器 (续)

□  $D = 1$ , Clk是低电平



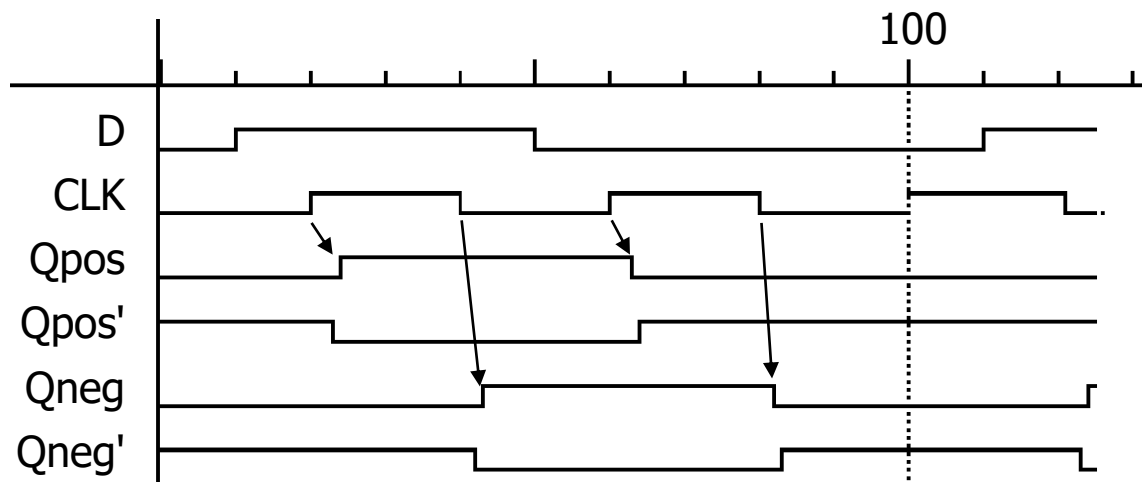
# 边沿触发的触发器 (续)

## □ 正边沿触发的触发器

- 上升沿采样的输入，上升沿后输出变化

## □ 负边沿触发的触发器

- 下降沿采样的输入，下降沿后输出变化



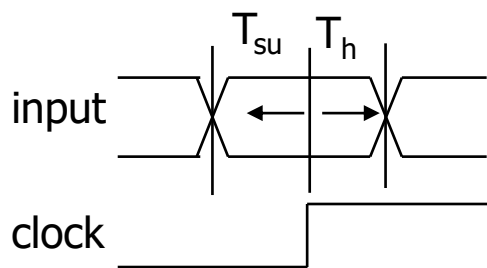
正边沿触发的FF

负边沿触发的FF

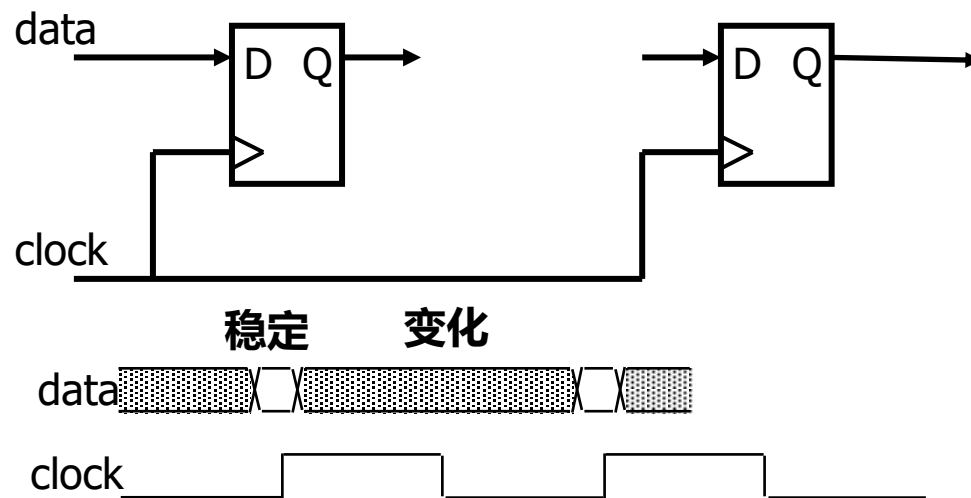
# 时序方法

## □ 术语定义

- **时钟**：周期性事件，导致存储单元状态改变，可以是上升沿或下降沿，或高电平或低电平
- **建立时间**：在时钟事件之前输入必须稳定的最小时间( $T_{su}$ )
- **保持时间**：在时钟事件后输入必须保持稳定的最小时间( $T_h$ )

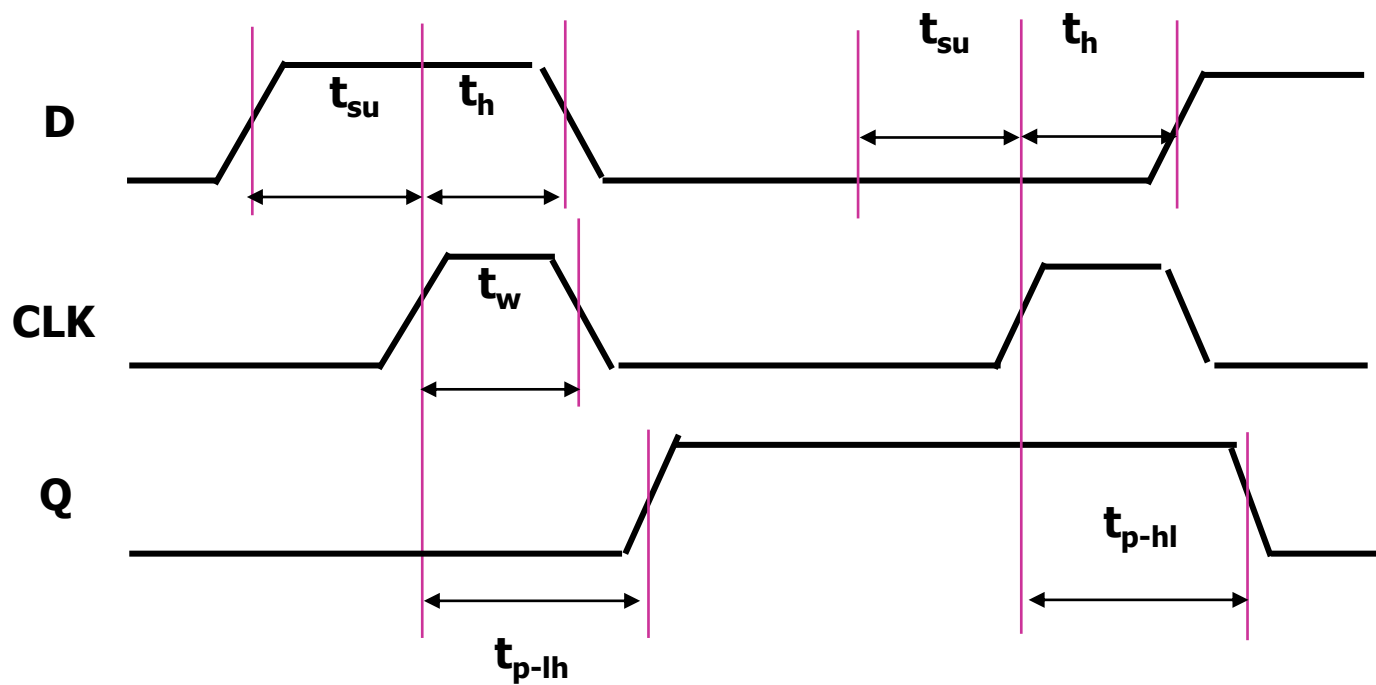


在时钟事件周围有一个  
**定时“窗口”**，在此期间  
输入必须保持稳定和不变，  
以便被识别



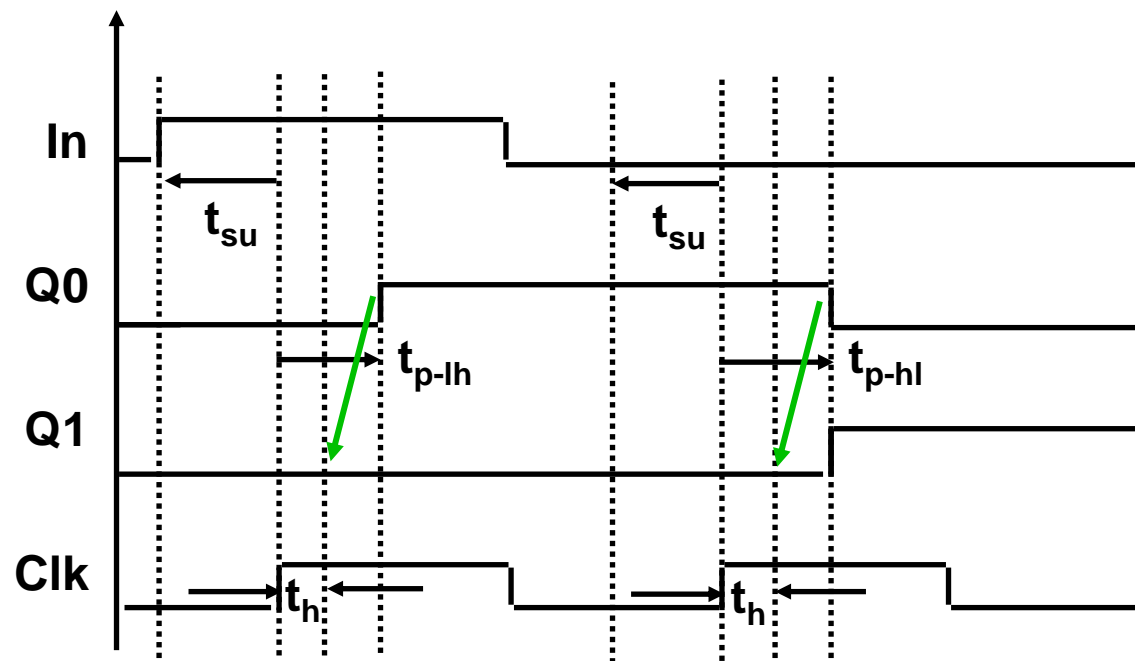
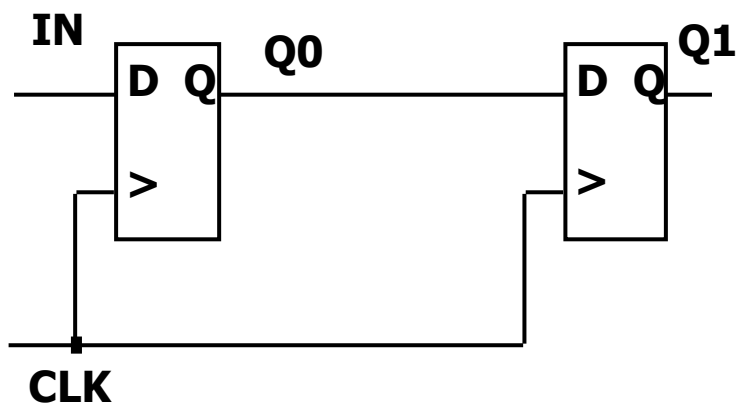


# 术语



传播延迟

# 级联触发器

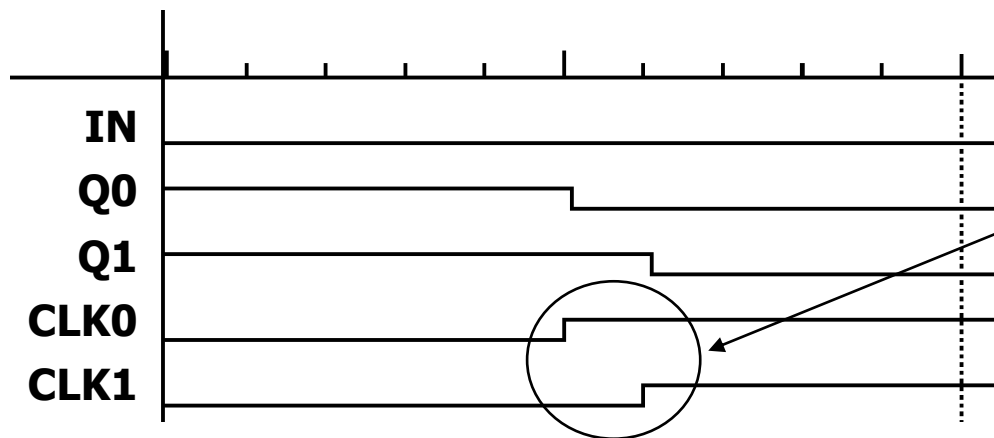


$$t_{p-hl}, t_{p-lh} > t_h$$

$$t_p + t_{su} < t_{cycle}$$

# 时钟脉冲相位差

## □ 时钟锁存



CLK0 clocks 首先锁存  
CLK1 clocks 接着锁存  
CLK1 应该与CLK0对齐,  
但是由于时钟脉冲  
相位差的原因导致滞后

原状态:  $IN = 0, Q0 = 1, Q1 = 1$   
次状态:  $Q0 = 0, Q1 = 0$  (应该  $Q1 = 1$ )

# 时钟脉冲相位差

## □ 高速系统

- 时钟延迟 (线, 缓冲)
- 逻辑门延迟

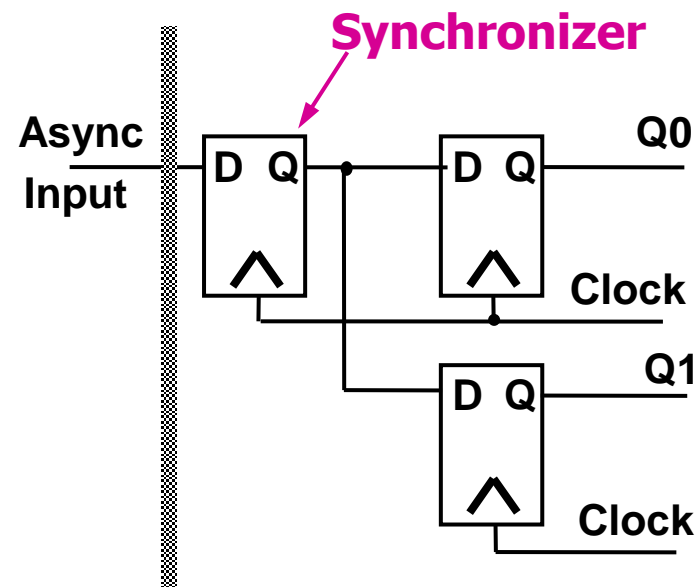
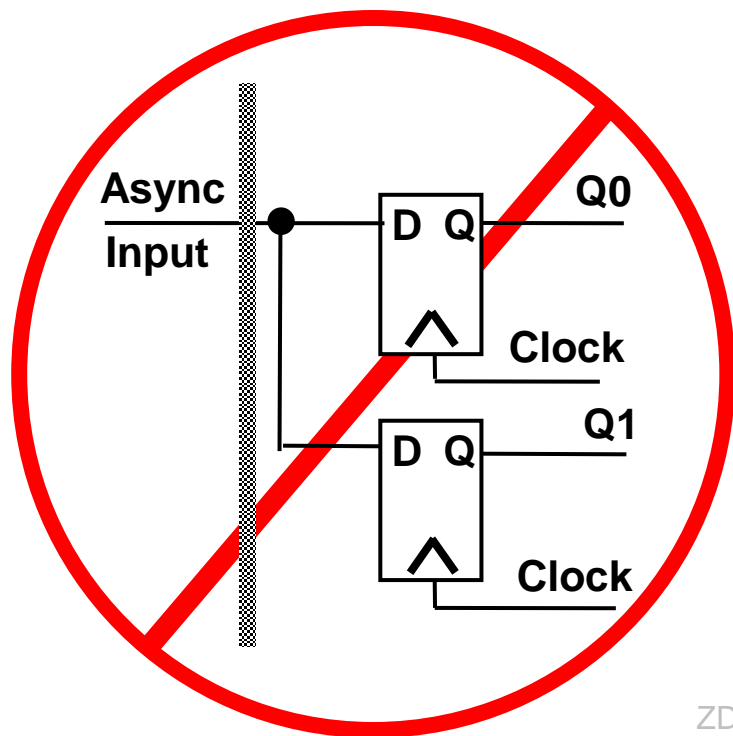
□  $T_p > T_h \rightarrow T_p > T_{\text{skew}} + T_h$

□ If  $T_{\text{skew}} < 0$ ,  $T_{\text{period}} + T_{\text{skew}} > T_p + T_{\text{su}}$

# 处理异步输入

## ❑ 从不扇出异步输入

- 在电路的边界同步
- 扇出同步信号



# 触发器Flip-Flop分类

## □ 逻辑功能分类

- RS锁存器
- JK触发器
- T触发器
- D触发器

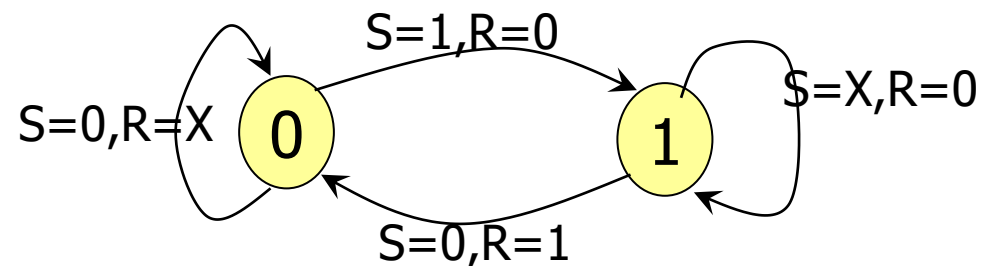
## □ 逻辑功能指按触发器的次态和现态及输入信号之间的逻辑关系

- 特性表
- 特性方程
- 状态转换图

# RS 锁存器

- 特性方程  $Q^{n+1} = S + R'Q^n$
- RS Latch 的状态转换图
- 特性表/真值表

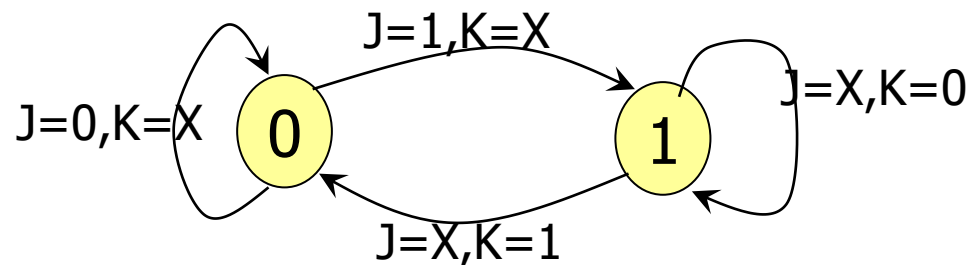
S	R	$Q^n$	$Q^{n+1}$	
0	0	0	0	} 保持
0	0	1	1	
0	1	0	0	} 复位
0	1	1	0	
1	0	0	1	} 置位
1	0	1	1	
1	1	0	0	} 不定
1	1	1	0	



# JK 触发器

- 特性方程:  $Q^{n+1} = JQ^n + K'Q^n$
- JK FF的状态转换图
- 特性表/真值表

J	K	$Q^n$	$Q^{n+1}$	
0	0	0	0	} 保持
0	0	1	1	
0	1	0	0	} 复位
0	1	1	0	
1	0	0	1	} 置位
1	0	1	1	
1	1	0	1	} 翻转
1	1	1	0	

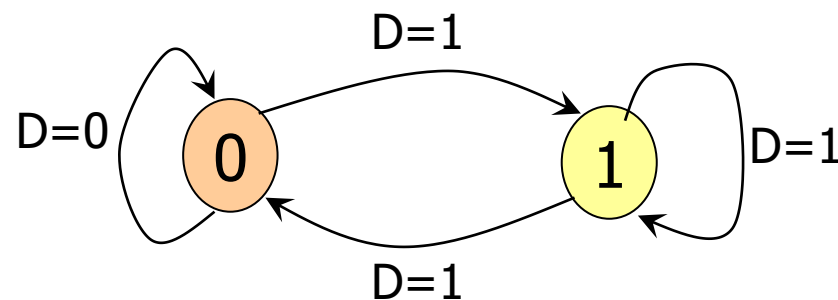




# D 触发器

- 特性方程:  $Q^{n+1} = D$
- D FF的状态转换图
- 特性表/真值表

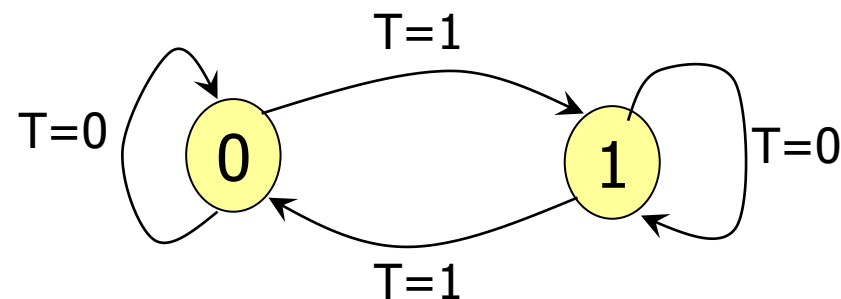
D	$Q^n$	$Q^{n+1}$	
0	0	0	} 复位
0	1	0	
1	0	1	} 置位
1	1	1	



# T 触发器

- 特性方程:  $Q^{n+1} = TQ^n + T'Q^n$
- T FF的状态转换图
- 特性表/真值表

T	$Q^n$	$Q^{n+1}$	
0	0	0	} 保持
0	1	1	
1	0	1	} 翻转
1	1	0	



- T'触发器:  $T=1, Q^{n+1}=Q^n$

JK触发器的两个输入端连在一起作为T端, 可以构成T Flip-flop