NVPsim：应用于非易失处理器架构探索的仿真器

摘要

非易失处理器（NVP）应用了非易失内存技术，在发生断电时保存运行时的信息。在能量采集系统中，这个功能使得NVP能够在间断的电源供应下进行连续的工作进展。这篇论文基于gem5建立了一个NVP仿真器，NVPsim，这个仿真器被已经流片的原型芯片的测试结果所验证，拥有良好的误差。刚进一步，为了阐述这个仿真器进行架构探索的能力，我们探究了选取不同非易失内存作为片上缓存、不同备份策略和不同能量缓冲大小的非易失处理器设计的性能和能量消耗。

介绍

能量采集技术被广泛应用于无电池设备的供电。然而，能量源往往有着先天的不确定性，这导致了采集到的功率不可避免地在有些时候低于设备的需求，造成间歇的电源中断。频繁的电源中断造成了微处理器中寄存器、易失的缓存中运行状态的丢失，导致了系统性能的下降。为了解决这一问题，非易失处理器（NVP）在最近被广泛认为是一种需要从外界进行能量采集的节点的解决方案。

非易失处理器使用片上的非易失储存器来在发生断电时保存运行线程的状态。当供电恢复，线程状态从非易失储存器中被恢复。Wang等人将易失的触发器（Flip Flop）换成了铁电的触发器，从而实现了非易失处理器。这个处理器相比“MSP430FR系列”微处理器休眠和唤醒时间分别小30倍和103倍。

非易失处理器体系结构的探索在之前的工作中被实现，Ma等人探索了多种非易失处理器的设计，这些设计使用了不同观点微结构和不同的能量源来最大化非易失处理器的运行工作进展。然而，他们主要关注点在于备份非易失处理器的寄存器的策略，而忽视了片上缓存的设计。尽管NVP指令和数据的缓存可以使用非易失储存器，高的写入所需能量和延时会因为非易失储存器的特性而被引入。非易失SRAM（nvSRAM）被提出以替换传统缓存中的SRAM，以实现高性能和低能量消耗。Tsai等人分析了比特级的写入nvSRAM写入数据量降低技术，Li等人提出了块级的能量利用率高的nvSRAM备份技术。然而，这些备份技术的有效性缺少在不同架构下的系统探究。事实上，随着核心数和内存数的提升差距变大，NVP处理器的缓存设计变得越来越重要。它为非易失处理器的设计添加了新的维度。

NVP处理器的设计探索需要一个合适的仿真工具，Ma等人验证非易失处理器设计的方式是使用Verilog，此仿真方式仿真整个体系架构速度非常慢，Dong等人设计了NVSim，以仿真不同非易失存储器的设计技术，但是没有考虑整个体系架构。Binkert等人提出了gem5，一个高配置自由度仿真框架，但是不对非易失处理器结构仿真提供支持。我们拓展了这个仿真框架，使之成为一个非易失处理器设计探索的合适仿真器。

这篇文章的目标有两层。首先，建立在现存gem5仿真框架下的一个体系结构级的非易失处理器仿真器被编写；其次，使用被提出的这个仿真器，我们进行了非易失处理器的设计探索。我们着重探索了非易失处理器片上缓存的设计，这在前人的工作中没有被提到。综上，此论文给出了如下贡献：

* 一个建立在gem5仿真框架的非易失处理器仿真器（NVPsim）被提出，经过验证，它是一个拥有高灵活性和高准确度的非易失处理器体系架构的探索工具。
* 我们使用NVPsim验证了使用不同非易失储存器来进行片上缓存、不同能量缓存的非易失处理器设计。
* 使用NVPsim，我们验证了在不同缓存类型在不同策略下的备份运行状态的效率。

论文的其余部分如下：第二部分介绍了NVPsim基于的非易失处理器的模型买第三部分介绍NVPsim的设计，第四部分验证了NVPsim的准确性，第五部分进行了NVP的设计探索。