

ADDA 相关模拟电路的分析和讨论

对于 AD9715、AD9146、AD9286、AD9239 相关模拟电路中的一些问题，我们进行了一些分析、仿真和讨论，具体的内容如下。

1 AD9715 相关模拟电路的分析和讨论

1.1 数字供电输入端 DVDD、DVDDIO 与电压调整器 LDO

根据数据手册，AD9715 的数字供电输入和模拟供电输入是分开的，数字核心部分需要 1.8V 的供电电压。

LDO is provided for DVDDIO supplies greater than 1.8 V, or th
1.8 V can be supplied directly through DVDD. A 1.0 μ F bypass
capacitor at DVDD (Pin 7) is required when using the LDO.

图 1 THEORY OF OPERATION, AD9715 Datasheet Page 32

我们可以用大于 1.8V 的电压，通过 DVDDIO 端口，再经过片上 LDO（Low Dropout Regulator，直流线性电压调整器），对数字部分进行供电；也可以直接用 1.8V 电压通过 DVDD 端口进行供电。

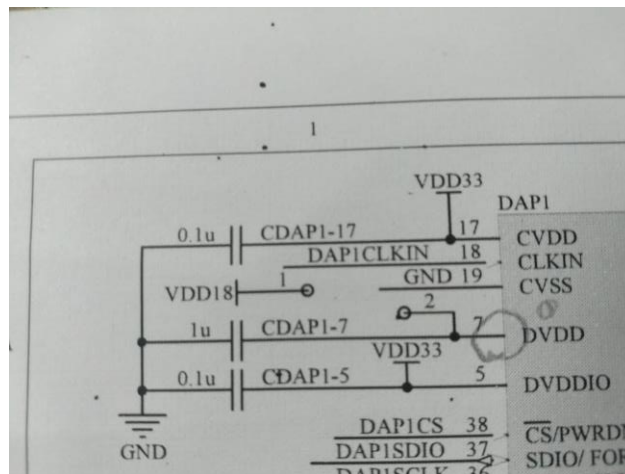


图 2 AD9715 数字供电部分电原理图

由电原理图可知，驱动电路是通过前一种方式，也就是用高于 1.8V 的供电电压通过 DVDDIO 对 AD9715 进行供电的，而且 1.0uF 的旁路电容也已经接到了 DVDD 上。在这种情况下，我们可以需要启用片上 LDO 对电压进行转换。

Power-Down	0x01	7	LDOOFF	0 (default): LDO voltage regulator on.
		6	LDOSTAT	1: turns core LDO voltage regulator off.
				0: indicates that the core LDO voltage regulator is off.
				1 (default): indicates that the core LDO voltage regulator is on.

图 3 SPI REGISTER DESCRIPTIONS, AD9715 Datasheet Page 36

根据数据手册，LDO 的状态由寄存器 Power-Down (0x01) 的 LDOOFF (Bit 7) 控制，在默认状态下为 0，即启用 LDO。因此数字供电输入部分应该可以正常工作。

1.2 参考电压输入/输出端 (REFIO) 的讨论

1.2.1 REFIO 的工作模式

REFIO 端也有两种工作模式，如数据手册中所述：

34	REFIO	Reference Input/Output. Serves as a reference input when the internal reference is disabled. Provides a 1.0 V reference output when in internal reference mode (a 0.1 μ F capacitor to AVSS is required).
----	-------	---

图 4 PIN CONFIGURATIONS AND FUNCTION DESCRIPTIONS, AD9715 Datasheet Page 11

在外部基准模式下 REFIO 作为外部参考电压的输入端；在内部基准模式下作为 1.0V 参考电压的输出端（需要在 REFIO 和 AVSS 之间接一个 0.1 μ F 的电容）。

我们希望 REFIO 工作在内部基准模式，因为在外部驱动电路中可能需要用到 1.0V 的参考电压。根据数据手册，REFIO 的工作模式受寄存器 Power-Down (0x01) 的 EXTREF (Bit 0) 控制，在默认状态下为 0，即内部基准模式，所以不需要做太多调整。

0x01) through the SPI interface. To use the internal reference, decouple the REFIO pin to AVSS with a 0.1 μ F capacitor, enable the internal reference, and clear Bit 0 of the power-down register (Address 0x01) through the SPI interface. Note that this is the default configuration. The internal reference voltage is present at REFIO. If the voltage at REFIO is to be used anywhere else in

图 5 REFERENCE OPERATION, AD9715 Datasheet Page 43

REFIO 的输出参考电压还受寄存器 Reference Resistor (0x0D) 的 RREF[5:0]（前 6 bit）控制，具体设置如下：

Reference Resistor	0x0D	5:0	RREF[5:0]	Permits an adjustment of the on-chip reference voltage and output at REFIO (see Figure 98) two's complement. 000000 (default): sets the value of R_{REF} to 10 k Ω , $V_{REF} = 1.0$ V. 011111: sets the value of R_{REF} to 12 k Ω , $V_{REF} = 1.2$ V. 100000: sets the value of R_{REF} to 8 k Ω , $V_{REF} = 0.8$ V. 111111: sets the value of R_{REF} to 10 k Ω , $V_{REF} = 1.0$ V.
--------------------	------	-----	-----------	---

图 6 SPI REGISTER DESCRIPTIONS, AD9715 Datasheet Page 38

默认状态下 RREF[5:0]=000000，输出参考电压为 1.0V，符合我们的要求。

1.2.2 REFIO 的增益调制效应

需要注意的是，在引脚模式 (Pin Mode) 下，REFIO 具有增益调制的效果。Pin Mode 是 AD9715 的一种较为简单的工作模式，在这种模式下，我们不用通过 SPI 总线读写寄存器，只需要操控 4 个引脚上的信号，就可以控制 AD9715，这会使固件和驱动的设计更加简单。因此我们希望让 AD9715 工作在 Pin Mode 下，但这就必须要考虑到 REFIO 的增益调整效应。

REFIO 的增益调制效应是指，在 REFIO 引脚上拉电流或灌电流，会使模拟电流输出端（IOUTP、IOUTN、QOUTP、QOUTN）的满标电流 I_{xOUTFS} 发生变化，也就是会影响输出电压的大小。

DAC currents can be externally adjusted in pin mode by sourcing or sinking currents at the FSADJI/AUXI and FSADJQ/AUXQ pins as desired with the fixed resistors installed. An op amp output with appropriate series resistance is one of many possibilities. This has the same effect as changing the resistor value. Place at least 10 k Ω resistors in series right at the DAC to guard against accidental short circuits and noise modulation. The REFIO pin can be adjusted $\pm 25\%$ in a similar manner, if desired.

图 7 PIN MODE, AD9715 Datasheet Page 34

数据手册中没有明确给出 REFIO 端拉电流、灌电流的大小和满标输出电流之间的关系，只是说明这种调整的范围为 $\pm 25\%$ 。

如果我们要在输出驱动电路中使用 REFIO 产生的参考电压，就需要考虑到这可能在 REFIO 端口产生拉电流或灌电流的效应，进而影响输出的模拟电流和模拟电压，引入噪声。为了避免这种情况，可能有下述两种解决方案。

- **方案一 加装 10k Ω 电阻**

数据手册在 *COARSE GAIN ADJUSTMENT* 一节中，对 REFIO 的增益调制效应给出了进一步解释。

Option 4

As in Option 3, when the device is in pin mode, both full-scale values can be adjusted by sourcing or sinking current from the REFIO pin. Noise injected here appears as amplitude modulation of the output; therefore, a portion of the required series resistance (at least 10 k Ω) must be installed at the pin. A range of $\pm 25\%$ is quite practical when using this method.

图 8 COARSE GAIN ADJUSTMENT Option 4, AD9715 Datasheet Page 46

它指出，REFIO 端口上注入的噪声可能对输出产生增益调整效应，因此需要把一部分串联电阻（至少 10k Ω ）安装到这个管脚上。

按照我的理解，加装 10k Ω 电阻可以减少 REFIO 管脚上拉电流和灌电流的大小，进而减小增益调制效应。但是不确定这种方法会不会产生其他副作用。

- **方案二 避免使用 REFIO 上的参考电压**

我们可以尽量避免使用 REFIO 上的参考电压，这样就不会产生拉电流和灌电流的效果，不会对输出产生影响。比如，我们可以将运放 ADA4899 的正向端接地，这样电路也可以在一定范围内正常工作。具体的分析和仿真参见下一节。

1.3 输出驱动电路的分析、仿真和讨论

我们尝试对 AD9715 输出驱动部分的模拟电路进行分析和仿真。

1.3.1 输出驱动电路的分析

AD9715 的输出驱动电路如下图所示：

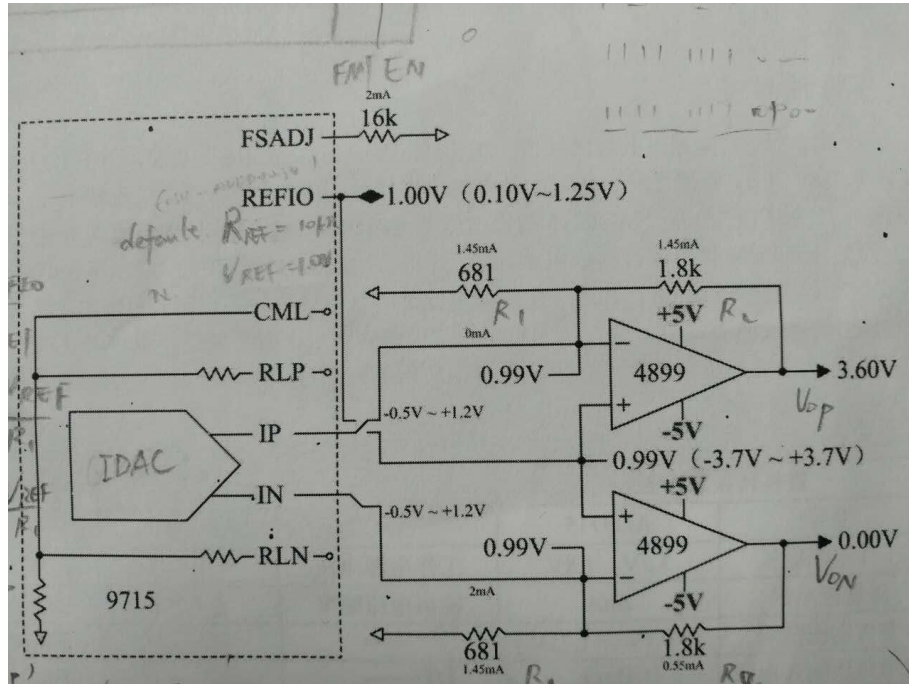


图 9 AD9715 输出驱动电路原理图

由电路图可知， $R_{SET} = 16k\Omega$

根据数据手册，有 $I_P = \frac{C}{2^N} \cdot \frac{V_{REF}}{R_{SET}}$ ， $I_N = \frac{2^N - 1 - C}{2^N} \cdot \frac{V_{REF}}{R_{SET}}$

其中 C 是数字信号的代码， N 是数字信号位宽，AD9715 中 $N=10$ 。

AD9715 的输出电阻为 $200M\Omega$ ， IP 和 IN 端可以看作两个理想电流源，假设 ADA4899 是理想运放，则有：

$$\begin{cases} I_P + \frac{V_{op} - V_{REF}}{R_2} = \frac{V_{REF}}{R_1} \\ I_N + \frac{V_{on} - V_{REF}}{R_2} = \frac{V_{REF}}{R_1} \end{cases} \Rightarrow$$

$$V_o = V_{op} - V_{on} = R_2(I_N - I_P)$$

$$= \frac{2^N - 1 - 2C}{2^N} \cdot \frac{R_2}{R_{SET}} \cdot V_{REF}$$

在 $R_{SET} = 16k\Omega, V_{REF} = 1V$ 的情况下, I_p 与 I_N 的变化范围都是 0 到 2mA, 输出电压 V_o 的变化范围为 -3.6V 到 3.6V。如果设 $I_i = I_N - I_p$, 则电路的传输函数(跨阻)为:

$$H = \frac{V_o}{I_i} = R_2 = 1.8k\Omega, \text{ 这可能是输出驱动电路工作的理想状态。}$$

1.3.2 输出驱动电路的仿真

在 OrCAD 17.0 中, 可以对上面的电路进行仿真。由于没有找到 AD9715 的 Spice 模型, 所以采用理想电流源替代 AD9715, 并导入 ADA4899 的 Spice 模型。

如果采用前一节提到的方案一, 在参考电压 REFIO 和运放正相端之间加装 $10k\Omega$ 电阻, 得到的仿真电路如下。

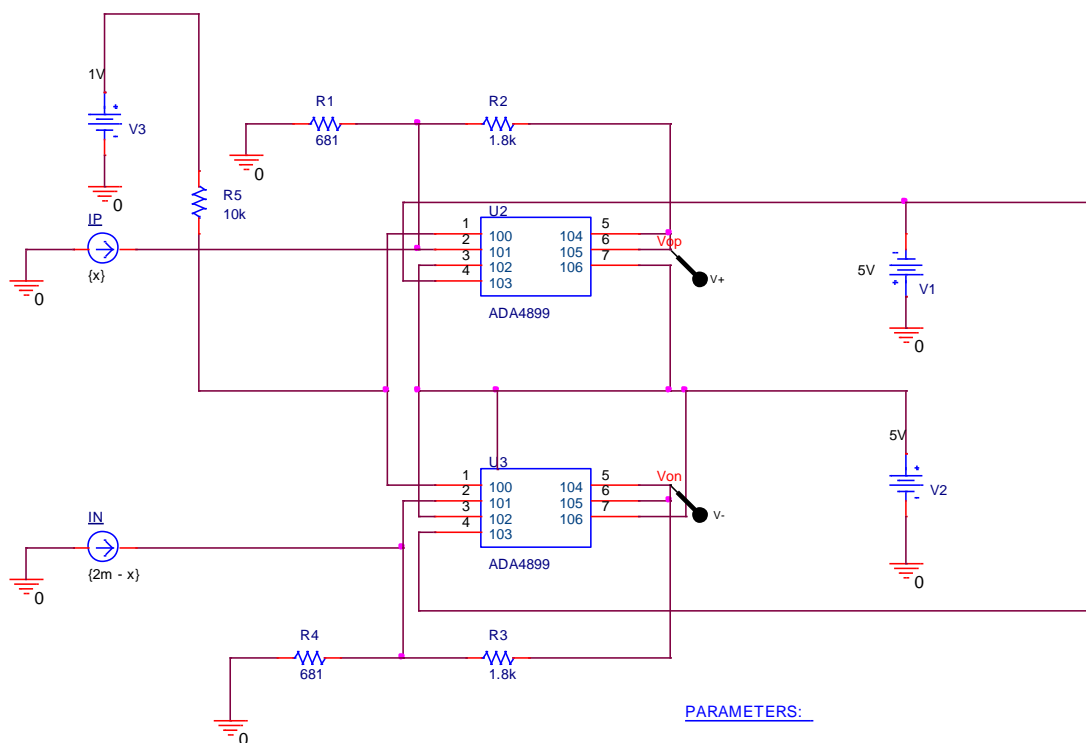


图 10 AD9715 输出驱动电路(方案一)仿真原理图

设置 IP 端的电流为 x, IN 端的电流为 $2mA - x$, 配置 PSpice 对 x 从 0 到 2mA 扫描, 得到输出电压 V_o 的变化曲线如下:

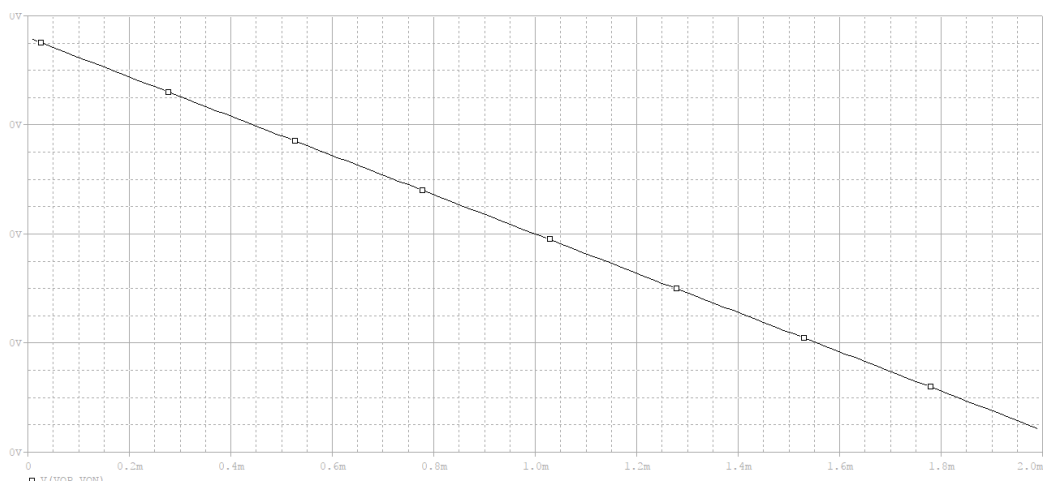


图 11 AD9715 输出驱动电路（方案一）输出电压仿真波形图

跨导 $H = \frac{V_o}{I_i} = \frac{V_{op} - V_{on}}{I_n - I_p}$ 的变化如下：

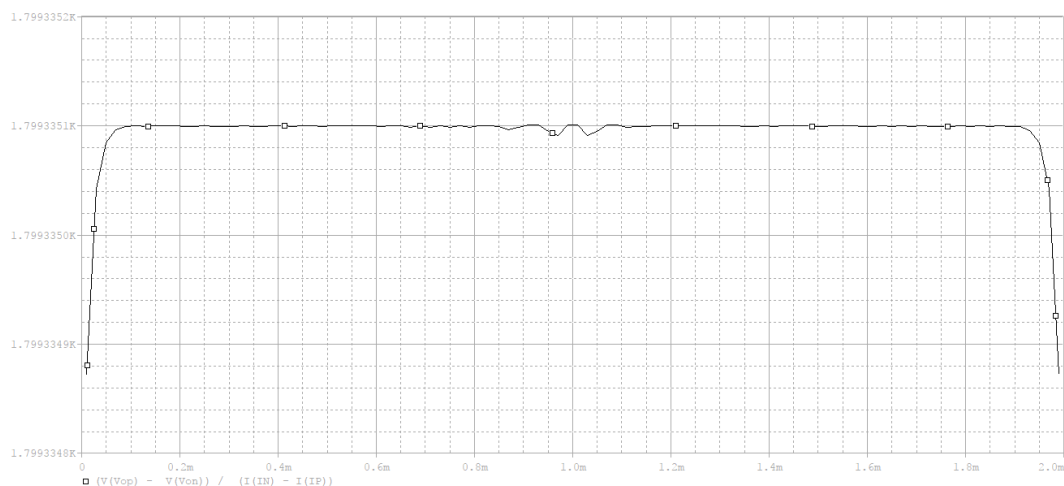


图 12 AD9715 输出驱动电路（方案一）跨导仿真波形图

可见，跨导始终非常接近 $1.8k\Omega$ ，说明输出驱动电路工作良好，没有超过运放 ADA4899 的最大共模输入范围。当然，这是在没有考虑 AD9715 的特性的情况下进行的仿真，包括 REFIO 的调制效应也没有考虑在内，实际情况会更为复杂。

如果采用上一节提到的方案二，即运放正相端直接接地，仿真得到输出电压变化如下：

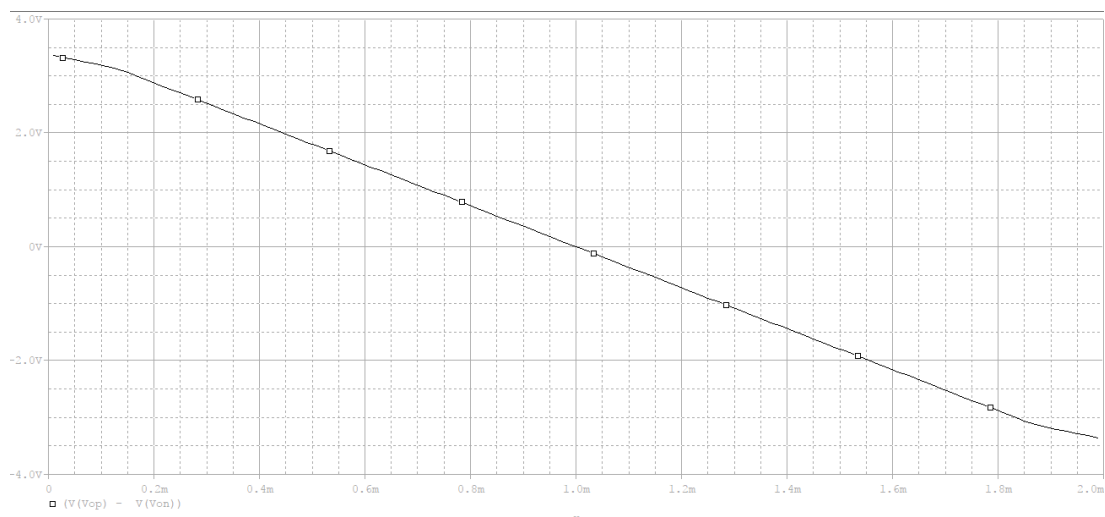


图 13 AD9715 输出驱动电路（方案二）输出电压仿真波形图

跨导变化曲线如下：

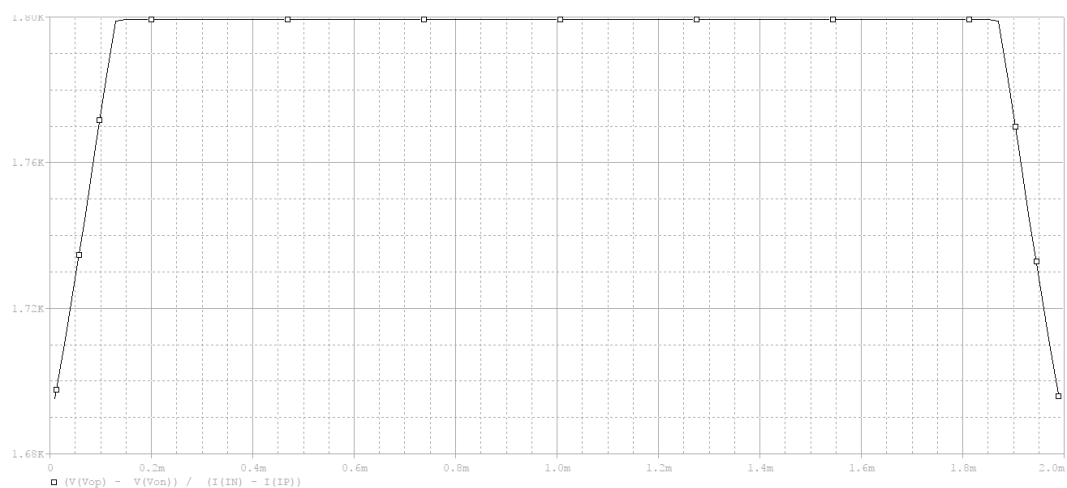


图 14 AD9715 输出驱动电路（方案二）跨导仿真波形图

可见，这种情况下跨导在 $1.7k\Omega$ 到 $1.8k\Omega$ 之间变化，线性特性比方案一要差很多，可能是因为接近了运放的最大共模电压输入范围。

1.4 模拟电压输出的另一种可选方式

模拟电压输出的另一种可选方式是在模拟电流输出端直接加负载电阻，如下图所示：

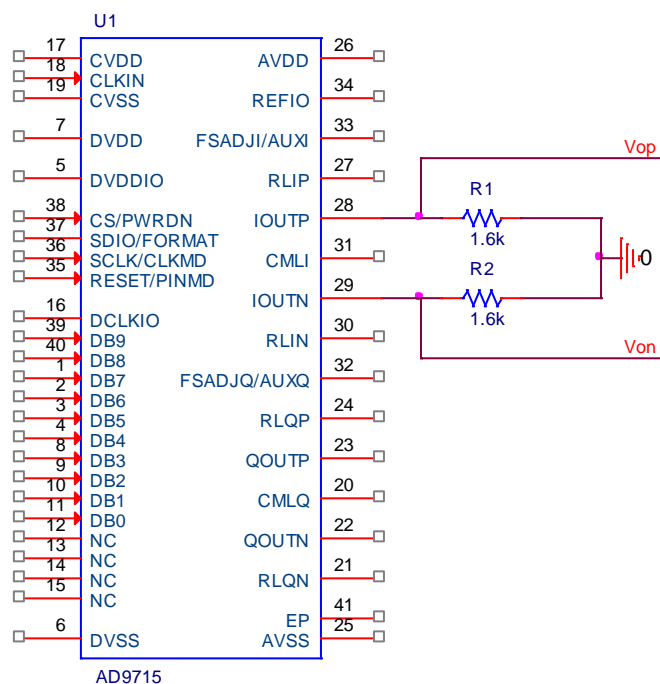


图 15 AD9715 输出驱动电路（另一种方式）原理图

这种情况下差分电流 I_P 和 I_N 分别在电阻 R_1 、 R_2 上产生电压 V_{op} 和 V_{on} 输出。问题在于这种方法不能和前面的利用运放的输出驱动电路共存。

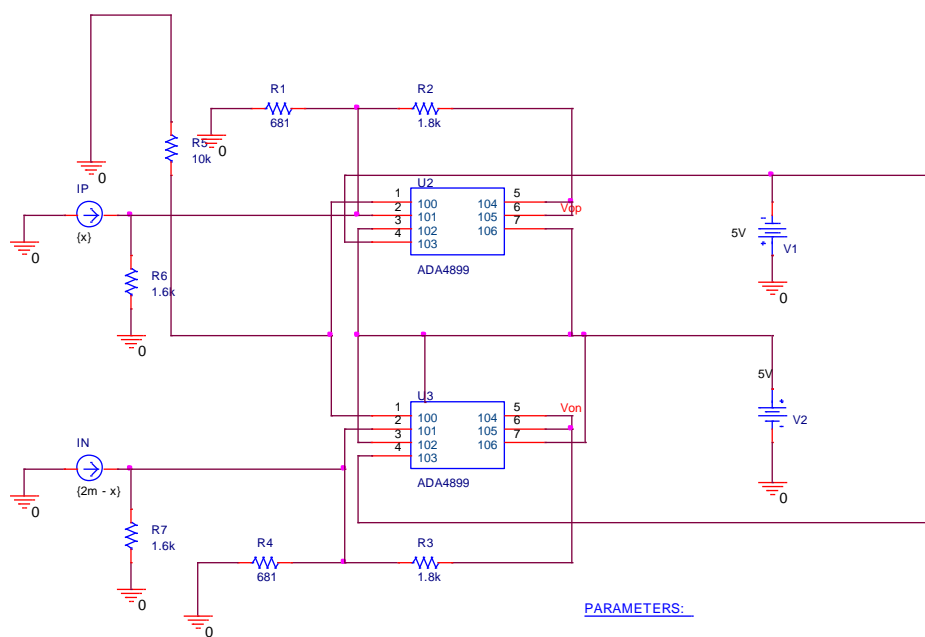


图 16 AD9715 输出驱动电路（两种方式共存）仿真原理图

如上图所示，如果在电流输出端加上 $1.6k\Omega$ 的电阻，相当于与之前接在运放反相端和地之间的电阻 R_1 、 R_4 并联，会改变运放的反馈特性，使得系统的线性性下降，如下图所示：

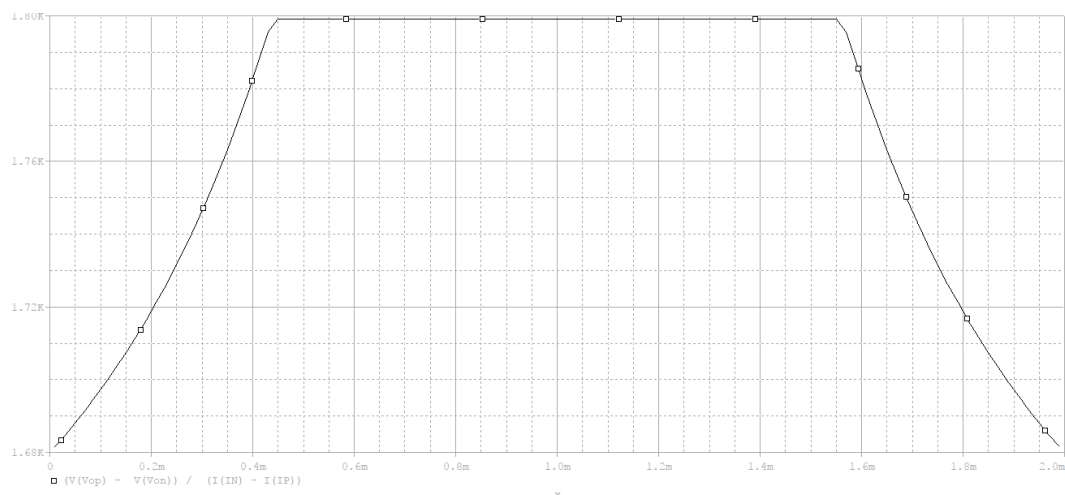


图 17 输出驱动电路（两种方式共存）跨导仿真波形图

跨导的变化范围变得更大。适当增大 R_1 、 R_4 可以改善这一情况，下图是 R_1 、 R_4 等于 $1.6k\Omega$ 时跨导的变化曲线：

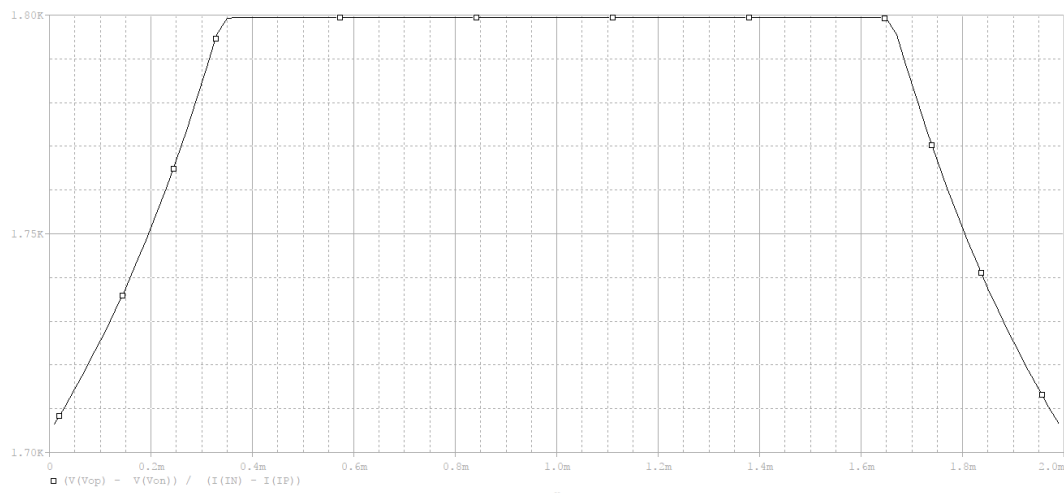


图 18 输出驱动电路（两种方式共存、改进电阻阻值）跨导仿真波形图

变化范围缩小到了 $1.71k\Omega$ 到 $1.80k\Omega$ 。

1.5 运放反馈回路的旁路电容与输出驱动电路的频率特性

电原理图中，在运放 ADA4899 的 $1.8k\Omega$ 反馈电阻旁边还并联了一个 $0.2nF$ 的电容。这个电容的作用可能是为了减少直流漂移，但是似乎会对输出驱动电路的频率特性造成一定的影响。

1.5.1 输出驱动电路频率特性的分析

考虑到旁路电容的存在，对输出驱动电路重新进行分析，得到传输函数如下：

$$H(\omega) = \frac{V_o}{I_i} = \frac{1}{\frac{1}{R_2} + j\omega C_p} = \frac{R_2}{1 + j\omega C_p R_2}$$

幅频特性：

$$|H(\omega)| = \frac{R_2}{\sqrt{1 + (\omega C_p R_2)^2}}$$

这就导致输出驱动电路存在一个上截止频率 f_H

$$f_H = \frac{1}{2\pi C_p R_2} = \frac{1}{2\pi \times 0.2 \times 10^{-9} \times 1.8 \times 10^3} \approx 442.11 \text{kHz}$$

也就是当 DAC 输出信号的变化速度超过 442.11kHz 时，输出驱动电路的增益会降低到低频状态的 0.707 倍以下。而实际上 AD9715 的最大输出采样率可以达到 125MSPS，MicroBlaze 软核的主频虽然比较低但似乎也有百兆数量级。因此输出驱动电路会对高频的信号产生限制作用，可能需要改进。

1.5.2 输出驱动电路频率特性的仿真

为了仿真输出驱动电路在高频下的情况，我们可以采用两个带 1mA 偏置、幅度为 1mA、相位相反的正弦电流源代替 IP 和 IN 进行仿真，电路图如下所示：

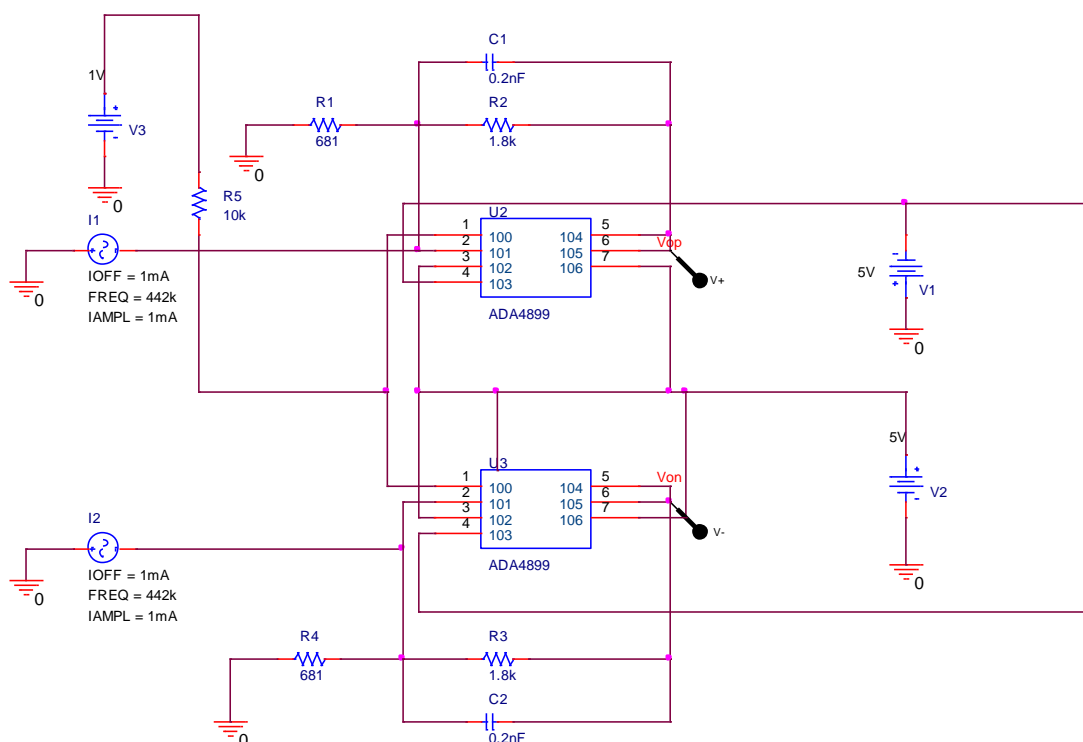


图 19 输出驱动电路（方案一）频率特性仿真原理图

由于有相位的限制条件，无法进行频率扫描得到直观的幅频特性曲线，但是我们可以特定的频率条件下对电路进行测试。如下图是 442kHz 下输出电压的波形：

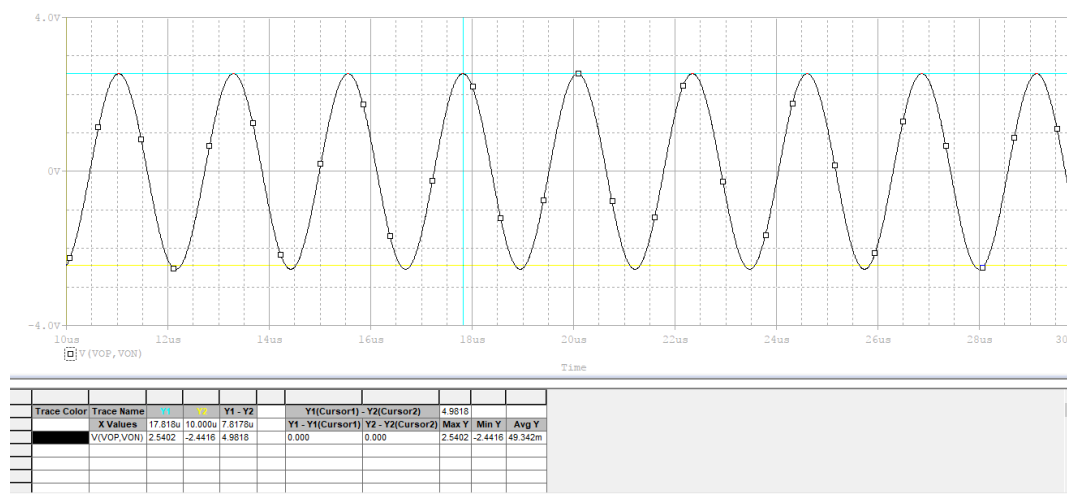


图 20 输出驱动电路（方案一，442kHz）输出电压仿真波形图

可见，在 442kHz 下，输出电压的峰值为 2.54V，为低频情况下峰值 3.60V 的 0.706 倍，与理论分析的结果相近。

如果去掉旁路电容 C_p ，信号幅度又恢复到 3.60V 左右：

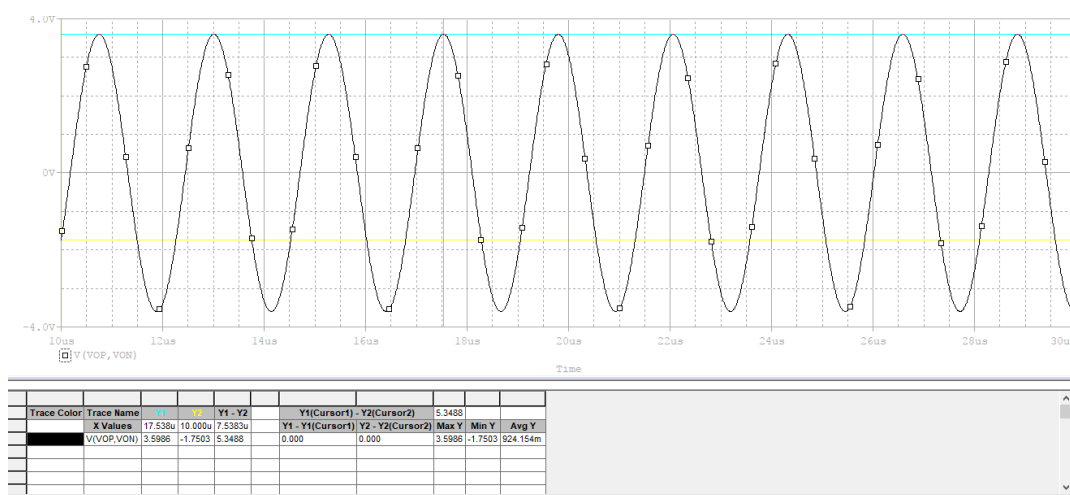


图 21 输出驱动电路（方案一，442kHz，无旁路电容）输出电压仿真波形图

说明电路的其他部分是满足高频要求的。运放 ADA4899 的数据手册也显示，只有当频率大于 100MHz 时，它的增益才会发生明显变化：

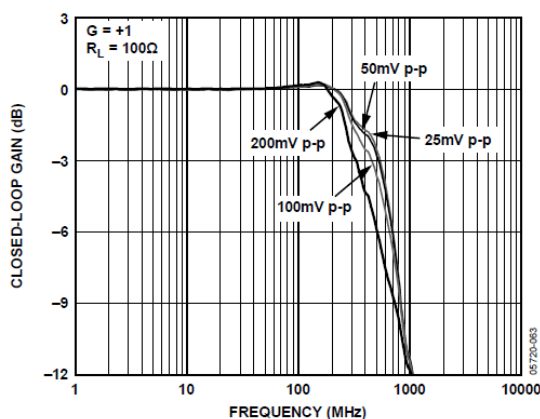


图 22 ADA4899 增益幅频特性曲线，ADA4899 Datasheet Page 14

因此为了改善输出驱动电路的频率特性，我们可以适当减小旁路电容 C_p 的值，或者直接舍弃旁路电容。

1.6 运放使能端 $\overline{DISABLE}$ 的控制

运放使能端 $\overline{DISABLE}$ 可以对运放 ADA4899 的工作状态进行控制，具体的功能如下：

Table 7. $\overline{DISABLE}$ Pin Truth Table

Supply Voltage	$\pm 5\text{ V}$	$+5\text{ V}$
Disable	-5 V to $+2.4\text{ V}$	0 V to 2.4 V
Enable	Open	Open
Low Input Bias Current	4.3 V to 5 V	4.3 V to 5 V

图 23 ADA4899 $\overline{DISABLE}$ 端真值表，ADA4899 Datasheet Page 16

当 $\overline{DISABLE}$ 端电压为 -5 V 到 2.4 V 时，运放处于非使能状态，不能工作；当 $\overline{DISABLE}$ 端悬空时，运放处于使能状态，可以正常工作；当 $\overline{DISABLE}$ 端电压为 4.3 V 到 5 V 时，运放处于低输入偏置电流状态，此时运放的输入偏置电流比正常状态小 100 倍，但是输入电流噪声会增大为 2 倍。

电原理图中设计了运放使能端 $\overline{DISABLE}$ 的控制电路如下：

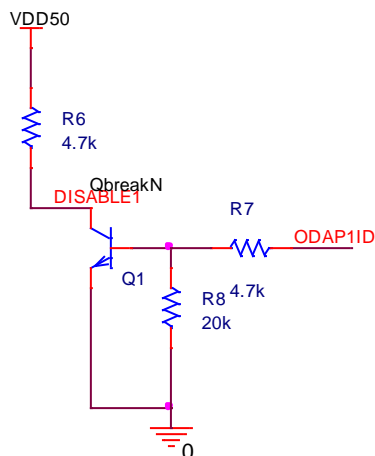


图 24 ADA4899 DISABLE 端控制电路仿真原理图

通过一个 NPN 管，可以用数字信号控制 $\overline{DISABLE}$ 端。通过仿真可以发现，当数字信号 ODAP1ID 为高电平时，NPN 管导通， $\overline{DISABLE}$ 端电压为几十毫伏，运放不能工作；当数字信号 ODAP1ID 为低电平时，NPN 管截止， $\overline{DISABLE}$ 端电压为 5V，运放工作在低输入偏置电流状态。因此，该控制电路可以实现对运放 $\overline{DISABLE}$ 端的控制。

当然，也可以将 $\overline{DISABLE}$ 端直接接到+5V 电源，使其保持使能状态。

2 AD9146 相关模拟电路的分析和讨论

2.1 输出驱动电路的分析、仿真和讨论

AD9146 的输出驱动电路与 AD9715 类似，可以采用相似的方式进行分析讨论。

2.1.1 输出驱动电路的分析

AD9146 的输出驱动电路结构如下图所示：

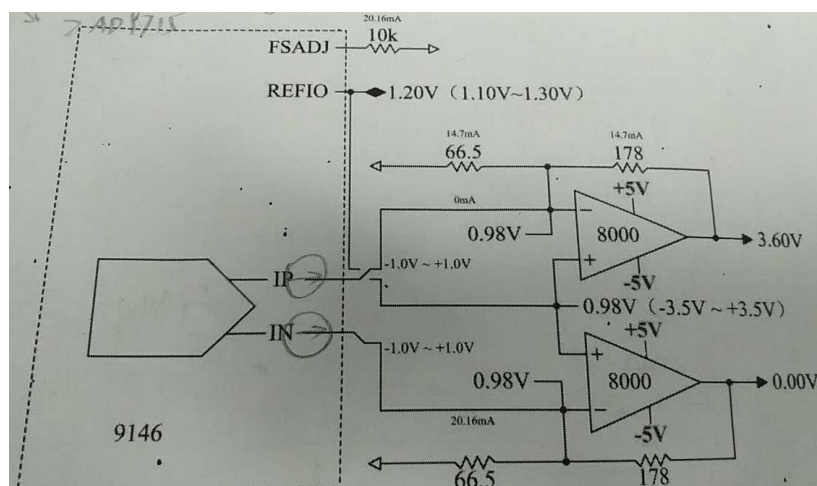


图 25 AD9146 驱动电路结构

根据数据手册[2]，IP 和 IN 端输出的电流互补：

$$\begin{aligned} I_{OUTXP} &= \left[\frac{DACCODE}{2^N} \right] \times I_{FS} & (1) \\ I_{OUTXN} &= I_{FS} - I_{OUTXP} & (2) \end{aligned}$$

where $DACCODE = 0 \text{ to } 2^N - 1$.

图 26 AD9146 输出电流关系, AD9146 Datasheet Page 39[2]

与 AD9715 类似，有 $I_P = \frac{C}{2^N} \cdot I_{FS}$ ， $I_N = \frac{2^N - 1 - C}{2^N} \cdot I_{FS}$

其中 C 是数字信号的代码，N 是数字信号位宽，AD9146 中 N=16。

AD9146 的输出电阻为 $10M\Omega$ ，IP 和 IN 端可以看作两个理想电流源，假设 AD8000 是理想运放，则有：

$$\begin{cases} I_P + \frac{V_{op} - V_{REF}}{R_2} = \frac{V_{REF}}{R_1} \\ I_N + \frac{V_{on} - V_{REF}}{R_2} = \frac{V_{REF}}{R_1} \end{cases} \Rightarrow$$

$$V_o = V_{op} - V_{on} = R_2(I_N - I_P)$$

$$= \frac{2^N - 1 - 2C}{2^N} \cdot \frac{R_2}{R_{SET}} \cdot V_{REF}$$

在 $R_{SET} = 10k\Omega, V_{REF} = 1.2V, DAC \text{ GAIN} = 512$ 的情况下，满标电流为 $I_{FS} = 20.16mA$ ， I_P 与 I_N 的变化范围是 0 到 20.16mA：

$$I_{FS} = \frac{V_{REF}}{R_{SET}} \times \left(72 + \left(\frac{3}{16} \times DAC \text{ gain} \right) \right)$$

For the nominal values of V_{REF} (1.2 V), R_{SET} (10 k Ω), and DAC gain (512), the full-scale current of the DAC is typically 20.16 mA. The DAC full-scale current can be adjusted from 8.64 mA to 31.68 mA by setting the DAC gain parameter, as shown in Figure 51.

图 27 满标电流的大小

输出电压 V_o 的变化范围约为 -3.6V 到 3.6V。如果设 $I_i = I_N - I_P$ ，则电路的传输函数

(跨阻) 为： $H = \frac{V_o}{I_i} = R_2 = 178\Omega$ ，这可能是输出驱动电路工作的理想状态。

2.1.2 输出驱动电路的仿真

采用直流电流源替代 AD9146，将 AD8000 的 Pspice 模型导入电路中，可以得到下面的仿真电流图：

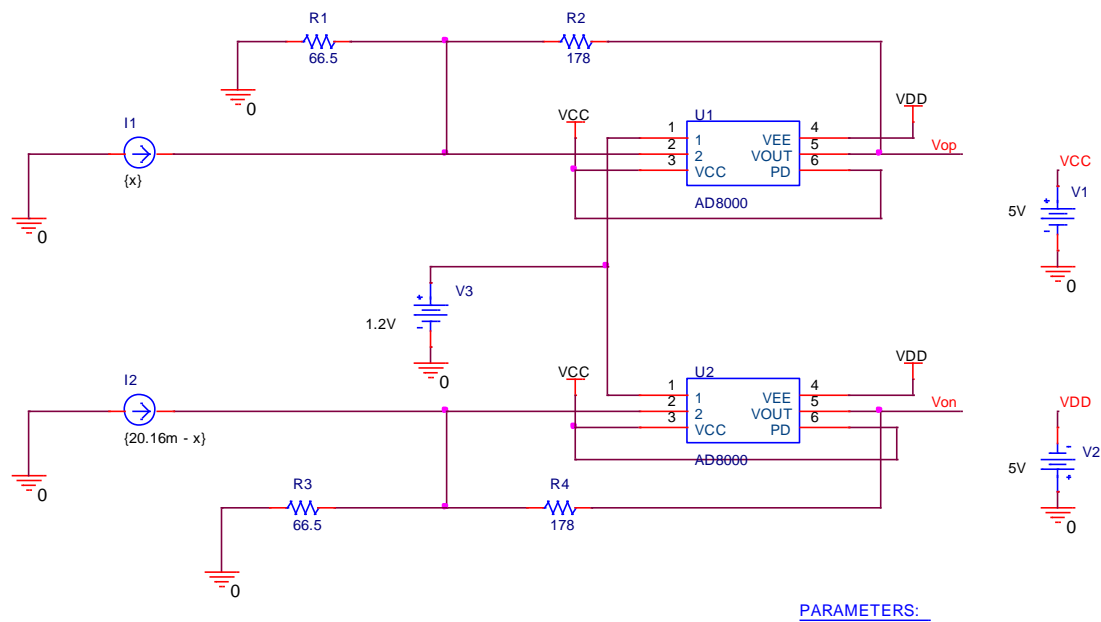


图 28 AD9146 输出驱动电路仿真电路图

为了使 IP 和 IN 端的电流互补变化，设置 IP 端的电流为 x ，IN 端的电流为 $20.16\text{mA} - x$ ，配置 PSpice 对 x 从 0 到 20.16mA 扫描，得到输出电压的变化曲线如下：

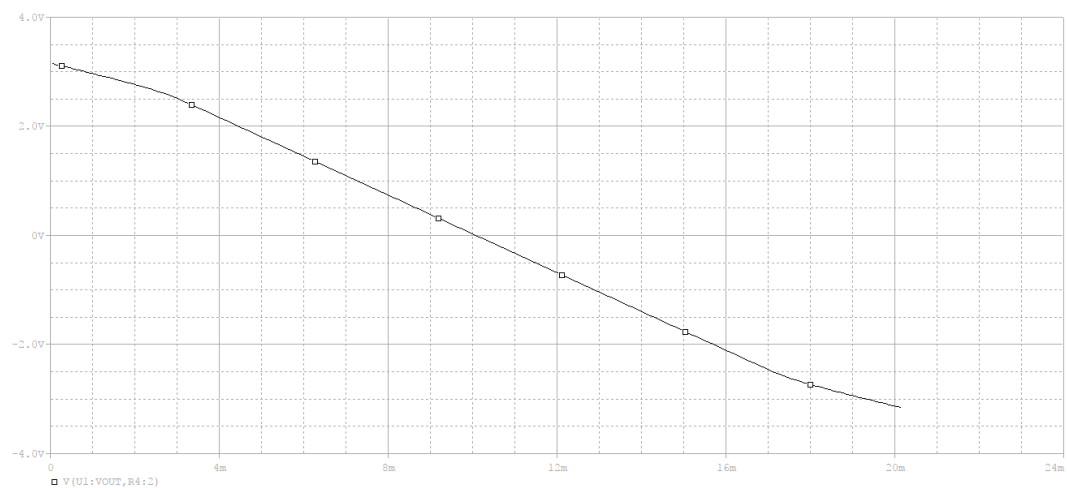


图 29 AD9146 直流参数扫描输出电压仿真波形图

跨导变化如下图所示：

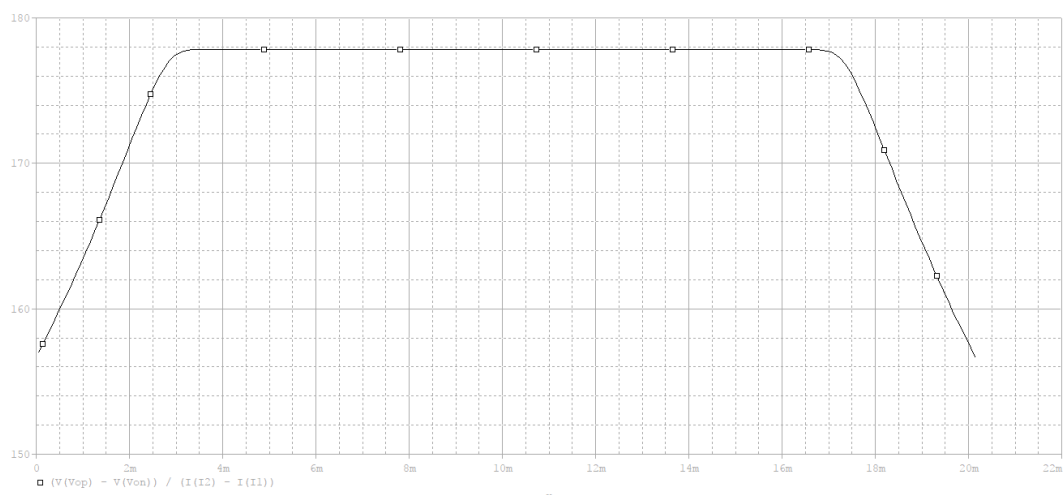


图 30 AD9146 支流参数扫描输出驱动电路跨导仿真波形图

可见，跨导在 157Ω 到 178Ω 的范围内变化，变化幅度约为 11.8%，这说明系统的线性特性不是很好，可能是因为偏离了运放的电压输入范围。

一种改进的方法是在参考电压输出端 REFIO 和运放正相端之间串联一个 $10k\Omega$ 的电阻，跨导变化曲线如下：

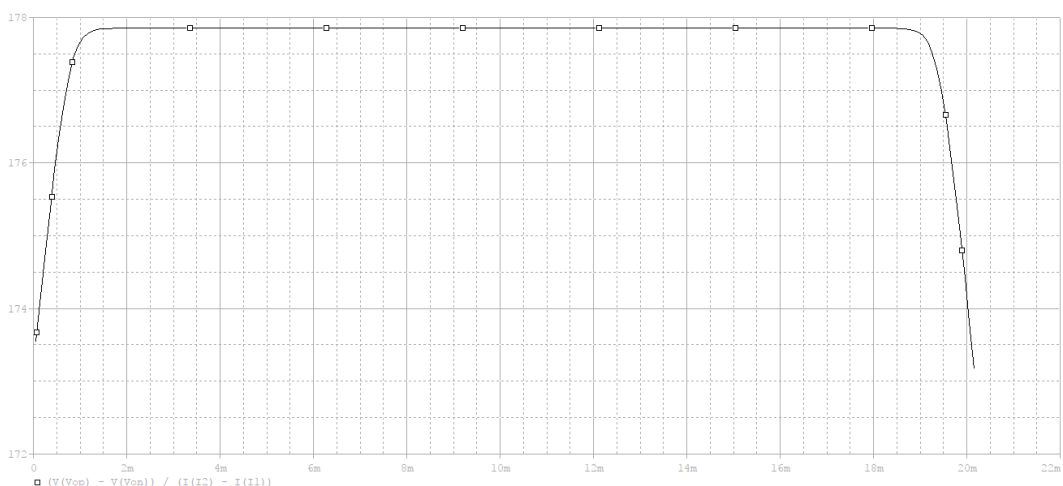


图 31 AD9146 直流参数扫描改进后输出驱动电路跨导仿真波形图

跨导的变化范围变成了 173.5Ω 到 177.8Ω ，变化幅度约为 2.4%，系统线性性得到了改善。如果增大串联电阻，似乎还能进一步改善系统线性性。

AD9146 与 AD9715 不同，REFIO 只起到参考电压输入/输出的作用，没有增益调制的作用，因此在 REFIO 上串联电阻应该不会引起其他副作用。

2.1.3 输出驱动电路的频率特性

与 AD9715 类似，考虑到旁路电容 $C_p = 0.2nF$ 的存在，对 AD9146 输出驱动电路的频率特性进行分析，得到传输函数如下：

$$H(\omega) = \frac{V_o}{I_i} = \frac{1}{\frac{1}{R_2} + j\omega C_p R_2} = \frac{R_2}{1 + j\omega C_p R_2}$$

幅频特性：

$$|H(\omega)| = \frac{R_2}{\sqrt{1 + (\omega C_p R_2)^2}}$$

输出驱动电路存在一个上截止频率 f_H

$$f_H = \frac{1}{2\pi C_p R_2} = \frac{1}{2\pi \times 0.2 \times 10^{-9} \times 178} \approx 4.47 \text{ MHz}$$

这个上截止频率似乎仍然比较低，可以考虑减小 C_p 的值或去掉旁路电容 C_p 。

仿真也得到了相似的结论。频率特性仿真的电路图如下所示：

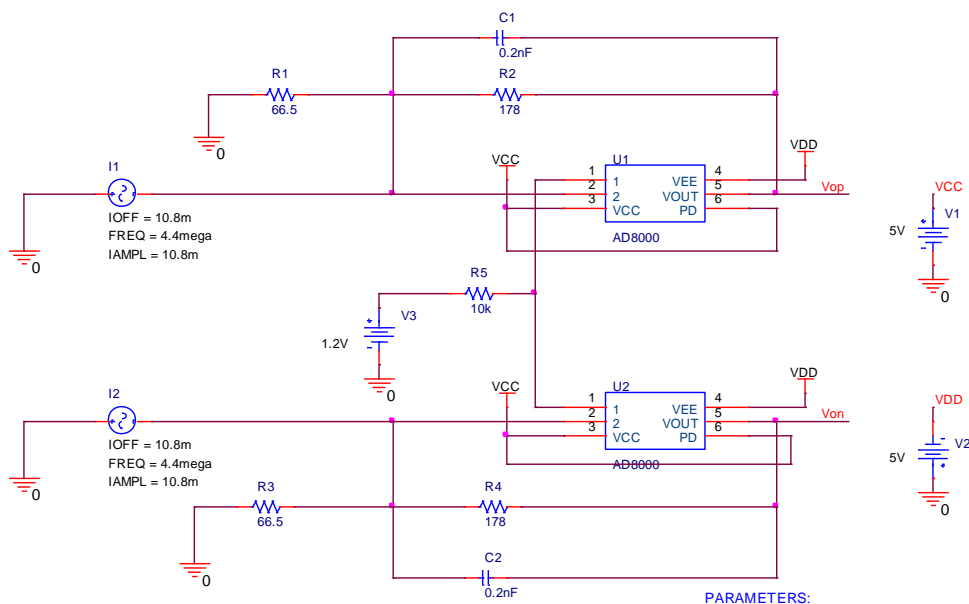


图 32 AD9146 输出驱动电路频率特性仿真原理图

采用相位相反的正弦电流源表示高频状态下互补的电流输出，当频率为 4.47MHz 左右时，仿真得到输出电压波形图如下所示：

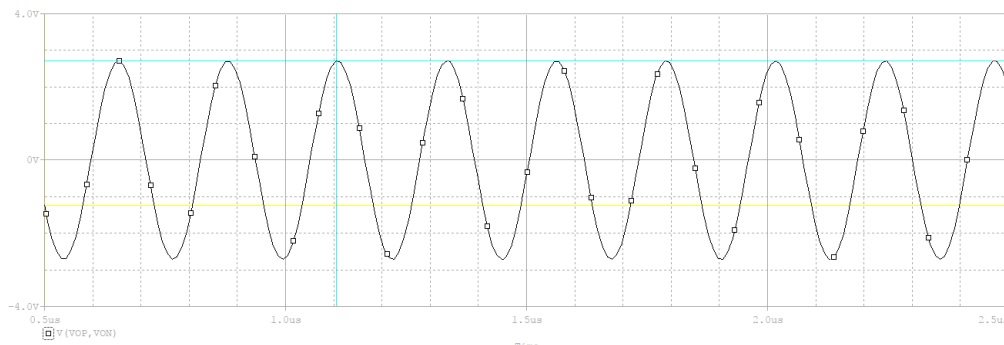


图 33 AD9146 输出电压仿真波形图（旁路电容 0.2nF，串接 10kΩ 电阻，频率 4.47MHz）

可见，输出电压最大值只有 2.71V 左右，为理想值 3.6V 的 75.4%，说明确实受到了输出驱动电路频率特性的影响。

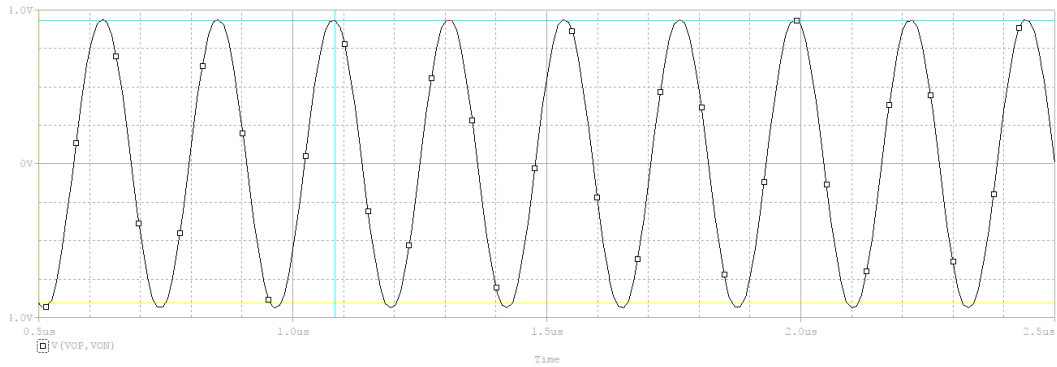


图 34 AD9146 输出电压仿真波形图（没有旁路电容，串接 10kΩ 电阻，频率 4.47MHz）

如果去掉旁路电容，输出电压的最大值可以到达 3.73V。

2.2 运放使能端控制

运放 AD8000 也可以通过使能端 POWER DOWN 来控制，如下表所述：

<u>POWER DOWN PIN</u>			
Power-Down Input Voltage	Power-down Enabled	< +V _S - 3.1	V
		> +V _S - 1.9	V

图 35 AD8000 使能端控制方式

运放使能端控制电路如下所示：

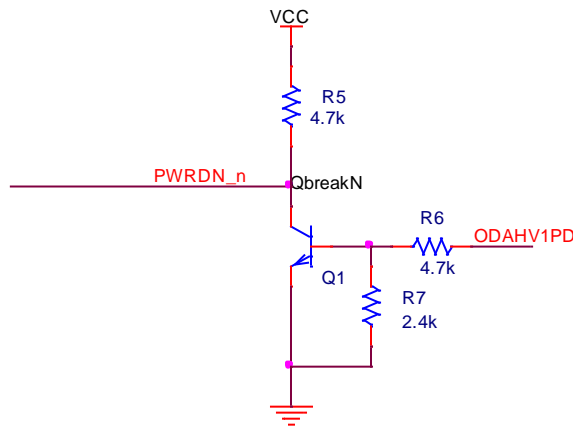


图 36 AD8000 使能端控制电路

当控制信号 ODAHV1PD 为 5V 高电平时，运放使能端 POWER DOWN 为低电平，运放掉电不工作；当控制信号 ODAHV1PD 为 0V 低电平时，运放使能端 POWER DOWN 为高电平，运放正常工作。起到了运放使能控制的效果。

3 AD9286 相关模拟电路的分析和讨论

3.1 单端-双端电压转换电路的分析、仿真和讨论

在 AD9286 的输入级前面有一个单端-双端电压转换电路，用于将输入的单端模拟电压信号转换为双端差分的模拟电压信号，方便 AD9286 进行处理。下面我们对这个单端-双端电压转换电路进行了分析、仿真和讨论。

3.1.1 单端-双端转换电路的分析

单端-双端转换电路主要由运放 ADA4937 和反馈回路构成，具体原理图如下所示：

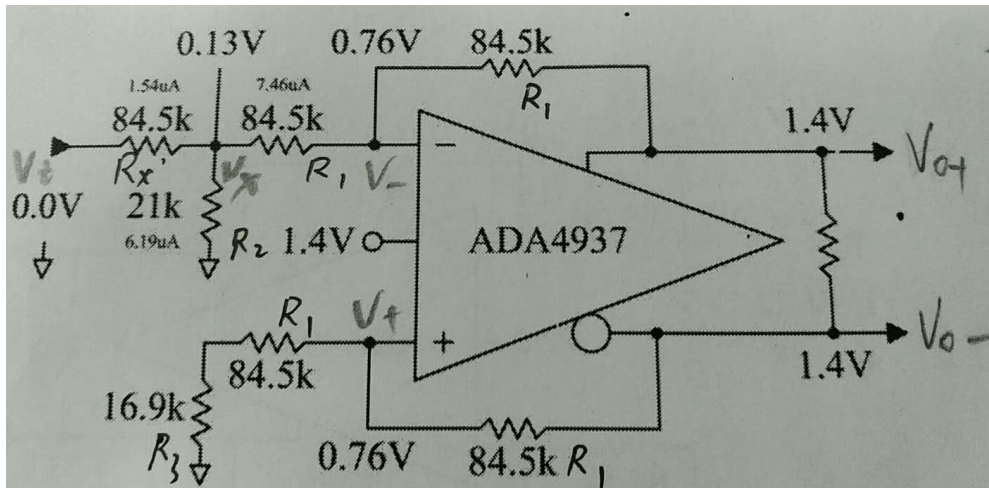


图 37 ADA4937 单端-双端转换电路（第一种）原理图

假设 ADA4937 为理想运放，则有：

$$\begin{aligned} \frac{V_i - V_x}{R_1} + \frac{V_{o+} - V_x}{2R_1} &= \frac{V_x}{R_1} \\ \Rightarrow V_x &= \frac{R_2}{2R_1 + 3R_2} (2V_i + V_{o+}) \\ \Rightarrow V_- = \frac{V_x + V_{o+}}{2} &= \frac{R_2}{2R_1 + 3R_2} V_i + \frac{2R_2 + R_1}{2R_1 + 3R_2} V_{o+} \\ = V_+ &= \frac{R_1 + R_3}{2R_1 + R_3} V_{o-} \end{aligned}$$

带入数值 $R_1 = 84.5k\Omega$, $R_2 = 21k\Omega$, $R_3 = 16.9k\Omega$ ，有：

$$\frac{2R_2 + R_1}{2R_1 + 3R_2} \approx \frac{R_1 + R_3}{2R_1 + R_3} \approx 0.545$$

即：

$$\frac{R_2}{2R_1 + 3R_2} V_i \approx -\frac{2R_2 + R_1}{2R_1 + 3R_2} (V_{o+} - V_{o-})$$

可见，输出电压差分值与输入电压几乎成正比，这样就可以完成从单端信号到双端差分信号的转换。系统的传输函数为：

$$H = \frac{V_o}{V_i} = \frac{V_{o+} - V_{o-}}{V_i} \approx -\frac{R_2}{2R_2 + R_1} \approx -0.166$$

共模输出电压是由输入的 V_{OCM} 决定的，于是系统的输入电阻也可以计算得到：

$$\begin{aligned} V_{o+} &= V_{OCM} + \frac{1}{2} H V_i \\ \Rightarrow I_i &= \frac{V_i - V_x}{R_1} = \frac{(R_2 + 2R_1)V_i}{(2R_1 + 3R_2)R_1} - \frac{R_2}{(2R_1 + 3R_2)R_1} (V_{OCM} + \frac{1}{2} H V_i) \\ \Rightarrow R_1 &= \frac{V_i}{I_i} \approx \frac{2R_1 + 3R_2}{2R_1 + (1 - \frac{1}{2} H)R_2} R_1 \approx 102.24k\Omega \end{aligned}$$

需要注意的是，以上计算都采用了一些近似，因此与仿真和实际测量的结果可能存在一些不同。

3.1.2 单端-双端转换电路的仿真

- 简单直流参数测试

将 ADA4937 的 SPICE 模型导入 OrCAD，可以对单端-双端转换电路进行仿真，假设输出负载为 $R_L = 1G\Omega$ 的电阻，仿真电路图如下：

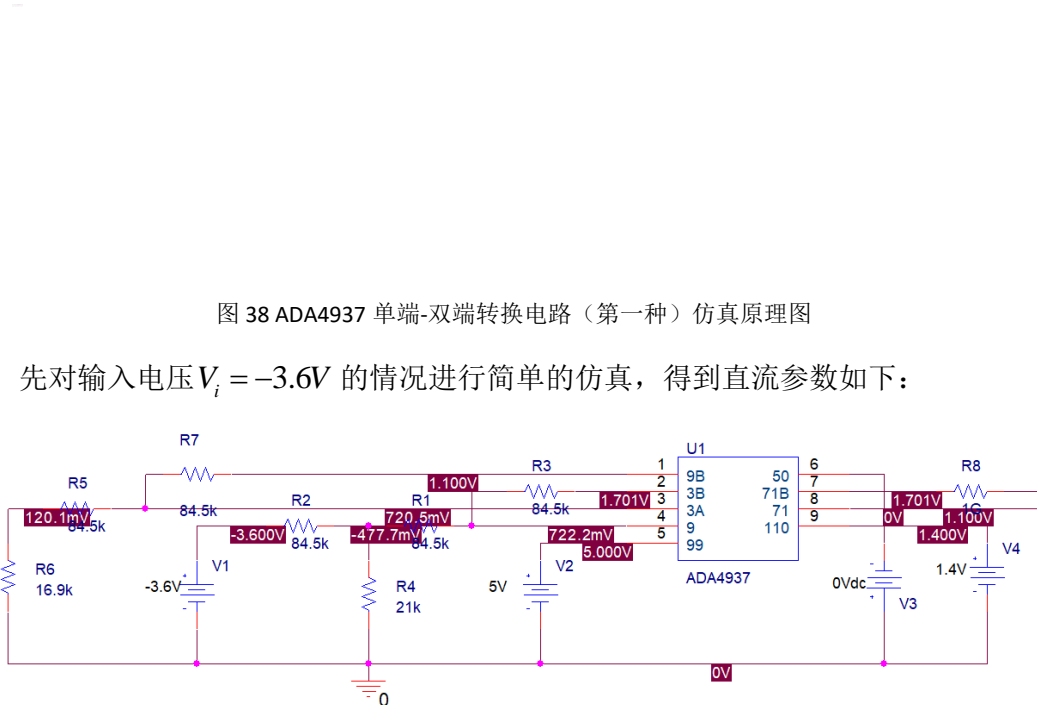


图 38 ADA4937 单端-双端转换电路（第一种）仿真原理图

先对输入电压 $V_i = -3.6V$ 的情况进行简单的仿真，得到直流参数如下：

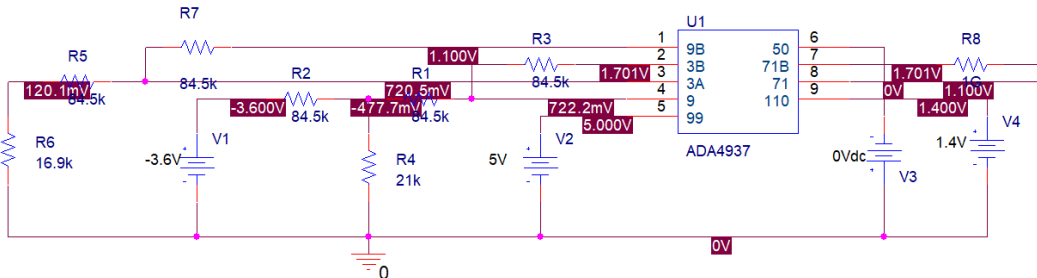


图 39 ADA4937 单端-双端转换电路（第一种）直流参数（ $V_i = -3.6V$ ）仿真结果

可见，输出电压 $V_{o+} = 1.701V$, $V_{o-} = 1.100V$ ，其他参数也几乎都与预期结果相符。

- 直流参数扫描

让输入电压 V_i 从 -3.6V 到 3.6V 变化，对电路进行直流参数扫描，仿真电路图如下：

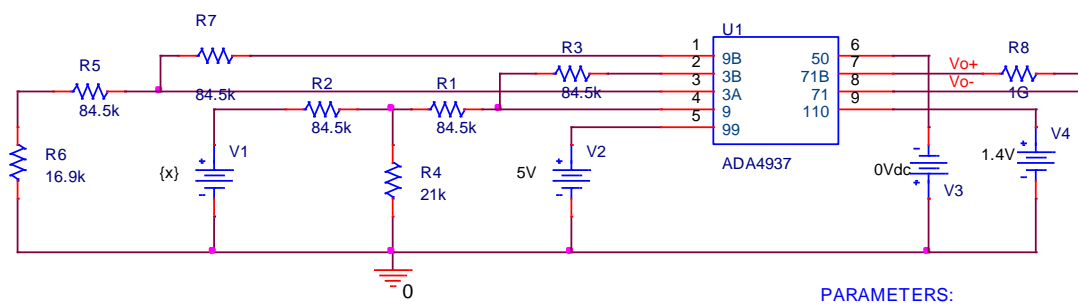


图 40 41 ADA4937 单端-双端转换电路（第一种）直流参数扫描仿真原理图

输出差分电压 $V_o = V_{o+} - V_{o-}$ 变化曲线如下：

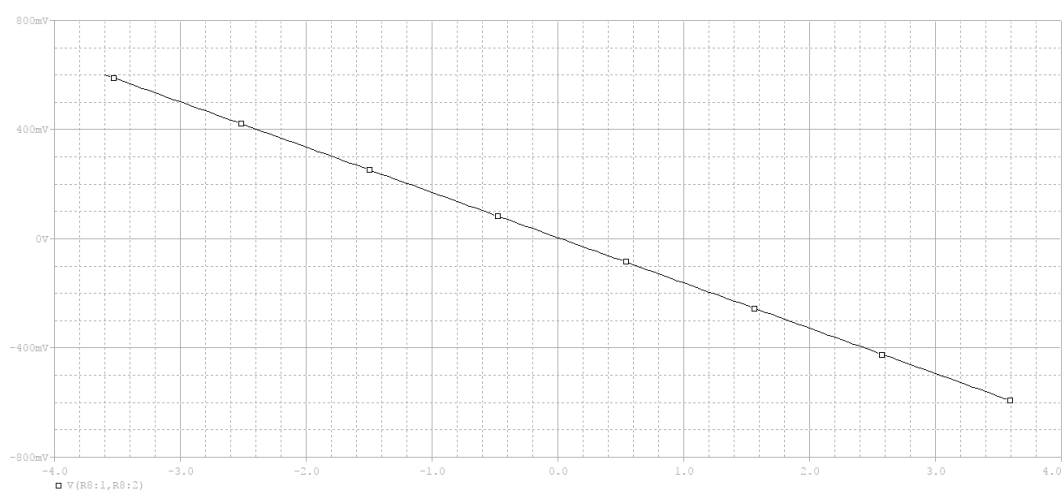


图 42 ADA4937 单端-双端转换电路（第一种）直流参数扫描输出差分电压变化曲线

可见，随着输入电压 V_i 的增大，输出电压 $V_o = V_{o+} - V_{o-}$ 几乎呈正比例减小，与电路分析结果相符，说明电路线性性较好。

系统传输特性 $H = \frac{V_o}{V_i} = \frac{V_{o+} - V_{o-}}{V_i}$ 变化如下：

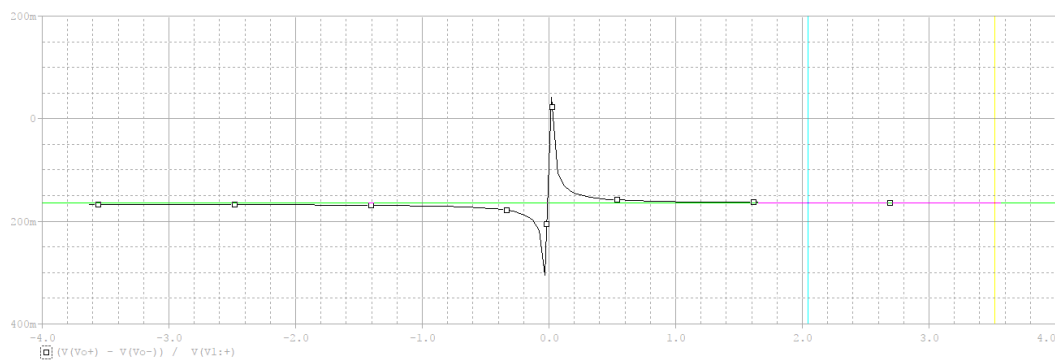


图 43 ADA4937 单端-双端转换电路（第一种）直流参数扫描系统传输特性变化曲线

可见，传输特性 H 基本上稳定在-0.164 到-0.165 左右，但是在 $V_i = 0$ 附近有近似双曲线的波动。这是因为等式中 V_{o+} 与 V_{o-} 前的系数不完全相同，输入电压 V_i 与输出电压 $V_o = V_{o+} - V_{o-}$ 不完全是正比例关系，存在一个分式项，如下：

$$H = \frac{V_o}{V_i} = \frac{V_{o+} - V_{o-}}{V_i} = -\frac{R_2}{2R_2 + R_1} + k \frac{V_{o-}}{V_{o+} - V_{o-}}$$

其中 k 是比例系数。当 $V_i \rightarrow 0$ 时， $V_{o+} \rightarrow 0, V_{o-} \rightarrow 0, V_{o+} - V_{o-} \rightarrow 0$ ，仿真模型难以处理这种极限情况，因此曲线出现了波动。但是这对实际应用影响不大，因为此时输入电压、输出电压都趋近于 0，输出不会产生大幅度波动，也几乎不会产生失真。

输入电阻的变化曲线如下：

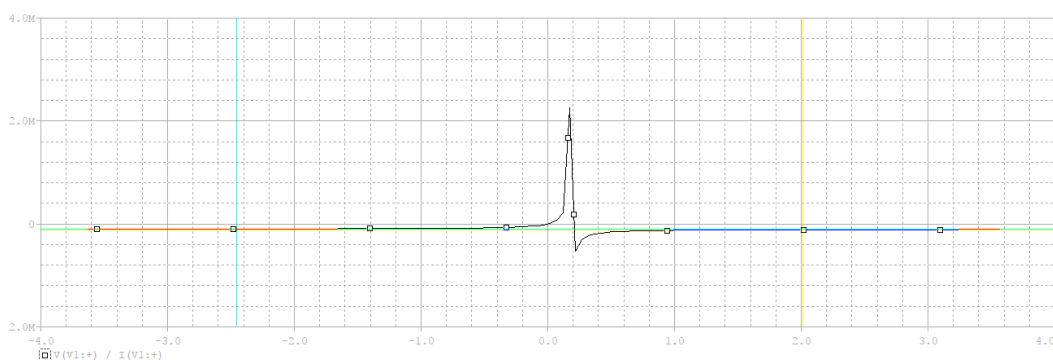


图 44 ADA4937 单端-双端转换电路（第一种）直流参数扫描输入电阻变化曲线

与传输特性类似，输入电阻也基本上稳定在 $95k\Omega$ 到 $112k\Omega$ 左右，只在 $V_i = 0$ 等于 0 附近有波动，也是由于系统的固有误差和模型的极限特性造成的。

3.2 单端-双端电压转换电路增益、频率特性与输入阻抗的讨论

3.2.1 反馈回路与频率特性

对上面的电路进行频域分析与仿真时我们发现，反馈回路特别是电阻 R_1 的值对 ADA4937 的频率特性影响很大，当 $R_1 = 84.5k\Omega$ 时，系统的频率特性如下图所示：

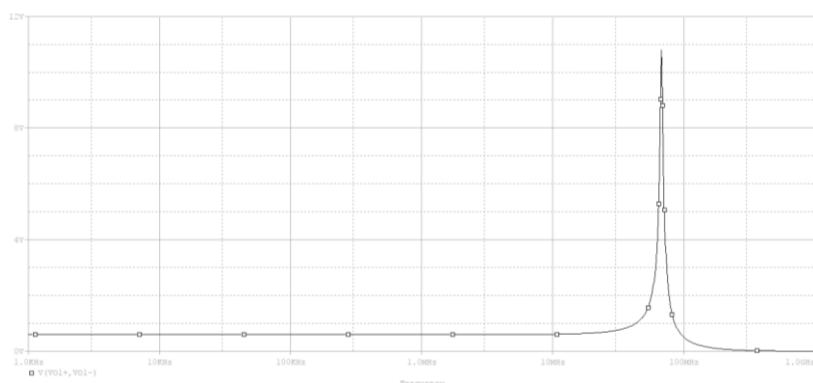


图 45 ADA4937 单端-双端电压转换电路($R_1 = 84.5k\Omega$)频率特性仿真曲线图

可见，输入信号频率达到 60MHz 以上时，系统的传输特性就出现了巨大的变化，说明系统在高频情况下稳定性不好。查阅数据手册也发现，反馈回路中电阻的阻值确实对 ADA4937 的频率特性有很大影响。

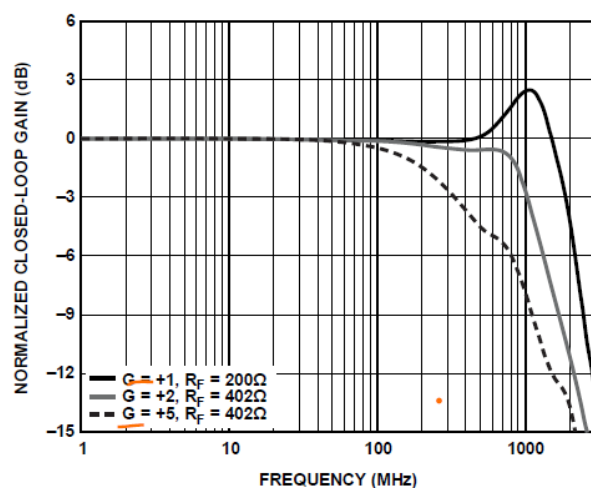


图 46 不同增益下小信号的频率响应 ($V_{OUT,dm} = 100 \text{ mV p-p}$) [4]

通过仿真，我们可以进一步了解 R_1 阻值对系统频率特性的具体影响。

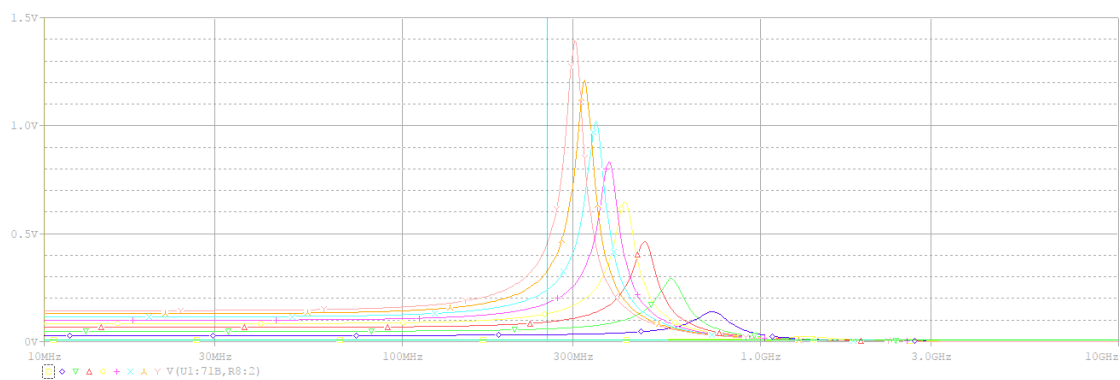


图 47 不同 R_1 阻值下单端-双端电压转换电路的频率特性仿真曲线图

上图是 R_1 取 $200\Omega, 700\Omega, \dots, 4.2k\Omega$ 等不同值情况下系统频率特性的曲线图。可见, R_1 的阻值对系统频率特性影响很大. 要保证系统对 250MHz 以上的信号增益稳定, R_1 不能超过 $1k\Omega$ 。

3.2.2 输入级电阻阻值与系统输入阻抗

我们希望系统的输入阻抗尽可能大, 这样可以减少对待测信号造成的影响。这就需要增大输入部分几个电阻的阻值。我们发现, 下图中输入部分 R_x 的阻值不一定要与 R_1 相等, 因此提高 R_2, R_x 的阻值不需要改变 R_1 的阻值, 不会对频率特性产生影响, 只要满足正相端和反相端反馈回路匹配的条件即可。

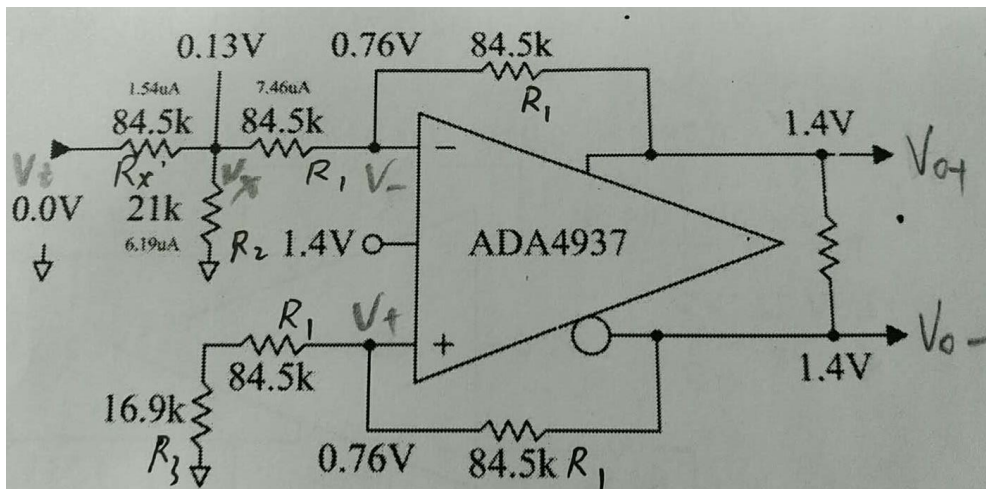


图 48 ADA4937 单端-双端转换电路（第一种）原理图

修改后电路的反馈回路匹配条件推导如下：

$$\begin{aligned} \frac{V_i - V_x}{R_x} + \frac{V_{o+} - V_x}{2R_1} &= \frac{V_x}{R_1} \\ \Rightarrow V_x &= \frac{R_2}{2R_1 + 3R_2} (2V_i + V_{o+}) \\ \Rightarrow V_- = \frac{V_x + V_{o+}}{2} &= \frac{R_1 R_2}{2R_1 R_2 + 2R_1 R_x + R_2 R_x} V_i + \frac{R_1 R_2 + R_1 R_x + R_2 R_x}{2R_1 R_2 + 2R_1 R_x + R_2 R_x} V_{o+} \\ = V_+ &= \frac{R_1 + R_3}{2R_1 + R_3} V_{o-} \end{aligned}$$

要使正相端和反相端反馈回路匹配, 输出电压差分值和输入电压成正比, 实现单端信号转双端信号的功能, 必须使 V_{o+} 与 V_{o-} 的系数相等, 即:

$$\begin{aligned} \frac{R_1 R_2 + R_1 R_x + R_2 R_x}{2R_1 R_2 + 2R_1 R_x + R_2 R_x} &= \frac{R_1 + R_3}{2R_1 + R_3} \\ \Rightarrow R_3 &= \frac{R_2 R_x}{R_2 + R_x} \Rightarrow R_3 = R_2 \parallel R_x \end{aligned}$$

让 R_3 的阻值等于 R_2 与 R_x 并联即可。此时系统的输入电阻等于：

$$R_i = \frac{V_i}{I_i} = \frac{2R_1R_2 + 2R_1R_x + R_2R_x}{2R_1 + (1 - \frac{1}{2}H)R_2},$$

可见，输入阻抗与三个阻值 R_1 、 R_2 、 R_x 有关。

3.3.3 阻值选取与通带增益

整个系统的通带增益也与以上三个阻值 R_1 、 R_2 、 R_x 有关系，具体表达式如下：

$$H = \frac{V_o}{V_i} = \frac{V_{o+} - V_{o-}}{V_i} = -\frac{R_1R_2}{R_1R_2 + R_1R_x + R_2R_x} = -\frac{1}{1 + \frac{R_x}{R_2} + \frac{R_x}{R_1}}$$

可见， $|H|$ 与 R_1 、 R_2 成正相关，与 R_x 成负相关。

如果 $|H|$ 太小，整个系统的电压增益就会很小，输出电压的变化范围也很小，这就会导致 ADC 对输入信号的分辨率降低。

3.3.4 通带增益、频率特性与输入阻抗的综合讨论

为了提高系统的整体性能，我们必须对通带增益、频率特性、输入阻抗这三个因素进行综合考虑。为了提高高频特性，必须减小 R_1 ；为了增大输入阻抗，需要增大 R_1 、 R_2 、 R_x ；而为了提高通带增益，需要增大 R_1 、 R_2 并减小 R_x 。这就导致三个因素可能无法同时达到最优，我们必须对它们进行取舍。

王老师的建议是，为了充分利用 AD9286 的性能，应该首先满足通带增益和频率特性两方面的需求。

FEATURES

Single 1.8 V supply operation

SNR: 49.3 dBFS at 200 MHz input at 500 MSPS

SFDR: 65 dBc at 200 MHz input at 500 MSPS

Low power: 315 mW at 500 MSPS

On-chip interleaved clocking

On-chip reference and track-and-hold

1.2 V p-p analog input range for each channel

Differential input with 500 MHz bandwidth

LVDS-compliant digital output

On-chip voltage reference and sample-and-hold circuit

DNL: ± 0.2 LSB

图 49 AD9286 的特性[5]

根据数据手册，AD9286 有两个通道，采样率可以达到 500MSPS，模拟电压输入的峰峰值可以达到 1.2V。如果采用单通道进行采样，输入信号的最高频率是 250MHz；如果采用两个通道联合采样，采样率就可以达到 1GSPS，输入信号的最高频率是 500MHz。模拟电压输入的峰峰值是 1.2V，也就是说差分电压输入需要在-0.6V 到 0.6V 的范围内变化，才能充分利用 ADC 的分辨率。

因此，我们设计了两个方案，分别满足输入信号最高频率为 500MHz 和 250MHz 的要求，同时满足输出电压范围为-0.6V 到 0.6V 的条件，在此基础上尽量提高输入阻抗。

3.3 单端-双端电压转换电路的改进方案

3.3.1 方案一 信号最高频率 500MHz 条件

• 方案设计

首先，我们需要找到一个 R_1 的值，使系统对 500MHz 信号的增益与通带增益的误差不超过 20%，这样就满足了高频特性的条件。我们对 R_1 等于 200Ω 到 400Ω 之间的情况进行了详细地仿真测试，得到了下面的表格：

R_1/Ω	Vo/V(low freq)	Vo/V(500MHz)	offset
200	33.87	38.516	13.72%
220	37.213	42.931	15.37%
240	40.548	47.467	17.06%
260	43.876	52.128	18.81%
280	47.196	56.921	20.61%
300	50.508	61.852	22.46%
320	53.813	66.926	24.37%
340	57.11	72.15	26.34%
360	60.399	77.533	28.37%
380	63.68	83.08	30.46%
400	66.954	88.8	32.63%

图 50 R_1 阻值与 500MHz 输出信号的关系

可见，满足要求的最大 R_1 值为 260Ω，参考标准阻值表[6]，最后选取 $R_1 = 261\Omega$ 。

如果输入电压范围为-3.6V 到 3.6V，为了使输出差分电压范围为-0.6V 到 0.6V，系统的电压增益应该为一个定值 $|H| = \frac{1}{6}$ 。这样就可以得到 R_2 与 R_x 之间的关系：

$$H = -\frac{R_1 R_2}{R_1 R_2 + R_1 R_x + R_2 R_x}$$

$$\Rightarrow R_x = -\frac{H+1}{H} \cdot \frac{R_1 R_2}{R_1 + R_2}$$

从这里也可以看出， R_x 的阻值与 R_1 、 R_2 的并联电阻成比例，因为 R_1 阻值较小， R_x 阻值也不可能很大，因此整个系统的输入阻抗也较小。

为了使输入阻抗尽量大，我们应该把上面 R_x 的表达式代入 R_i 的表达式，对 R_2 求导取最大值。但是因为表达式过于复杂，我们决定采用 MatLab 来进行数值计算。

将符号 R_x 代入 R_i 的表达式，并求导后发现，导函数只有两个虚根：

```

diff_fuc.m  find_R2.m
1  H = -1 / 6;
2  R1 = 261;
3
4  syms R2;
5  Rx = -(H + 1) * R1 * R2 / (H * (R1 + R2));
6  Ri = (2 * R1 * R2 + 2 * R1 * Rx + R2 * Rx) / (2 * R1 + (1 - 0.5 * H) * R2);
7  dRi_dR2 = diff(Ri);
8  solve(dRi_dR2)

```

```

>> cd F:\FPGA_Group\
>> cd test_br0101\
>> cd development_logs\
>> find_R2
dRi_dR2 =
(435*R2)/(R2/6 + 87/2) - (37845*R2)/(2*(R2/6 + 87/2)^2) + 113535/(R2/6 + 87/2) - (145*R2^2)/(4*(R2/6 + 87/2)^2) + 522/((13*R2)/12 + 522) - (13*(522*R2 +
>> find_R2
ans =
- (10^(1/2)*31320)/103 - 43848/103
(10^(1/2)*31320)/103 - 43848/103

```

图 51 输入阻抗 R_i 对 R_2 求导后求解导函数的零点

这说明 R_i 在 $R_2 > 0$ 的范围内没有极大值。我们又用 MatLab 画出了 R_i 随 R_2 的变化曲线：

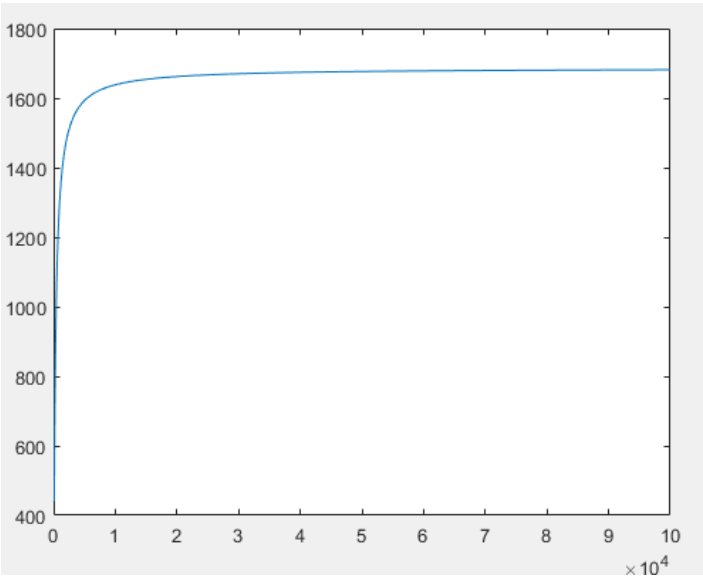


图 52 方案一 R_i 随 R_2 的变化曲线

可见，当 R_2 较大时，输入阻抗 R_i 趋向于一个定值。因此最终我们取 $R_2 = 10k\Omega$ ， $R_x = 1.27k\Omega$ ， $R_3 = 1.13k\Omega$ ，此时理论上输入电阻阻值约为 $R_i = 1.64k\Omega$ 。

• 方案仿真

在 OrCAD 中对上面的设计方案进行仿真，仿真电路图如下：

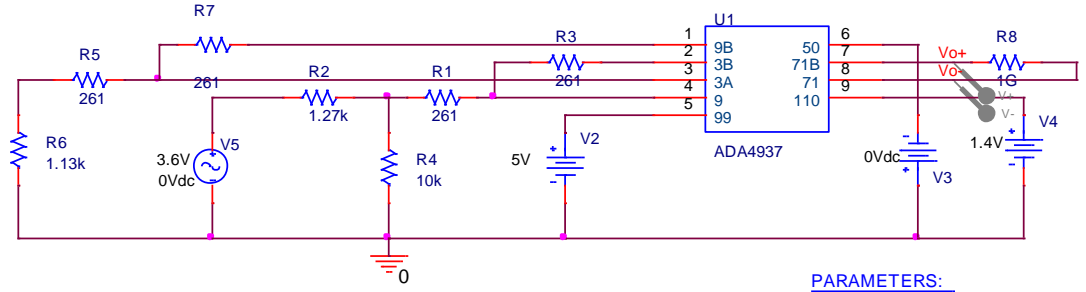


图 53 改进后的单端-双端电压转换电路（方案一）仿真原理图

系统的频率特性曲线如下：

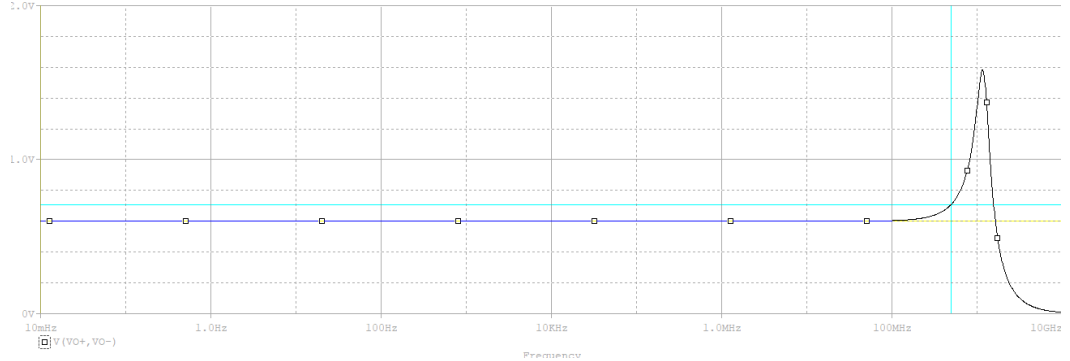


图 54 改进后的单端-双端电压转换电路（方案一）频率特性仿真曲线图

可见，系统对 500MHz 信号的增益与通带增益的误差不超过 20%，满足设计要求。当输入电压 V_i 从 -3.6V 到 3.6V 变化时，输出差分电压 $V_o = V_{o+} - V_{o-}$ 变化曲线如下：

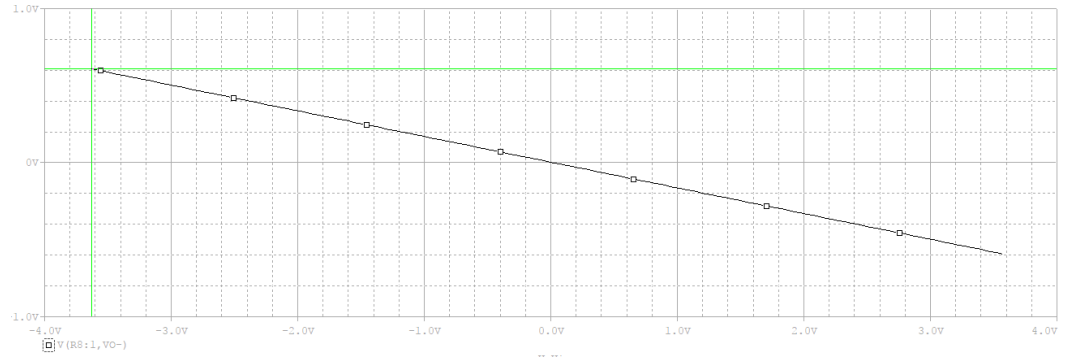


图 55 改进后的单端-双端电压转换电路（方案一）输出电压变化仿真曲线图

可见，输出电压变化范围为 -0.6V 到 0.6V，符合设计目标。

输入阻抗的变化曲线如下：

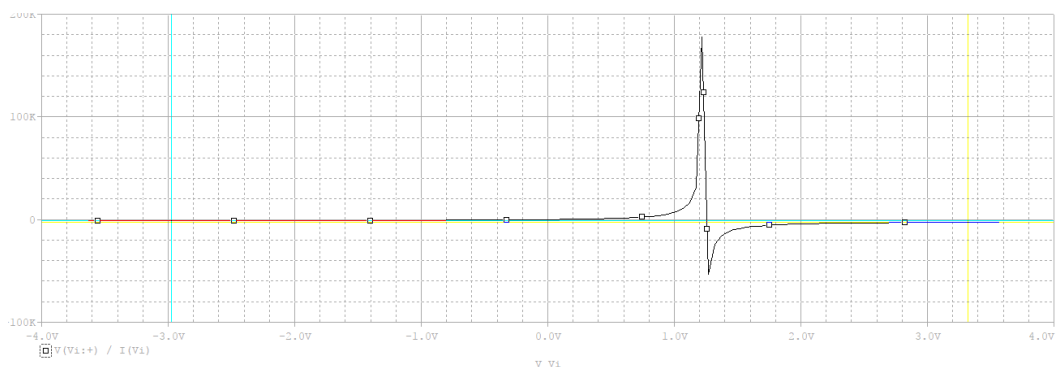


图 56 改进后的单端-双端电压转换电路（方案一）输入电阻变化仿真曲线图

输入阻抗在 $1.15k\Omega$ 到 $2.61k\Omega$ 之间变化，虽然比较小，但也符合我们理论计算的预期。

• 方案总结

单端-双端电压转换电路改进的方案一结构原理图如下所示：

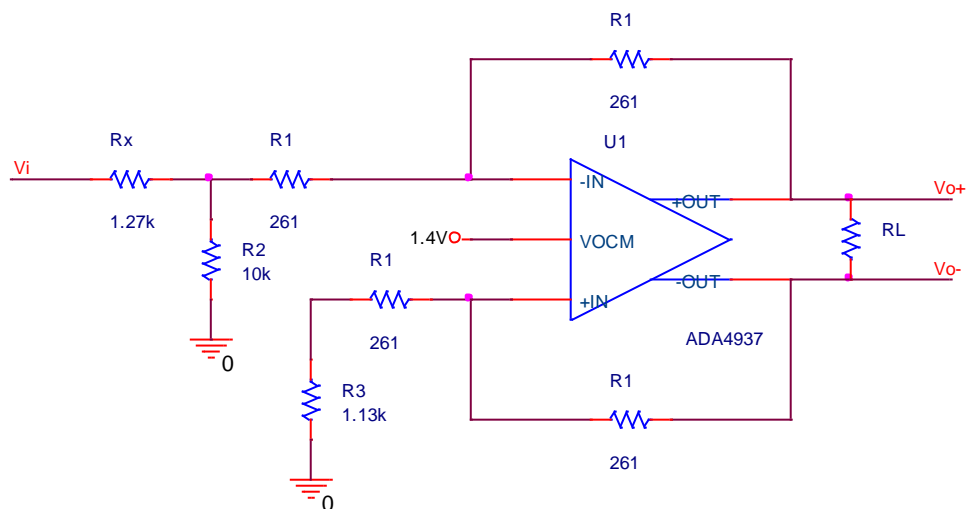


图 57 改进后的单端-双端电压转换电路（方案一）结构原理图

3.3.2 方案二 信号最高频率 250MHz 条件

• 方案设计

同上，我们需要找到满足条件的最大 R_1 ，250MHz 信号输出电压与 R_1 阻值的关系如下表所示：

R1/Ω	Vo/V(low freq)	Vo/V(250MHz)	offset
200	33.87	34.938	3.15%
250	42.213	43.906	4.01%
300	50.508	52.974	4.88%
350	58.755	62.143	5.77%
400	66.954	71.417	6.67%
450	75.106	80.8	7.58%
500	83.21	90.294	8.51%
550	91.269	99.903	9.46%
600	99.28	109.63	10.43%
650	107.247	119.478	11.40%
700	115.168	129.453	12.40%
750	123.043	139.556	13.42%
800	130.875	149.793	14.46%
850	138.662	160.167	15.51%
900	146.405	170.683	16.58%
950	154.105	181.345	17.68%
1000	161.762	192.158	18.79%
1050	169.376	203.126	19.93%
1100	176.947	214.254	21.08%
1150	184.477	225.547	22.26%
1200	191.965	237.011	23.47%

图 58 R_1 阻值与 250MHz 输出信号的关系

可见，满足条件的最大 R_1 值为 $1k\Omega$ 。为了保证电压输出范围，仍有 $|H| = \frac{1}{6}$ ，且

$$H = -\frac{R_1 R_2}{R_1 R_2 + R_1 R_x + R_2 R_x}$$

$$\Rightarrow R_x = -\frac{H+1}{H} \cdot \frac{R_1 R_2}{R_1 + R_2}$$

这种情况下 R_1 对 R_2 的导数仍没有实根，MatLab 仿真得到 R_1 随 R_2 的变化如下：

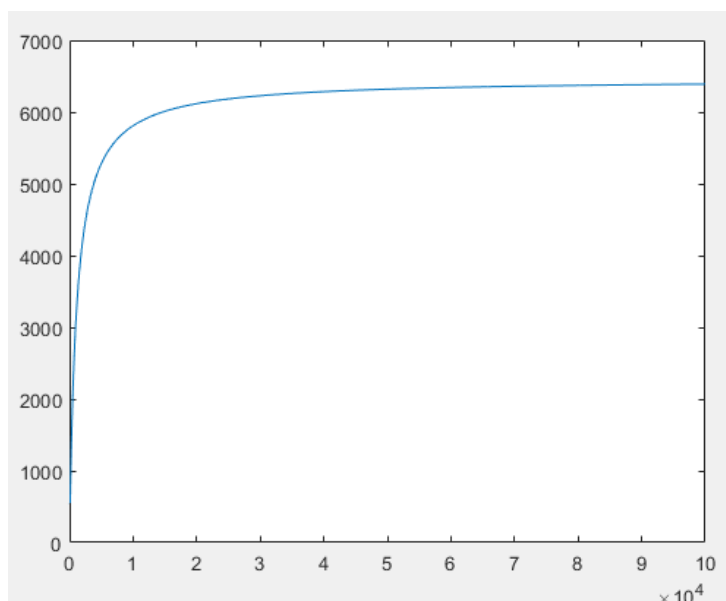


图 59 方案二 R_i 随 R_2 的变化曲线

可见， R_2 大于 $20k\Omega$ 之后 R_i 的变化不大，参考标准阻值表，可以取 $R_2 = 20k\Omega$ ，相应的 $R_x = 4.75k\Omega$, $R_3 = 3.83k\Omega$ ，此时输入电阻 $R_i \approx 6.1k\Omega$ 。

• 方案仿真

在 OrCAD 中对上面的设计方案进行仿真，仿真电路图如下：

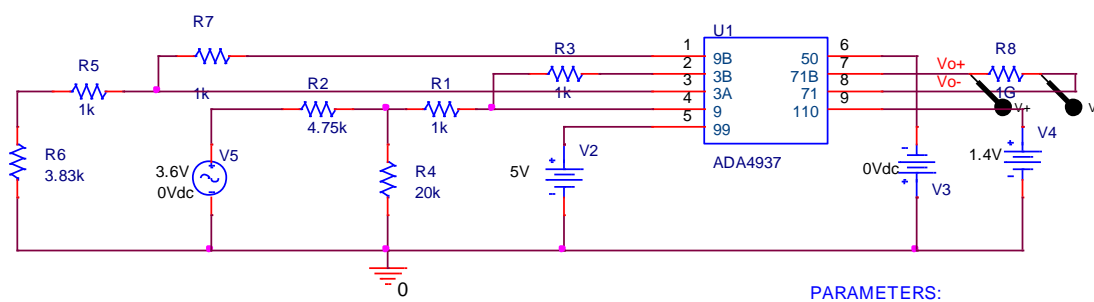


图 60 改进后的单端-双端电压转换电路（方案二）仿真原理图

系统频率特性如下：

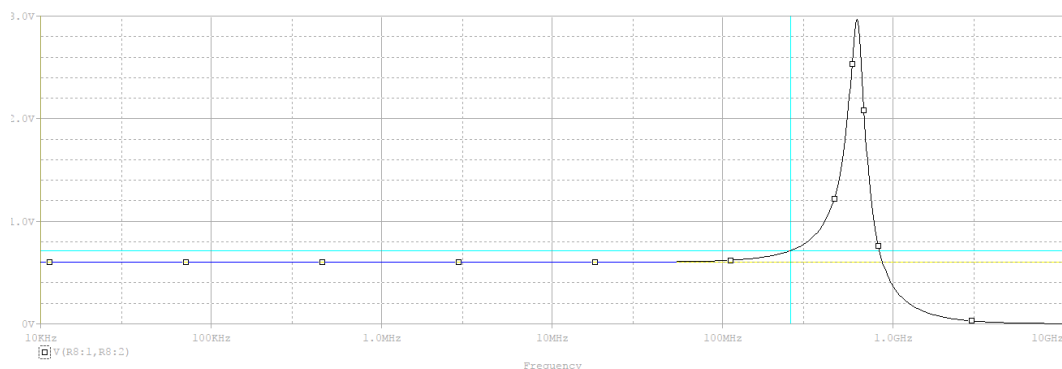


图 61 改进后的单端-双端电压转换电路（方案二）频率特性仿真曲线图

可见，系统对 $250MHz$ 信号的增益与通带增益的误差不超过 20%，满足设计要求。

当输入电压 V_i 从 $-3.6V$ 到 $3.6V$ 变化时，输出差分电压 $V_o = V_{o+} - V_{o-}$ 变化曲线如下：

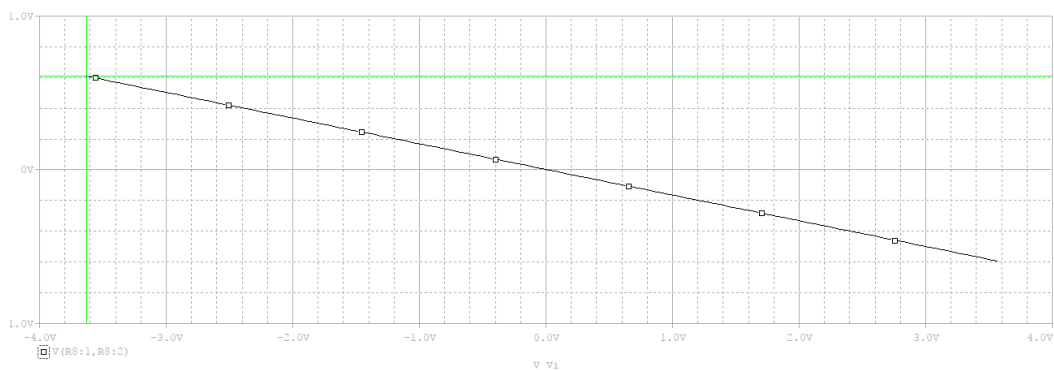


图 62 改进后的单端-双端电压转换电路（方案二）输出电压变化仿真曲线图

可见，输出电压变化范围为 $-0.6V$ 到 $0.6V$ ，符合设计目标。输入阻抗变化曲线如下：

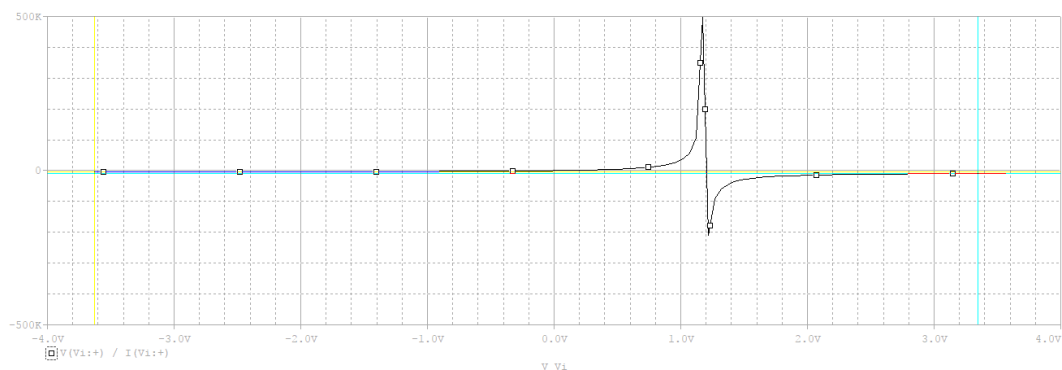


图 63 改进后的单端-双端电压转换电路（方案二）输入电阻变化仿真曲线图

输入阻抗在 $4.60k\Omega$ 到 $9.45k\Omega$ 之间变化，虽然比较小，但也符合我们理论计算的预期。

• 方案总结

单端-双端电压转换电路改进的方案二结构原理图如下所示：

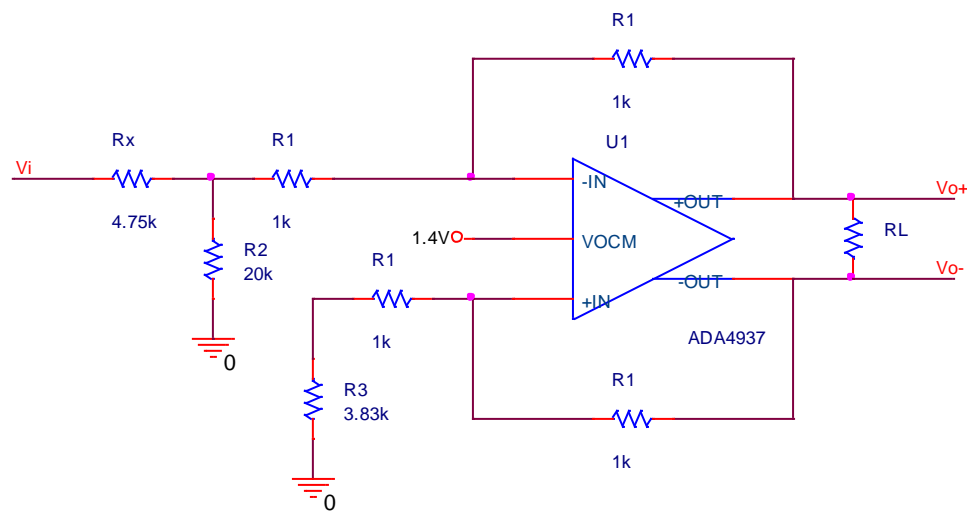


图 64 改进后的单端-双端电压转换电路（方案二）结构原理图

3.4 中间级滤波电路的分析和讨论

在运放 ADA4937 和 ADC AD9286 之间，还有一个中间级滤波电路，由三个电阻和一个电容组成，具体电路图如下：

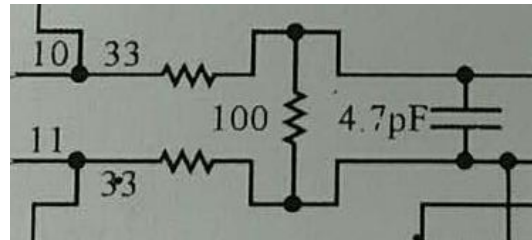


图 65 中间级滤波电路原理图

在数据手册上差分输入配置的参考电路中，也有类似的滤波电路：

and a flexible interface to the ADC (see Figure 24). The output common-mode voltage of the AD9286 is easily set to 1.4 V, and the driver can be configured in a Sallen-Key filter topology to provide band limiting of the input signal.

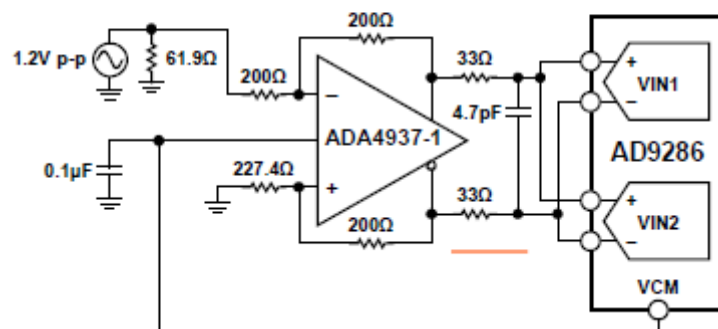


图 66 数据手册上关于差分输入配置的参考电路[5]

这个电路的作用好像是为了限制输入信号的带宽。我们对这个电路进行了简单的分析和讨论。

简化后的滤波电路原理图如下所示：

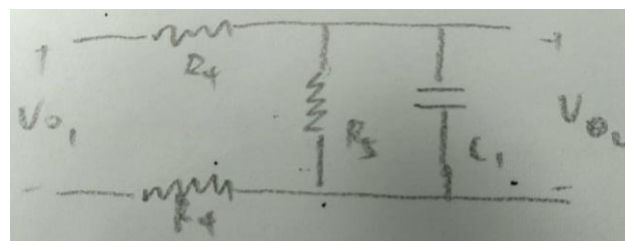


图 67 中间级滤波电路简化原理图

其中 V_{o1} 是来自 ADA4937 的差分电压信号， V_{o2} 是输出到 AD9286 的差分电压信号， $R_4 = 33\Omega$ ， $R_5 = 100\Omega$ 。电路的传输函数可以表示为：

$$H_2 = \frac{\frac{R_5}{1 + j\omega C_1 R_5}}{2R_4 + \frac{R_5}{1 + j\omega C_1 R_5}} = \frac{R_5}{R_5 + 2R_4 + j \cdot 2\omega C_1 R_4 R_5}$$

幅频特性为：

$$|H| = \frac{R_5}{\sqrt{(R_5 + 2R_4)^2 + (2\omega C_1 R_4 R_5)^2}}$$

说明这是一个低通滤波电路，上截止频率率为 $f_H = \frac{2R_4 + R_5}{4\pi C_1 R_4 R_5} \approx 851.7 \text{ MHz}$ 。

对于 500MHz 的信号，幅频特性与低频相比变化为

$$\frac{|H_{500\text{MHz}}|}{|H_0|} \approx 86.24\%$$

可见，这个滤波电路会对系统的频率特性造成一定的影响，使得高频信号难以通过。同时，它也会使整个系统的电压增益降低，输出到 AD9286 的电压范围变小，分辨率降低。因此可以考虑暂时不焊接这一部分。

4 AD9239 相关模拟电路的分析和讨论

4.1 单端-双端电压转换电路的改进方案

与 AD9286 类似，为了保证 AD9239 单端-双端电压转换电路的频率特性和输出电压范围，同时尽量提高输入阻抗，需要对电路进行一些改进。AD9239 的一些特性如下：

FEATURES

4 ADCs in 1 package

Coded serial digital outputs with ECC per channel

On-chip temperature sensor

-95 dB channel-to-channel crosstalk

SNR = 65 dBFS with AIN = 85 MHz at 250 MSPS

SFDR = 77 dBc with AIN = 85 MHz at 250 MSPS

Excellent linearity

DNL = ±0.3 LSB (typical)

INL = ±0.7 LSB (typical)

780 MHz full power analog bandwidth

Power dissipation = 380 mW per channel at 250 MSPS

1.25 V p-p input voltage range, adjustable up to 1.5 V p-p

1.8 V supply operation

Clock duty cycle stabilizer

图 68 AD9239 的一些特性[7]

AD9239 包含 4 个独立的 ADC，但是 4 个 ADC 不能联合采样，单个 ADC 的最高采样率为 250MSPS，因此信号的最高频率为 125MHz。输入电压峰峰值可调，如果以 1.25V 为标准，那么输入差分电压的变化范围应该是-0.625V 到 0.625V，这样才能充分利用 ADC 的分辨率。以此为标准我们可以设计一种单端-双端电压转换电路的改进方案。

4.1.1 方案一 信号最高频率 125MHz 条件

- 方案设计

同上，我们需要找到满足条件的最大 R_1 ，125MHz 信号输出电压与 R_1 阻值的关系如下表所示：

R1/ Ω	Vo/V(low freq)	Vo/V(250MHz)	offset
200	8.4218	8.4868	0.007718065
450	18.687	19.023	0.017980414
700	28.673	29.489	0.028458829
950	38.391	39.892	0.039097705
1200	47.85	50.244	0.050031348
1450	57.062	60.552	0.061161544
1700	66.036	70.826	0.072536192
1950	74.781	81.074	0.084152392
2200	83.306	91.306	0.096031498
2450	91.618	101.53	0.108188347
2700	99.727	111.754	0.120599236
2950	107.638	121.986	0.133298649
3200	115.36	132.236	0.146289875
3450	122.899	142.512	0.159586327
3700	130.262	152.822	0.173189418
3950	137.454	163.175	0.18712442
4200	144.482	173.58	0.20139533

图 69 R_1 阻值与 125MHz 输出信号的关系

可见，满足要求的最大 R_1 值为 3950 Ω ，参考标准阻值表 [6]，最后选取 $R_1 = 3.9k\Omega$ 。

如果输入电压范围为-3.6V 到 3.6V，为了使输出差分电压范围为-0.625V 到 0.625V，系统的电压增益应该为一个定值 $|H| = \frac{25}{144}$ 。这样就可以得到 R_2 与 R_x 之间的关系：

$$H = -\frac{R_1 R_2}{R_1 R_2 + R_1 R_x + R_2 R_x}$$

$$\Rightarrow R_x = -\frac{H+1}{H} \cdot \frac{R_1 R_2}{R_1 + R_2}$$

这种情况下 R_1 对 R_2 的导数仍没有实根，MatLab 仿真得到 R_1 随 R_2 的变化如下：

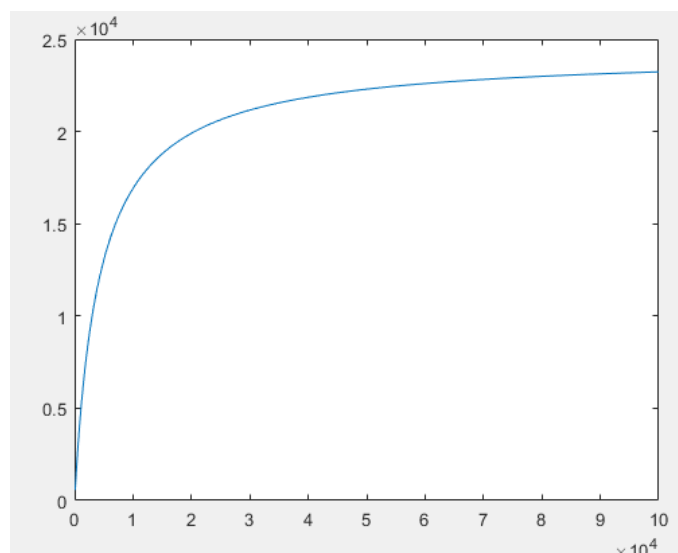


图 70 方案一 R_i 随 R_2 的变化曲线

可见， R_2 大于 $55k\Omega$ 之后 R_i 的变化不大，参考标准阻值表，可以取 $R_2 = 57.6k\Omega$ ，相应的 $R_x = 17.4k\Omega$, $R_3 = 13.3k\Omega$ ，此时输入电阻 $R_i \approx 22.5k\Omega$ 。

• 方案仿真

在 OrCAD 中对上面的设计方案进行仿真，仿真电路图如下：

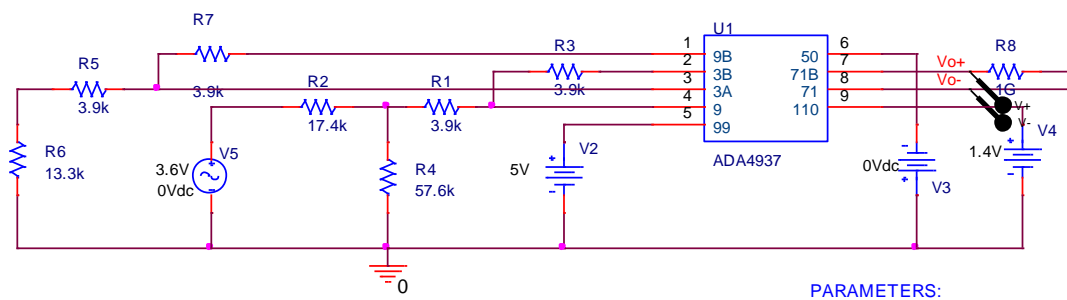


图 71 改进后的单端-双端电压转换电路（方案一）仿真原理图

系统频率特性如下：

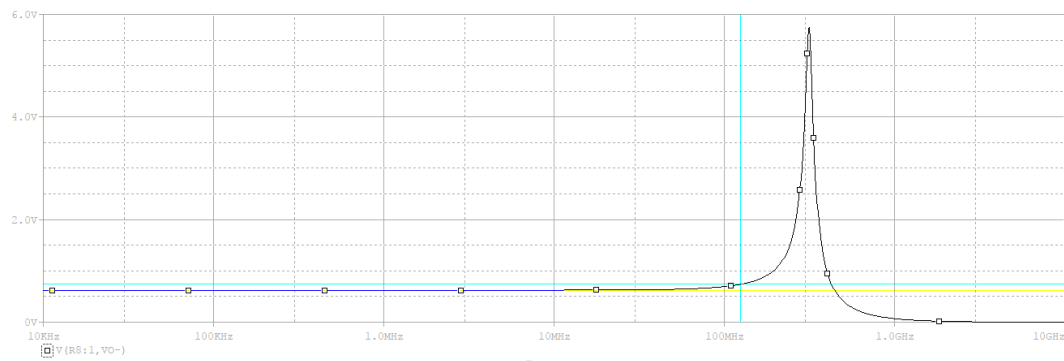


图 72 改进后的单端-双端电压转换电路（方案一）频率特性仿真曲线图

可见，系统对 $125MHz$ 信号的增益与通带增益的误差不超过 20% ，满足设计要求。

当输入电压 V_i 从 -3.6V 到 3.6V 变化时，输出差分电压 $V_o = V_{o+} - V_{o-}$ 变化曲线如下：

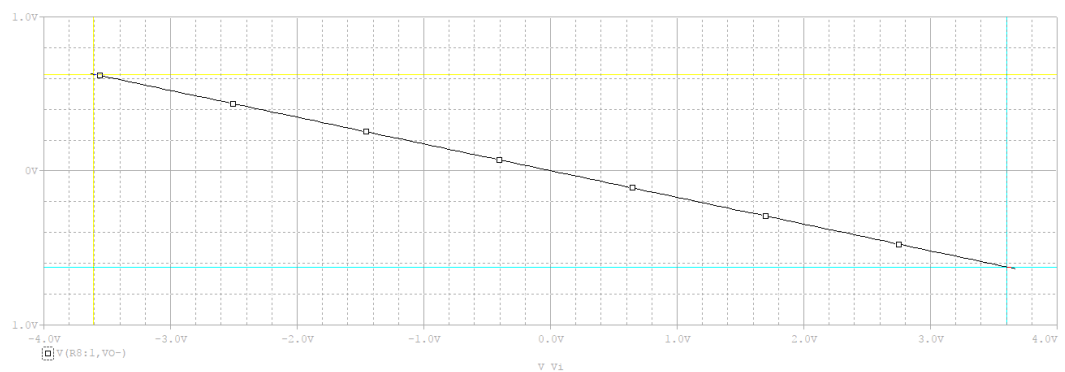


图 73 改进后的单端-双端电压转换电路（方案一）输出电压变化仿真曲线图

可见，输出电压变化范围为 -0.624V 到 0.627V，符合设计目标。输入阻抗变化曲线如下：

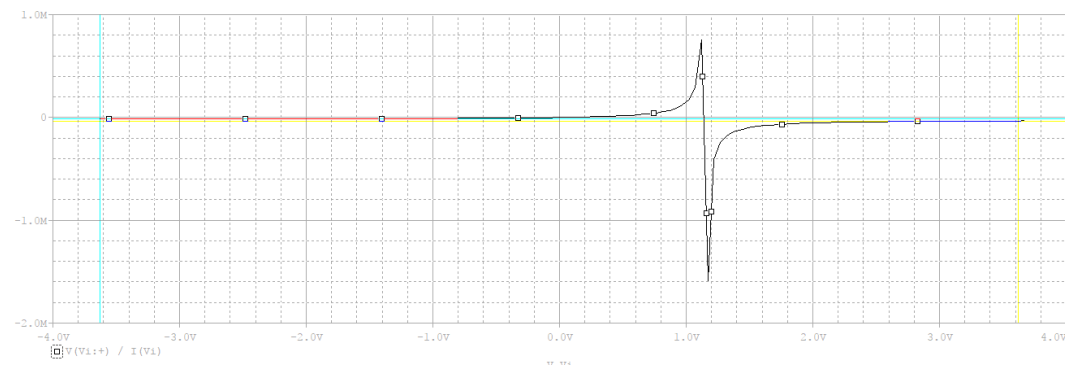


图 74 改进后的单端-双端电压转换电路（方案一）输入电阻变化仿真曲线图

输入阻抗在 $17.1k\Omega$ 到 $33.1k\Omega$ 之间变化，虽然比较小，但也符合我们理论计算的预期。

• 方案总结

单端-双端电压转换电路改进的方案一结构原理图如下所示：

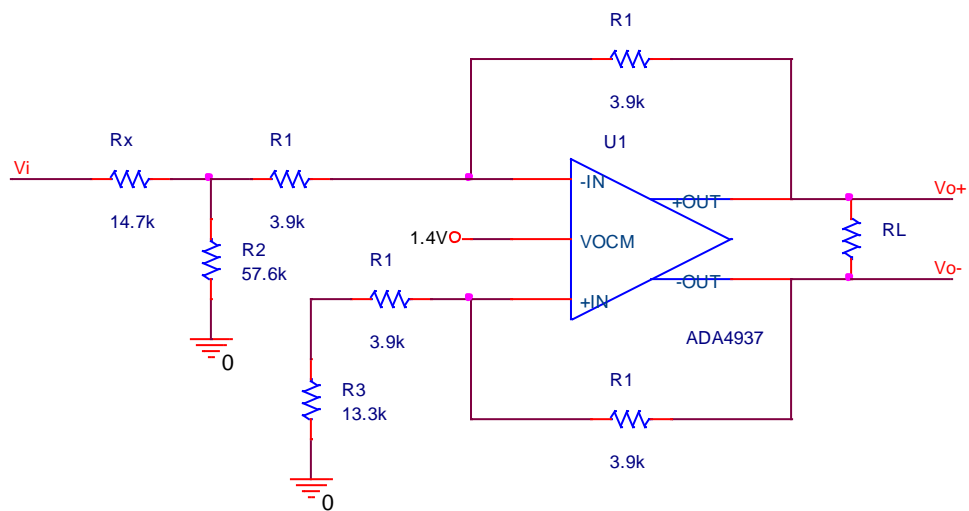


图 75 改进后的单端-双端电压转换电路（方案一）结构原理图

4.2 中间级滤波电路的分析和讨论

运放 ADA4937 和 ADC AD9239 之间，也有一个中间级滤波电路。幅频特性仍为

$$|H| = \frac{R_5}{\sqrt{(R_5 + 2R_4)^2 + (2\omega C_1 R_4 R_5)^2}}$$

上截止频率率为 $f_H = \frac{2R_4 + R_5}{4\pi C_1 R_4 R_5} \approx 851.7\text{MHz}$ 。但对 AD9239 来说，因为信号的最

高频率不超过 125MHz，所以这个滤波电路的影响较小。对于 125MHz 的信号，幅频特

性与低频相比变化仅为 $\frac{|H_{125\text{MHz}}|}{|H_0|} \approx 98.94\%$ ，因此加不加影响不大。

参考资料

- [1] ADI, [AD9715 Datasheet Rev. A](#)
- [2] ADI, [AD9146 Datasheet Rev. A](#)
- [3] ADI, [AD8000 Datasheet Rev. C](#)
- [4] ADI, [ADA4937-1 Datasheet Rev. F](#)
- [5] ADI, [AD9286 Datasheet Rev. C](#)
- [6] Sirliu, [国家电阻标准阻值表](#)
- [7] ADI, [AD9239 Datasheet Rev. E](#)