**实验十四 译码器的设计及数码管的静态显示（2）**

**一、实验数据记录**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **实验名称** | **实验十四 译码器的设计及数码管的静态显示2** | | | |
| **器件** |  | | | |
| 1. **实验任务（1）：设计一个1位8421BCD计数及显示电路，计数结果在1位共阴数码管上显示。（必做）**  |  | | --- | | 1. **设计思路**   **选用74390作为模10计数器，将接入CLKB，以8421为计数方式。将D、C、B、A分别接入7448的D、C、B、A，LTN、RBIN、BIN接入高电平，即可将计数结果在1位共阴数码管上显示出来**   1. **电路图**      1. **仿真波形及仿真结果分析**     **每产生一个CP脉冲，计数器数值加1，并将结果以8421码的形式输入7448中，并在共阴数码管上显示出来** | | | | | |
| 1. **实验任务（2）：设计一个两位十进制计数及显示电路，计数结果在两位共阴数码管上显示，要求当计数结果为0-9时，十位数码管上的0不显示（必做）。**   **（1）设计思路**  **1QA—1QD接入第一个7448的A—D，作为个位；2QA—2QD接入第二个7448的A——D，作为十位。将1QD接入2CLKA，驱动第二个计数器，作为十位。**  **当十位为0时，2QD—2QA均输出0，要使此时的十位数码管上的0不显示，这里使用一个4输入或门，将2QA—2QD接入一个或门中，输出端接入BIN端。当十位为0时，2QA—2QD均为0，BIN端有效，十位数码管强制清零，数码管不显示，当十位不为0时，2QA—2QD至少有一个为1，或门输出1，BIN端无效，十位数码管可以显示十位代表的数字。**  **（2）电路图**    **（3）仿真波形及仿真结果分析**    **当十位为0时，2QA—2QD均为0，BIN端有效，十位数码管强制清零，数码管不显示，当十位不为0时，或门输出1，BIN端无效，十位数码管可以显示十位代表的数字。** | | | | |
| **故障记录（记录实验过程中的故障现象及解决方案）** | | | | |
| **实验成绩** | |  | **指导老师签字** |  |