

（深圳）

实验作业

开课学期： 2022春季

课程名称：计算机组成原理（实验）

实验名称： Booth乘法器设计

实验性质： 综合设计型

实验学时： 4 地点： T2615

学生班级： 5班

学生学号： 200110513

学生姓名： 宗晴

作业成绩：

实验与创新实践教育中心制

2022年4月

|  |
| --- |
| 1. **Booth乘法器算法流程图** |
| （1）Booth乘法器算法流程图如下：    （1）改进的Booth乘法器算法流程图如下： |
| 1. **调试报告** |
| （仿真截图及时序分析，要求分析最少3次乘法运算）  （1）booth算法  booth算法的整体仿真截图如下：  a875f75b8579e2b7889900e95cf7e1d  在12ns时，复位信号拉低。在55ns时，start信号拉高，乘法器准备开始工作，一个周期后busy信号拉高，说明乘法器进入忙碌状态，符合预期。此时x、y两乘数传入数据，一周期后算出双符号位补码表示的乘数x、双符号位补码表示的-x以及增加第n+1位的乘数y。后经booth算法，在第225ns求得最终结果z为0000001e，同时busy信号拉低，表示乘法器进入空闲状态，符合预期。乘法器在第285ns、515ns、745ns、975ns、1205ns、1435ns、1665ns、1895ns时分别进入接下来8个周期，且均在一周期后拉高busy信号，符合预期。乘法器分别在455ns、685ns、915ns、1145ns、1375ns、1605ns、1835ns、2065ns，经booth算法求得接下来的8个最终结果z，分别为ffffffe2、00000000、014b5a90、007ef900、cd446578、00000000、00636000、fec068db，同时busy信号拉低，表示乘法器进入空闲状态，符合预期。  第一次乘法运算的波形如下：  efcdf03ea3530d3d92b52776df1e514  于55ns开始，225ns计算结束，计算结果维持到285ns下一周期开始，符合预期。放大看如下图：  5c558482e07c202c96b5390ed7dce458b9613d0fc2c17fca2c04a83cf6a821  在55ns时，start信号拉高，同时传入乘数x的值为0006，乘数y的值为0005。一周期后，即65ns时，busy信号被拉高，同时计算出双符号位乘数x为00006，双符号位-x为1fffa，增加n+1位的乘数y为0000a，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为fffe8000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为0000c000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为fffee000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为0000f000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00007800，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00003c00，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00001e00，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000f00，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000780，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为000003c0，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为000001e0，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为000000f0，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000078，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为0000003c，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为0000001e，同时计数器加一，符合预期。  一周期后，busy信号拉低，计数器清零，部分积z保持为0000001e不变直至结束，符合预期。  第二次乘法运算的波形如下：  7c56afb7fa1d2ceb21a26d573d7bd3e  于285ns开始，455ns计算结束，计算结果维持到525ns下一周期开始，符合预期。放大看如下图：  06308e4d73d328b51a1438995932e99  0b3988235d8cb9f50e6d1bf481eabb5  在285ns时，start信号拉高，同时传入乘数x的值为fffa，乘数y的值为0005。一周期后，即295ns时，busy信号被拉高，同时计算出双符号位乘数x为1fffa，双符号位-x为00005，增加n+1位的乘数y为0000a，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为00018000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为ffff4000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为00012000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为ffff1000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffff8800，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffc400，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffe200，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为fffff100，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为fffff880，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为fffffc40，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为fffffe20，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffff10，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffff88，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffffc4，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为ffffffe2，同时计数器加一，符合预期。  一周期后，busy信号拉低，计数器清零，部分积z保持为ffffffffe2不变直至结束，符合预期。  第三次乘法运算的波形如下：  81ad550ad11995b58e821be85410d2b  于515ns开始，685ns计算结束，计算结果维持到755ns下一周期开始，符合预期。放大看如下图：  0bd87cfa69b02119bcbda249118c8e7  ca47b4e2f8e77cbf510ec8ddc37b356  在515ns时，start信号拉高，同时传入乘数x的值为0000，乘数y的值为ff21。一周期后，即525ns时，busy信号被拉高，同时计算出双符号位乘数x为00000，双符号位-x为00000，增加n+1位的乘数y为1fe42，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为01，所以部分积加上[x]补（按高位对齐）后，算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为00，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为10，所以部分积加上[-x]补（按高位对齐）后，算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后两位为11，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。  一周期后，busy信号拉低，计数器清零，部分积z保持为00000000不变直至结束，符合预期。  （2）改进的booth算法  改进的booth算法的整体仿真截图如下：  1013784d7619eeebbd4750c9809876b  在12ns时，复位信号拉低。在55ns时，start信号拉高，乘法器准备开始工作，一个周期后busy信号拉高，说明乘法器进入忙碌状态，符合预期。此时x、y两乘数传入数据，一周期后算出双符号位补码表示的乘数x、双符号位补码表示的-x以及增加第n+1位和n+2位的乘数y。后经booth算法，在第145ns求得最终结果z为0000001e，同时busy信号拉低，表示乘法器进入空闲状态，符合预期。乘法器在第195ns、335ns、475ns、615ns、755ns、895ns、1035ns、1175ns时分别进入接下来8个周期，且均在一周期后拉高busy信号，符合预期。乘法器分别在285ns、425ns、565ns、705ns、845ns、985ns、1125ns、1265ns，经booth算法求得接下来的8个最终结果z，分别为ffffffe2、00000000、014b5a90、007ef900、cd446578、00000000、00636000、fec068db，同时busy信号拉低，表示乘法器进入空闲状态，符合预期。  第一次乘法运算的波形如下：  8418b48b88bc061b51e28109bd6efb2  于55ns开始，145ns计算结束，计算结果维持到195ns下一周期开始，符合预期。  在55ns时，start信号拉高，同时传入乘数x的值为0006，乘数y的值为0005。一周期后，即65ns时，busy信号被拉高，同时计算出双符号位乘数x为00006，双符号位-x为1fffa，增加n+1位的乘数y为0000a，符合预期。  一周期后，由于此时y最后三位为100，所以部分积加上2\*[-x]补（按高位对齐）后，算数右移两位，此时z为0000c000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为010，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为0000f000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为101，所以部分积加上[-x]补（按高位对齐）后，算数右移两位，此时z为00003c00，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为010，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为00000f00，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为001，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为000003c0，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为000000f0，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为0000003c，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移一位，此时z为0000001e，同时计数器加一，符合预期。  第二次乘法运算的波形如下：  8172599fe772b7c8d6496e338fb6e37  于195ns开始，285ns计算结束，计算结果维持到335ns下一周期开始，符合预期。  在195ns时，start信号拉高，同时传入乘数x的值为fffa，乘数y的值为0005。一周期后，即205ns时，busy信号被拉高，同时计算出双符号位乘数x为1fffa，双符号位-x为00006，增加n+1位的乘数y为0000a，符合预期。10  一周期后，由于此时y最后三位为010，所以部分积加上2\*[-x]补（按高位对齐）后，算数右移两位，此时z为ffff4000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为010，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为ffff1000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为ffffc400，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为fffff100，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为fffffc40，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为ffffff10，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为ffffffc4，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移一位，此时z为ffffffe2，同时计数器加一，符合预期。  第三次乘法运算的波形如下：  44b7295dfc541fb79c35187173ea092  于335ns开始，425ns计算结束，计算结果维持到475ns下一周期开始，符合预期。  在335ns时，start信号拉高，同时传入乘数x的值为0000，乘数y的值为ff21。一周期后，即345ns时，busy信号被拉高，同时计算出双符号位乘数x为00000，双符号位-x为00000，增加n+1位的乘数y为1fe42，符合预期。  一周期后，由于此时y最后三位为010，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为000，所以部分积算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为100，所以部分积加上2\*[-x]补（按高位对齐）后，算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为001，所以部分积加上[x]补（按高位对齐）后，算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为110，所以部分积加上[-x]补（按高位对齐）后，算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为111，所以部分积算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为111，所以部分积算数右移两位，此时z为00000000，同时计数器加一，符合预期。  一周期后，由于此时y最后三位为111，所以部分积算数右移一位，此时z为00000000，同时计数器加一，符合预期。 |