

计算机组成 Lecture Note 6

本文研究 I/O 设备及总线。

I/O 设备

我们经常关注 I/O 设备的*可信度*和*可扩展性*。

它有几个重要方面：

- 行为：如读/写。
- 合作者与合作内容：如和人类还是机器交互。
- 数据速率：如与 CPU 通信的最大速率。

评价指标有吞吐量、延时等。对于不同计算机，侧重点不同。

可靠性 (Reliability) 是从服务开始的参考点到有故障的时间度量。如

- **MTTF (平均故障时间)**：从正常到坏的时间。
- **MTTR (平均修理时间)**：从不正常到修好的时间。
- **MTBF (故障间平均时间)**：上述两者的和。

一般称故障为 Failure，表示整个系统；而错误为 Fault，表示某个部件。

定义**可用性 (Avalibility)** 为 $\frac{MTTF}{MTBF}$ 。

提高可用性方法：

- 提高 MTTF：错误避免 (Avoidance)，错误容忍 (Tolerance)，错误预报 (Forecasting)
- 降低 MTTR：加快修理速度

I/O 设备通信方式

I/O 请求 (I/O Requests) 是向 I/O 的读或者写。

有三种通信方式：**轮询 (Polling)**，**中断 (Interruption)**，**DMA**。

轮询

轮询是 I/O 设备与 CPU 通信的最简单的方式。CPU 通过周期性地检查 I/O 设备的状态寄存器以便决定后续的行动。如果设备准备就绪，那么进行 I/O 操作；如果设备忙碌，那么等待；如果设备出错，则进行相应处理。

中断

中断驱动的 I/O 设备在需要与 CPU 交互时，通过发起中断来让 CPU 在合适的时机（执行每一条指令前）来处理相关事务。与轮询不同，中断依靠 I/O 设备发起。CPU 在处理中断时会先保存上下文，然后运行中断处理程序 (interrupt handler)，在处理完后回复上下文，返回原进程。

DMA

上述两者都绕不开 CPU 的介入。大规模数据传输时会很慢。

使用 DMA 可以解决这一问题。

DMA 与 cache 或者虚拟存储一同使用可能有问题。

I/O 控制方式

由两种方式：内存映射 I/O 与指令驱动 I/O。

内存映射

在内存映射 I/O 中，存储器地址空间的一部分分配给 I/O 设备，对这些地址的读和写被解释成 I/O 设备的指令，而非存储器相关的指令。

指令驱动

在指令驱动 I/O 中，有些 I/O 指令能够指定设备号和命令字，CPU 和设备通过一组 I/O 总线的线路来实现通信，实际的命令可以在总线的数据线上传输。存储器中可能会有很少的一片空间（如 64 KB）留给 I/O 指令使用。

I/O 性能衡量

事务处理软件更关心 I/O 速率，即每秒磁盘访问次数，而不是数据速率。

RAID

全称为独立冗余磁盘阵列。目的：提高可用性。

阶段：

- RAID 0：无冗余，只是把数据分布。
- RAID 1：镜像，一份数据保存两个副本。
- RAID 2：错误检测和纠错码。
- RAID 3：位交叉奇偶校验。一个冗余的硬盘保存校验结果。
- RAID 4：块交叉奇偶校验。奇偶校验的结果以块为单位。比 3 更快，因为更新时不需要顺便读其他所有盘然后更新校验结果。
- RAID 5：分布式块交叉奇偶校验。基本同 4，只是校验结果块分布在各个磁盘上。
- RAID 6：P + Q 冗余。

总线

总线按照功能可以分成三类：

- **控制总线 (Control Bus)**
- **数据总线 (Data Bus)**
- **地址总线 (Address Bus)**

也可以按照连接目标分成两类：

- 连接处理器和存储器的高速总线
- 连接 I/O 设备，使用某种连接标准，且使用桥接方式的外设总线

也可以按照用途分成两类：

- **专用总线**：始终只负责一项功能。
- **复用总线**：相同的线不同时间可以用于不同功能。
 - 优点：使用的布线数量少，节省空间和成本。
 - 缺点：每个模块中要用更复杂的控制电路，且可能导致性能降低。

地址总线的位数反映了可寻址空间的大小。例如 32 位总线可以支持的寻址空间为 2 的 32 次方字节，即 4 GB。一个寻址空间对应一个地址。

总线一般是成组的。一个总线里往往有多个分立的 bit 传输通道。

一般而言，CPU 使用的字长和数据总线的位数相同。

数据总线的大小只和数据的传输速度有关，和可寻址空间的大小没有关系。

仲裁

当多个设备同时要使用总线时就需要引入仲裁机制，以决定让哪一个使用。

总线的设计困难

- 总线的最大速度受到物理因素的限制。
- 总线需要支持具有不同延时和数据传输速率的设备。

多总线对单总线

多总线相比单总线：

- 更加灵活。
- 可以减少平均一条总线所连接的设备数目，从而减少传输延迟。
- 可以缓解单总线带来的吞吐量瓶颈的问题。

同步总线和异步总线

同步总线：需要时钟。

- 所有连接的设备需要在同一时钟速率下工作。
- 时钟偏斜存在，在总线变长了之后难以加快速度。
- 长的同步总线容易受到环境噪声的干扰。

同步总线的数据传输一般有三个周期：

- 寻址。
- 产生 R/W 控制信号。
- 数据读/写。

异步总线：使用握手协议（产生握手信号），无明确时间限制。

- 可以更长。
- 可以适应速度不同的更多设备。
- 可能在传输大量数据时会比较慢，且可能需要更加复杂的设计。

PCI

PCI 是一种高带宽、独立于处理器的总线。它为高速的 I/O 子系统提供了更好的性能。

它可以配置成 32 位或者 64 位总线。基本版是 32 位，有 49 条线是必备的，剩余还有 51 条线可选，可以扩充成 64 位。

组成部分：

- 系统线：包括时钟、复位。
- 地址、数据：包括 32 根分时复用的地址线 and 数据线。
- 仲裁
- 错误报告

- 接口控制

有一根 FRAME 线用于判断总线是否被使用。两个周期用于准备地址和数据，多个周期用于传输数据。

本文的主要内容参考自：

- 上海交通大学《计算机组成》（课程代号：EI332）一课的课程材料。
- 《Computer Organization and Architecture (8th edition)》
- 《Computer Organization and Design: Hardware/Software Interface (5th edition)》