

3EE200

Techniques et dispositifs pour l'électronique analogique et numérique

Travaux Dirigés



Année 2021-2022

Annick Dégardin – Farouk Vallette

LU3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

L'AOP en mono-alimentation

Exercice n°1

On considère un montage amplificateur inverseur qui possède deux tensions de référence constantes V_{ref1} et V_{ref2} (*Figure n°1*) et dont l'entrée est une tension sinusoïdale à valeur moyenne nulle Vin référencée par la tension Vref2. On considère que l'AOP est parfait, et alimenté en 0V-10V. Il possède un gain différentiel fini et constant A.

- 1. Etablir l'expression de V_{out} en fonction de A, V_{in} , V_{ref1} , V_{ref2} et des éléments du montage. On pourra approximer cette expression en considérant que le gain différentiel A tend vers l'infini. Préciser la composante continue et la composante alternative de V_{out} .
- 2. On se place dans le cas où $V_{ref1} = V_{ref2} = 5V$. Donner l'expression de V_{out} .
- **3.** On se place dans le cas où $V_{ref1} = 5V$ et $V_{ref2} = 6V$. Donner l'expression de V_{out} . On considèrera deux cas: $R_1 = R_2$ et $R_2 = 10$. R_1 . Quelle est l'amplitude maximale de V_{in} ?

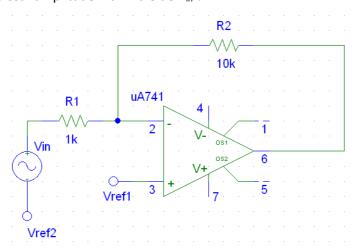


Figure n°1

Exercice n°2

- 1. On considère le montage de la *Figure n°*2. V_{in} est un signal sinusoïdal de fréquence 1kHz et d'amplitude 0.2V. L'AOP est alimenté en 0V-12V et possède un gain différentiel considéré infini. Que vaut V_{ref} ? On décide de décomposer l'analyse en deux parties : analyse en courant continu / analyse en courant alternatif.
- **1.1** Établir l'expression de la tension de sortie V_{out} en courant continu.
- **1.2** Établir l'expression de la tension de sortie V_{out} en courant alternatif.
- **1.3** Én déduire l'expression complète de V_{out}.
- **1.4** Choisir les éléments du montage pour que la fréquence de coupure basse de la bande passante soit de 100Hz, et que le gain ait un module de 10.
- **1.5** Tracer V_{in} et V_{out}.

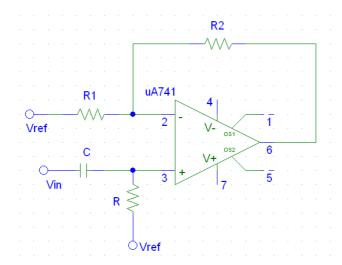


Figure n°2

2. Reprendre les questions de la partie 1. pour le montage de la *Figure n°3*. MV = Vref.

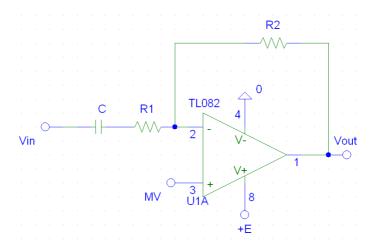


Figure n°3

3. Comparer les deux montages.

Exercice n°3

On considère le montage de la **Figure n^{\circ}4**, où l'AOP est alimenté en 0-12V. Que vaut V_{ref} ?

- 1. Préciser si le montage est linéaire ou non linéaire.
- 2. Tracer la caractéristique V_{out}(V_{in}) du montage.
- 3. En déduire le tracé de V_{out} (t) si V_{in} (t) = 6V + 4V sin $2\pi*1000t$

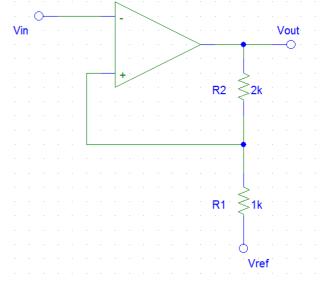


Figure n°4

Exercice n°4

On considère un montage amplificateur non-inverseur. On représente l'AOP comme un AOP parfait alimenté en +10V/-10V avec une résistance de sortie R_s. V_s est la tension mesurée sur un point situé entre entre la sortie de l'AOP parfait et la résistance R_s. V_{in} est la tension d'entrée du montage, V_{out} est la tension de sortie du montage (*Figure n°5*). On charge le montage avec une résistance R_L.

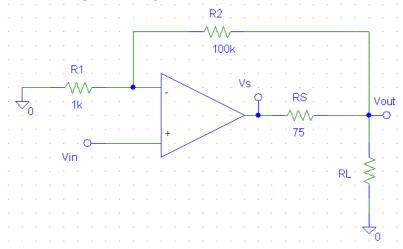


Figure n°5

- **1.** Etablir l'expression de la tension V_{out} en fonction de la tension d'entrée V_{in} . On considère que l'AOP parfait possède un gain différentiel fini et constant A de 2.10⁵; Les valeurs des résistances sont: R_1 = 1K, R_2 = 100K, R_S = 75 Ω . La charge R_L prend successivement les valeurs suivantes : 100K, 10K, 1K, 200 Ω , 100 Ω , 50 Ω .
- 2. Pour chaque valeur de R_L calculer la valeur du gain $\frac{V_{out}}{V_{in}}$.
- **3.** On appelle I_S le courant de sortie de l'AOP. On néglige le courant dans R_2 devant I_S . On suppose que les valeurs maximales de la tension V_S sont $\pm 10V$. Etablir quelle seront les valeurs maximales de V_{out} en fonction de V
- 4. Que se passe-t-il si le courant I_S est limité à 50mA?

LU3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

Comportement de l'AOP en fonction de la fréquence

Dans ce TD les AOP sont alimentés en +12V/0V.

Exercice n°1

On se propose de vérifier la conservation du produit gain-bande passante avec un AOP qui possède un gain différentiel statique $A_0 = 10^5$ et une fréquence de coupure $f_0 = 10$ Hz. On pourra considérer que les courants d'entrée de l'AOP, I^+ et I^- , sont négligeables, mais le gain différentiel étant fini on ne peut plus poser $v^+ = v^-$.

- 1. Quel est le produit gain-bande passante de l'AOP?
- **2.** On considère un montage amplificateur non-inverseur avec R_1 = 1K et R_2 = 4K puis 20K.

Etablir l'expression du gain en tension $\frac{V_{out}}{V_{in}}$ du montage. Mettre cette expression sous la forme $\frac{K}{1+\frac{jf}{f_c}}$

Identifier K et f_c . Comparer le produit gain-bande passante du montage amplificateur non-inverseur avec le produit gain-bande passante de l'AOP.

Exercice n°2

On considère un montage amplificateur non-inverseur où l'AOP utilisé possède un gain différentiel statique $A_0 = 10^5$ et une fréquence de coupure $f_0 = 10$ Hz.

Les résistances sont R1 = 1K et R2 = 50K.

- 1. Tracer la réponse fréquentielle de ce montage.
- 2. On considère une tension d'entrée $v_{in}(t) = 0.1V*\sin 2\pi 2K t$. Etablir l'expression de la tension de sortie.
- 3. On considère une tension d'entrée $v_{in}(t) = 0.1V*\sin 2\pi 200K t$. Etablir l'expression de la tension de sortie.

Exercice n°3

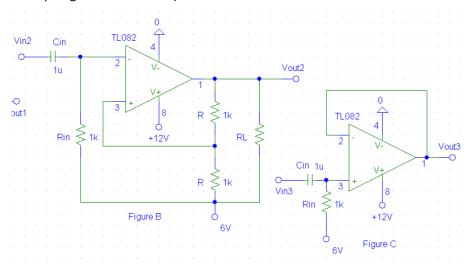
On désire réaliser un montage amplificateur de tension utilisant un ou plusieurs l'AOP possédant un gain différentiel statique $A_0 = 10^5$ et une fréquence de coupure $f_0 = 10$ Hz.

Proposer un montage respectant le cahier des charges suivant

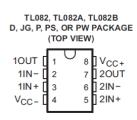
- Gain en tension +400.
- Impédance d'entrée ≥ 100 k Ω .
- Bande passante ≥ 20kHz.

Exercice n°4

On considère les deux montages ci-dessous (Figure B et Figure C), où $R_L = 1k\Omega$ et R en Figure B égale à $10k\Omega$ (contrairement à ce qui figure sur le dessin).

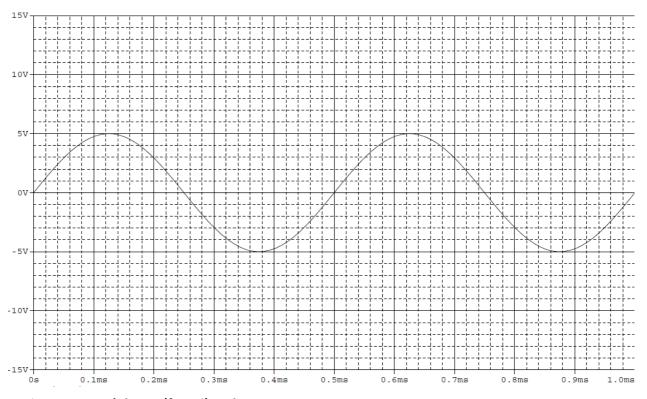


- **1.** Donner les caractéristiques de chaque montage (fonction réalisée, tensions ou paramètres caractéristiques) si l'AOP est considéré idéal. Quel est l'intérêt de Cin et Rin ?
- 2. L'AOP utilisé est un TL082 dont la doc est fournie à part. Les courbes étant données sous condition d'alimentations précises, on pourra, quand c'est nécessaire (tout dépend du paramètre qu'on regarde), appliquer une règle de proportionnalité en cas de montage ayant des alimentations différentes de celles des courbes. De plus en cas de donnée numérique on retiendra la donnée typique en priorité, plutôt que les valeurs max ou min.

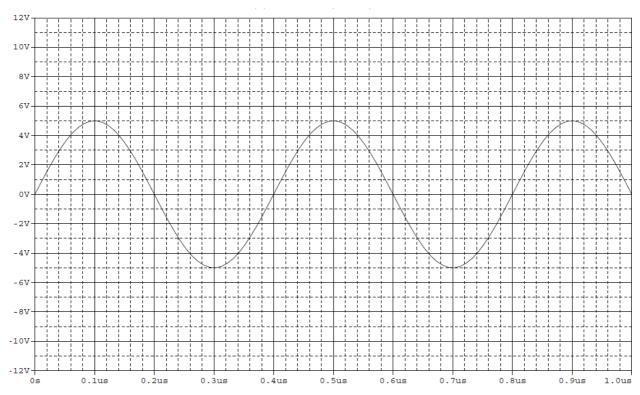


Pour chaque cas on donne la tension $V_{in}(t)$. Etablir l'évolution de $V_{out}(t)$. Attention toute courbe doit être justifiée. On pourra supposer qu'à t=0, pour les montages non-linéaires, $V^+>V^-$. Il faudra établir si certains paramètres donnés en **1.** n'ont pas été modifiés, et si c'est le cas retrouver leur valeur exacte. Une caractéristique de transfert $V_{out}(V_{in})$ avec les valeurs réelles du montage serait appréciée.

2.1 Figure B : Tracé de V_{in2} (fourni) et de V_{out2}



2.2 Figure C : Tracé de V_{in3} (fourni) et de V_{out3}



Exercice n°5 (Facultatif)

On désire réaliser un montage intégrateur utilisant un AOP possédant un gain différentiel statique $A_0 = 10^5$ et une fréquence de coupure $f_0 = 10$ Hz.

- 1. Quel est le montage idéal ? Pourquoi ne peut-on pas l'utiliser ?
- **2.** Le montage réel consiste en un montage amplificateur inverseur auquel on ajoute une capacité C en parallèle avec la résistance de contre-réaction R2.

Etablir la transmittance du montage et déterminer dans quelle bande de fréquence la fonction intégration est réalisée.

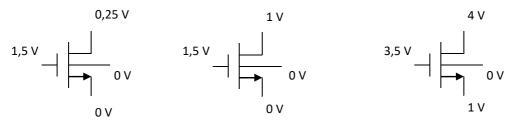
3. Préciser la forme du signal de sortie si l'entrée du montage est un signal carré 0-5V de pulsation 10rd.s⁻¹ puis 10000rd.s⁻¹.

A.N. : R1 = 1K, R2 = 10K, C = $10\mu F$.

MOSFET: Polarisation

Exercice n°1

1.1 On pose $k_n = C_{ox}\mu_n = 50~\mu A.V^{-2}$, $V_{Tn0} = 1V$, $\lambda_n = 0.02V^{-1}$, $\gamma_n = 0.6V^{1/2}$, $\phi_f = 0.42V$, $W/L = 50\mu/5\mu m.$ Pour les NMOS suivants déterminez le régime de fonctionnement et calculer le courant de drain I_D



1.2 Le mode de fonctionnement du PMOS étant symétrique par rapport a celui du NMOS, écrire les équations donnant le courant I_D pour un PMOS si le circuit intégré est alimenté en 0V/5V.

Remarque: Les équations des courants dans les transistors sont fournies en Annexe 1 du TD n°6.

Exercice n°2 – Polarisation d'un transistor pour un amplificateur de tension sourcecommune

On considère un circuit intégré alimenté en (0V ; E = 5V) présenté en **Figure n°1**. Les caractéristiques du transistor NMOS sont : $W_n = 10 \mu m$; $\mu_n C_{ox} = 120 \mu A.V^{-2}$; $V_{tn0} = 0.8V$; $L_n = 2 \mu m$; $\lambda_n = 0.01 V^{-1}$; On a $R_D = 125 K.$ $R_S = 100 K.$

$$V_{in}(t) = V_0 = 1,058V; V_{out}(t) = V_{D0}.$$

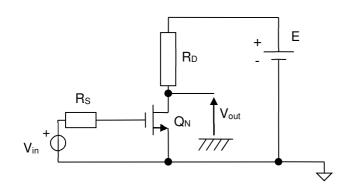


Figure n°1

2.3 Vérifier le régime de fonctionnement.

- 1 Quel est le mode de fonctionnement d'un transistor MOS, utilisé en amplification de tension
- **2** On analyse le montage en courant continu.
- 2 1 Déterminer le courant de grille de Q_N.
- **2.2** Calculer le courant de drain I_{D0} et en déduire la valeur de la tension de drain de Q_N , notée V_{D0} .

Exercice n°3 – Polarisation de transistors pour un amplificateur de tension sourcecommune à charge active

En technologie de circuits intégres les résistances de charge sont réalisées à l'aide de transistors (on parle de charge active). On considère le montage ci-dessous, où une tension continue V_{BIAS} va polariser le transistor de charge Q_P , complémentaire de Q_N (**Figure n°2**). E = 5V. $L_n = L_p = L = 2\mu m$; $V_{tn0} = 0.8V$; $V_{tp0} = -0.9V$;

 $W_n = 10 \mu m$; $\mu_n C_{ox} = 120 \mu A.V^{-2}$; $\lambda_n = 0.01 V^{-1}$; $\mu_p C_{ox} = 40 \mu A.V^{-2}$; $\lambda_p = 0.0125 V^{-1}$.

 $V_{in}(t) = V_0; V_{out}(t) = V_{D0}.$

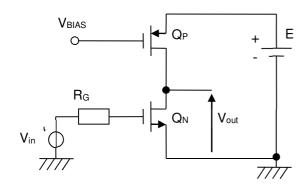
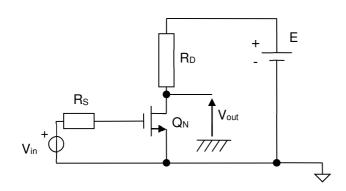


Figure n°2

- **1.1** Qu'implique la complémentarité de Q_N et Q_P ? En déduire la valeur de W_p .
- **1.2** On analyse le montage en courant continu. Calculer V_0 et V_{BIAS} sachant que le courant I_D a la même valeur que celle calculée en **Exercice n°2**.
- **1.3** Calculer la valeur de V_{D0}.

MOSFET: Amplification source commune et influence du substrat

Exercice n°1: Amplificateur source commune à charge résistive



On considère le montage de la **Figure n°1** dont on analyse les caractéristiques en courant alternatif dans une bande de fréquences où on néglige les effets capacitifs internes du transistor. On pose :

 $V_{in}(t) = V_0 + v_{in}(t)$, avec $v_{in}(t) = v_0.\sin 2\pi ft$; $V_{out}(t) = V_{D0} + v_{out}(t)$.

Les caractéristiques du transistor NMOS sont: $W_n = 10 \mu m$; $\mu_n C_{ox} = 120 \mu A.V^{-2}$; $V_{tn0} = 0.8V$; $L_n = 2 \mu m$; $\lambda_n = 0.01 V^{-1}$; On a $R_D = 125 K.$ $R_S = 100 K.$

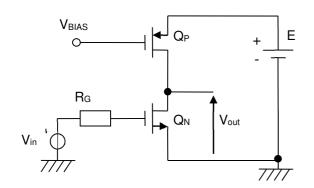
Figure n°1

- 1. Calculer la transconductance g_m , et la résistance r_{ds} , de Q_N .
- 2. Représenter le schéma équivalent en courant alternatif du montage complet.
- 3. Calculer le gain en tension v_{out}/v_{in} et donner sa valeur numérique en linéaire et en dB.
- 4 Déterminer l'impédance d'entrée et l'impédance de sortie de l'amplificateur.
- **5** Etablir l'amplitude maximale de v_{in}(t).

6 On désire reprendre l'analyse en courant continu afin de vérifier qu'on a eu raison de négliger l'effet de modulation de largeur du canal. Poser l'équation qui permet de déterminer le courant de drain de Q_N . et calculer sa valeur I_{D0} ainsi que la valeur de la tension de drain de Q_N , notée V_{D0} . Vérifier le régime de fonctionnement et comparer avec le résultat trouvé en **2**. Conclure.

7 Proposer un montage amplificateur de tension ayant les mêmes caractéristiques, en utilisant un PMOS ($V_{tp0} = -0.9V$; $L_p = L = 2\mu m$) dont il faudra établir le W et que doit valoir V_0 ?

Exercice n°2: Amplificateur source commune à charge active



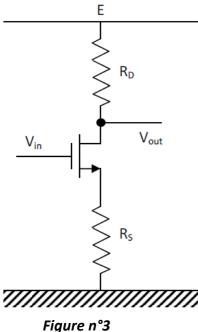
On considère le montage de la *Figure n°2*, identique à celui du **TD5 Exercice n°2**.

 $V_{in}(t) = V_0 + v_{in}(t), \text{ avec } v_{in}(t) = v_0.\text{sin } 2\pi ft;$ $V_D(t) = V_{D0} + v_{out}(t).$

- **1.** On analyse le montage en courant alternatif. Calculer la transconductance g_m , la résistance r_{ds} des transistors.
- **2.** Représenter le schéma équivalent en courant alternatif du montage complet.

- Figure n°2
- 3. Calculer le gain en tension v_{out}/v_{in} et donner sa valeur numérique en linéaire et en dB.
- 4. Déterminer l'impédance d'entrée et l'impédance de sortie du montage.

Exercice n°3: Influence du substrat



On considère le montage en Figure n°3, alimenté en E = 10V, dont on fixe le point de fonctionnement.

 $I_{D0} = 200 \mu A$ et $V_{DS0} = 5V$. On pose $R_D = 4.R_S$.

 $V_{in}(t) = V_{BIAS} + v_{in}(t)$, où $v_{in}(t)$ est sinusoidale.

 $W_n = 10 \mu m$; $\mu_n C_{ox} = 100 \mu A.V^{-2}$;

 $V_{Tn0} = 1V$; L = 2 μ m; $\lambda_n = 0V^{-1}$; $\phi_f = 0.42 \text{ V}$; $\gamma_n = 0.6 \text{ V}^{1/2}$;

2.1 On considère d'abord que la tension V_{Tn} est égale à V_{Tn0} .

2.1.1 On effectue d'abord l'analyse en courant continu. Déterminer les valeurs de R_D et R_S. En déduire la valeur de V_{BIAS}. On étudie maintenant le montage en courant alternatif.

2.1.2 Représenter le schéma équivalent en courant alternatif du montage et calculer la transconductance gm.

2.1.3 Donner l'expression de $v_{in}(t)$ et de $v_{out}(t)$ et en déduire l'expression du gain en tension v_{out}/v_{in}. Calculer sa valeur.

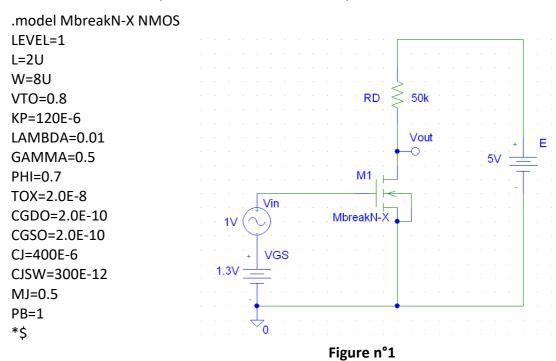
- **2.2** On souhaite maintenant tenir compte de l'influence du substrat sur le montage.
- 2.2.1 A quel potentiel est connecté le substrat de Q_N ? En courant continu, établir la valeur de la tension V_{BIAS} si on souhaite conserver la même polarisation ainsi que la tension V_{Tn}.
- 2.2.2 Représenter le schéma équivalent en courant alternatif et calculer les transconductances gm et gmb.
- **2.2.3** Donner l'expression de $v_{in}(t)$ et de $v_{out}(t)$ et en déduire l'expression du gain en tension v_{out}/v_{in} . Calculer sa valeur.
- 2.3 Comparer.

Comportement en fréquence des amplificateurs à MOSFETs

On se propose de retrouver les paramètres du schéma équivalent d'un transistor NMOS, en effectuant une série de simulations, à l'aide du logiciel PSPICE.

Les résultats des simulations sont fournis en Annexe.

Pour cela on utilise le montage de la **Figure n°1**, un amplificateur de tension avec V_{in} en entrée et V_{out} en sortie, où le transistor est polarisé à l'aide d'une résistance R_D , une alimentation E et une tension $V_{GS} = 1,3V$. Le transistor possède un modèle dont les paramètres sont les suivants:

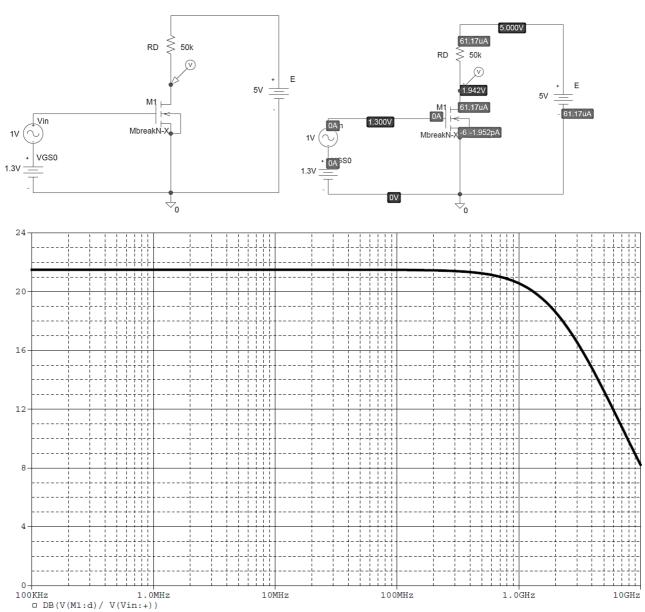


- 1. Définir ces paramètres. On pourra chercher les informations sur internet.
- **2.** Etablir par le calcul les valeurs en courant continu du courant I_{D0} et de la tension V_{DS0} en justifiant le régime de fonctionnement du transistor.
- 3. à faire chez soi. Réaliser la simulation et vérifier les valeurs précédentes.
- **4.** Représenter le schéma équivalent en courant alternatif du montage complet. Puis transformer ce montage en utilisant le théorème de Miller et établir l'expression de v_{out}/v_{in} . On négligera les effets du substrat.
- **5.** Avant de poursuivre l'analyse on se doit de faire quelques rappels. Il est important que la polarisation du montage soit toujours la même et donc que les valeurs de I_{DO} et V_{DSO} ne soient pas modifiées. Pour retrouver les paramètres du schéma équivalent <u>en courant alternatif</u> du transistor nous allons nécessairement devoir court-circuiter ou ouvrir des connexions <u>sans que le continu soit modifié</u>.
- **5.1** Quel élément peut être considéré comme un circuit ouvert en courant continu et un fil en courant alternatif et à quelle(s) condition(s) ?
- **5.2** Quel élément peut être considéré comme un fil en courant continu et un circuit ouvert en courant alternatif et à quelle(s) condition(s) ?

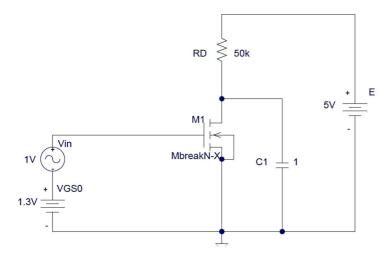
- **6.** On se propose de retrouver la valeur de g_m . Proposer une simulation pour retrouver ce paramètre, réaliser cette simulation (ou utiliser une simulation présentée en Annexe) et retrouver g_m . Comparer avec la valeur théorique.
- 7. On se propose de retrouver la valeur de r_{ds} . Proposer une simulation pour retrouver ce paramètre, réaliser cette simulation (ou utiliser une simulation présentée en Annexe) et retrouver r_{ds} . Comparer avec la valeur théorique.
- 8. Déterminer la valeur du gain en tension, v_{out}/v_{in} , du montage dans la bande passante.
- 9. On se propose de retrouver la valeur des capacités C_{gd} et C_{gs} . On rappelle que chacune de ces capacités est la somme d'une capacité fonction de C_{ox} , W et L, et d'une capacité de recouvrement C_{ov} . On donne la permittivité de l'oxyde ε_{ox} = 3.453133.10⁻¹¹ F/m.
- **9.1** Tracer la réponse fréquentielle du montage amplificateur de tension (ou utiliser une simulation présentée en Annexe). Relever la valeur du gain maximal en tension et la fréquence de coupure. En déduire la valeur de $C_{\rm gd}$. Comparer avec la valeur théorique.
- **9.2** On souhaite retrouver la capacité C_{gs} . Quel élément faut-il ajouter au montage? Est-ce que ça aura des conséquences sur la polarisation ? Réaliser la simulation (ou utiliser une simulation présentée en Annexe). Tracer la réponse fréquentielle qui nous permettra de retrouver C_{gs} . Relever la fréquence de coupure et en déduire la valeur de C_{GS} .

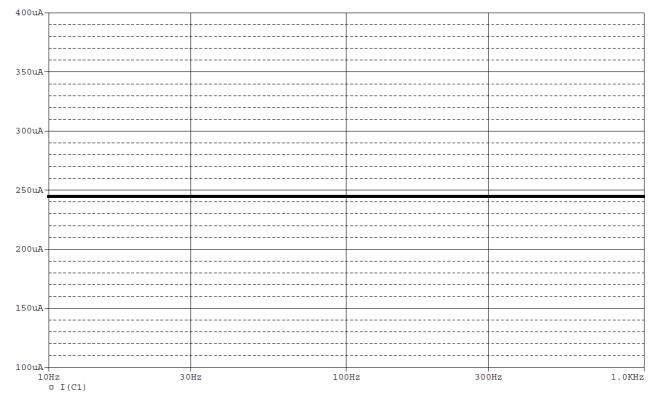
ANNEXE:

Simulation n°1



Simulation n°2

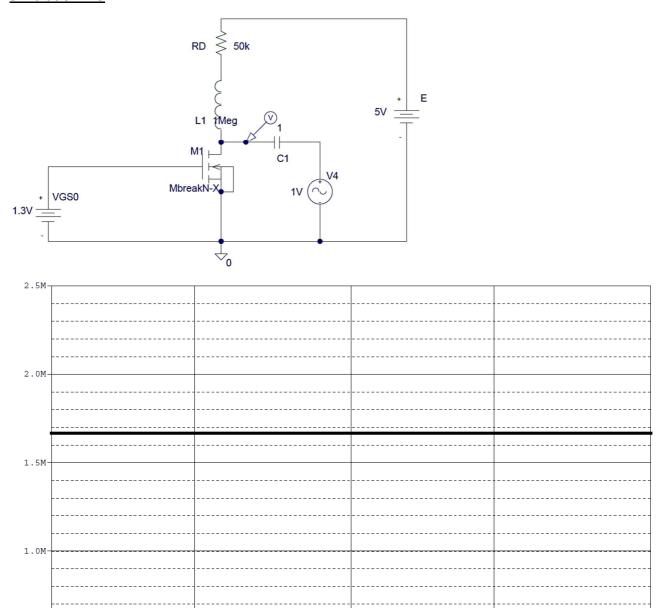




Simulation n°3

0.5M | 10Hz • V(V4:+) / ID(M1)

30Hz

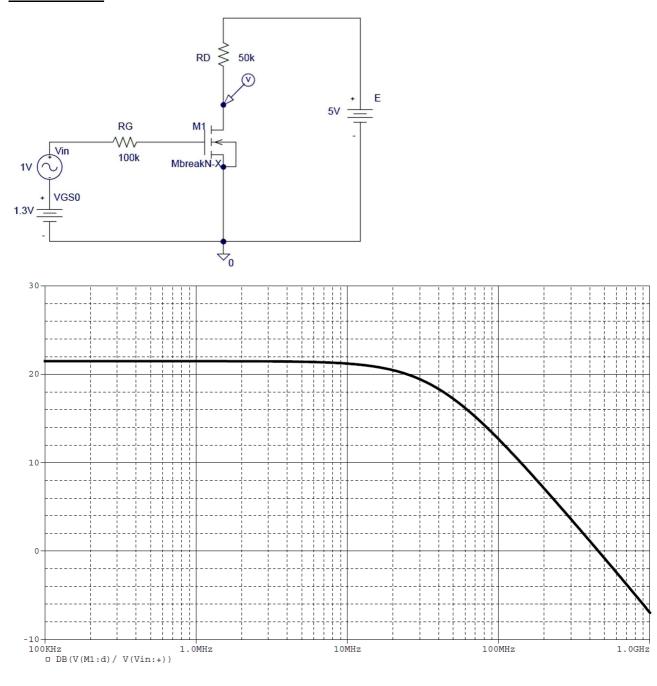


100Hz

300Hz

1.0KHz

Simulation n°4



Fonctions Numériques à Transistors

Exercice 1

On considère l'interrupteur CMOS de la **Figure n°1** réalisé avec deux transistors Q_n et Q_p ; i_n et i_p sont respectivement les courants de Q_n et de Q_p .

Dans tout l'exercice on néglige l'effet de modulation de largeur du canal dans le calcul des courants ($\lambda_n = \lambda_p = 0V$).

A.N. : $\mu_n C_{ox} = 50 \ \mu A/V^2$; $\mu_p C_{ox} = 20 \ \mu A/V^2$; $V_{Tn0} = 1 \ V$; $V_{Tp0} = -1 \ V$; $2.\phi_f = 0.6 \ V$; $V_{DD} = 5 \ V$; $(W_n/L_n) = (W_p/L_p) = 2$; $C = 70 \ fF$; $\gamma_n = \gamma_p = 0.5 \ V^{1/2}$;

Les expressions des courants sont fournies en Annexe 1.

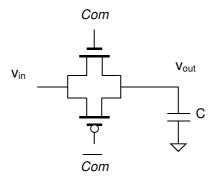


Figure n°1

1°) On pose $v_{in} = V_{DD}$, $v_{out} = 0$, COM = 0.

At = 0 C est déchargée et on force COM à VDD

- 1.1 Indiquer où sont le drain et la source de Q_n et de Q_p .
- 1.2 Calculer les courants in et ip après que COM ait changé d'état.
- 1.3 Comment évolue v_{out?} Que peut-on dire de V_{GSn}, V_{GSp} V_{Tn} et V_{Tp}?
- 1.4 Calculer les courants i_n et i_p au moment où V_{out} atteint $V_{DD}/2$.
- 1.5 On considère que la charge ou décharge de la capacité C se fait à courant constant égal à la moyenne de I(0) et $I(t_{PLH})$. Calculer t_{PLH} .
- 2°) On pose $v_{in} = 0$ et $v_{out} = V_{DD}$, Com = 0;

Reprendre les mêmes questions lorsque l'on force COM à V_{DD}.

3°) Calculer t_P

Exercice 2

1°) Réaliser l'architecture en technologie CMOS de la fonction numérique suivante :

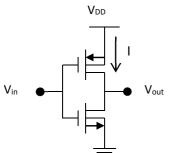
$$F = A + (\overline{B} \cdot (C + \overline{D}))$$

2°) On pose μ_n = 2,5 μ_p et le rapport $n=\frac{W_n}{L_n}$ de l'inverseur équivalent égal à $\frac{4\,\mu m}{2\,\mu m}$. Etablir les

dimensions des transistors en considérant les longueurs des transistors Li identiques.

Exercice 3

On considère l'inverseur CMOS représenté en *Figure n°2* et alimenté en [0V-5V] dont on souhaite étudier les caractéristiques statiques.



Cet inverseur est réalisé dans une technologie où $L_n = L_p = 2\mu m$, $\mu_n.C_{ox} = 120\mu A/V^2$ et $\mu_p.C_{ox} = 40\mu A/V^2$. $W_n = 10\mu m$, $W_p = 30\mu m$. $V_{Tn} = 1V$ et $V_{Tp} = -1V$.

Les caractéristiques des transistors sont fournies en **Annexe 2**. Indiquer pour chaque caractéristique la valeur du V_{GS} . Représenter sur ces caractéristiques la limite de fonctionnement entre régime ohmique et régime saturé.

Figure n°2

- **1.** On se propose d'étudier les caractéristiques statiques de l'inverseur. Pour cela on place en entrée V_{in} de l'inverseur une rampe de tension.
- 1.1 A quelle condition a-t-on un courant circulant dans l'inverseur?
- **1.2** V_{in} varie de 0V à 5V par pas de 0,5V. Pour chaque valeur de V_{in} établir graphiquement (sur la caractéristique fournie de l'**Annexe 2**) le point de fonctionnement I(V_{out}) et pour chaque point préciser les valeurs du courant I et de la tension de sortie V_{out} (il faudra compléter le **Tableau 1**).
- **1.3** Tracer la caractéristique $V_{out}(V_{in})$ de cet inverseur en en utilisant tous les points de fonctionnement avec lesquels on a travaillé à la question **2.2**. Comparer avec la caractéristique $V_{out}(V_{in})$ d'un inverseur parfait.
- **1.4** V_{in} évolue de 0V à 5V avec une vitesse de 1V/ μ s puis quand il a atteint 5V reste constant. Tracer sur la caractéristique l'évolution de I(t) entre 0 et 10 μ s. Que concluez-vous ?

V _{in}	V_{GSn}	V_{SGp}	I	V_{out}
0				
0.5				
1				
1.5				
2				
2.5				
3				
3.5				
4				
4.5				
5				

Tableau 1

Exercice 4 (Facultatif)

On considère la cellule mémoire de la Figure n°3.

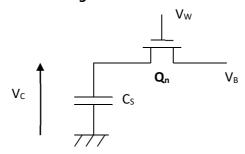


Figure n°3

Les caractéristiques du MOS Q_n sont les suivantes: $\mu_n C_{ox} = 20 \,\mu\text{A.V}^{-2}$; $V_{Tn} = 1,5 \,\text{V}$;

Les expressions des courants sont fournies en **Annexe 1**. On néglige les effets de λ_n . La capacité C_S est égale à 20 fF.

A. Ecriture dans la cellule

Dans tout l'exercice on considère que l'état haut est V_{DD} = 5V et l'état bas est 0V.

On considère la capacité C_S déchargée, et $V_W = V_B = 0$. On porte la ligne de mot V_W à V_{DD} , puis à t = 0 on porte la ligne de bit V_B à V_{DD} .

- 1 Indiquer le drain et la source de Q. Expliquer ce qui se passe et préciser en le justifiant le mode de fonctionnement de Q.
- 2 Déterminer l'expression de V_S en fonction de t (on pourra passer par une équation où une fonction dépendant de dV_S est égale à une fonction dépendant de dt).
- 3 Tracer l'allure de V_C en fonction de t.
- 4 Calculer le temps t_1 au bout duquel la capacité de la mémoire C_S a été chargée à une valeur égale à sa valeur finale $\pm 0.1V$.
- 5 Donner V_C si la valeur stockée dans la mémoire est un "0" ou un "1" logique.

B. Lecture de la valeur stockée

- 6 Expliquer le principe de lecture d'un "0" ou d'un "1" logique dans la mémoire.
- 7 On considère que la capacité de la ligne de bit C_B est égale à 1pF. Calculer les valeurs lues sur la ligne de bit pour un "1" stocké et "0" stocké.

C. Dimensions de la puce

- 8 Combien une puce mémoire de 64 M-bit contient-elle exactement de cellules mémoires ?
- 9 La technologie CMOS choisie est telle que la surface occupé par une cellule mémoire est un carré de 2 μ m². Sachant que la puce mémoire doit être de forme carrée, quelles sont ses dimensions ?
- 10 Estimez les dimensions de la puce si 30% de sa surface est occupé par les autres éléments (amplificateur, décodeur)

Annexe 1

Les équations donnant le courant I_D pour les trois régimes de fonctionnement du NMOS sont les suivantes :

Pour $V_{GSn} \le V_{Tn}$, le transistor est bloqué et

$$I_D = 0$$

Pour $V_{GSn} \ge V_{Tn}$ avec $V_{DSn} \le V_{GSn}$ - V_{Tn} , le transistor est en mode ohmique ou triode

$$I_D = \left(\frac{W}{L}\right) k' \left[V_{GSn} - V_{Tn} - \frac{V_{DSn}}{2} \right] V_{DSn}$$

Pour $V_{GSn} \ge V_{Tn}$ avec $V_{DSn} \ge V_{GSn}$ - V_{Tn} , le transistor est en mode saturé

$$I_D = \left(\frac{W}{2L}\right) k' \left[V_{GSn} - V_{Tn}\right]^2 \left(1 + \lambda_n \left[V_{DSn} - \left(V_{GSn} - V_{Tn}\right)\right]\right)$$

où

 $k' = \mu_n \; C_{ox}, \; C_{ox}$ est la capacité de grille par unité de surface , μ_n est la mobilité des électrons

 V_{Tn} est la tension de seuil du transistor ($V_{Tn} = V_{Tn0} + \gamma_n \left(\sqrt{2\phi_f + V_{SBn}} - \sqrt{2\phi_f} \right)$, où V_{Tn0} est la tension

de seuil à $V_{SB} = 0$ ce qui est souvent le cas, ϕ_f est un paramètre physique, et γ_n un paramètre lié au processus de fabrication).

W est la largeur du transistor, L est la longueur du canal, λ_n est le paramètre de modulation de longueur du canal

Les équations donnant le courant I_D pour les trois régimes de fonctionnement du PMOS sont les suivantes :

Pour $V_{SGp} \le |V_{Tp}|$, le transistor est bloqué et $I_D = 0$

Pour $V_{SGp} \ge |V_{Tp}|$ avec $V_{SDp} \le V_{SGp} - |V_{Tp}|$, le transistor est en mode ohmique ou triode

$$I_{D} = \left(\frac{W}{L}\right) k' \left[V_{SGp} - \left|V_{Tp}\right| - \frac{V_{SDp}}{2}\right] V_{SDp}$$

Pour $V_{SGp} \ge |V_{Tp}|$ avec $V_{SDp} \ge V_{SGp} - |V_{Tp}|$, le transistor est en mode saturé

$$I_{D} = \left(\frac{W}{2L}\right) k' \left[V_{SGp} - \left|V_{Tp}\right|\right]^{2} \left(1 + \lambda_{p} \left[V_{SDp} - \left(V_{SGp} - \left|V_{Tp}\right|\right)\right]\right)$$

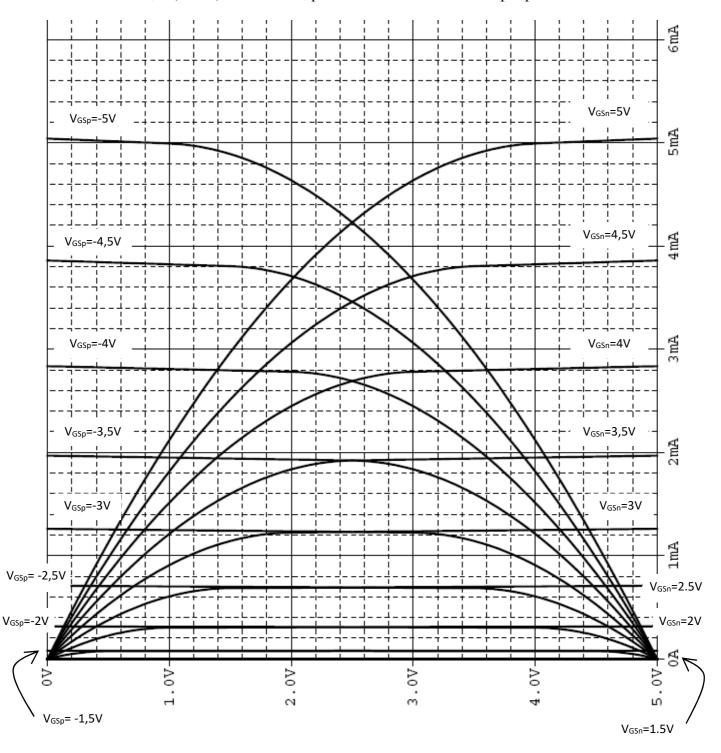
où

 $V_{Tp} = V_{Tp0} - \gamma_p \left(\sqrt{2\phi_f + V_{BSp}} - \sqrt{2\phi_f} \right)$; k' = μ_p C_{ox}, μ_p est la mobilité des trous, λ_p est le paramètre de modulation de longueur du canal

Annexe 2

La courbe contient les caractéristiques de:

Transistor NMOS, $I_D(V_{DS})$ à V_{GS} = cste, pour VGS variant de 0 à 5V par pas de 0,5V Transistor PMOS, $I_D(5-V_{SD})$ à V_{GS} = cste, pour VGS variant de 0 à -5V par pas de -0,5V

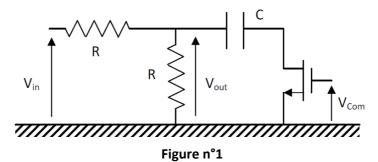


LU3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

Transistor en régime ohmique et effets capacitifs en amplification

Exercice n°1

On considère le montage de la Figure n°1, où V_{in} = 5V + v_{in} (t), avec v_{in} (t) = e_0 .sin ω t, et V_{out} = U_0 + v_{out} (t), avec v_{out} (t) = v_0 .sin ω t; R = $10k\Omega$; e_0 = 1V. W_n = $10\mu m$; μ_n C_{ox} = $120\mu A.V^{-2}$; V_{Tn0} = 1V; L = $2\mu m$; On suppose que e_0 est faible (quelques 100mV).



 ${f 1.}$ Donner l'expression de V_{out} si on travaille en courant continu.

On se place en courant alternatif dans le cas où C tend vers l'infini.

- 2. Pourquoi peut-on supposer que le transistor fonctionne en régime ohmique ?
- **3.** Donner l'expression du courant en fonction de V_{GS} et V_{DS}.
- **4.** Etablir l'expression de la résistance R_{DS} équivalente au transistor en régime ohmique.
- 5. En déduire l'expression de Vout.

On suppose que V_{com} varie de 0V à 5V par pas de 1V.

- **6.** Pour chaque valeur de V_{com} calculer la valeur de R_{DS} , R_{DS} //R et v_0 .
- 7. Comment évoluent R_{DS} , R_{DS} //R et v_0 en fonction de V_{com} ?

Exercice n°2

On considère le montage de la **Figure n°2**, où $v_{in}(t) = e_0.\sin \omega t$, $V_{out} = V_0 + v_{out}(t)$, avec $v_{out}(t) = u_0.\sin \omega t$. On considère que C_{in} est un court-circuit en courant alternatif. $R_C = 5.6k\Omega$, $R_E = 2k\Omega$. E = 12V.

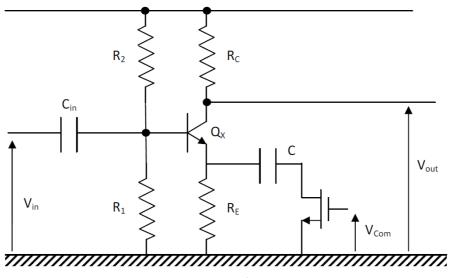


Figure n°2

On étudie le montage en courant alternatif.

On se place d'abord dans le cas où la capacité C est considérée comme un circuit ouvert.

1. Donner l'expression du gain en tension v_{out}/v_{in}.

On se place dans le cas où C est considérée comme un court-circuit grande.

- 2. Donner l'expression du gain en tension v_{out}/v_{in}.
- **3.** Comment évoluent R_{DS} , $R_{DS}//R_E$ et le gain en tension quand V_{com} varie de 0V à 5V.

On étudie le montage en courant continu. Le BJT fonctionne en régime linéaire ou mode actif direct ($V_{CE} > 0$ et $V_{BE} = 0.6V$).

4. Etablir la valeur de R_1 et R_2 afin qu'en courant continu la tension V_{CE} , notée V_{CE0} , soit égale à E/2. Il faudra calculer successivement I_{CO} , V_{BO} et R_2/R_1 . On supposera d'abord que le courant de base est négligeable devant le courant de pont et que la plus petite des valeurs de R_1 et R_2 est $10k\Omega$.

Exercice n°3

On reprend le montage de la **Figure n°2** et on remplace le MOSFET par un court-circuit.

- 1. Que peut-on dire sur le montage en courant continu si on compare à l'exercice précédent ?
- **2.** Etablir l'expression de v_{out}/v_{in} en courant alternatif. On pourra considérer que le BJT possède un β de 200 et une tension d'Early infinie. On négligera l'effet de C_{in} en la considérant infinie. Calculer h_{11} .
- **3.** Quelle est la valeur maximale et la valeur minimale du module de v_{out}/v_{in} et comment évolue-t-il quand la fréquence (ou la pulsation) varie de 0 à l'infini ?
- **4.** Si on suppose que le montage est un amplificateur de tension chargé par une résistance R_L via un condensateur de liaison C_{out} , comme symbolisé en **Figure n°3**, établir de manière intuitive l'évolution de v_{out}/v_{in} en fonction de la fréquence et tracer la courbe donnant son module en fonction de la fréquence f. On pourra supposer C_{out} et C_{in} élevées (qques μF) et qu'en très hautes fréquences. v_{in} est une tension qui provient d'un générateur d'impédance interne R_G .

On pourra décomposer l'analyse en trois temps :

- « Basses » fréquences, où C, C_{bc} et C_{be} sont considérées comme des circuits ouverts. On pourra utiliser pour le gain la valeur de calculée quand f tend vers 0 de la question **3**.
- « Moyennes » fréquences où le montage se comporte comme dans la question **3**. (C_{in} et C_{out} sont des courtcircuits, C_{bc} et C_{be} sont considérées comme des circuits ouverts).
- « Hautes » fréquences, où C, C_{in} et C_{out} sont considérées comme des court-circuits et le BJT est modélisé par le schéma de la **Figure n°4**. On pourra utiliser pour le gain la valeur de calculée quand f tend vers l'infini de la question **3**.

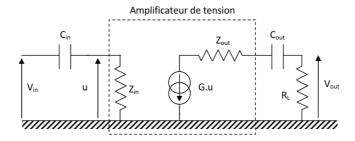
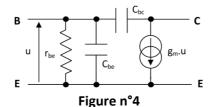


Figure n°3



Concepts élémentaires sur les matériaux

1. Choisir l'orientation d'un wafer de silicium

- 1.1. La performance d'un MOSFET dépend fortement de l'orientation cristallographique de la surface du canal ainsi que de la direction du courant (Figure 8.1). Ainsi pour un MOSFET à canal N, dans lequel le courant est dû aux électrons, une surface de canal à basse densité atomique est préférable pour obtenir de meilleures performances du transistor.
- \checkmark Le numéro atomique du silicium est Z = 14. Préciser sa configuration électronique.
- ✓ Calculer le nombre d'atomes dans une maille de silicium (Figure 8.2).
- ✓ Calculer le nombre d'atomes de silicium par cm³. En déduire le nombre d'électrons de valence par cm³.
- Calculer la masse volumique du silicium.
- ✓ Représenter les plans (100), (110) et (111) sur les schémas 3D de la Figure 8.3 (à gauche, indiquer le repère choisi).
- ✓ Représenter les plans projetés (100), (110) et (111) sur les schémas 2D de la Figure 8.3 (à droite) et positionner les atomes sur ces schémas.
- ✓ Calculer les concentrations planaires de ces plans. La surface sera exprimée en nm². Conclure.
- **1.2.** Lors de la fabrication d'un circuit intégré, l'orientation cristalline de la surface du canal est contrôlée avec précision en découpant les *wafers* de silicium le long des plans (001) et en indiquant par un méplat la direction [110] (Figure 8.1). Quelle est la direction du courant ?

Données pour le silicium (Si):

- Paramètre de maille : a = 5,43 Å
- Masse molaire : $M_a = 28,09 \text{ g} \cdot \text{mol}^{-1}$
- Nombre d'Avogadro : $\mathcal{N}_{Av} = 6.02 \times 10^{23} \text{ mol}^{-1}$

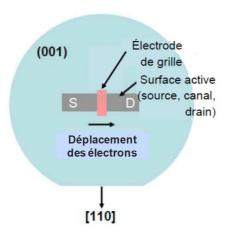


Figure 8.1.

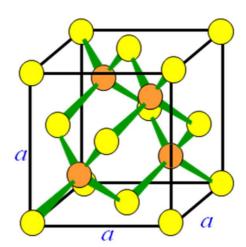


Figure 8.2.

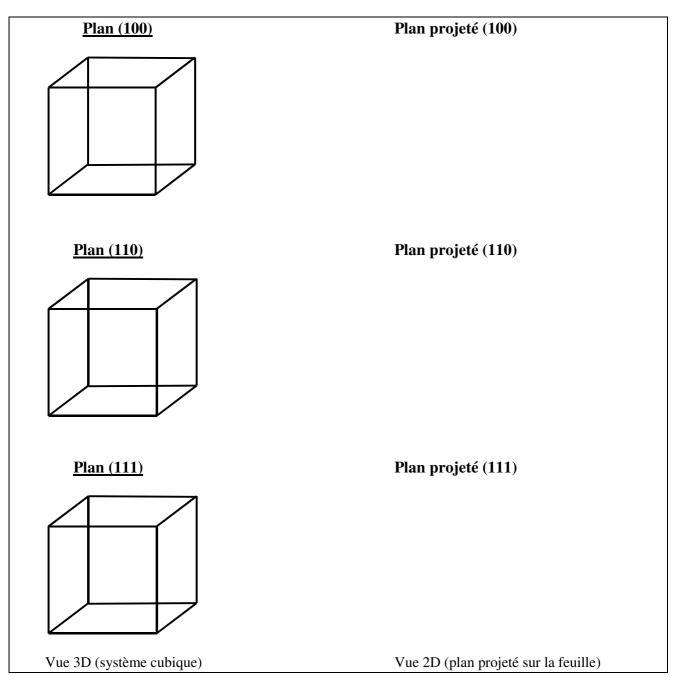


Figure 8.3.

2. Technique de cristallographie - Application à l'aluminium

L'aluminium, utilisé pour réaliser des contacts métalliques, cristallise dans le système cubique à faces centrées avec un paramètre de paramètre de maille égal à a = 4,05 Å.

- 2.1. Représenter le plan (220) sur le schéma 3D de la Figure 8.4.
- 2.2. La distance entre plans réticulaires dans un cristal s'exprime dans le cas général selon :

$$d_{(hkl)} = \left[\sqrt{\frac{h^2}{a^2} + \frac{k^2}{b^2} + \frac{l^2}{c^2}} \right]^{-1}, \text{ où } a, b \text{ et } c \text{ sont les paramètres de maille du cristal considéré. La Figure 8.5}$$

représente le spectre de diffraction des rayons X d'un film d'aluminium. Le diffractomètre utilisé est un montage θ -2 θ de Bragg-Brentano. La longueur d'onde du rayonnement incident est λ = 0,1542 nm. Déterminer le pic correspondant au plan (220).

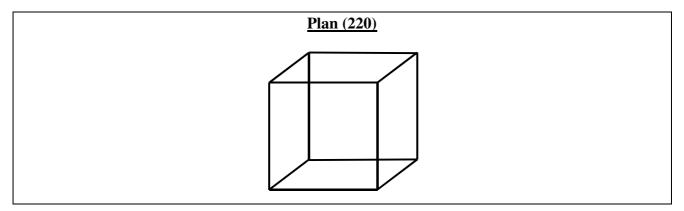


Figure 8.4. Vue 3D (système cubique).

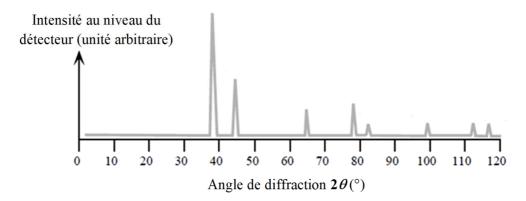


Figure 8.5. Spectre de diffraction des rayons X d'un film d'aluminium.

LU3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

Fondements sur les semi-conducteurs

1. Estimation du gap de matériaux

On considère deux matériaux semi-conducteurs intrinsèques germanium et silicium, dont les valeurs de *gap* sont représentées en fonction de certaines propriétés (température de fusion, rayon atomique, énergie de liaison, énergie d'ionisation, Figure 9.1). Le Tableau 9.1 qui récapitule ces valeurs inclut des données similaires pour le diamant et l'étain.

- **1.1.** Quelle serait la valeur de *gap* attendue pour le diamant ? Comparer avec la valeur expérimentale $E_g = 5.5$ eV. Que peut-on en conclure sur les propriétés électriques du diamant ?
- **1.2.** Quelle serait la valeur de *gap* attendue pour l'étain ? Conclure.

2. <u>Semi-conducteur III-V</u>

- **2.1.** Quelle est la valence d'un atome d'arsenic? D'un atome de gallium?
- **2.2.** GaAs est un semi-conducteur composé, chaque atome se liant à quatre voisins, comme dans le silicium. Expliquer comment cela est possible et pourquoi GaAs est un semi-conducteur et non un alliage métallique.

3. Dopage du silicium

Les données nécessaires pour ce problème sont fournies ci-dessous ainsi que dans le Tableau 9.2 et sur les Figures 9.2 et 9.3.

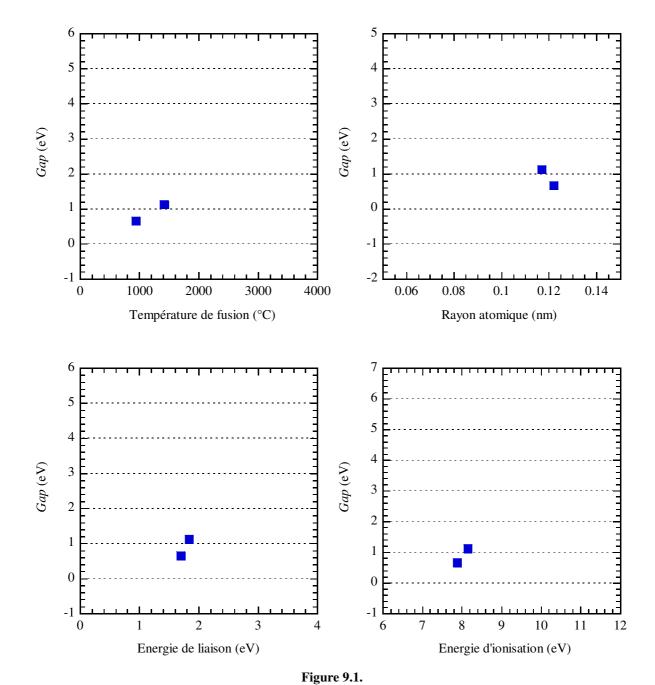
- **3.1.** Soit un cube de cristal de silicium pur à la température T = 27 °C et de volume V = 1 cm³. Calculer la résistance entre deux faces opposées du cube.
- **3.2.** On dope ce cristal de Si pur uniformément avec des atomes d'arsenic selon 1 atome d'As pour 10⁷ atomes de Si.
- ✓ Quel type de dopage obtient-on? Quels sont les porteurs majoritaires et minoritaires?
- ✓ Calculer l'énergie d'ionisation d'un atome d'As dans le cristal de Si. Que peut-on dire de ces atomes d'As à 300 K?
- \checkmark Calculer les concentrations n et p des porteurs libres à 300 K.
- \checkmark Calculer la conductivité σ du cristal de Si dopé. En déduire la résistance du cube de silicium dopé.
- \checkmark Calculer la position du niveau de Fermi extrinsèque $W_{\rm Fn}$ par rapport au niveau de Fermi intrinsèque $W_{\rm Fi}$.
- ✓ Le cube de silicium dopé à l'arsenic est désormais porté à T = 727 °C. En déduire le régime de conduction électrique à 727 °C. Calculer les concentrations en porteurs libres.
- **3.3.** Le cube de silicium dopé à l'arsenic de nouveau porté à la température T = 300 K est dopé en plus avec 2×10^{17} cm⁻³ atomes de bore.
- ✓ Calculer la conductivité électrique du matériau. En déduire la résistance du cube de silicium dopé.
- \checkmark Calculer la nouvelle position du niveau de Fermi extrinsèque par rapport à $W_{\rm Fi}$.

 $\underline{\text{Donn\'ee}}: \text{\'energie d'ionisation d'un atome dopant dans le cristal de silicium}: W_{i}\left(\text{eV}\right) = \frac{1}{\varepsilon_{\text{r(Si)}}^{\prime 2}} \frac{m_{\text{e(Si)}}}{m_{\text{e}}} W_{i(\text{H})}, \text{ où }$

 $W_{i(H)}$ est l'énergie d'ionisation en eV d'un atome isolé d'hydrogène.

Tableau 9.1. Propriétés du diamant, du silicium, du germanium et de l'étain.

Propriétés	С	Si	Ge	Sn
Température de fusion (°C)	3800	1417	937	232
Rayon atomique (nm)	0,077	0,117	0,122	0,146
Énergie de liaison (eV)	3,60	1,84	1,70	1,20
Énergie d'ionisation (eV)	11,26	8,15	7,88	7,33
Gap (eV)	?	1,12	0,66	?



Charge élémentaire : $e \approx 1,602 \times 10^{-19}$ C. Constante de Boltzmann : $k_B \approx 1,381 \times 10^{-23}$ J·K⁻¹.

Tableau 9.2. Propriétés du silicium à 300 K.

$M_{\rm a}$ $(g \cdot { m mol}^{-1})$	ρ_{V} (g·cm ⁻³)	$arepsilon_{ m r}'$	$n_{\rm i}$ (cm ⁻³)	E _g (eV)	$m_{\rm e}^*$ / $m_{\rm e}$
28,09	2,33	11,7	1,45×10 ¹⁰	1,12	0,26

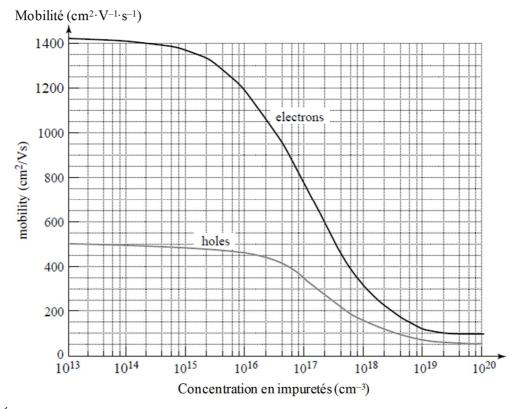
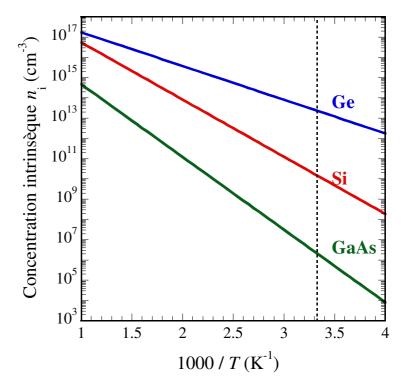


Figure 9.2. Évolution de la mobilité à 300 K des porteurs de charges libres dans le silicium en fonction du dopage $(N_A + N_D)$. Source : S.M. Sze, *Physics of Semiconductor Devices*, $2^{\text{ème}}$ édition, John Wiley & Sons, 2002).).

Figure 9.3. Dépendance en température de la concentration intrinsèque de cristaux semiconducteurs. La ligne en traits pointillés repère la température T = 300 K.



LU3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

Technologie et caractérisations de matériaux semi-conducteurs

1. Résistance intégrée

Pour fabriquer une résistance intégrée en silicium dopé P (Fig. 10.1), on diffuse des dopants accepteurs (en concentration $N_{\rm A}=10^{17}~{\rm cm}^{-3}$) dans un substrat de silicium dopé N (concentration des dopants donneurs : $N_{\rm D}=4\times10^{16}~{\rm cm}^{-3}$). La résistance ainsi réalisée présente un rayon $r=1\,\mu{\rm m}$ et une longueur $L=100~\mu{\rm m}$. Calculer sa valeur R à 300 K.

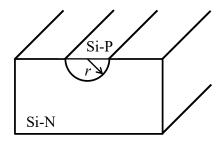


Figure 10.1. Résistance en silicium dopé P diffusée dans un substrat de silicium dopé N.

2. Détermination de la concentration en dopants par effet Hall

Un substrat de silicium a été dopé avec une concentration inconnue N_A en atomes de bore. Le substrat est de longueur $\ell = 10$ mm, de largeur w = 2 mm et d'épaisseur t = 400 µm. On travaille à la température T = 300 K.

Le principe de la mesure par effet Hall s'effectue en deux étapes (Fig. 10.2): un courant d'intensité constante $I_x = 40 \mu A$ parcourt longitudinalement l'échantillon (entre les points 1 et 4). On règle le potentiomètre pour que la tension mesurée entre les points 5 et 6 soit nulle. Puis on induction applique une magnétique d'intensité $B_z = 0.16$ T normale à la section wê de l'échantillon. On relève alors sur le voltmètre une tension $V_{\rm H} = 50 \,\mu\text{V}$ dite tension de Hall. Le coefficient de Hall R_H est donné par les expressions suivantes :

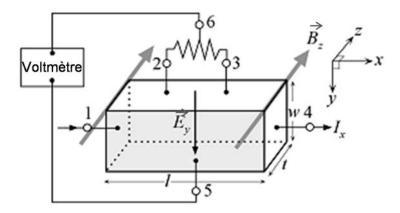


Figure 10.2. Effet Hall.

$$R_{\rm H} = \frac{E_{\rm y}}{J_{\rm x}B_{\rm z}} \tag{10.1}$$

et
$$R_{\rm H} = \frac{p\mu_{\rm h}^2 - n\mu_{\rm e}^2}{e(p\mu_{\rm h} + n\mu_{\rm e})^2}$$
 (10.2)

Dans l'équation (10.1):

- J_x est la densité de courant selon l'axe des x,
- E_y est le champ électrique de Hall E_H selon l'axe des y, et
- B_z est l'induction magnétique appliquée selon l'axe des z.

- **2.1** À partir de l'équation (10.2), déterminer une expression simplifiée (10.3) de $R_{\rm H}$ en fonction de $N_{\rm A}$.
- 2.2 À partir des expressions (10.1) et (10.3), exprimer N_A en fonction des paramètres de l'énoncé. Calculer sa valeur.
- **2.3** Calculer la résistivité électrique ρ de l'échantillon.
- 2.4 Vitesse de dérive des porteurs libres. On soumet désormais ce substrat de silicium dopé à un champ électrique extérieur uniforme appliqué le long de sa longueur. On mesure un courant d'intensité $I_{\rm m} = 160$ mA. Calculer les vitesses de dérive des porteurs libres dans le matériau.

3. Détermination du gap par des mesures électriques

On souhaite déterminer le gap de matériaux semi-conducteurs utilisés dans des LEDs commerciales. Afin de simplifier les calculs, on considère en première approximation que ces composants se comportent comme des diodes PN (jonction PN + contacts). L'intensité I du courant à travers une jonction PN est donnée par l'expression :

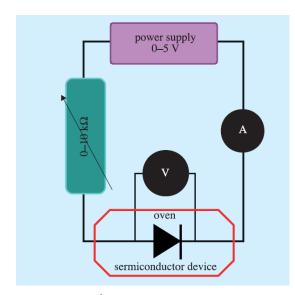
$$I = I_{\text{sat}}[\exp(eV/k_{\text{B}}T) - 1] \tag{10.4}$$

où V est la tension appliquée à la jonction, e la charge élémentaire, k_B la constante de Boltzmann et T la température. I_{sat} , qui est le courant inverse de saturation, dépend de la température et du $gap E_g$, selon :

$$I_{\text{sat}} = T^{\left(3 + \frac{\gamma}{2}\right)} \exp\left(-E_{\text{g}}/k_{\text{B}}T\right),\tag{10.5}$$

où γ est une constante dépendant du matériau semi-conducteur et prenant une valeur entre 1 et 2.

Pour déterminer le *gap*, on réalise des mesures électriques de la tension aux bornes de la LED en fonction de la température. Le dispositif expérimental est présenté sur la figure 10.3 (à gauche). La LED est placée dans un four. On choisit ici de maintenir constante l'intensité *I* du courant dans la LED *via* un potentiomètre. On relève l'évolution de la tension *V* aux bornes de la LED en fonction de la température *T* du four variant entre 20°C et 100°C. La rampe de température est telle qu'elle permet *a priori* une thermalisation du composant entre deux points de mesure.



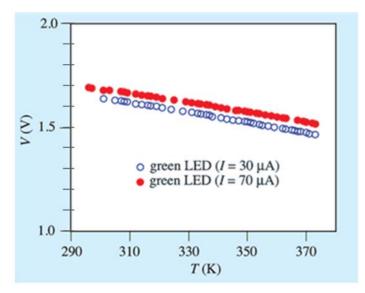


Figure 10.3. À gauche: Dispositif expérimental pour la détermination du gap. À droite: Évolution de la tension V d'une LED verte en fonction de la température T pour deux courants d'intensité I fixée (30 et 70 μA).

Source: M. Petit et al. 2016 Phys. Educ. 51 025003.

3.1 Modélisation

On simplifie l'expression (10.4) en prenant en compte les valeurs possibles des paramètres expérimentaux.

Montrer alors que V dépend linéairement de T, selon :

$$V = (CT/e) + (E_g/e),$$
 (10.6)

où C est une constante dépendant de l'intensité I choisie.

3.2 Expérience

À partir des valeurs expérimentales (Fig. 10.3, à droite), extraire les paramètres d'ajustement pertinents. En déduire la valeur du *gap*.

3.3 Discussion

Un extrait de la documentation technique de la LED ici mesurée (*Kingbright*, modèle L-1503GD) est fourni en annexe.

- À partir de cette documentation, préciser le matériau semi-conducteur utilisé et déterminer son gap.
- ✓ Comparer avec la valeur expérimentale. Discuter les sources d'erreur.

D'un point de vue théorique, le gap dépend également de la température, ce dont il n'a pas été tenu compte dans le modèle électrique simple de la jonction PN. D'après le théorème de Bloch, $E_{\rm g}$ dépend des paramètres du réseau cristallin qui dépendent eux-mêmes de la température. Varshni a ainsi proposé la relation suivante entre $E_{\rm g}$ et T:

$$E_{\rm g}(T) = E_0 - [AT^2/(T+B)]$$
 (10.7)

où E_0 est l'énergie de gap à 0 K, A et B sont des constantes pour le matériau semi-conducteur ici considéré : $E_0 = 2,34$ eV, $A = 6 \times 10^{-4}$ eV/K et B = 460 K. La figure 10.4 montre l'évolution en température de E_g calculé selon l'équation (10.7).

- ✓ En déduire la variation (en %) de E_g entre 20°C et 100°C.
- ✓ Conclure.

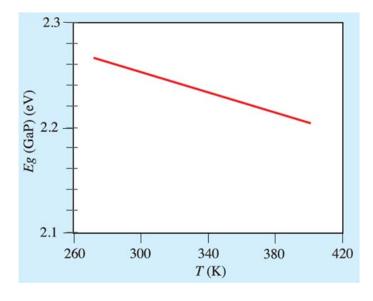


Figure 10.4. *Gap* en fonction de la température (équation de Varshni) pour le matériau semiconducteur de la LED *Kingbright* L-1503GD. <u>Source</u>: M. Petit *et al.* 2016 Phys. Educ. **51** 025003.

3EE200 – Techniques et Dispositifs pour l'Electronique Analogique et Numérique – Travaux Dirigés

Jonctions

1. Jonction métal/semi-conducteur

1.1 Compléter le schéma de la figure 11.1 en indiquant les paramètres pertinents. Quelle est la nature du contact ainsi réalisé ?

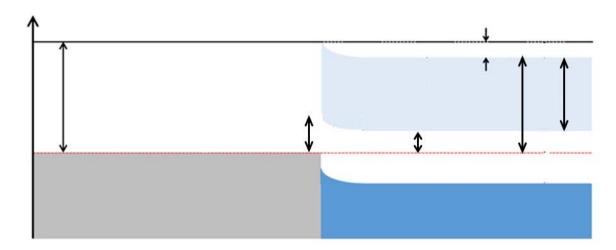
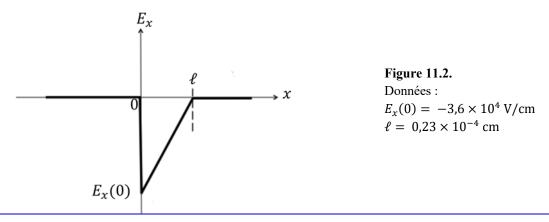


Figure 11.1.

1.2. Soit un échantillon en silicium dopé (concentration en atomes dopants de 10^{16} cm⁻³), avec un contact de type Schottky en tungstène sur une section S = 0.3 mm². On se place à l'équilibre, à T = 300 K. La figure 11.2 représente l'évolution de la composante E_x du champ électrique dans la jonction en fonction de la position x (x = 0 correspond à la position de la jonction métallurgique).



Données:

- Densité d'états effective dans la bande de conduction pour le silicium : $N_C = 2,86 \times 10^{19} \text{ cm}^{-3}$.
- Affinité électronique du silicium : $\chi = 4.01$ eV.
- Constante effective de Richardson-Dushman : $B_e = 1,2 \times 10^6 \text{ A} \cdot \text{K}^{-2} \cdot \text{m}^{-2}$.
- a) Quelle est la nature du semi-conducteur Si? Expliquer.
- b) Calculer le potentiel électrique interne V_0 .
- c) Calculer la hauteur de barrière de Schottky $\Phi_{\rm B}$.
- d) Calculer le travail de sortie du métal $\Phi_{\rm m}$.
- e) On applique désormais une polarisation directe sur le contact : $V_D = 0.2$ V. Calculer l'intensité I_D du courant.

2. Jonction PN au silicium

Soit une jonction PN au silicium, à l'équilibre à 300 K.

La concentration en atomes donneurs est $N_D = 10^{15}$ cm⁻³ et celle en atomes accepteurs est $N_A = 2 \times 10^{15}$ cm⁻³. La permittivité relative du silicium est $\varepsilon_{\rm r}' = 11.8$.

Autres données:

- Charge élémentaire : $e = 1,602 \times 10^{-19}$ C.
- Permittivité du vide : $\varepsilon_0 \approx 9 \times 10^{-12} \text{ F m}^{-1}$.

Déterminer:

- a) les positions des niveaux de Fermi $W_{\rm FP}$ et $W_{\rm FN}$ par rapport au niveau de Fermi intrinsèque $W_{\rm Fi}$;
- b) le potentiel interne de jonction V_0 ;
- c) Sachant que la longueur de la zone de déplétion côté N vaut $\ell_{N0} = 0.74 \,\mu\text{m}$, calculer la valeur de la longueur ℓ_{P0} de la zone de déplétion côté P;
- d) l'évolution du champ électrique E(x) dans la jonction (poser les hypothèses nécessaires);
- e) l'évolution du potentiel électrique V(x) dans la jonction. En déduire le potentiel interne de jonction V_0 . Conclure.

3. <u>Bilan des courants dans une jonction P⁺N à l'équilibre</u>

Soit une jonction P⁺N au silicium ($n_i = 1.45 \times 10^{10}$ cm⁻³) à l'équilibre thermique à 300 K (Figure 11.3).

- ✓ Déterminer les sens des vecteurs densités de courant de diffusion des porteurs **majoritaires** de chacune des deux zones.
- ✓ Déterminer les sens des vecteurs densités de courant de dérive des porteurs **minoritaires** de chacune des deux zones.
- ✓ Calculer les concentrations en porteurs **minoritaires** dans chacune des zones.

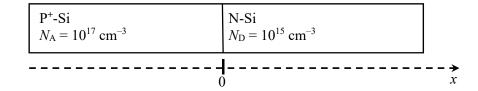


Figure 11.3.

Composants photoniques

Exercice n°1 - Dispositifs d'émission et de réception

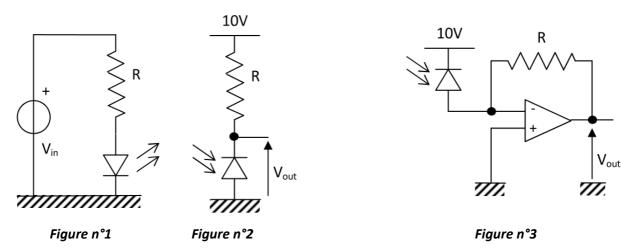
On considère un dispositif d'émission réception réalisé avec une LED de type SFH415 et une photodiode de type BPV10NF (Voir Docs en *Annexe*). La doc précise que la tension directe de la SFH415 est de 1,3V avec un courant direct de 100mA.

1.1 Pourquoi les deux composants sont-ils compatibles ?

On étudie d'abord l'émission (*Figure n°1*). Le signal V_{in} est un signal carré 0-10V de période T, qui provient d'un GBF d'impédance interne 50Ω , en série avec une résistance R = 50Ω et la LED SFH415.

1.2 Tracer l'évolution du courant traversant la diode au cours du temps.

On se propose d'étudier le comportement en fréquences de deux montages de réception. La photodiode en réception est une BPV10NF. On utilise une résistance $R = 500k\Omega$ et un amplificateur opérationnel de gain-différentiel statique $A_0 = 10^5$ dont la bande passante est $f_0 = 10$ Hz. Pour simplifier l'analyse, on pourra considérer l'AOP alimenté en +10V/-10V.



On mesure dans la diode un courant inverse de 10µA.

1.3 On étudie le montage de la *Figure n°2*. Représenter le schéma équivalent en courant alternatif, en considérant que le courant est proportionnel au flux lumineux Φ .

En déduire graphiquement l'évolution de l'impédance vue par le générateur de courant en fonction de la fréquence. En déduire la bande passante.

1.4 On étudie le montage de la *Figure n°3*. Représenter le schéma équivalent en courant alternatif, en considérant que le courant est proportionnel au flux lumineux Φ .

En déduire graphiquement l'évolution de l'impédance vue par le générateur de courant en fonction de la fréquence. En déduire la bande passante.

Exercice n°2 - Photoconductivité

Soit un échantillon en silicium dopé P ($N_A = 10^{15} \text{ cm}^{-3}$) à 300 K, éclairé de telle façon que l'excès de porteurs libres ainsi créés soit égal à $\Delta n = \Delta p = 10^{12} \text{ cm}^{-3}$. On suppose que les durées de vie des porteurs libres sont égales à $\tau_e = \tau_h = 1 \,\mu\text{s}$.

- **2.1.** Calculer la conductivité de l'échantillon de silicium avant illumination, puis sous illumination.
- **2.2.** On supprime l'éclairement de l'échantillon à l'instant t' = 0. Exprimer la concentration en porteurs minoritaires en fonction du temps. Évaluer cette concentration à $t' = 1 \mu s$, puis à $t' \to \infty$.

Exercice n°3 - Sélection d'un alliage pour une LED

3.1. Soit la Figure 12.1.

Les compositions des alliages quaternaires $In_{1-x} Ga_x As_{1-y} P_y$ dont les réseaux cristallins s'accordent avec celui du cristal InP s'alignent selon la droite joignant les points nommés X et InP

Le cristal $In_{1-x} Ga_x As$ présente au point X la composition $In_{0.535} Ga_{0.465} As$.

Déterminer la relation entre x et y.

3.2. L'énergie du *gap* en eV pour les alliages quaternaires est donnée par la relation empirique suivante :

$$E_{\sigma}(eV) = 1,35 - 0,72y + 0,12y^2.$$

Déterminer la composition de l'alliage quaternaire pour réaliser une LED émettant à $1,55~\mu m$.

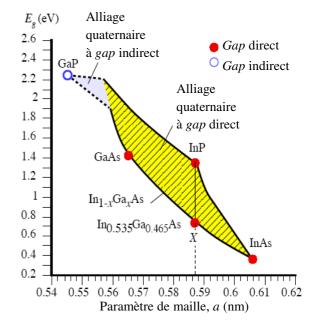


Figure 12.1.

Exercice n°3 - LEDs

- **4.1.** Quelle est la largeur de raie à mi-hauteur du spectre de sortie d'une LED en termes de longueur d'onde ? La calculer pour une LED en GaAs (λ = 870 nm) et une LED en InP (λ = 1,3 μ m).
- **4.2.** Soit une LED en GaAs ($E_g = 1,42 \text{ eV}$). La largeur du *gap* E_g du matériau diminue lorsque la température augmente selon : $dE/dT = -4,5 \times 10^{-4} \text{ eV} \cdot \text{K}^{-1}$. Quelle est la variation de la longueur d'onde émise pour une variation de température de 10°C ?
- **4.3.** Soit le rayonnement émis à partir d'un point source situé dans un milieu d'indice de réfraction n_1 . La part F de rayonnement total émis de ce milieu vers un milieu extérieur d'indice n_2 , tel que $n_2 \le n_1$, est donnée par :

$$F = \frac{1}{4} \left(\frac{n_2}{n_1} \right)^2 \left[1 - \left(\frac{n_1 - n_2}{n_1 + n_2} \right)^2 \right].$$

On considère l'interface GaAs/air où $n_{\text{GaAs}} = 3,6$ et $n_{\text{air}} = 1$ (milieu extérieur). Calculer F. Commenter. Comment peut-on augmenter F pour une LED ?

4.4. La puissance de sortie d'une LED AlGaAs est 2,5 mW quand elle est parcourue par un courant de 50 mA et que la tension est de 1,6 V. Calculer le rendement global.

