**北京科技大学数字逻辑实验报告**

学院：计算机与通信工程 专业： 班级：

姓名： 学号： 实验日期：2024 年 12 月 12日

**1、实验名称：**实验五 数字系统综合设计

**2、实验目的：**实现一个简单的8位cpu，包括外部数据输入寄存器，数据从在寄存器之间的传递，加法，减法，乘法以及运算结果历史查询功能。

**3、实验内容：**在实验手册要求的基础上有所改进，每次运算后显示运算结果，并将原来的8位寄存器扩展为16位寄存器，内存模块使用256个寄存器实现。利用前三位数码管显示pc值，后五位数码管显示运算结果（最大值65535）

**本实验选择较多，难度较大，请大家根据自己完成的内容自行撰写实验报告，要求和验收结果保持一致，验收成绩为主要参考，实验报告不会对成绩造成较大影响（也有助教发模板过晚的因素），请大家不必过分纠结，保证“做多少写多少，而且是自己写的”。**

**学术诚信远比课程实践本身重要.**

**严禁抄袭/拷贝其他同学的代码/报告.**

**严禁将自己的代码/报告提供给他人.**

**允许参考相关的开源实现, 但你必须在报告中声明参考的内容. 严禁在实验中所有主要功能均照搬使用开源实现.**