



MICROELECTRONICS CENTER

WEEKLY PROJECT STATUS REPORT

PROJECT SUMMARY

| Tanggal | Project | Nama Peneliti |
|-----------------------|---|--------------------------|
| 18-07-22 s/d 22-07-22 | Hardware Architecture for Intelligent Traffic Light Based on Reinforcement Learning | Zulfikar Nima Arifuzzaki |

STATUS SUMMARY

Pekerjaan minggu ini :

- Membuat siklus cyclic pada PS dengan menggunakan python
- Membuat state baru FSM untuk komunikasi PS dengan PL pasca learning

PROJECT OVERVIEW

| Hari | Pekerjaan | Persentase | Kendala | Rencana Kedepannya | Catatan |
|--------|--|------------|---|--|--|
| Senin | Membuat python untuk PS dan menjalankan arsitektur V2 pada PYNQ | 20% | Sistem belum berjalan. | Mengecek adanya data collision pada memory. | Ketika di jalankan, tidak ada interrupt dari PL yang menandakan selesainya proses learning. |
| | Melakukan pengecekan data collision dengan simulasi timing synthesis | 100% | Sistem belum berjalan | Mengecek implementasi IP Core register | Tidak ada data collision yang terjadi |
| Selasa | Membuat implementasi IP Core register | 100% | Data IP Core hilang dari repository | Mengecek implementasi interrupt pada PL | |
| | Debugging implementasi interrupt pada PL | 100% | Sistem sudah berjalan, namun hasilnya tidak tepat | Mengecek dataflow dan timing diagram | Masih banyak data Q Matrix yang 0. Kemungkinan penyebab : agent lebih cenderung eksploitasi daripada eksplorasi. |
| Rabu | Debugging SD | 100% | Sistem sudah berjalan dan hasilnya tepat, namun frekuensi clock masih 125 MHz | Jangka pendek : <ul style="list-style-type: none">- Membuat kontrol cyclic pada python Jangka panjang <ul style="list-style-type: none">- Mengoptimasi hardware untuk meningkatkan frekuensi clock | |
| | Membuat function untuk control cyclic | 50% | Function sudah dicoba di PC, namun belum dikoneksikan ke PL | Mencoba kontrol cyclic pada PS | |
| Kamis | Optimasi penggunaan LSFR | 100% | | | |

| | | | | | |
|-------|---|------|---|-----------------------------|--|
| | Membuat IP Core memori untuk menyimpan data untuk keperluan controlling dari PS | 100% | | | |
| Jumat | Debugging komunikasi antara PS dan PL | 20% | Pembacaan memori pada PL selalu berubah-ubah meskipun address yang diberikan sama | Simulasi keseluruhan sistem | |