# project summary

|  |  |  |
| --- | --- | --- |
| Tanggal | Project | Nama Peneliti |
| **08-08-22 s/d 12-08-22** | **Hardware Architecture for Intelligent Traffic Light Based on Reinforcement Learning** | **Zulfikar Nima Arifuzzaki** |

# Status Summary

Pekerjaan minggu ini :

* Optimasi frekuensi clock dan mempelajari floorplanning

# Project Overview

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Hari | Pekerjaan | Persentase | Kendala | Rencana Kedepannya | Catatan |
| Senin | Optimasi frekuensi clock   * Mengubah timing diagram dengan menambahkan 1 clock latency * Mengubah FSM untuk menyesuaikan timing diagram | 100% | Perubahan FSM dan timing diagram membuat akses read/write memori menjadi tidak sesuai. | * Mempelajari floorplanning * Debugging akses read/write memori |  |
| Selasa |  |
| Rabu |  |
| Kamis | Debugging IP Core memori untuk mampu menyimpan Q-value | 50% | Data tidak dapat ditulis pada IP Core Memory |  | Spesifikasi IP Core memori perlu ditambahkan untuk dapat menyimpan Q-value agar dapat mengurangi jumlah BRAM yang digunakan. |
| Jumat | Mempelajari floorplanning untuk mengurangi net delay | 100% |  |  |  |