

第十六届 蓝桥杯 EDA 设计与开发项目 国赛

第二部分 设计试题（85 分）

通用要求

1. 设计过程中禁止修改已给定的原理图连接关系、PCB 封装信息，禁止修改工程内的板名称、PCB 名称和原理图名称。

2. 文件提交

① 网表文件（.enet）

② 工程文件（.epro）

③ 图片文件（.png）

上述所有文件统一以准考证号命名，并打包为以准考证号命名的压缩文件，压缩文件格式为.zip、.rar 或.7z，禁止提交非试题要求的其它文件。

3. 操作路径

① 网表文件：文件 → 导出 → 网表（嘉立创 EDA 专业版格式）

② 工程文件：文件 → 另存为 → 工程另存为(本地)

③ 图片文件：在 PCB 设计环境中，2D 预览视图下，导出顶面图片。

4. 未按照试题要求命名和提交文件的选手将被记零分。

试题一 元件设计

在嘉立创 EDA 专业版环境下新建一个 433MHz 的无线通信模组元件，器件命名为 RF01，各引脚序号、名称定义如图 1 所示，设计完成后保存器件。

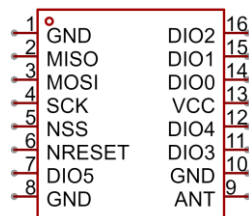


图 1 RF01 器件设计图

试题二 封装设计

在嘉立创 EDA 专业版环境下新建一个封装，将其命名为 SMD_2.0_16，按照图 2 给出的尺寸设计封装，设计完成后保存封装。

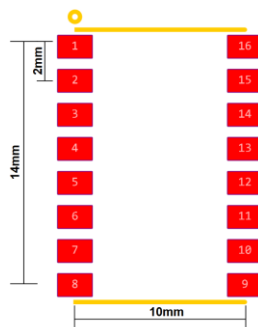


图 2 SMD_2.0_16 封装设计图

封装设计要求：

- 所有焊盘位于顶层。
 - 设置 1 引脚为坐标原点。
 - 引脚形状：矩形。
 - 引脚尺寸：宽 2mm，高 1.3mm
 - 按照图 2 排列 1-16 引脚顺序，整体封装不可以旋转。
- ** 封装设计应在库设计阶段完成，禁止在 PCB 设计环境中编辑、修改元器件封装。

试题三 原理图设计

1、在嘉立创 EDA 专业版设计环境下打开“资源数据包”中所提供的工程文件（文件格式：.eprj）。在原理图图页 5.RF 中的设计区域内，使用给定的器件和网络，完成图 3-1/2 所示的原理图电路绘制。

注意：除 U28(RF01)外，器件、网络均已给定。
设计过程中，禁止修改图示中的器件位号、网络名称等信息。

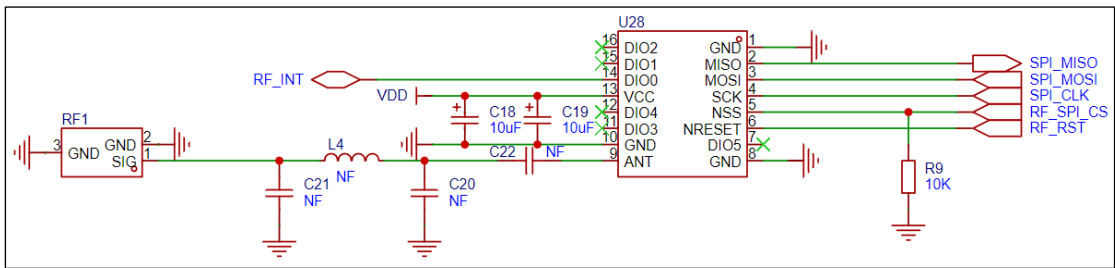


图 3-1 原理图设计（无线通信）

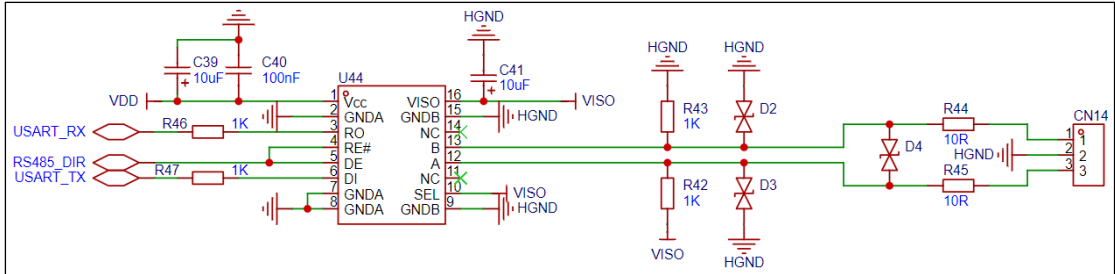


图 3-2 原理图设计（485 通信）

2、完成试题要求的电路设计后，在原理图设计环境下，基于原理图文件导出嘉立创 EDA（专业版）格式网表文件 .enet，并以准考证号命名。

试题四 印制电路板设计

1、准备工作

- ① 按照试题一、二、三中的要求，设计符号、封装、绘制更新原理图文件。
- ② 导入、提取 Lib.epro 文件中提供的封装库文件添加到库中。
- ③ 打开资源数据包中提供的工程文件（.eprj），按照元器件封装表更新、同步封装和网络连接关系，开始 PCB 布局、布线设计。

元器件封装表

No.	Designator	Footprint
1	C6, C7	LQ_CAP-SMD_BD6.3-L6.6-W6.6-LS7.3-FD-H7.7
2	C8, C9	LQ_CAP-SMD_BD10.0-L10.3-W10.3-FD-LS11.0

3	C1, C2, C3, C4, C5, C12, C15, C23, C24, C25, C26, C27, C28, C29, C30, C31, C32, C33, C34, C35, C36, C37, C38, C40, C46, C47, C48, C49	LQ_C0805
4	C10, C11, C13, C14, C16, C17, C44, C45	LQ_C0805
5	C18, C19, C39, C41	LQ_CAP-SMD_L3.2-W1.6-RD-C7171
6	C20, C21, C22	LQ_C0805
7	C42, C43	LQ_C0805
8	C50, C51, C52, C53, C54, C55, C56	LQ_C0805
9	CN1, CN2, CN3, CN4, CN5, CN6, CN7, CN8, CN9, CN10, CN11, CN12, CN13	LQ_CONN-TH_8730
10	CN14	LQ_CONN-TH_3P-P5.08_DIBO_DB128V-5.08-3P-X
11	D1	LQ_SMB_L4.6-W3.5-LS5.3-RD
12	D2, D3, D4	LQ_SMA_L4.4-W2.6-LS5.0-BI
13	DC1	LQ_DC-IN-TH_DC-005-A200
14	FPC1	LQ_FPC-SMD_P1.00-10P_LCS-XJ-H2.0
15	FPC3	LQ_FPC-SMD_6P-P1.00_FPC1.0-2H-WS
16	H1	LQ_HDR-TH_4P-P2.54-V-F
17	L1	LQ_IND-SMD_L10.8-W10.0_SLO1040H
18	L2	LQ_L0805
19	L4	LQ_L0805
20	LED1, LED2	LQ_LED0805-RD_RED
21	P1	LQ_CONN-TH_8P-P1.25_1.25T-1-8AW
22	R1	LQ_R0805
23	R2, R3, R4, R9, R10, R11, R33, R35, R38, R41, R63, R64, R65, R66, R67	LQ_R0805
24	R5	LQ_R0805
25	R6, R42, R43, R46, R47	LQ_R0805
26	R7, R12, R13, R26	LQ_R0805
27	R8	LQ_R0805
28	R14, R16, R20, R22	LQ_R0805
29	R15, R17, R21, R23	LQ_R0805
30	R18, R19, R24, R25, R30, R31, R36, R39	LQ_R0805
31	R27, R28	LQ_R0805
32	R32, R34, R37, R40	LQ_R1210
33	R44, R45	LQ_R0805
34	R48	LQ_R0805

35	R49, R50, R51, R52, R53, R54, R55, R56, R57, R58, R59, R60, R61, R62	LQ_R0805
36	RF1	LQ_IPEX-SMD_BWIPX-1-001E
37	SCREW1, SCREW2, SCREW3, SCREW4	LQ_M2 螺丝
38	SCREW5, SCREW6	LQ_M3 螺丝
39	U1	LQ_T0-263-5_L10.2-W9.2-P1.70-LS15.2-TL
40	U2, U3	LQ_SOT-23-5_L3.0-W1.7-P0.95-LS2.8-BL
41	U4	LQ_SOIC-8_L4.9-W3.9-P1.27-LS6.0-BL
42	U19	LQ_SOIC-8_L5.3-W5.3-P1.27-LS8.0-BL
43	U20	LQ_LQFP-100_L14.0-W14.0-P0.50-LS16.0-BL
44	U22	LQ_TSOP11-32_L21.0-W10.2-P1.27-LS11.8-BL
*45	U28	SMD_2.0_16
46	U29	LQ_TSSOP-24_L7.8-W4.4-P0.65-LS6.4-BL
47	U31, U32, U34, U35, U37, U40, U41, U42	LQ_SOD-523_L1.2-W0.8-LS1.6-BI
48	U33, U36, U39, U43	LQ_SOP-8_L4.9-W3.9-P1.27-LS6.0-BL
49	U44	LQ_SOIC-16_L10.3-W7.5-P1.27-LS10.3-BL
50	X1	LQ_CRYSTAL-SMD_L5.0-W3.2
51	X2	LQ_OSC-SMD_L3.2-W1.5

关联要求：

- 表中 U28 器件（序号 45）封装 SMD_2.0_16 需要选手绘制，其余封装均可以通过库提取方式获得。
- 禁止在 PCB 设计界面下修改、保存元器件封装。
- 禁止自定义或使用其他封装库。

2、DRC 规则设计

[物理][导线][线宽] 最小线宽：10mil。

[间距][安全间距] 焊盘到焊盘 7mil，焊盘到挖槽区域 7mil，其他 8mil。

[物理][过孔尺寸] 过孔外直径最小 20mil，过孔内直径最小 10mil。

未做出要求的其它规则禁止修改。

3、元器件布局

在给定的边框层区域内，完成 PCB 的布局设计，不可以修改边框尺寸、形状、画布原点。

指定元器件坐标

器件编号	类型	X 坐标	Y 坐标	旋转角度
SCREW1	安装孔	78.7mil	78.7mil	/
SCREW2	安装孔	4645.7mil	78.7mil	/
SCREW3	安装孔	4645.7mil	2283.5mil	/
SCREW4	安装孔	78.7mil	2283.5mil	/
SCREW5	安装孔	1181.1mil	315mil	/

SCREW6	安装孔	3543.3mil	2047.2mil	/
RF1	接插件	4450mil	2250mil	90°
DC1	接插件	1500mil	150mil	90°

布局设计要求

- AIN 图页的接插件 CN1 - CN13，放置在 PCB 中标识为 A1（文档层）的区域。
- 所有器件均放置在顶层。
- RF1、L1 两个器件的中心距离大于 3000mil。
- C52/C53/C54/C55/C56 靠近芯片 U20。
- 充分考虑 PCB 布局的机械兼容性、可制造性、可测试性，关键器件应根据其性能要求、散热需求和电气约束进行布局设计，元器件之间相互平行或者垂直排列、紧凑布局，整齐、美观。

4、布线设计

在给定的边框层区域内，完成 PCB 的布线设计，不可以修改边框尺寸、形状、画布原点。

设计过程中充分考虑

- 布线层数：2
- 字符层：顶层丝印层，要求字符摆放整齐。丝印字体类型使用默认，线宽 6mil，高度 45mil。
- 覆铜层：顶层、底层，GND 网络。
- 网络布通率：100%

5、工程保存与导出

完成布局、布线设计后，另存工程为 **epro** 文件，以准考证号命名。工程保存与导出功能操作路径：文件 → 另存为 → 工程另存为(本地)。

注意：请勿直接提交 eprj 类型的工程文件。

6、以下情形视为严重失误：

规则设置错误、DRC 检查报错、飞线、封装绑定错误、器件重叠、边框修改、PCB 中修改器件封装等导致作品工程可行性、可靠性失效的行为。