

## 第十六届 蓝桥杯 FPGA设计与开发项目 省赛（2）

### 第一部分 客观试题（15 分）

不定项选择, 共 10 题（1.5 分/题）

01. FPGA 相比 ASIC 的优势在于（ ）。
- A. 成本低
  - B. 高性能
  - C. 灵活性高
  - D. 快速迭代
02. 组合逻辑电路的特点是（ ）。
- A. 输出仅由输入决定
  - B. 包含记忆元件
  - C. 依赖时钟信号驱动
  - D. 可由基本逻辑门组合而成
03. 关于场效应管的说法中，正确的是（ ）。
- A. 电压控制型器件
  - B. 电流控制型器件
  - C. 具有较小的输入电阻
  - D. 常用于功率放大和开关电路
04. FPGA 通常通过哪种接口从外部 FLASH 加载配置数据（ ）。
- A. SPI
  - B. I2C
  - C. USB
  - D. USART
05. 下列哪些语句用于描述时序逻辑（ ）。
- A. `assign`
  - B. `always @(posedge clk)`
  - C. `initial`
  - D. `always@(*)`
06. 下列关于计数器的描述正确的是（ ）。
- A. 常用于分频电路
  - B. 属于组合逻辑电路
  - C. 能够实现模 N 计数
  - D. 需要时钟信号驱动
07. 以下哪些场景适合用 FPGA 实现（ ）。

- A. 小型家用电器
  - B. 高性能并行处理
  - C. 低功耗物联网设备
  - D. 图像与视频数据处理
- 08.** 设计电源电路选择线性稳压器或开关电源，考虑的因素包括（ ）。
- A. 转换效率
  - B. 输出电压波纹
  - C. 负载电流大小
  - D. 电路面积
- 09.** 在 FPGA 设计过程中，哪些操作可能导致时序违例（ ）。
- A. 组合逻辑路径过长
  - B. 代码中使用同步复位信号
  - C. 将单级复杂运算拆分为多级流水处理
  - D. 时钟频率超出 FPGA 内部资源处理速度
- 10.** 在数模混合电路设计中，可以采取哪些措施减小数字部分对模拟部分的干扰（ ）。
- A. 数字、模拟信号分开布线
  - B. 数字电路电源输入端增加去耦电容
  - C. 提高数字信号电平幅度，增加抗干扰能力。
  - D. 采用金属屏蔽罩覆盖高频数字部分，减小对外电磁辐射。