西安电子科技大学

考试时间 120 分钟

试

题号	_	<u> </u>	111	四	五	总分
分数						

1.考试形式: 闭卷回 开卷□; 2.本试卷共五大题,满分100分;

3.考试日期:

年

月

日: (答题内容请写在装订线外)

请将所有答案写在试卷上,写在答题纸或草稿纸上的答案无效。

、(本题共 20 分)单项选择题(在每小题的四个备选答案中选出一个正确的答 案,将其序号填写在下面表格中。每小题 2 分,共 20 分)

1.	2.	3.	4.	5.
6.	7.	8.	9.	10.

1.8086CPU 的内存组织采用分体方式,如果要读取从 10000H 开始的一个 16 位数据, 那么 8086CPU 的 BHE 和 A0 管脚的值是(答案填入表格)。

A. 00

B. 01

C. 10

D. 11

2. 在 8086 系统最小模式下,对存储器进行读操作时, CPU 输出控制信号有效的是(答 案填入表格)。

- **A.** $\overline{M}/\overline{I0} = 0$, $\overline{RD} = 0$ **B.** $M/\overline{I} = 1$, $\overline{RD} = 0$
- **C.** M/IO = **0.** WR = **0 D.** M/IO = **1.** WR = **0**
- 3. 8086/88CPU 微机系统的 RAM 存储单元中,从 0000H:002CH 开始依次存放 23H, 0FFH,00H 和 0F0H 四个字节,该中断向量对应的中断号是(答案填入表格)。
 - Α. 0AH

B. 0BH

C. OCH

D. 0DH

Α.	1KB	В.	IMB
С.	256MB	D.	512MB
5. 8086	6/88CPU 响应 INTR 是在	(答案	填入表格)。
Α.	一个时钟周期结束时	В.	 一个总线周期结束时
	一条指令执行结束时		
	77176 (# 1)4 - 1021 - 4		
6. 基于	- 8086/8088 系统总线设计	某外说	设的接口,要求外设在满足一定条件的情况下才可
与微	机系统进行信息交换,且	控制申	B路要尽量简单,应采用(<u>答案填入表格</u>)。
A.	无条件传送方式	B. 查	E 询方式
С.	中断方式	D. D	MA 方式
7.已知	某系统共带三台外设,即》	K, Y,	Z,每台外设都能发出中断,它们的中断优先级
为X>Y	'>Z,当前在执行Z中断服	务程序	学时,X,Y同时发出中断请求,若此时 IF=0,
问CPU	」(<u>答案填入表格</u>)外设中	断请	求。
A.	响应 X 设备	В.	响应 Y 设备
C.	先响应 X,后响应 Y	D.	都不响应
8. 若 9	SP=5000H,那么 8086/88	CPU :	执行完 PUSH 指令后,SP=(<u>答案填入表格</u>)。
A.	5001H	В.	5002H
C.	4FFFH	D.	4FFEH
		.	
	是检测某外设输入 bit0、bit	2和1	pit6 同时为 1,应当使用(<u>答案填入表格</u>)指令完
成。			
			CMP AL, 45H
C.	AND AL, 45H	D.	TEST AL, 45H
	CMPAL, 45H		
		N 18 N 2	
			接使用,最多可以处理路 DMA 请求。
Α.			16
C.	8	D.	4
二、8	086 汇编语言程序分析	(本語	题共 20 分)
1. (1/	L分)贞左 RITE 开始的单:	元山方	F放 N 个字节有符号数,统计正数的个数存入 N0
	中;负数的个数存入 N1 单		
(1)(10分)请根据题目要求。	宗妻(12345外缺少的代码。

4. 8086/88CPU 的内存空间为(<u>答案填入表格</u>)。

行号	8086 汇编语言代码
1	DATA SEGMENT
2	BUF DB 1,3,5,7, -1,9, -3,0,8, 6
3	N DB 10
4	N0 DB 0
5	N1 DB 0
6	DATA ENDS
7	CODE SEGMENT
8	ASSUME CS:CODE,DS:DATA
9	START: MOV AX, DATA
10	MOV DS,AX
11	MOV AX,0
12	MOV SI, 0
13	MOV CX, ①
14	L1: MOV AL,[SI]
15	2
16	JE NEXT
17	
18	CMP AL,0
19	JG Greater
20	INC DL
21	JMP ③
22	Greater: INC DH
23	
24	NEXT: <u>4</u> LOOP L1
25	MOV NO, DH
26	·
27	<u>(5)</u>
28	MOVAH,4CH
29	INT 21H
30	CODE ENDS
31	END START

(2)	(2分)程序第14行指令中,源(右侧)操作数的寻址方式是	

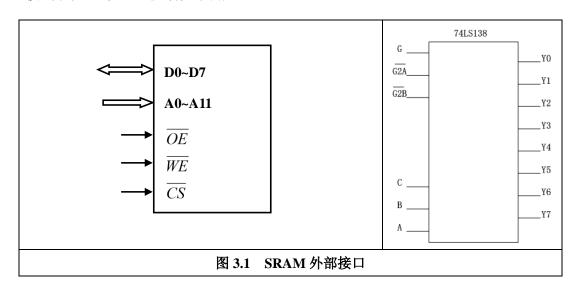
(3)(2分)程序第26行指令中,源(右侧)操作数的寻址方式是 ______

2. (每空 2 分, 共 6 分) 顺序执行下列各指令, 把结果填入空缺, 即下划线处, 其中初值为(AX)=1234H, (BX)=5678H, (CX)=1580H, (CF)=1。

指令	目标操作及结果		
MOV [BX+100], CX	[BX+100]= <u>H</u>		
ADC AL, BL	(AL)= <u>H</u>		
XOR CX, CX	(CX)= <u>H</u>		

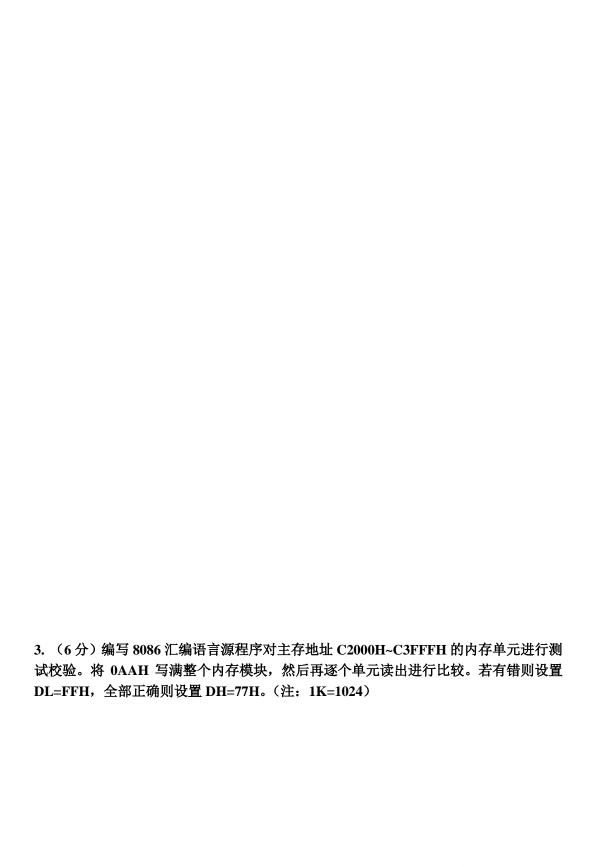
三、(本题共 20 分)存储器设计与分析

已知 SRAM 芯片和地址译码器的引脚如图 3.1 所示,将 SRAM 芯片连接到 8086 最大模式系统总线上,试回答如下问题。



1. (6分)若要求使用图 3.1 所示 SRAM 芯片来构建 C2000H~C3FFFH 地址空间的内存模块,需几片这样的芯片? 试写出每块 SRAM 芯片的地址空间。

2. (8分) 若采用全地址译码方式和 3-8 译码器进行电路译码,试画出 8086 最大模式总线下存储器系统电路连接图。



四、(本题共 20 分) 可编程并行接口 8255 应用设计

利用 8255A、1 个共阳数码管和 1 个按键设计 1 位十进制计数器,并将其连接到 8086 的最大模式系统总线上。设定 8255A 的端口地址为 0350H~0357H。其中共阳数码管,按键和可编程并行接口 8255A 如图所示。

(1) (8分) 计数器的具体功能要求如下:数码管初始化显示为 0。当检测到按键按下时,数码管上的数字加 1。当数码管显示为 9时,加 1 后显示为 0。请根据要求设计出该计数器与 8086 系统连接电路图。

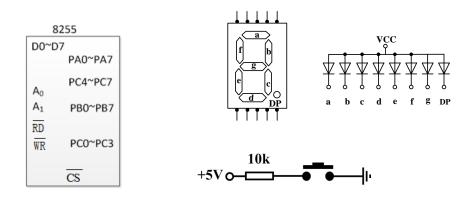


图 4.1 可编程并行接口 8255A、共阳 7 段数码管和按键模块

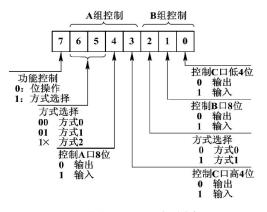


图 4.2 8255 控制字

(2) (6分)请写出 3、5、9 在数码管上显示的编码。注: a 为最低位,小数点 dp 为最高位。

第7页 共 10 页

(3) (6分)采用延时方式对按键进行消抖操作,延时时间为 10ms。假设已完成数据段、堆栈段和程序段等初始化工作,请根据计数器的要求编写完善下面汇编程序。其中数码管的编码存放在 SEVEND 开始的内存单元。

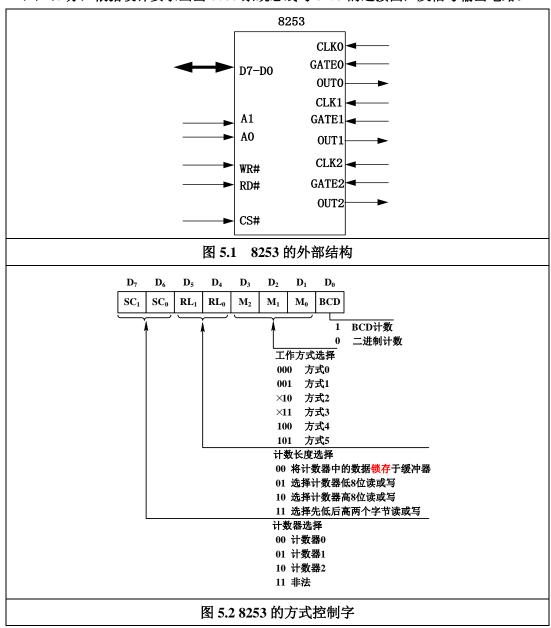
注: 10ms 延迟程序可以调用 DELAY10MS 实现。

START:	MOVAX, SEG SEVEND
	MOV DS, AX
	MOV DX,
	;初始化 A 口输出, C 口高四位输入
	OUT DX ,AL
NEXT:	MOV SI, OFFSET SEVEND
	MOV CL,00H; 计算按键按下的次数
KYTEST:	MOV AL, [SI]
	MOV DX,0350H
	OUT DX, AL;
	MOV DX,
	IN AL, DX
	JNZ KYTEST
	IN AL, DX
	AND AL,80H
	JNZ KYTEST
	CMP CL,09H
	JNC NEXT
	INC CL
	JMP KYTEST

五、(本题共 20 分) 可编程定时器 8253 应用设计

在 8088 最大模式总线上连接使用可编程定时器 8253, 其中 8253 接口地址为 0834H~0837H。要求将外部输入频率为 1MHz 的方波时钟, 经 8253 后每 100ms 输出 2ms 的正脉冲。

(1)(8分)根据设计要求画出8088系统总线与8253的连接图,及信号输出电路。



(2)(12分)根据题目要求及所设计电路图,试确定 8253 计数器 0 和 1 的地址、工作方式和计数初值,并填写于下表中。

	地址	工作方式	计数初值
计数器 0			
计数器 1			