

# Sayısal Tasarım Lab. “VHDL ile Devre Tasarımı” Deney Raporu

Program:



1.öğr



2.öğr

Tarih/Hafta:

06/04/ 2020

Öğrenci No Ad Soyad :

365274 Yusuf CEYLAN

**Deney Soruları** (Föylerde istenen hazırlıklar ve soruların cevapları )

## HDL, VHDL, FPGA, ASIC nedir ?

HDL ve VHDL donanım tanımlama dilleridir. FPGA sahada programlanabilen kapı dizisidir. Müşterinin ihtiyacına göre programlanabilir. ASIC doğrudan uygulamaya has geliştirilen entegre devredir.

## FPGA, Arduino ile ne farkları vardır?

Arduino ASIC türü bir devredir. Arduino girişleri çıkışları belli olan,bellek kapasitesi önceden belirlenen ve hangi emirleri işleyeceği belli olan bir donanımdır. FPGA ise içi boş, nasıl bir donanımı olacağı belli olmayan, henüz tanımlanmamış bir donanımdır.

## Fikir aşamasından üretim aşamasına kadar tasarım süreçleri nelerdir? Her bir adımda neler yapılır?

Proje Fikri → Kodlama (Tasarlanır ve VHDL vb. dillerle kodlanır) → Derleme (Syntax hatası kontrol edilir) → Fonksiyonel Simülasyon (Tasarlanan donanım istenilen işi yapıyor mu?) → Zamansal Simülasyon(Donanım doğru zamanda mı istenilen işi gerçekleştiriyor?) → FPGA (Sentezlenmiş kod FPGA’ye yüklenir. Donanım olarak gerçekleştirilebilir ise üretim aşamasına geçilir.) → Üretim

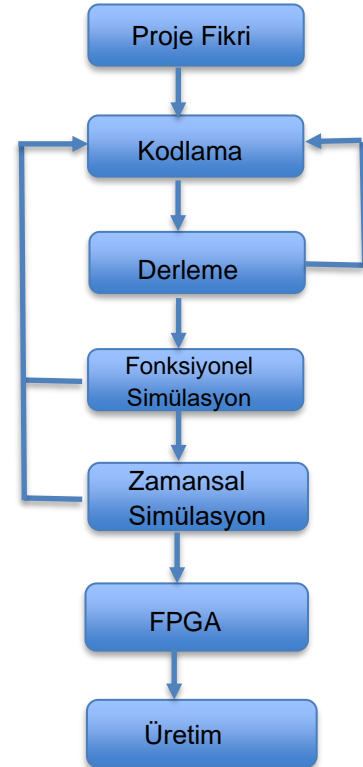
## Sayısal tasarım devre türleri nelerdir? Aralarındaki farkları söyleyiniz?

Ardışıl ve kombinasyonel olmak üzere iki çeşittir. Kombinasyonel devrelerde bellek birimi yoktur. Yani geri beslemesi bulunmaz. Girişlerin belirli kombinasyonlarla çıkışlara aktarılarak kurulan bir devre örneğidir. Ardışıl devreler ise sonlu durum makineleri ile tasarlanan, Mealy ya da Moore türü devreler ile kurulan. Bellek birimi yani geri beslemesi bulunan devre türüdür.

## Encoder, ALU, Full Adder, Flip Flop, Counter, Sonlu Durum Makineleri (SDM) vb. türü devrelerin ardışıl ya da kombinasyonel olup olmadıklarını nedenleri ile birlikte söyleyiniz.

Counter, ALU, Flip Flop, SDM ---> Ardışıl Devre

Encoder. Full Adder ---> Kombinasyonel Devre



**Deneyde Yaptıklarınız** (Deneyde yapılanlardan yazılan notlar)

Linki verilen videoları izledikten sonra ModelSim uygulamasını yükledim. Daha önce yapılan proje ödevlerini inceledikten sonra VHDL kodunu yazmaya başladım. Kodu yazıp, derlemeyi yaptıktan sonra simülasyon kısmını gerçekleştirdim. Bu aşamaları başarılı bir şekilde yaptıktan sonra yazdığım kodun daha iyi anlaşılabilmesi için yorum satırları ekledim. Ardından kodu Github'a yükledim. Tüm işlemleri bitirdikten sonra videoyu çektim ve YouTube'a yükleyerek işlemleri tamamladım.

**Karşılaştığınız Zorluklar**

ModelSim uygulamasını yükledikten sonra birkaç hata aldım. Bu hataları çözmek biraz vaktimi aldı. Ancak başarılı bir şekilde üstesinden gelebildim.

**Elde Ettiğiniz Kazanımlar/Sonuçlar** (Deneyden elde ettiğiniz sonuç ve kazanımları yazınız)

Proje fikrinden üretim kısmına kadar olan süreçleri öğrenip bunları da verilen ödevle birlikte deneyimlemek benim için güzel bir kazanım oldu. VHDL kodunun yazıldığı platform ve kodun yazımı hakkında öğrendiklerimin çok faydalı olduğunu düşünüyorum.

**Görüş ve Önerileriniz** (Deney hakkındaki görüş ve önerilerinizi yazınız)

Uzaktan eğitim süreci hepimiz için yüz yüze eğitime göre biraz daha zor oluyor. Özellikle laboratuvar deneylerinin online olarak telafi edilmesi şu süreçte güzel bir avantaj olsa da yüz yüze eğitime geçildiğinde deneylerin uygulamasının telafisinin yapılabilmesi bizler için çok verimli olur.

**Hazırlanan videonun drive linki:**

<https://youtu.be/p9L-OP0sOk0>

**VHDL Kodun Github Linki:**

<https://github.com/yusufceylann/Say-sal-Tasar-m-Laboratuvar-/blob/master/8bitTekParity.vhdl>

**Deney Sorumlusu:** Öğr. Gör. Dr. Zafer YAVUZ

**Önemli Hatırlatmalar:**

1. Deney raporu bireysel yazılacaktır ve yalnızca deney yapan öğrenci tarafından yazılmalıdır.
2. Deney raporu, bu şablon kullanılarak, 2-3 sayfa şeklinde video linki ve vhdl kodun kaynak dosyası ile birlikte gönderilmelidir.
3. Öğrencinin Numara, Ad, Soyad bilgileri mutlaka yazılmalıdır.