

第二章 组合逻辑.

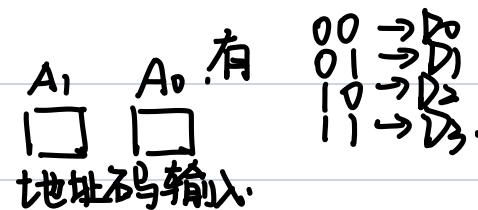
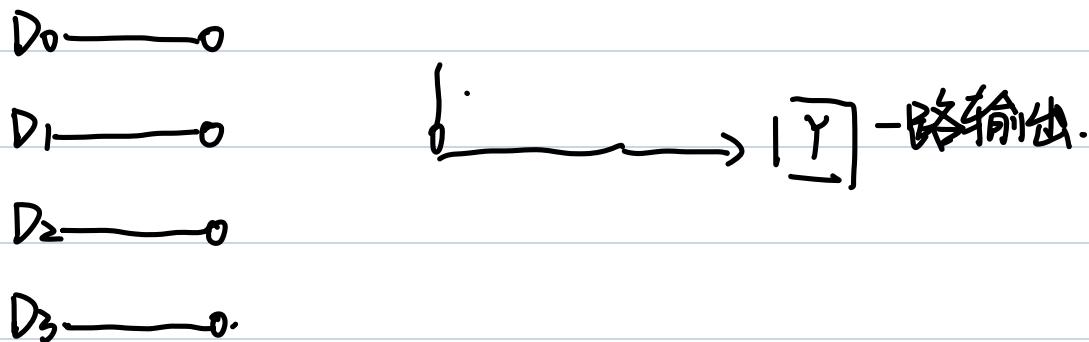
1、

数据选择器与分配器.

多输入

单输出.

4选1 数据选择器工作示意图.



输入信号 n 个与地址码 n 个函数关系 $N = 2^n$.

例 使用与或门设计一个4选1数据选择器.

具有使能控制端. 控制信号为1, 不工作,

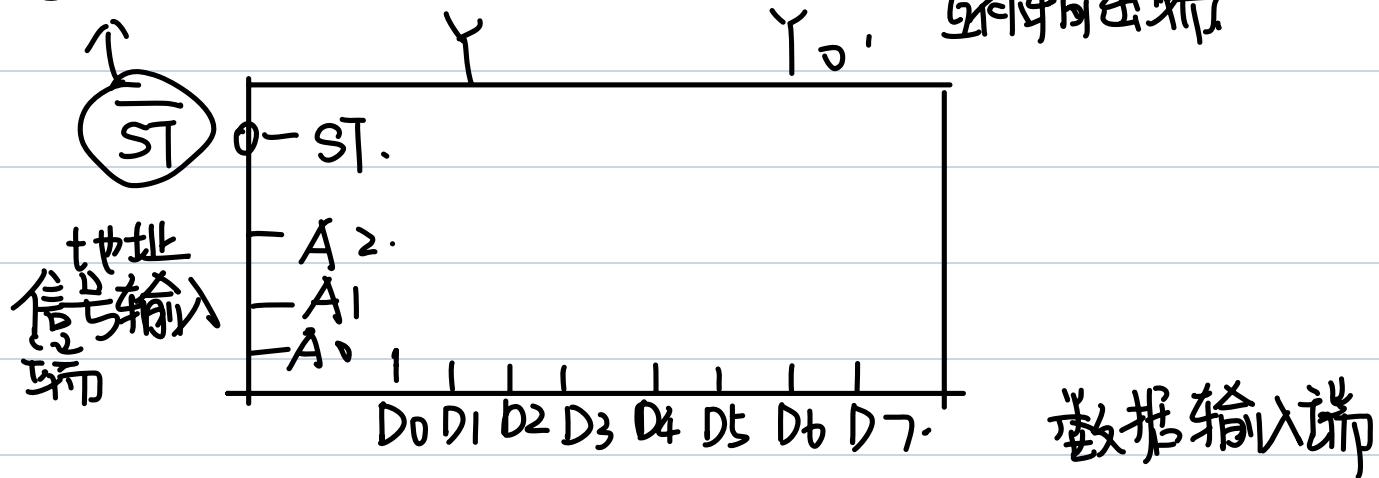
控制信号为0 处于工作.

输入				输出				
S/T	A ₁	A ₀		D ₀	D ₁	D ₂	D ₃	Y
1	X	X		X	X	XX		0
0	0	0		1	X	XX		1
0	0	1		X	1	XX		1
0	1	0		X	X	1X		1
0	1	1		X	X	X1		1

→ 为0为1不影响输出

$$Y = (D_0 \bar{A}_1 \bar{A}_0 + D_1 \bar{A}_1 A_0 + D_2 A_1 \bar{A}_0 + D_3 A_1 A_0) \overline{ST}$$

8选1数据选择器
选通使能端



功能表

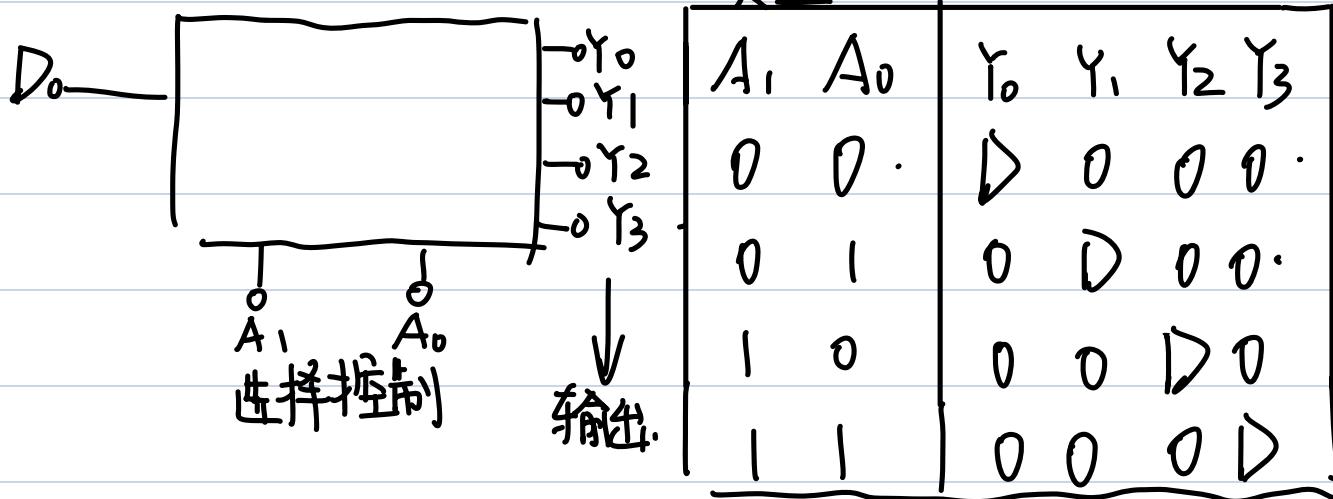
输入			输出	
\overline{ST}	A_2	A_1	Y	\overline{Y}
1	x	x	x	0 1
0	0	0	0	D ₀ \overline{D}_0
0	0	0	1	D ₁ \overline{D}_1
0	0	1	0	D ₂ \overline{D}_2
0	0	1	1	D ₃ \overline{D}_3
0	1	0	0	D ₄ \overline{D}_4
0	1	0	1	D ₅ \overline{D}_5
0	1	1	0	D ₆ \overline{D}_6

0 | 1 | 1. | D₇ | D₇' |

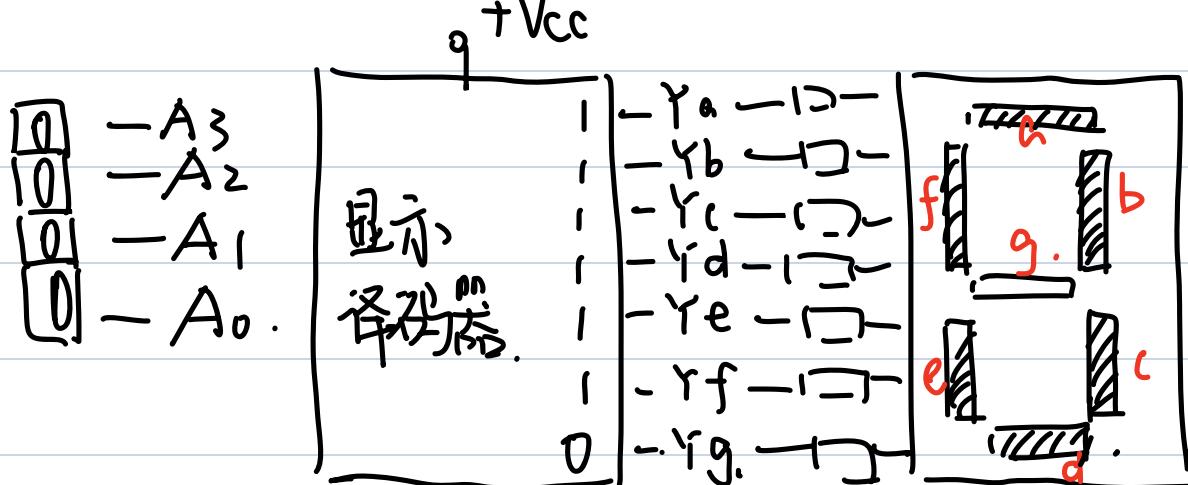
$$Y = D_0 A_2 \bar{A}_1 \bar{A}_0 + D_1 \cdot \bar{A}_2 \bar{A}_1 A_0 + D_2 \bar{A}_2 A_1 \bar{A}_0 \\ + D_3 \bar{A}_2 A_1 A_0 + D_4 A_2 \bar{A}_1 \bar{A}_0 + D_5 A_2 \bar{A}_1 A_0 \\ + D_6 A_2 A_1 \bar{A}_0 + D_7 A_2 A_1 A_0.$$

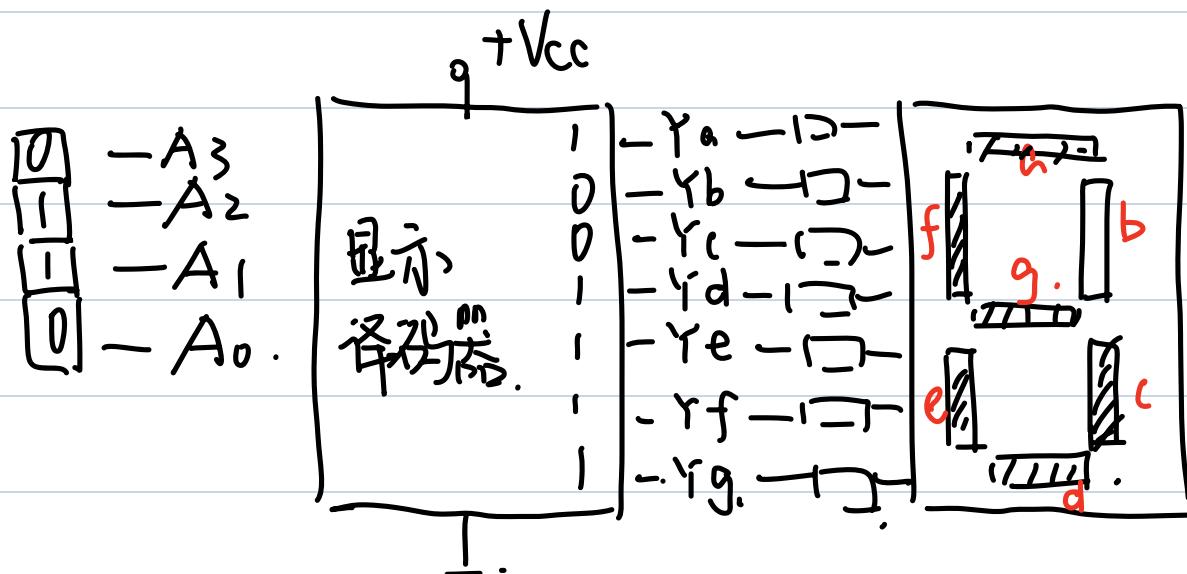
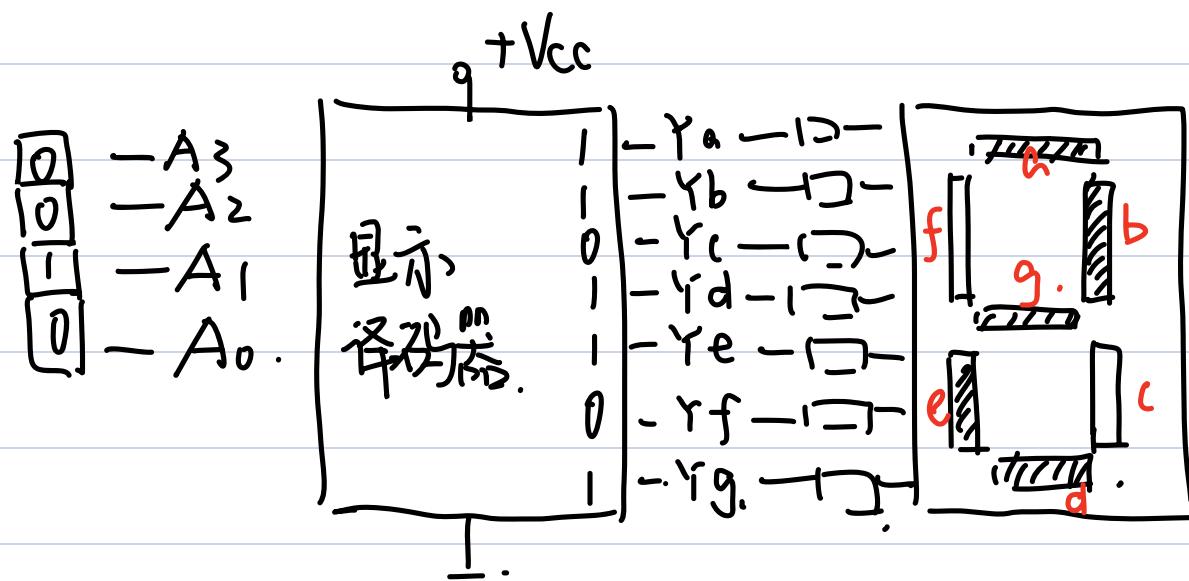
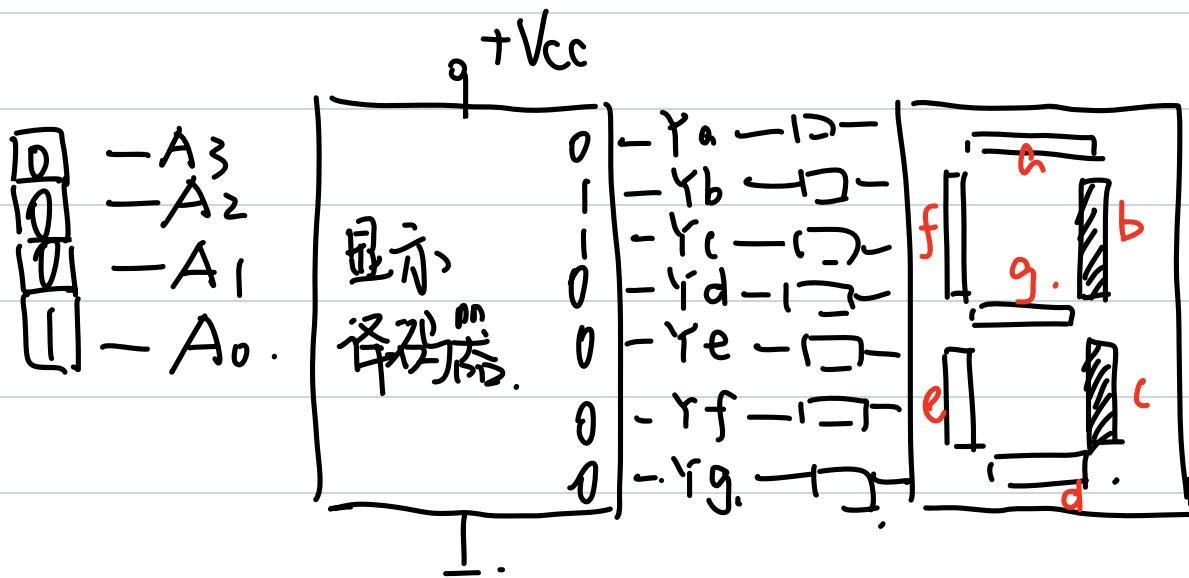
2. 数据分配器。一路输入数据分而到多路输出。

真值表。



3. 译码器。显示、[LED] 74LS48 共阴极
高电平





4. 编码器

二进制编码器

将 $N=2^n$ 个输入信号换成 m 位 = 二进制代码逻辑电路.

例 设计一个能将 I_0, I_1, \dots, I_7 8 个输入信号 编成 = 二进制代码输出的
编码器 用与非门 实现.

输入	输出
$I_7\ I_6\ I_5\ I_4\ I_3\ I_2\ I_1\ I_0$	$Y_2\ Y_1\ Y_0$
0 0 0 0 0 0 0 1	0 0 0
0 0 0 0 0 0 1 0	0 0 1
0 0 0 0 0 1 0 0	0 1 0
0 0 0 0 1 0 0 0	0 1 1
0 0 0 1 0 0 0 0	1 0 0
0 0 1 0 0 0 0 0	1 0 1
0 1 0 0 0 0 0 0	1 1 0
1 0 0 0 0 0 0 0	1 1 1

$$Y_2 = I_4 + I_5 + I_6 + I_7$$

$$Y_1 = I_2 + I_3 + I_6 + I_7$$

$$Y_0 = I_1 + I_3 + I_5 + I_7$$

优先编码器

允许同

是或0皆可

输入							输出			
I_7	I_6	I_5	I_4	I_3	I_2	I_1	I_0	Y_2	Y_1	Y_0
1	X	X	X	X	X	X	X	1	1	1
0	1	X	X	X	X	X	X	1	1	0
0	0	1	X	X	X	X	X	1	0	1
0	0	0	1	X	X	X	X	1	0	0
0	0	0	0	1	X	X	X	0	1	1
0	0	0	0	0	1	X	X	0	1	0
0	0	0	0	0	0	1	X	0	0	1
0	0	0	0	0	0	0	1	0	0	0

5. 数值比较器.

1. 位二进制数值比较器.

输入		输出		
A	B	$Y_{(A>B)}$	$Y_{(A<B)}$	$Y_{(A=B)}$
0	0	0	0	1
0	1	0	1	0
1	0	1	0	0
1	1	0	0	1

$$Y(A > B) = \bar{A}\bar{B}$$

$$Y(A < B) = \bar{A}B$$

$$Y(A = B) = \bar{A}\bar{B} + AB = \overline{A \oplus B}$$

2 多位数值比较器.

从最高位开始逐位向低位比较.

例 $A = A_3 A_2 A_1 A_0$ $B = B_3 B_2 B_1 B_0$ · 大小

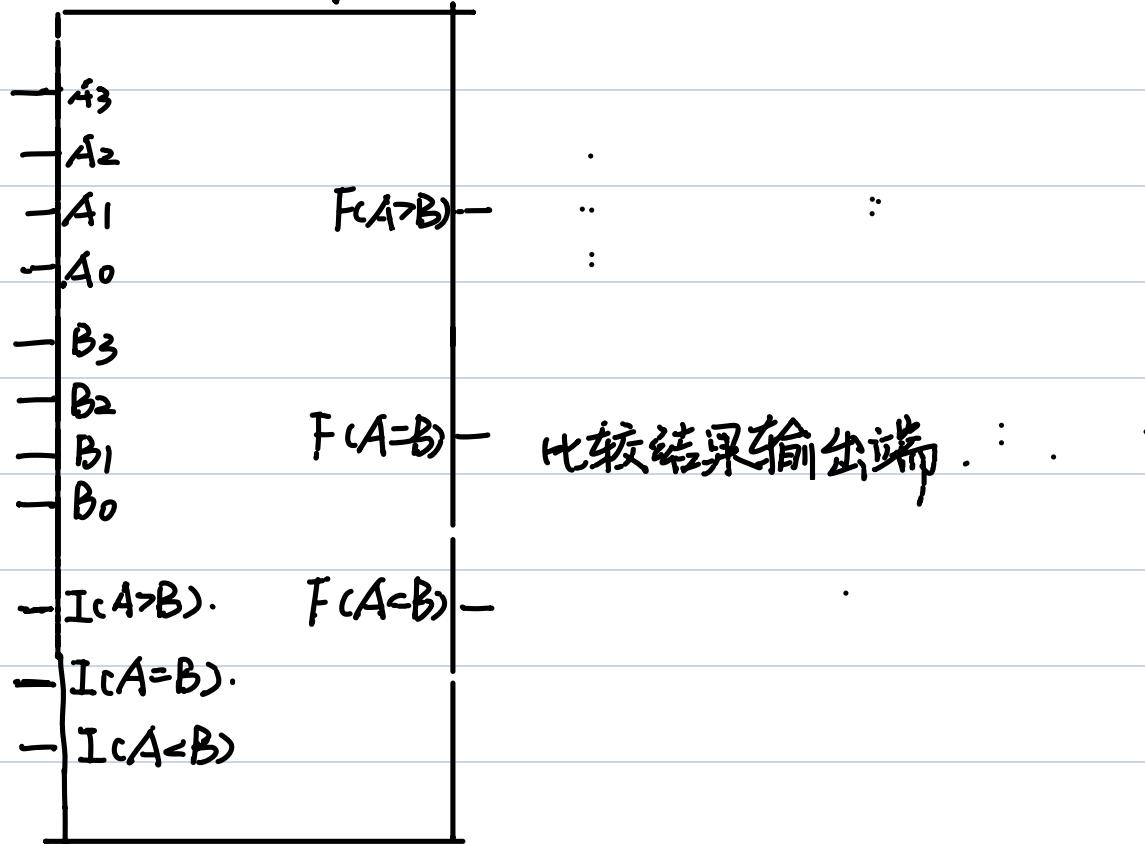
若 $A_3 > B_3$ 则 $A > B$

$A_3 = B_3$ 则 $A_2 \text{ 与 } B_2$ $A_2 > B_2$ 则 $A > B$

3. 4位数值比较器 T4LS85

两组相
比的
4位二进制
的输入端

级联
输入端



输入

输出

$A_3 B_3 A_2 B_2 A_1 B_1 A_0 B_0$ $I(A = B)$ $I(A > B)$ $I(A < B)$ $F(A < B)$, $F(A = B)$, $F(A > B)$

$A_3 < B_3$	X	X	X	X	X	X	1	0	0
$A_3 = B_3$	$A_2 < B_2$	X	X	X	X	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	X	X	X	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	X	X	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	0	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	0	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1	0	0	1
$A_3 > B_3$	X	X	X	X	X	X	0	0	1
$A_3 = B_3$	$A_2 > B_2$	X	X	X	X	X	0	0	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	X	X	X	X	0	0	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	X	X	X	0	0	1

6 加法器.

1. 全加概念

设2个四位二进数 $A = A_3A_2A_1A_0 = 1011$.

$B = B_3B_2B_1B_0 = 1110$ 相加, 得 1111.

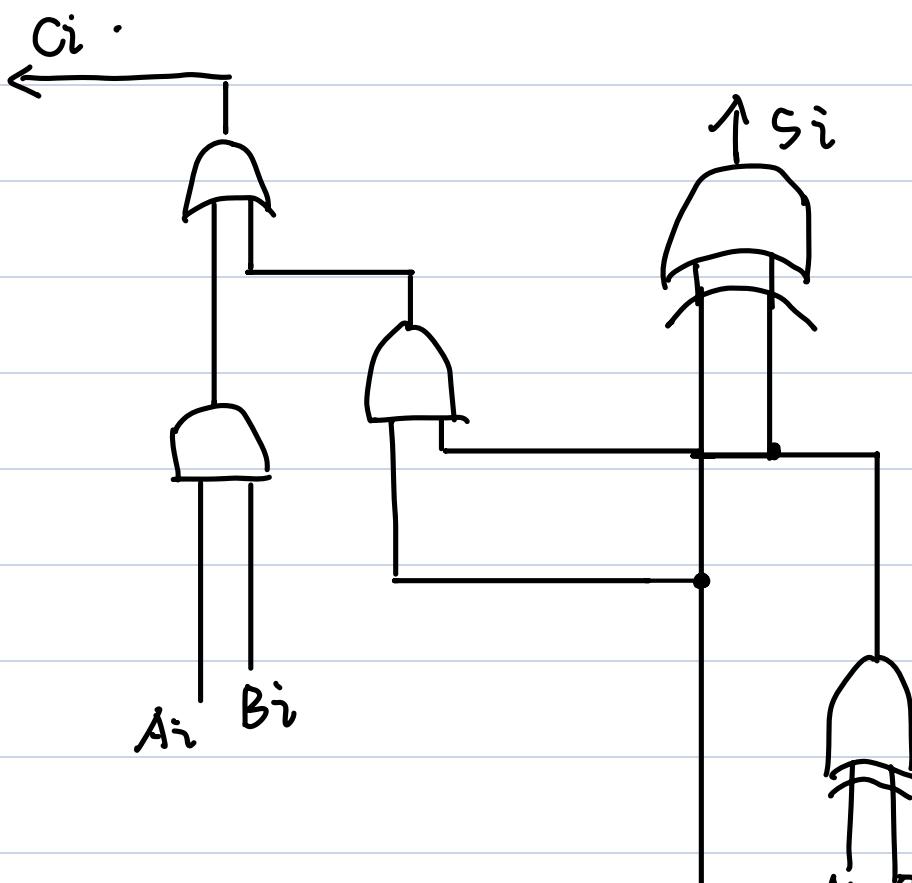
$$\begin{array}{r}
 & | & 0 & | & 1 & | & - - A \\
 & | & | & | & 0 & & - - B \\
 + & 1 & 1 & | & 0 & 0 & - - \text{低位进位} \\
 \hline
 & 1 & 1 & 0 & 0 & 1 & .
 \end{array}$$

2 全加真值表

输入			输出		A_i 与 B_i 表示A、B两数中的第i位， C_{i-1} 表示来自低位(筹计)的进位， S_i 表示全加和， C_i 表示送给高位(筹计+1)的进位	
A_i	B_i	C_{i-1}	S_i	C_i		
0	0	0	0	0		
0	0	1	1	0		
0	1	0	1	0		
0	1	1	0	1		
1	0	0	1	0		
1	0	1	0	1		
1	1	0	0	1		
1	1	1	1	1		

$$S_i = A_i \oplus B_i \oplus C_{i-1}.$$

$$C_i = (A_i \oplus B_i) C_{i-1} + A_i B_i.$$



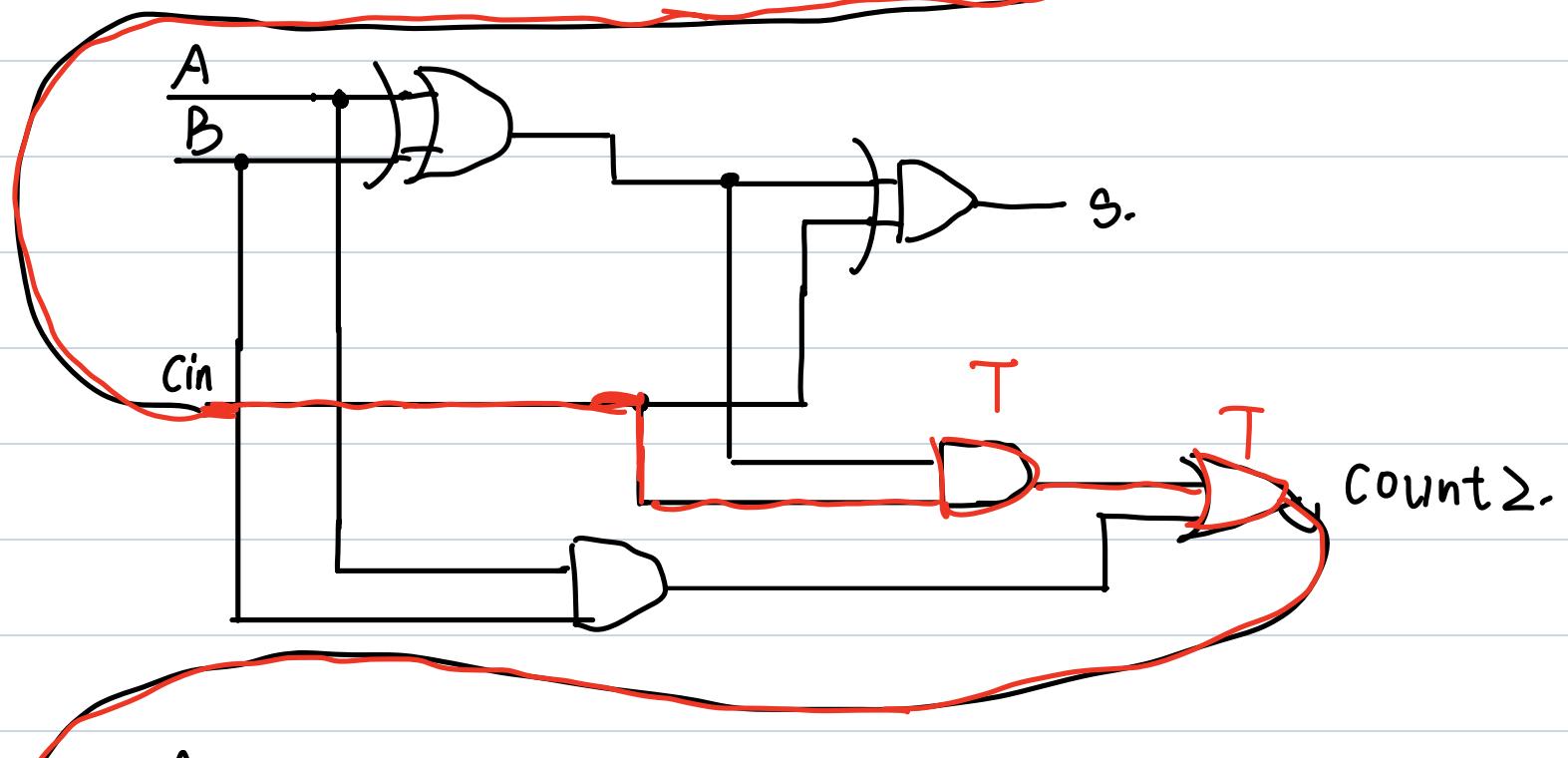
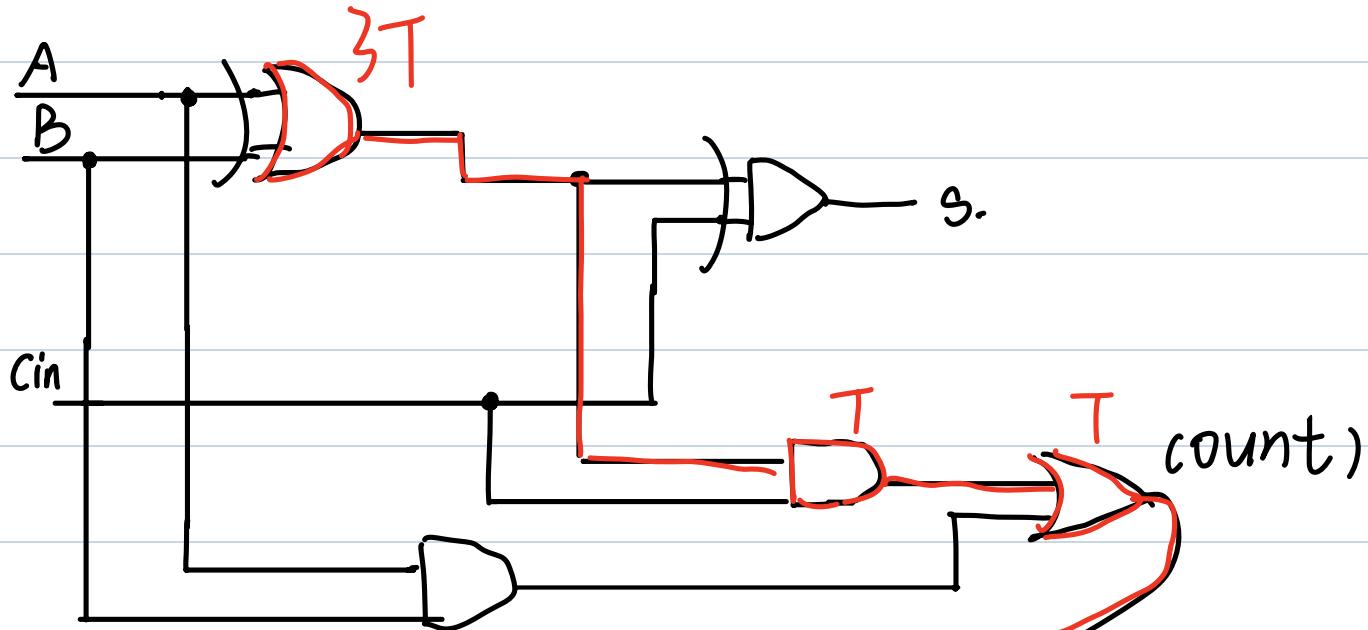
c_{i-1}, A_i B_i

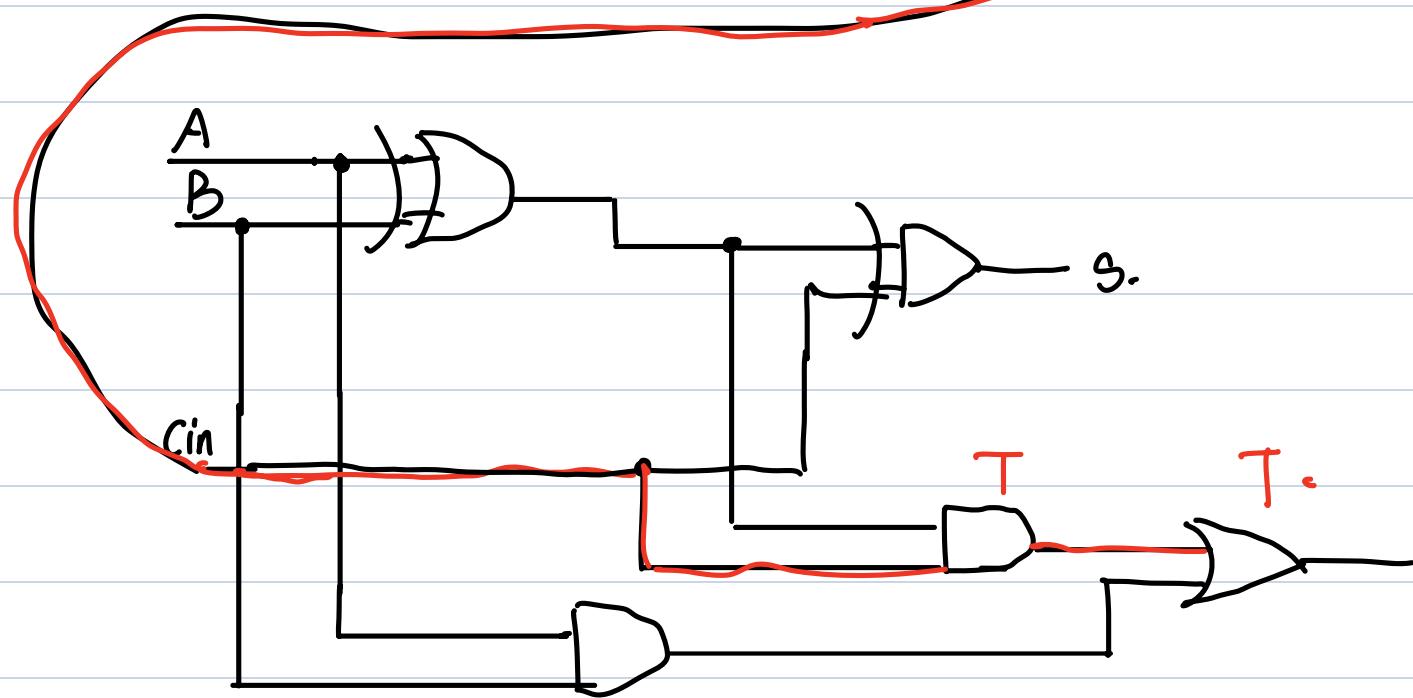
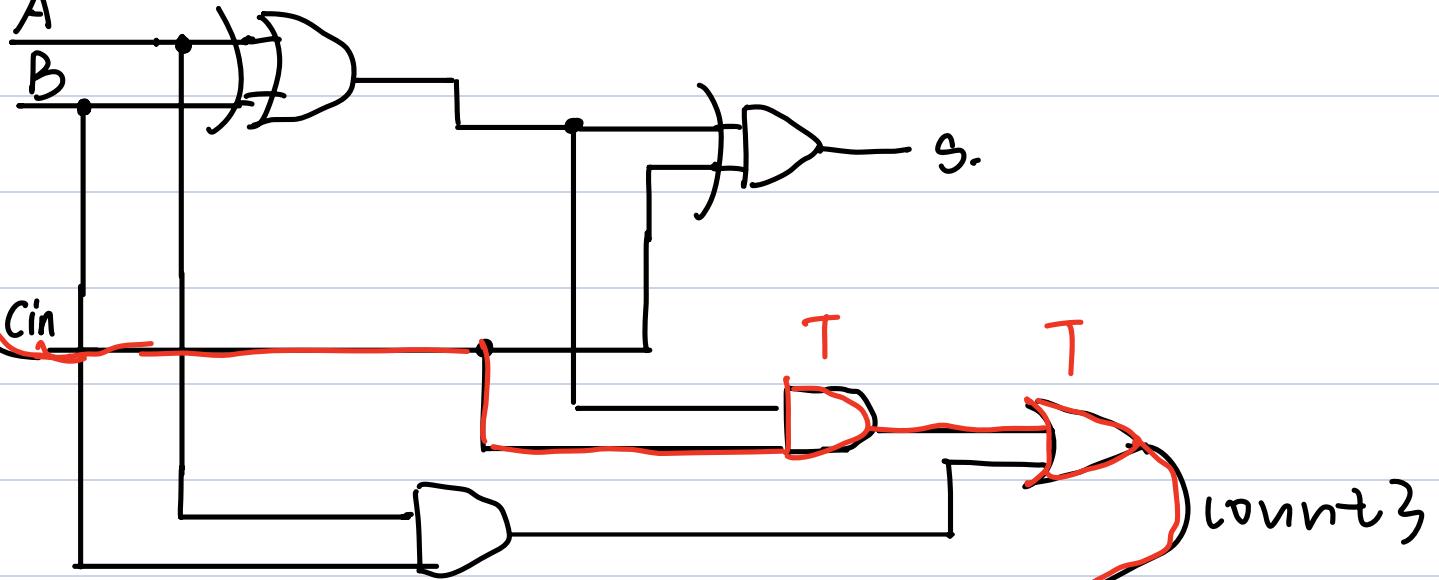
假设 T 表示一级门延迟. 一个异或门以延迟为 3T.

→ 或非 T.

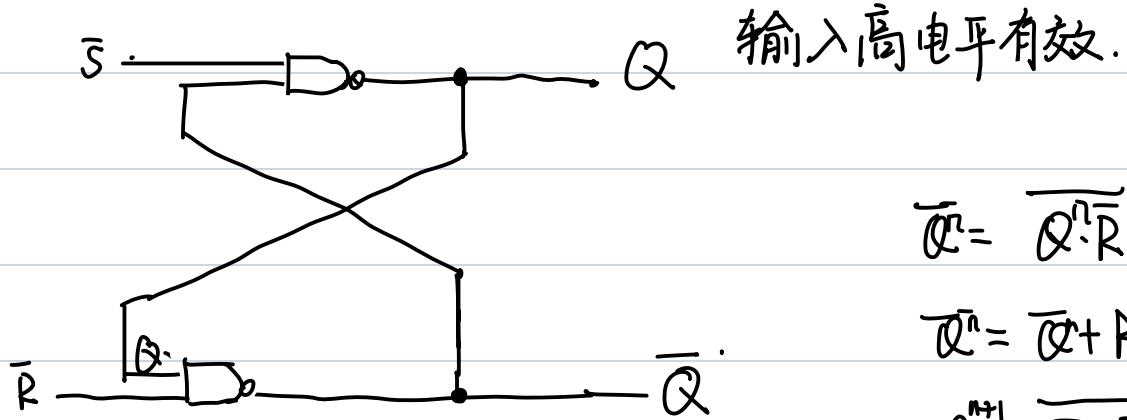
$$3T + 8T = 11T.$$

与非 或非





3.12 基本SR锁存器



$$\bar{Q}^n = \overline{\bar{Q}^n \cdot R}$$

$$\bar{Q}^n = \bar{Q}^n + R.$$

$$Q^{n+1} = \frac{S \cdot (\bar{Q}^n + R)}{\bar{S} \cdot (\bar{Q}^n + R)}$$

$$= S + \bar{R}Q^n.$$

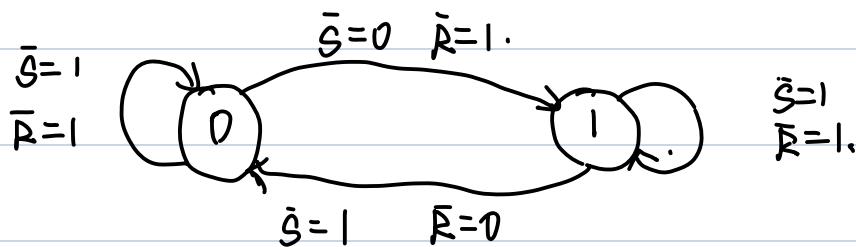
$$\left\{ \begin{array}{l} Q^{n+1} = \bar{S} + \bar{R}Q^n \\ \bar{S} + \bar{R} = 1. \end{array} \right.$$

$\bar{S}\bar{R} = 00$ 组合

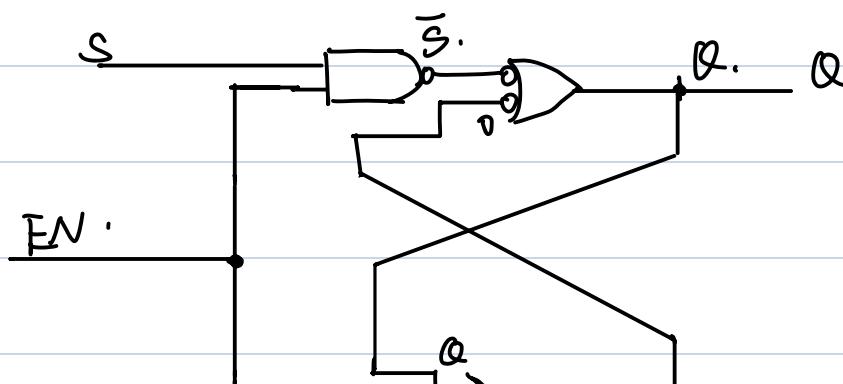
锁存器不稳 $Q^{n+1} = \bar{Q}^{n+1} = 1.$

$\bar{S}\bar{R} = 11$ 组合为保持状态.

输入	输出	(Q^{n+1})	
\bar{S}	\bar{R}	Q \bar{Q}	
0	0	1 1	不稳
0	1	1 0	置 1
1	0	0 1	置 0
1	1	Q^n \bar{Q}^n	保持



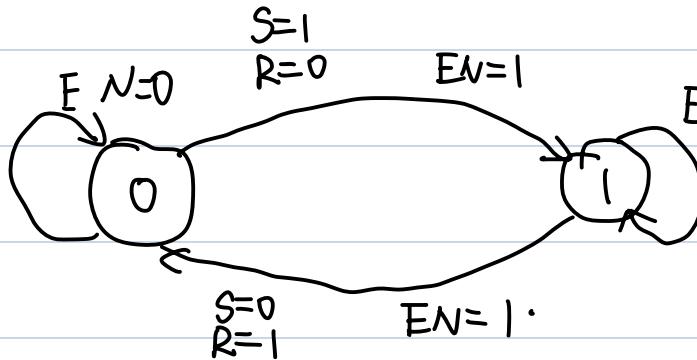
3.13 i门控SR锁存器





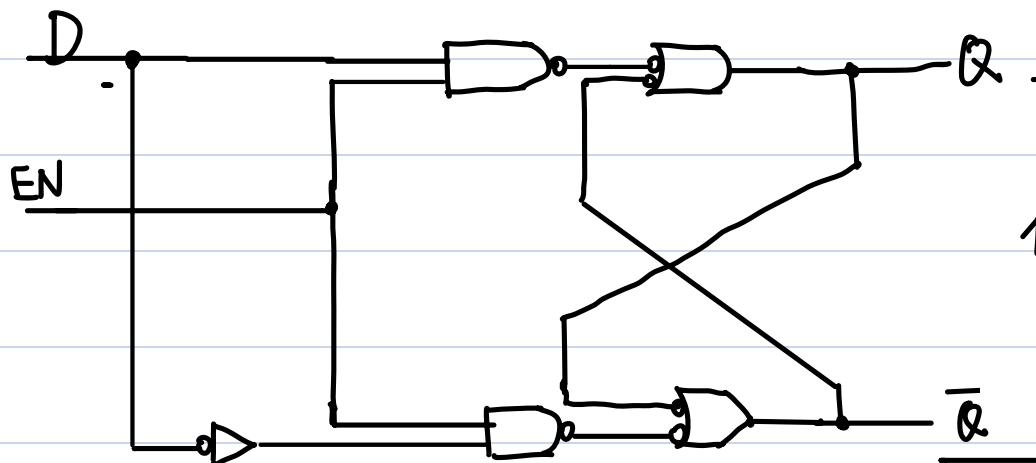
EN有效时，锁存器接收信号

EN无效时，锁存器拒绝接收信号。

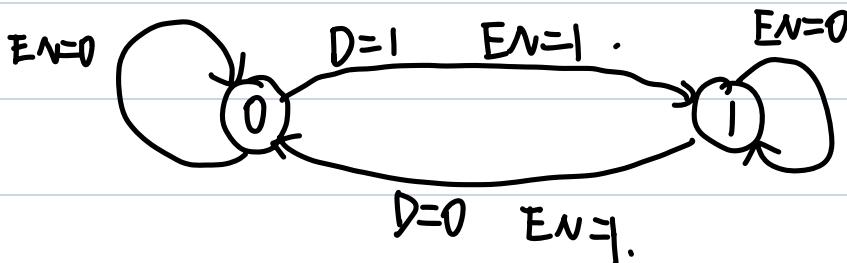


输入		输出		
EN	S	R	Q^{n+1}	\bar{Q}^{n+1}
0	x	x	保持 Q^n 不变	
1	1	0	1	0
1	0	1	0	1

3.14. 门控 D 锁存器

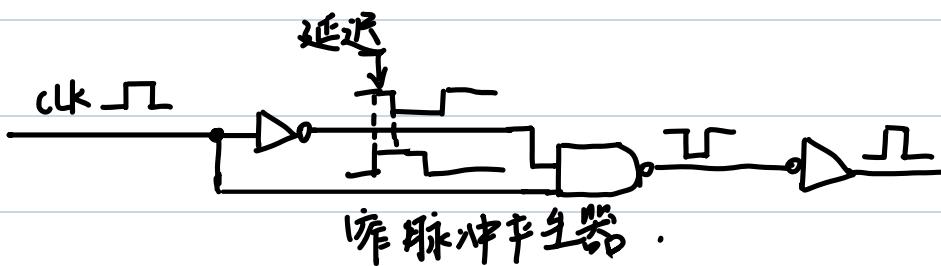
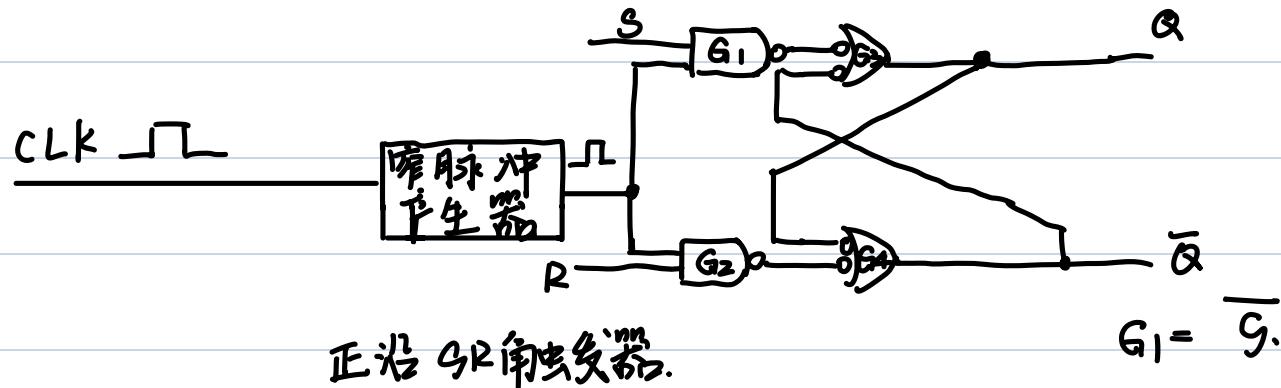


先决条件 数据信号D先到
使能控制信号EN后到.



输入		输出		说明
D	EN	Q	\bar{Q}	
0	1	0	1	置0.
1	1	1	0	置1.
x	0	Q^n	\bar{Q}^n	保持

3.21 触发器.



当 S 高 R 低 Q 在时钟脉冲上升沿变高, 触发器置 1.

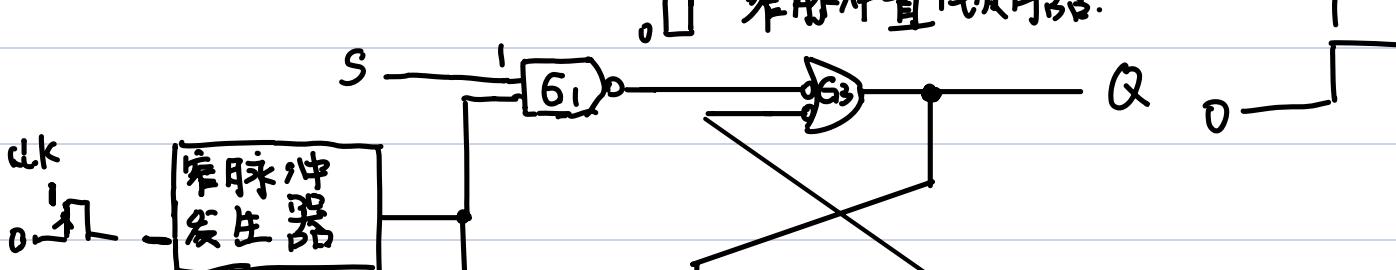
当 S 低 R 高 Q 在时钟脉冲上升沿变低 触发器置 0.

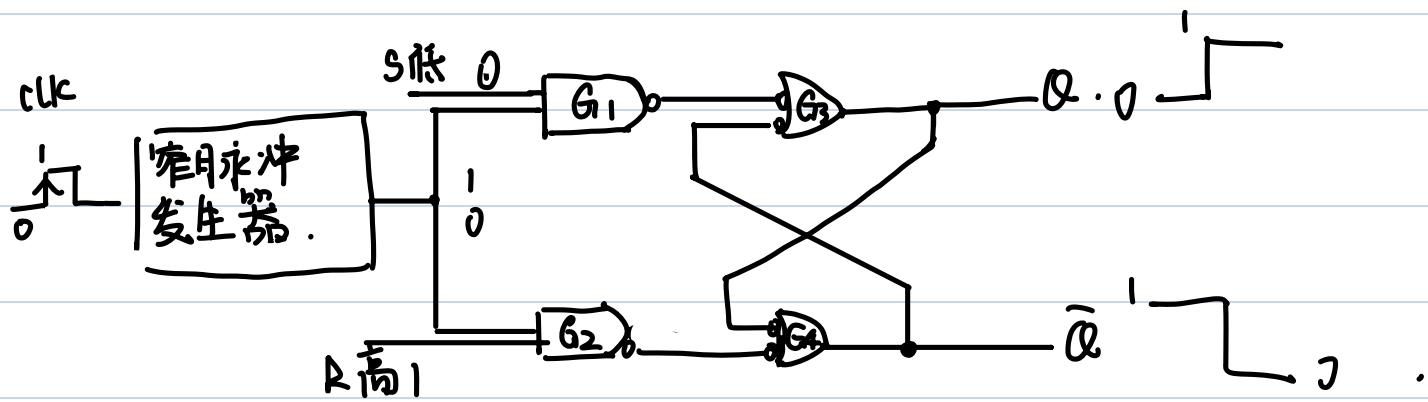
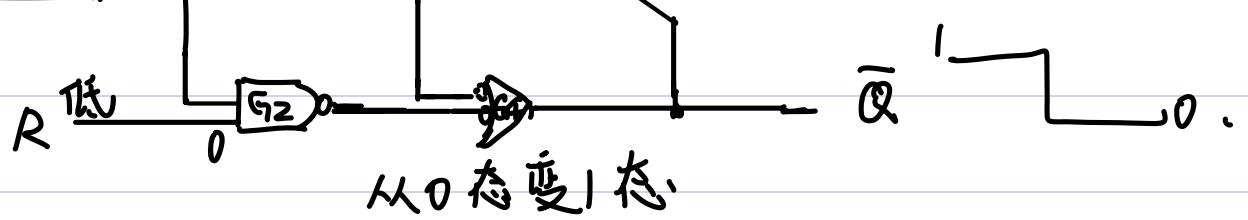
当 S 低 R 低 Q 保持

当 S 高 R 高 Q 输出不稳定.

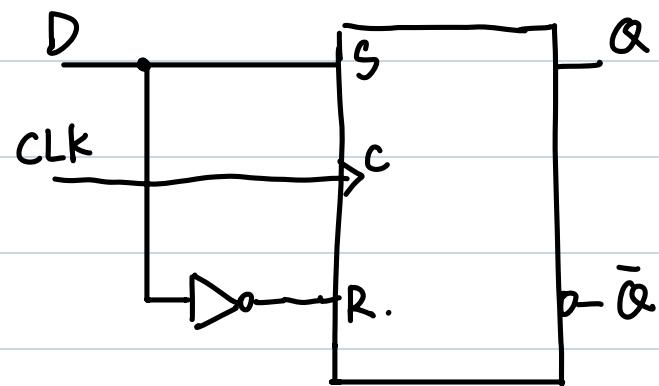
输入			输出		说明
S	R	CLK	Q	\bar{Q}	
0	0	X	Q^n	\bar{Q}^n	保持
0	1	↑	0	1	置 0.
1	0	↑	1	0	置 1.
1	1	↑	?	?	不稳

窄脉冲置 1 锁存器.

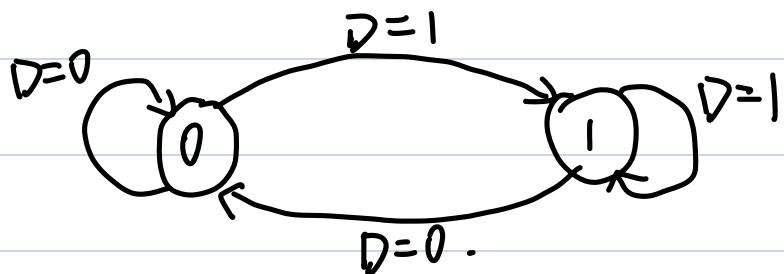




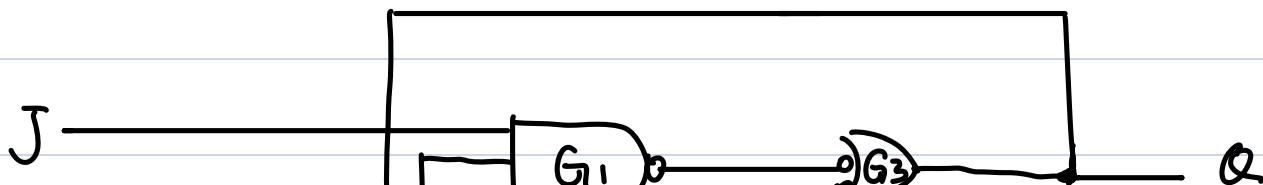
3.2.2 D 触发器

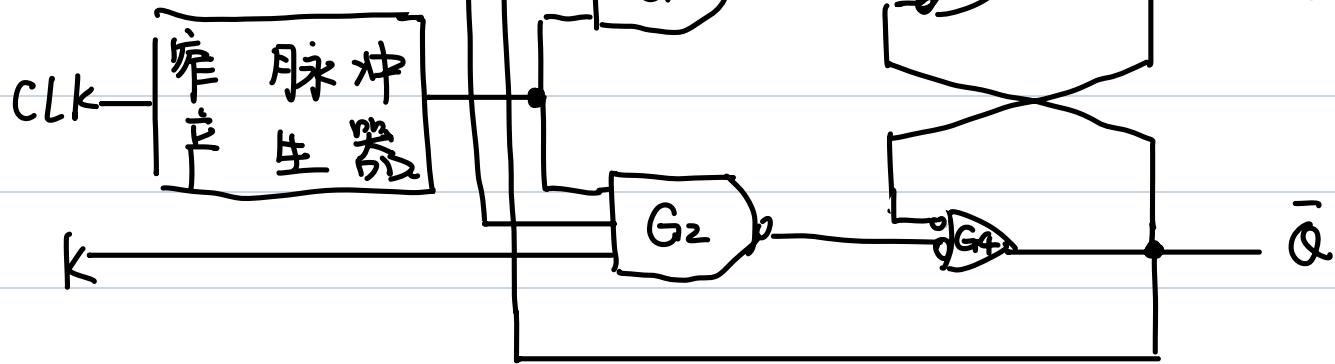


输入	输出		说明	
D	CLK	Q	\bar{Q}	
1	↑	1	0.	置位(有1)
0	↑	0	1	复位(有0)



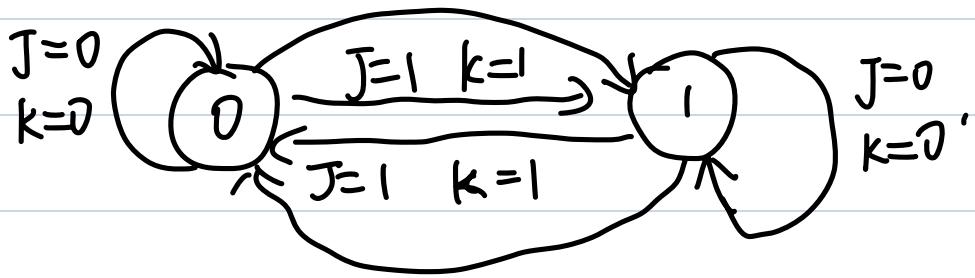
3.2.3 JK 触发器





输入			输出		说明
J	K	CLK	Q	\bar{Q}	
0	0	↑	Q^n	\bar{Q}^n	保持
0	1	↑	0	1	置0
1	0	↑	1	0	置1
1	1	↑	\bar{Q}^n	Q^n	交替

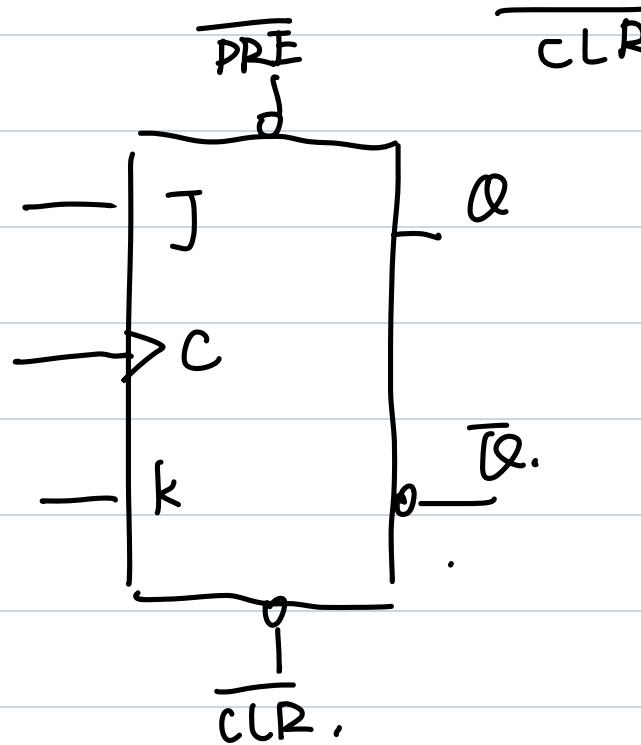
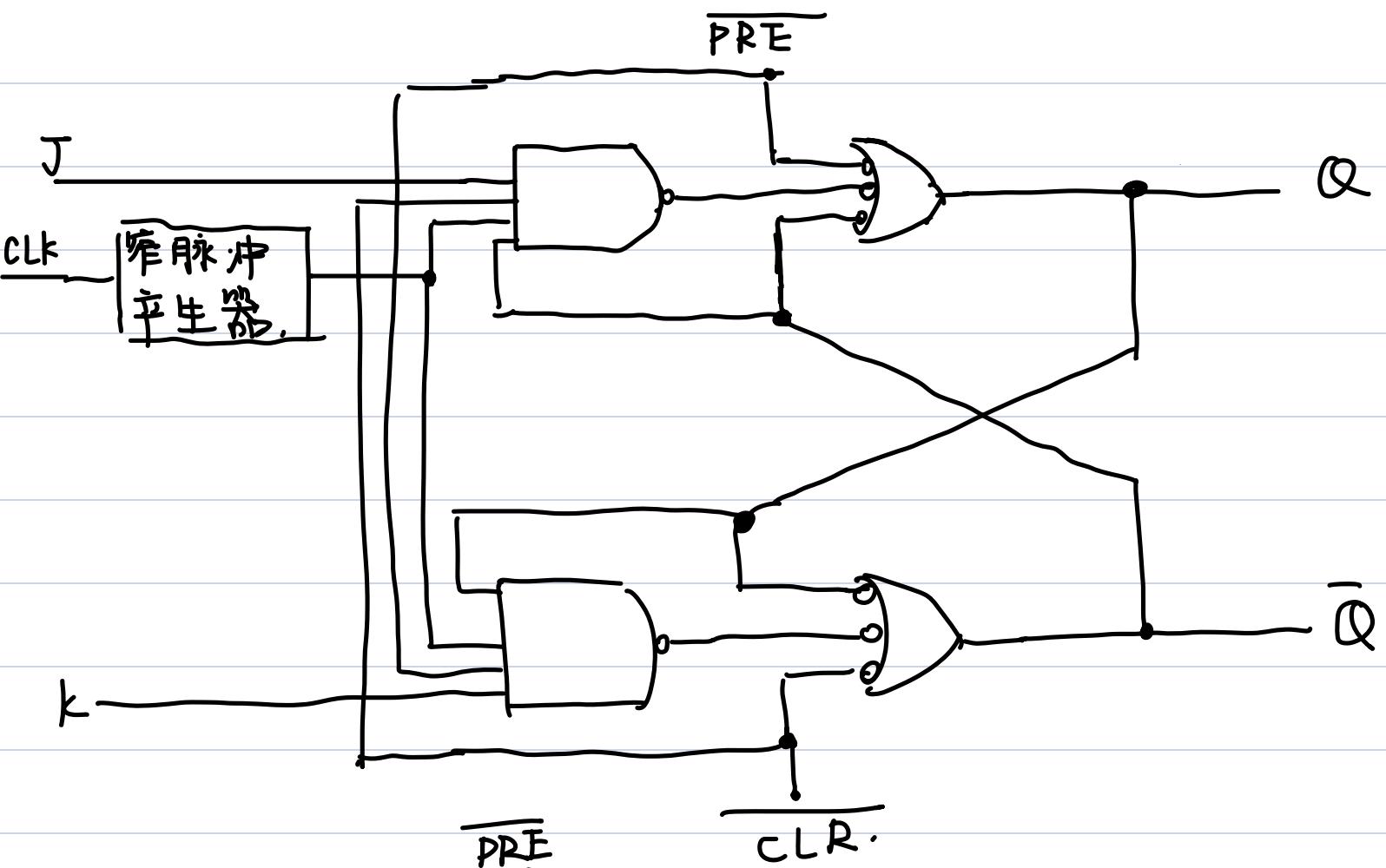
$J=1 \quad K=0$



$J=0 \quad K=1$

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

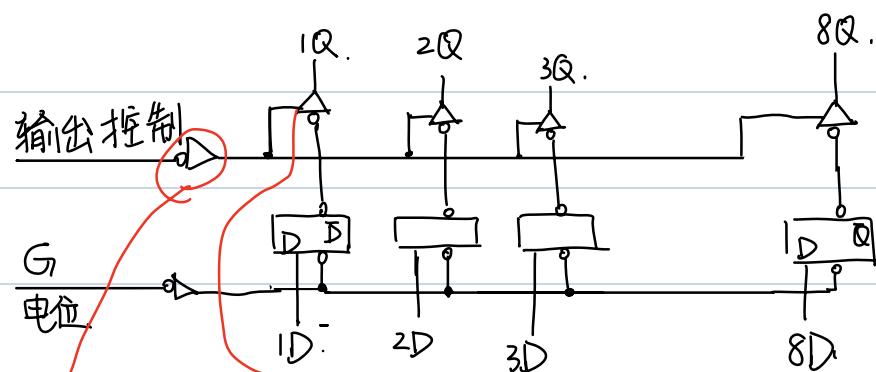
\overline{PRE} 和 \overline{CLR} 前者使触发器强置1，
后者使触发器强置0
优先级大于 J、K。



3.3.1 寄存器.

- 触发器：**1. 只需要有置1与置0的功能，因此各种方式均可。
 2. 每个触发器的输入和输出均有引出端，可以直连和周围电路连接。
 快速的进行数据交换。

D锁存器构成寄存器。



功能表.

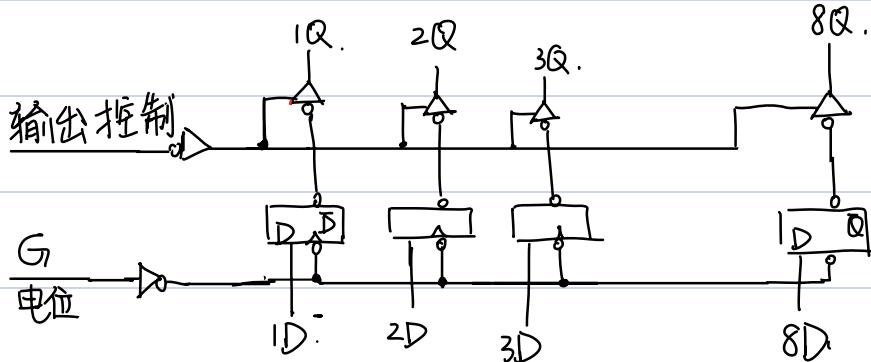
输出控制	G	D	输出
0	1	1	1
0	1	0	0
0	0	X	Q^n
1	X	X	高阻.

输出控制为低电平时，三态门打开

这里有个这个 所以低电平才有效

到这里为高才真正有效

D触发器构成的锁存器。



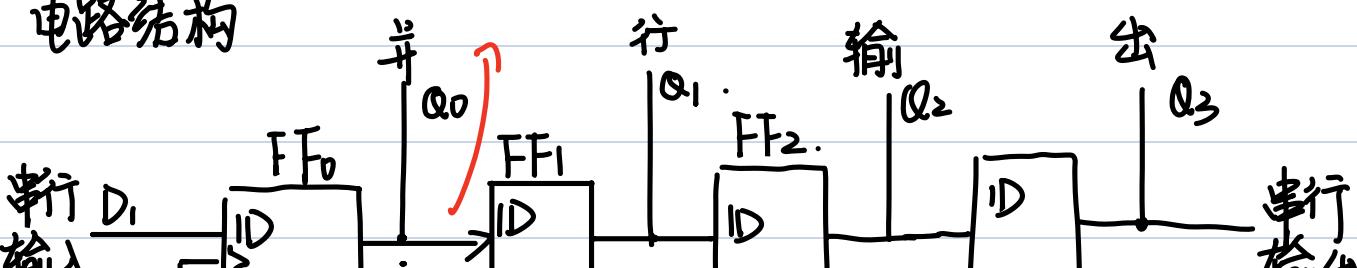
功能表.

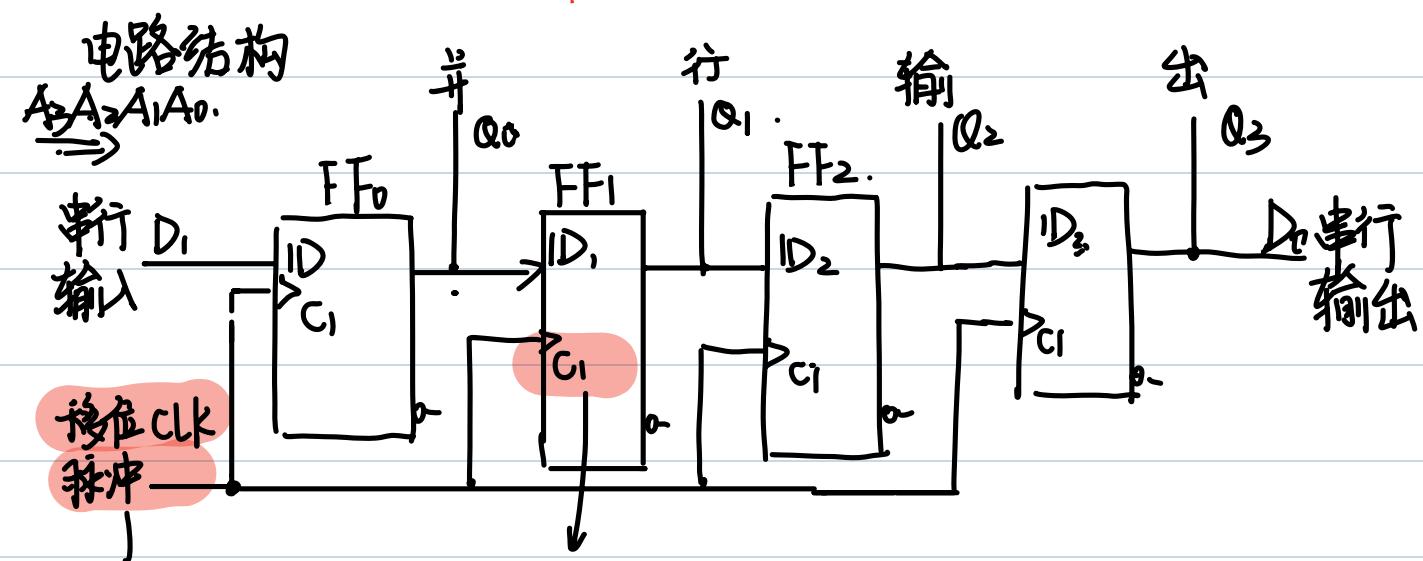
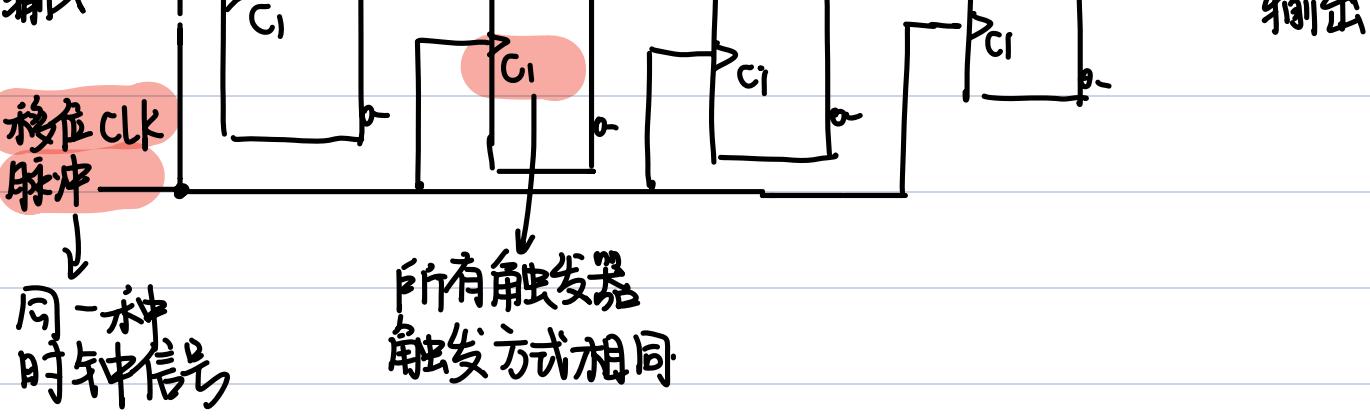
输出控制	CLK	D	输出
0	↑	1	1
0	↑	0	0
0	0	X	Q^n
1	X	X	高阻.

3.3.2 多位寄存器.

前一级输出信号直接作为后一级输入信号

电路结构





驱动方程

$$D_0 = A$$

$$Q^* = D$$

$$Q_0^* = A$$

$$D_1 = Q_0$$

$$Q_1^* = Q_0$$

$$D_2 = Q_3$$

$$D_2 = Q_1$$

$$Q_2^* = Q_1$$

$$D_3 = Q_2$$

$$Q_3^* = Q_2$$

状态方程

$$Q_0 = Q_0^*$$

$$Q_1 = Q_1^*$$

$$Q_2 = Q_2^*$$

$$Q_3 = Q_3^*$$

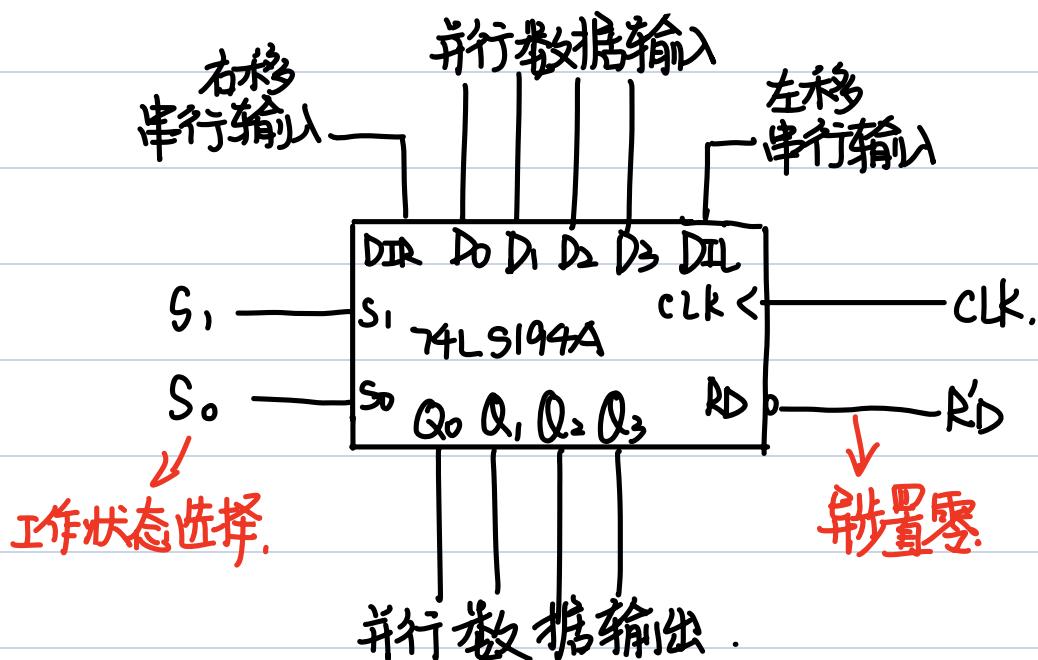
输出方程

C	输入	初态	次态	输出
L	入	$Q_0 \ Q_1 \ Q_2 \ Q_3$	$Q_0^* \ Q_1^* \ Q_2^* \ Q_3^*$	D_0
k	A	$(Q_0 \ Q_1 \ Q_2 \ Q_3)$	$(A) \ (Q_0) \ (Q_1) \ (Q_2)$	(Q_3)
1	A_0	0 0 0 0	$A_0 \ 0 \ 0 \ 0$	0
2	A_1	$A_0 \ 0 \ 0 \ 0$	$A_1 \ A_0 \ 0 \ 0$	0

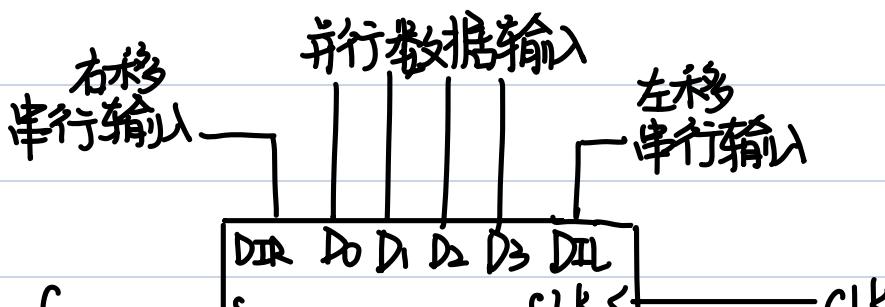
3	A_2	$A_1 \ A_0 \ 00$	$A_2 \ A_1 \ A_0 \ 0$	0
4	A_3	$A_2 \ A_1 \ A_0 \ 0$	$A_3 \ A_2 \ A_1 \ A_0$	0.
5	0	$A_3 \ A_2 \ A_1 \ A_0$	0 $A_3 \ A_2 \ A_1$	$A_0.$
6	0	0 $A_3 \ A_2 \ A_1$	0 0 $A_3 \ A_2$	A_1
7	0	0 0 $A_3 \ A_2$	0 0 0 A_3	$A_2.$
8	0	0 0 0 A_3	0 0 0 0	A_3

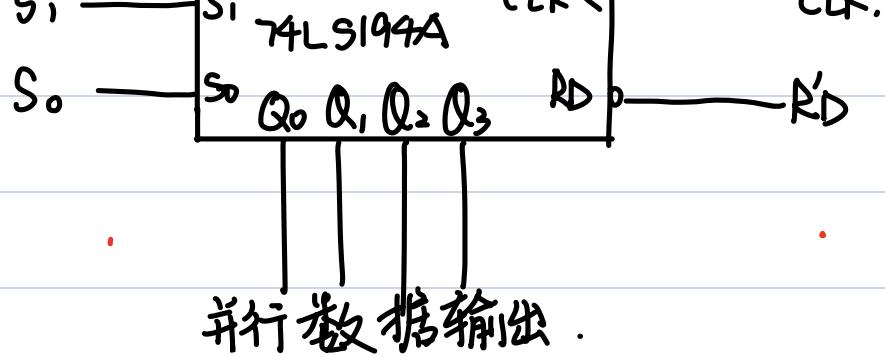
3.4.2 异步计数器

增加左右移控制, 数据并行输入. 异步置零(复位)等功能.



① 异步置零(复位), RD'





$RD' = 0$

不授时钟信号 CLK 控制，输出 $Q_3Q_2Q_1Q_0 = 0000$ 。

$RD' = 1$ S_{left}

正常工作时 $\cancel{RD'}$ 应处于高电平状态

RD'	S_1	S_0	工作状态	工作状态说明
1	0	0	保持	所有输入不起作用，输出不起作用。
1	0	1	右移	$CLK \uparrow, Q_0^*Q_1^*Q_2^*Q_3^* \Rightarrow Q_0Q_1Q_2$
1	1	0	左移	$CLK \uparrow, Q_0^*Q_1^*Q_2^*Q_3^* = Q_1Q_2Q_3D_{2L}$
1	1	1	并行输入	$CLK \uparrow, Q_0^*Q_1^*Q_2^*Q_3^* = D_0D_1D_2D_3$

3.4 计数器

1. 按时钟分类

- 同步
- 异步

2. 按容量分类

- 十进制
- 六十进制

3. 按计数增减分类

- 加法

4. 按数字编码分类

- 二进制

减法

· 可逆(加/减)

· 二-十进制.

· 格雷码.

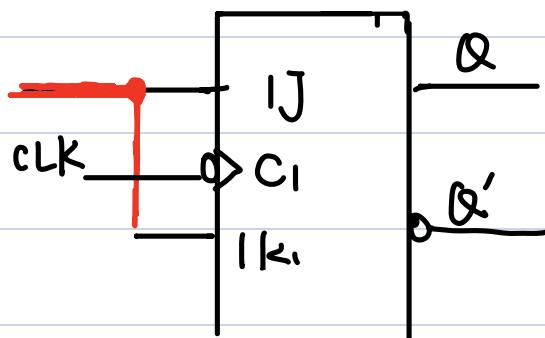
同步二进制加法计数器

原理：①最低位每次加1都要翻转.

②第n次以下均为1，则加1时发生翻转.

2. T触发器实现输出的翻转.

J, k端连在一起当T端使用.



T	Q	Q^*
0	0	0
0	1	1
1	0	1
1	1	0

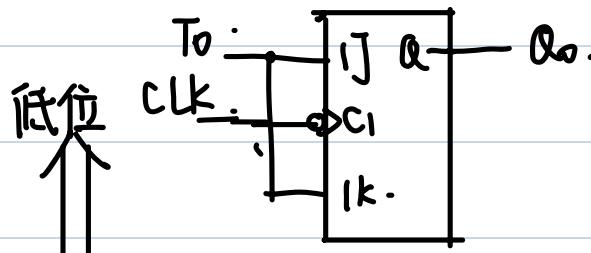
$$Q^* = T\bar{Q} + \bar{T}Q$$

$T=0 \quad Q^* = Q$
不变

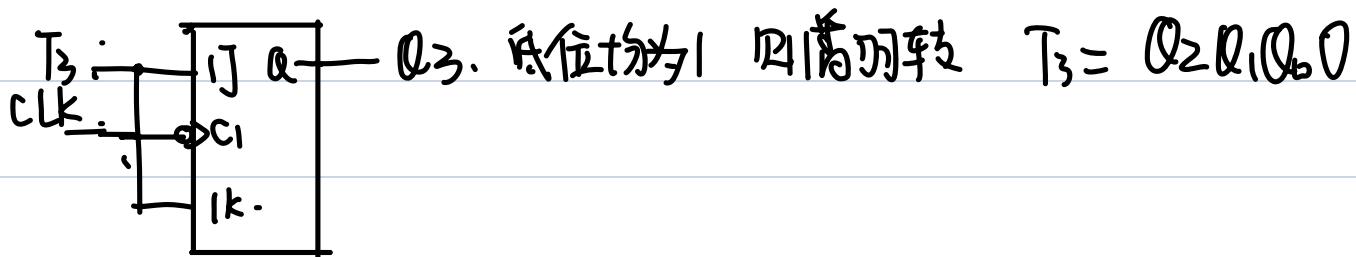
$T=1 \quad Q^* = \bar{Q}$
翻转

控制 恒有CLK信号
输入 不翻转: $T=0$.
状态 翻转: $T=1$

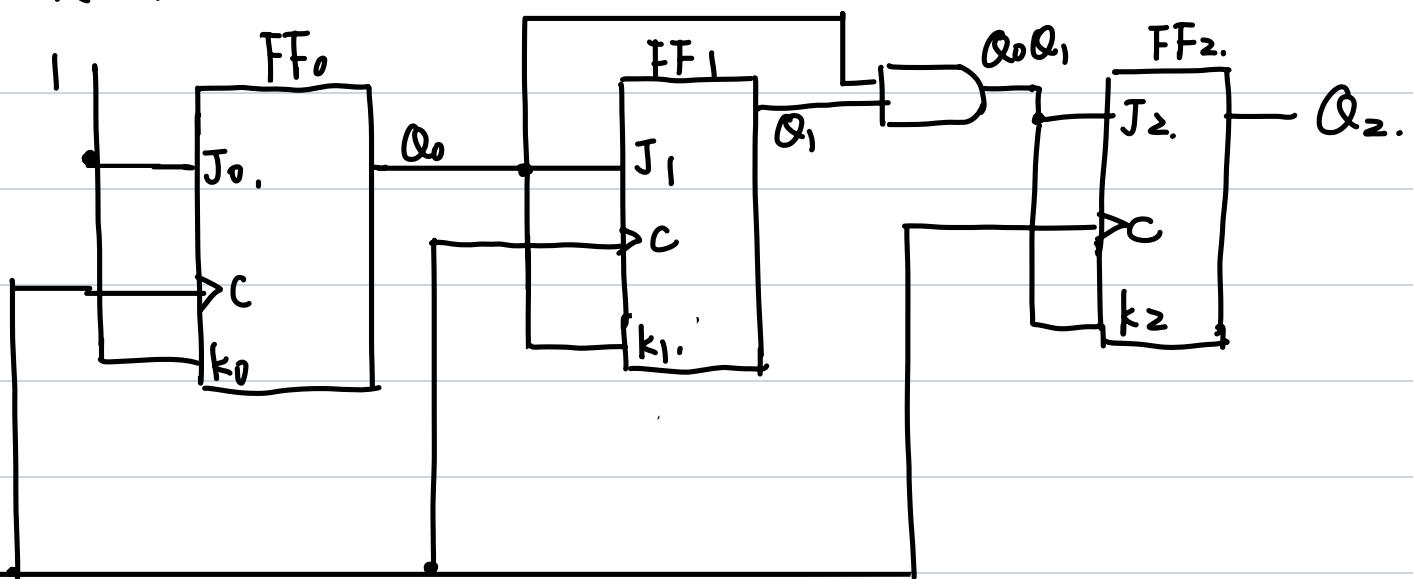
控制 输入 $T=1$
时钟 不翻转: 无CLK
信号 翻转: 有CLK.



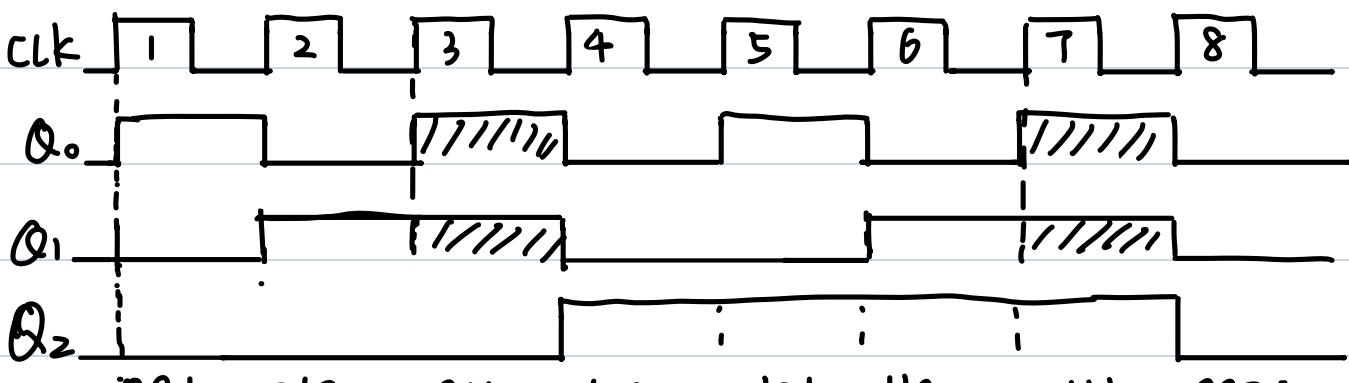
最低位: 每次均翻转 $T_0 = 1$



同步模8计数器.



CLK 触发器每值都接上了，无延迟。



状态转移表.

时钟个数	PS 现态			NG 次态		
	Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
1	0	0	0	0	0	1
2	0	0	1	0	1	0
3	0	1	0	0	1	1
4	0	1	1	1	0	0
5	1	0	0	1	0	1
6	1	0	1	1	1	0
7	1	1	0	1	1	1
8	1	1	1	0	0	0

9 循环

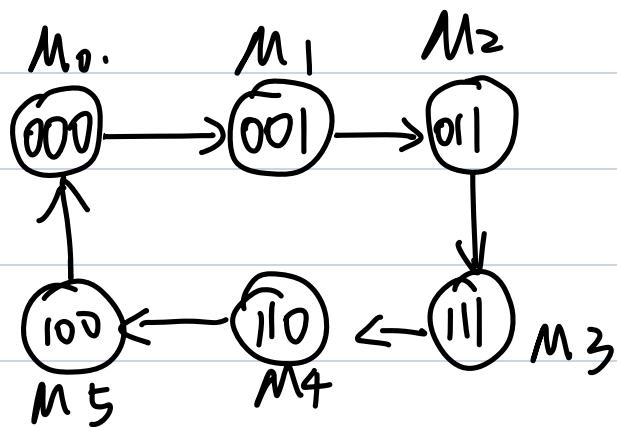
0 0 0.

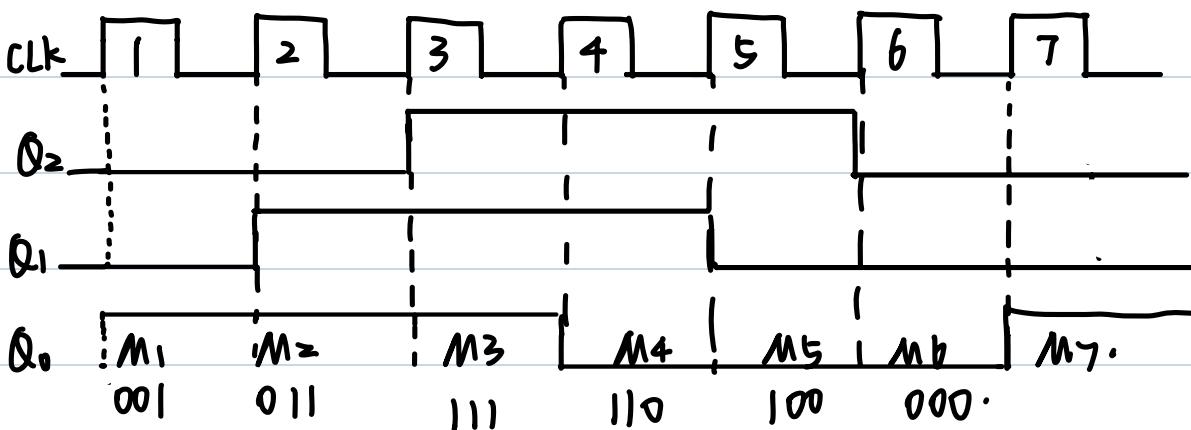
0 0 1

同步模 6 计算器.

$$M_0 = \bar{Q}_2 \bar{Q}_1 \bar{Q}_0 \quad M_1 = \bar{Q}_2 \bar{Q}_1 Q_0 \quad M_2 = \bar{Q}_2 Q_1 \bar{Q}_0.$$

$$M_3 = Q_2 Q_1 \bar{Q}_0 \quad M_4 = Q_2 Q_1 \bar{Q}_0 \quad M_5 = Q_2 \bar{Q}_1 \bar{Q}_0$$





模 6 拨转计数器状态转移表.

CLK	PS			NS.			输出 $\bar{Q}_2 = D_0$
	Q_2	Q_1	Q_0	Q_2	Q_1	Q_0	
1	0	0	0	0	0	1	1
2	0	0	1	0	1	1	1
3	0	1	1	1	1	1	1
4	1	1	1	1	1	0	0
5	1	1	0	1	0	0	0
6.	1	0	0	0	0	0	0
7.	0	0	0	0	0	1	1

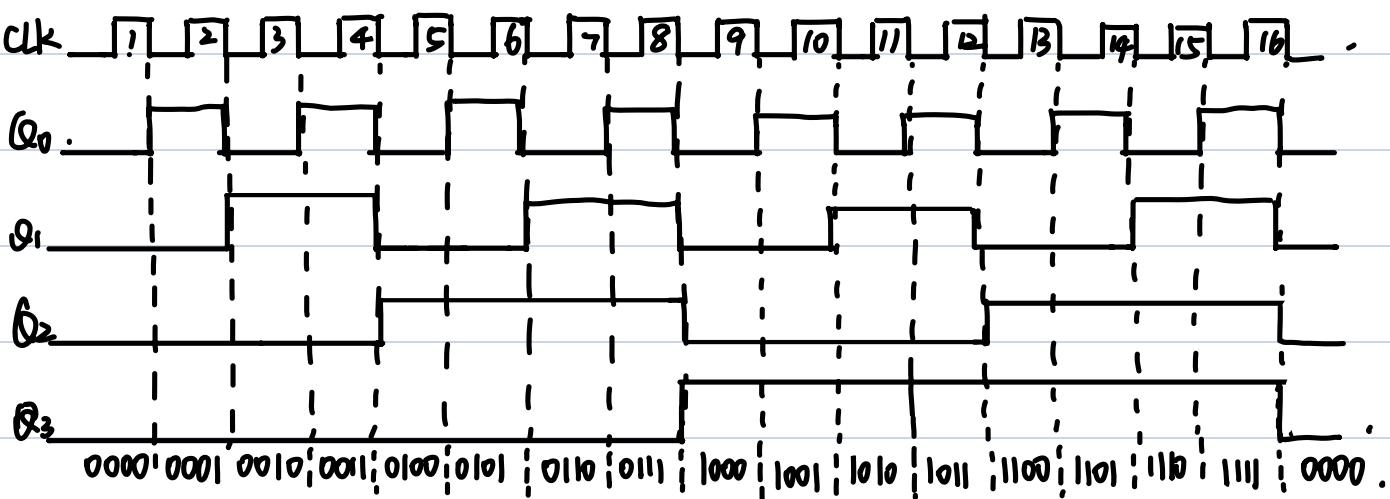
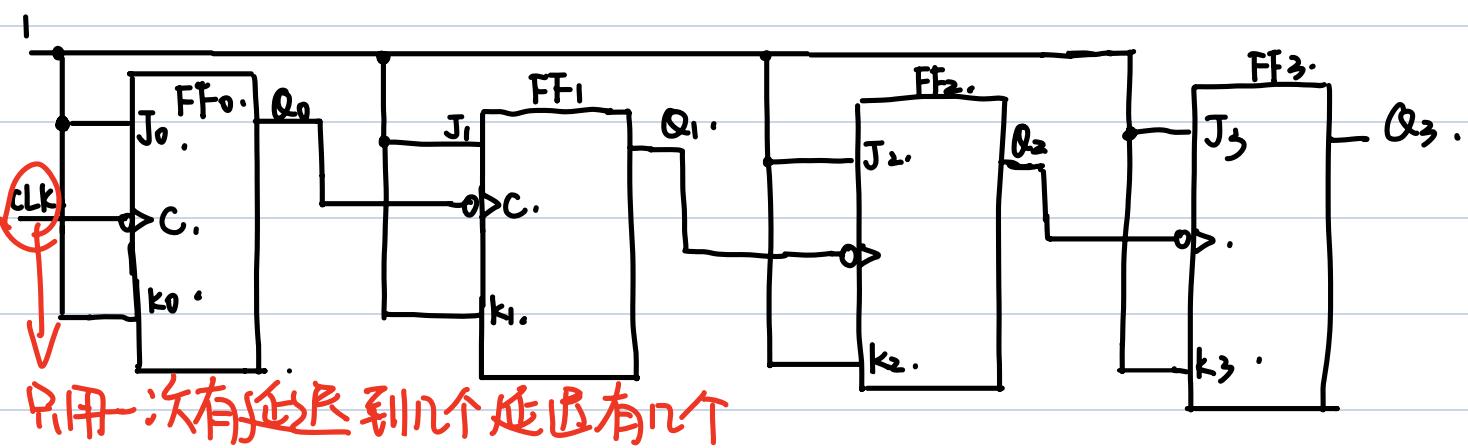
异步计数器. 例: 拨转触发

1、异步模 16 计数器.

异步计数器在“加工”时，采用从低位到高位逐位进位的工作方式

最低位
 {
 · 以时钟信号为触发信号.
 · 每次加 1 者翻转.

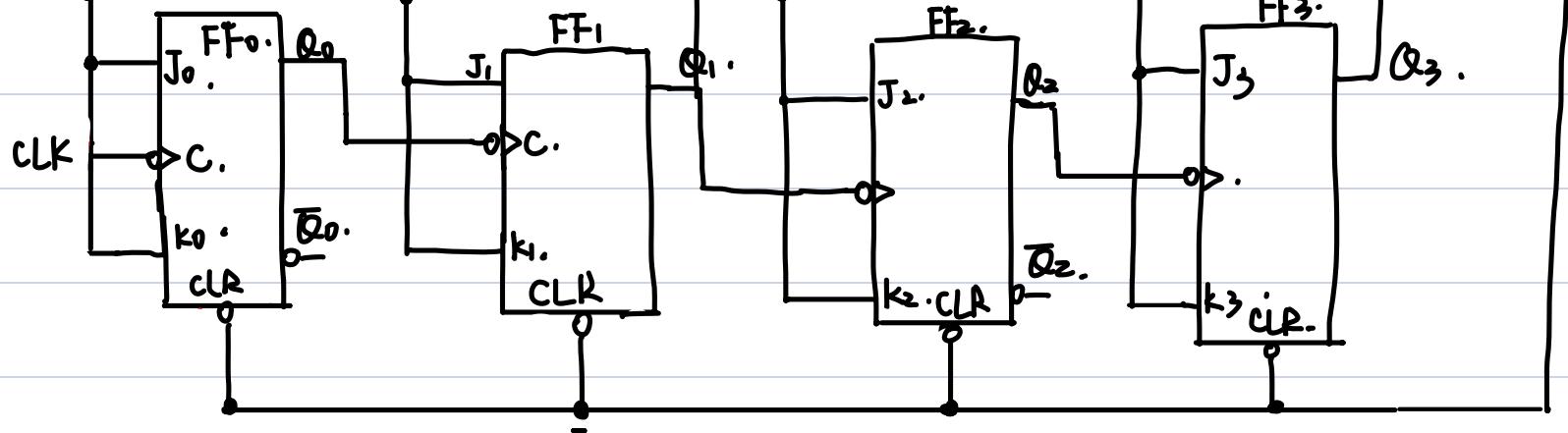
 其他位
 {
 · 以低位进位为触发信号.
 · 若有进位，则翻转.



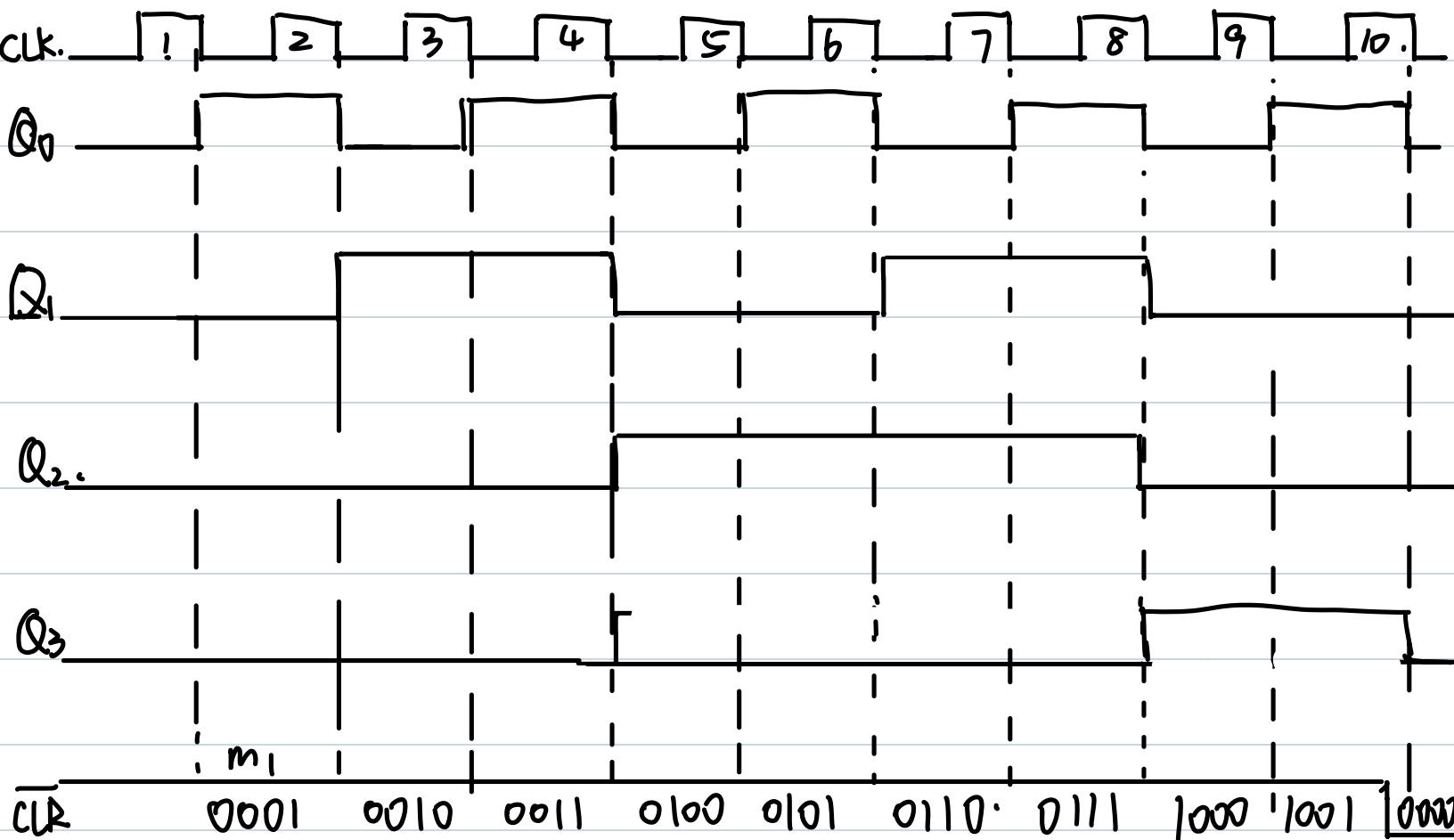
若有 n 个触发器，因为有延迟缘故、每个触发器翻转时间为 t_p .
 最大时钟频率为 .

$$f_{max} = \frac{1}{n \cdot t_p}$$





即变成BCD码只有0000(0)~1001(9)十进制数
不能出现1001应变为0000
进行检测用 \overline{CLR} 信号使4个触发器清0重新计数.

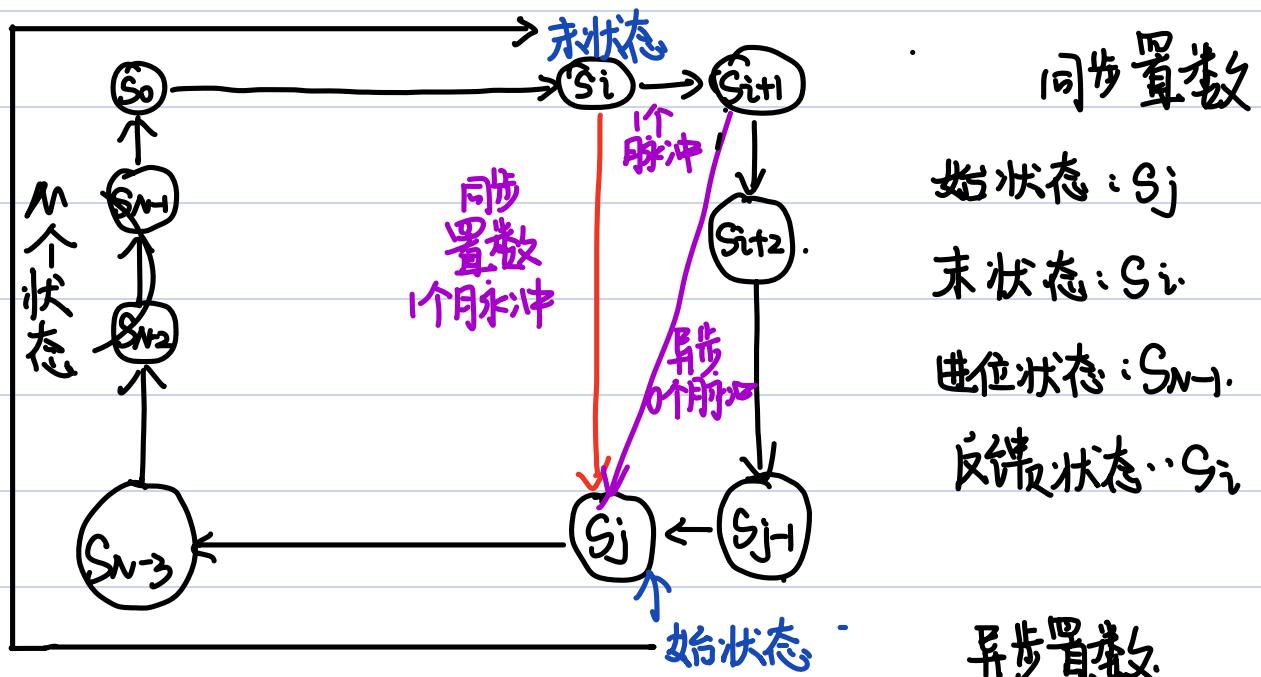
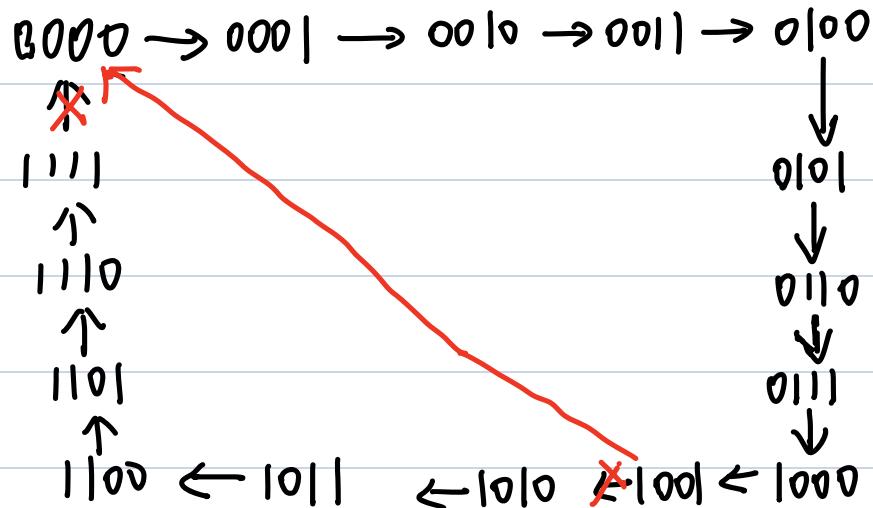


3.4.3 中规模集成电路计数器及应用

2. IC 构成任意模数的计数器.

N 为原数值， M 为现在所要求数值 .

在已有的 N 个状态中，设法跳过 $N-M$ 个状态，剩下 M 个状态构成 M 进制计数器



同步置数
始状态: S_j
末状态: S_i .
进位状态: S_{n-1}
反馈状态: S_{i+1} .
反锁状态: S_{i+1} .

同步预置	加计数	预置值 = $N-M$
	减计数	预置值 = $M-1$
异步预置	加计数	预置值 = $N-M+1$
	减计数	预置值 = M

3.5 定时脉冲产生器

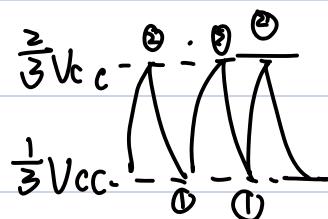
C_1 电压达到 $\frac{V_{CC}}{3}$ 时输出变成低电平、当 C_1 电压充电到 $\frac{2V_{CC}}{3}$ 时、A 输出变高电平。



$$f = \frac{1.44}{(R_1 + 2R_2)C_1}$$

高电平[定义时间] $t_H = 0.7(R_1 + 2R_2)C_1$

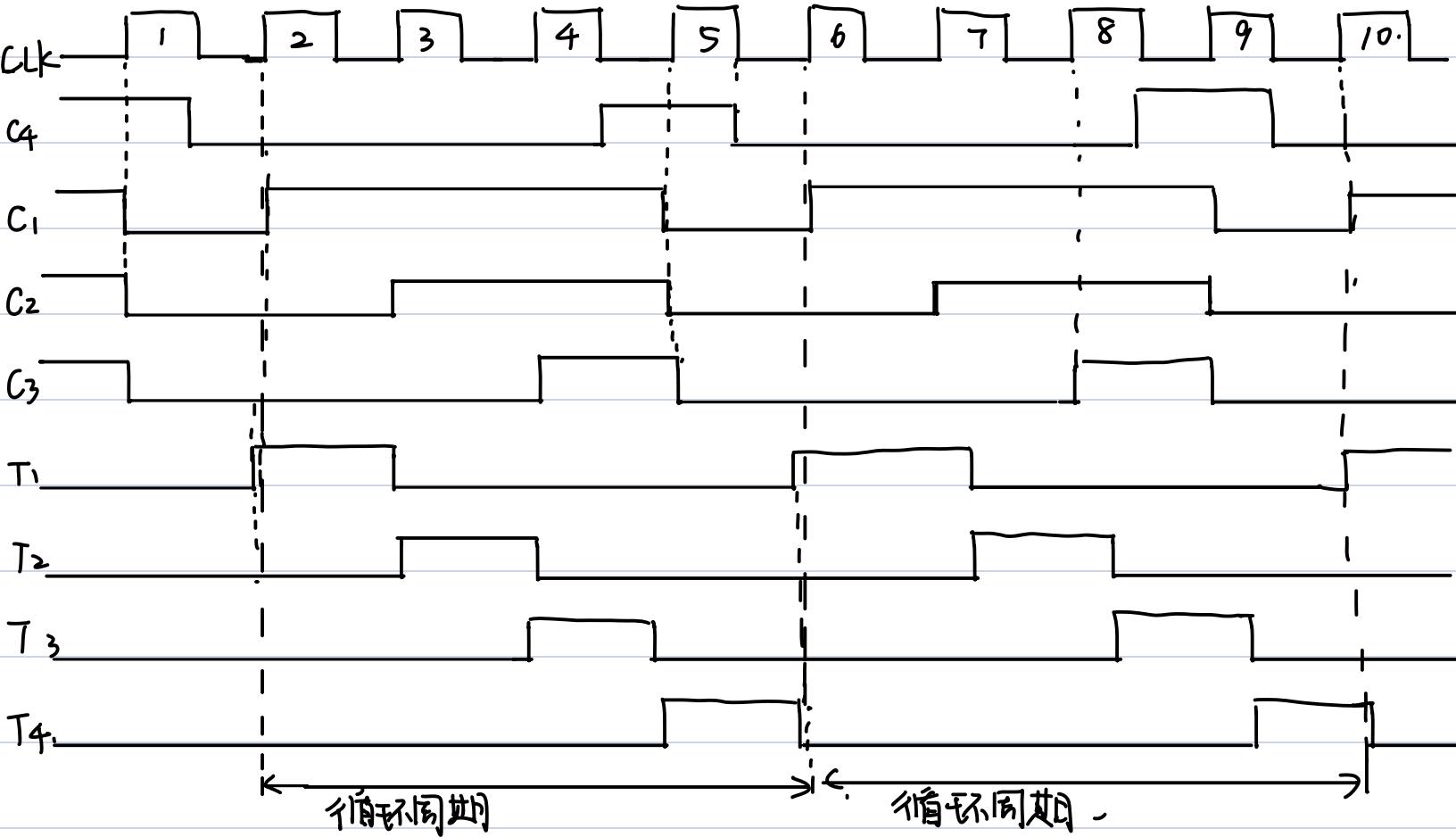
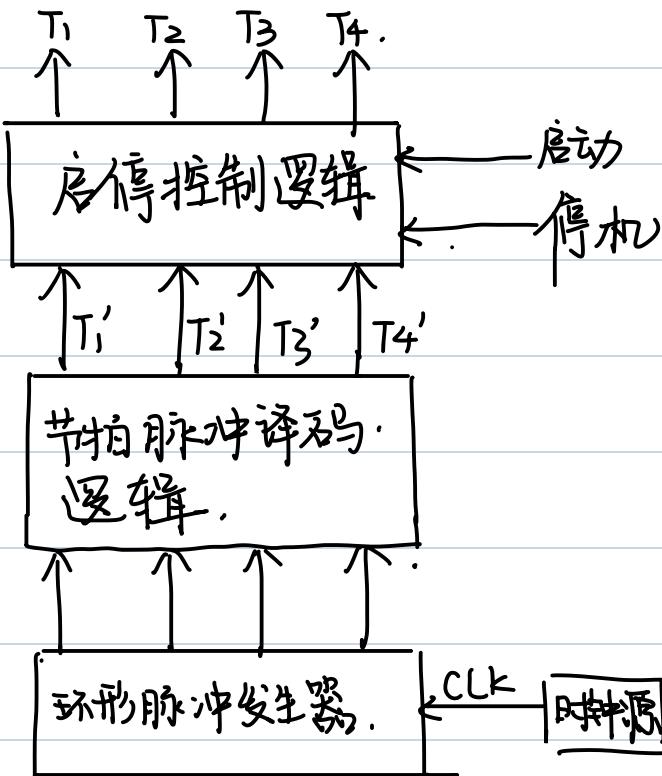
方波低电平[定义时间] $t_L = 0.7R_2C_1$



$$T = t_H + t_L = 0.7(R_1 + 2R_2)C_1$$

$$Duty = \frac{t_H}{T} = \left[\frac{(R_1 + 2R_2)}{R_1 + 2R_2} \right] \times 100\%$$

35.2 节拍脉冲产生器.

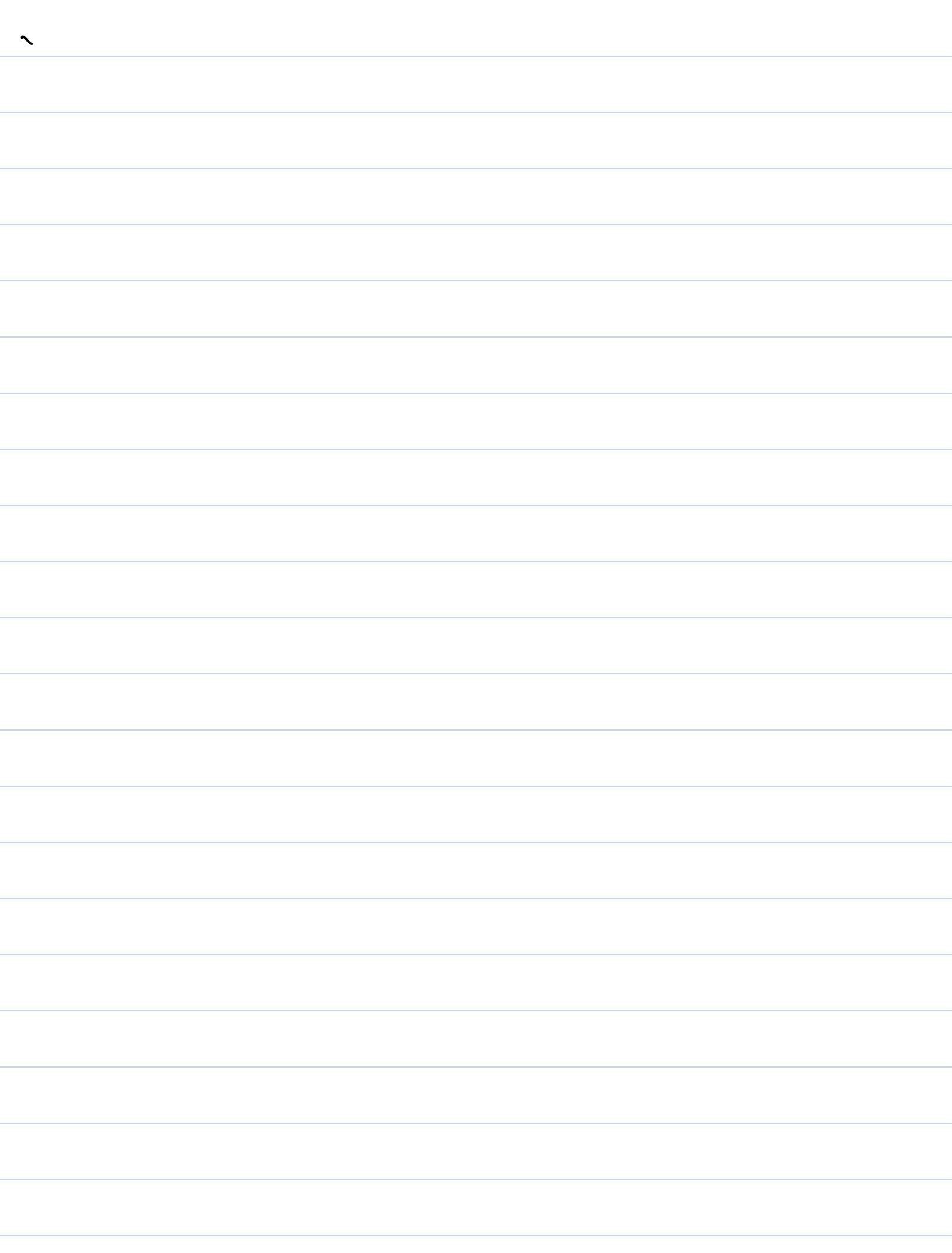


$$T_1' = C_1 \bar{C}_2$$

$$T_2' = C_2 \cdot C_3$$

$$T_3' = C_3$$

$$T_4' = \bar{C}_1$$



3.6 同步时序