Projektname:	LBP Benchmark zwischen Software- und Hardwarelösung	
Dokument:	Kapazitätsplan (Version 0)	
Bearbeiter:	Michael Erkel Simon Friedrich Sergej Zuyev	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team-Nr.:	5a	
Datum:	09.08.2017	

Ressourcenname	06 Aug '17 M D M D F S S M D M	13 Aug 17	20 Aug '17	27 Aug '17	03 Sep '17 S S M D M D F S	10 Sep '17 S M	D M D F
Michael Erkel	Bescha DEI- SOC- Board Test Entrichtung: Arbeitsumgebung Entri	t: wic Analyse	Entwicklung			Testen	Dokumentation Produk
	Einrichtung der Entwicklungsumgebung	Analyse: Portiert arkeit des VHDL-Quellcodes auf das DE1-SoC-Board prüfen		Entwicklung: VHDL-Code auf DEL-Soc-Board portie en		Test: Messverfahren	Projektabschluss
Sergej Zuyev	Bescha Mastert Einrichtung: Arbeitsumgebung Test Entv	ti wic Analyse	Entwicklung			Testen	Projektabschluss
	Einrichtung der Entwicklungsumgebung	Analyse: Portiert arkeit des VHDL-Quellcodes auf OpenCl prüfen		Entwicklung: Umsetzung in OpenCL		Test: VHDL- Umsetzung auf DE1-Soc-Board	Produk
Simon Friedrich	Bescha VHDL- Einrichtung: Arbeitsumgebung Test Entv	ti wic Analyse	Entwicklung: Messverfahren			Testen	Präsentation Produk
	Einrichtung der Entwicklungsumgebung	Analyse: Ansatz für ein Messverfahren erarbeiten	Entwicklung			Test: OpenCI- Umsetzung	Projektabschluss

Projektname:	LBP Benchmark zwischen Software- und Hardwarelösung	
Dokument:	Kapazitätsplan (Version 0)	
Bearbeiter:	Michael Erkel Simon Friedrich Sergej Zuyev	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team-Nr.:	5a	
Datum:	09.08.2017	

Änderungshistorie				
Version	Art der Änderung	Datum		
0	Erstausgabe	09.08.2017		