



Projektname:	LBP Benchmark zwischen Software- und Hardwarelösung	
Dokument:	Kapazitätsplan (Version 0)	
Bearbeiter:	Michael Erkel Simon Friedrich Sergej Zuyev	
Team-Nr.:	5a	
Datum:	09.08.2017	

Ressourcenname		06 Aug '17							13 Aug '17							20 Aug '17							27 Aug '17							03 Sep '17							10 Sep '17						
		M	D	M	D	F	S	S	M	D	M	D	F	S	S	M	D	M	D	F	S	S	M	D	M	D	F	S	S	M	D	M	D	F	S	S	M	D	M	D	F		
Michael Erkel	Bescha DEI-SoC-Board	Einrichtung: Arbeitsumgebung							Test: Entwic	Analyse	Entwicklung							Entwicklung							Entwicklung							Testen							Dokumentation	Produkt			
	Einrichtung der Entwicklungsumgebung								Analyse: Portiertheit des VHDL-Quellcodes auf das DEI-SoC-Board prüfen							Entwicklung: VHDL-Code auf DEI-SoC-Board portieren							Test: Messverfahren							Projektabschluss													
Sergej Zuyev	Bescha Mastert	Einrichtung: Arbeitsumgebung							Test: Entwic	Analyse	Entwicklung							Entwicklung							Testen							Projektabschluss											
	Einrichtung der Entwicklungsumgebung								Analyse: Portiertheit des VHDL-Quellcodes auf OpenCI prüfen							Entwicklung: Umsetzung in OpenCL							Test: VHDL-Umsetzung auf DEI-SoC-Board								Produkt												
Simon Friedrich	Bescha VHDL-Quellc	Einrichtung: Arbeitsumgebung							Test: Entwic	Analyse	Entwicklung: Messverfahren							Entwicklung							Testen							Präsentation		Produkt									
	Einrichtung der Entwicklungsumgebung								Analyse: Ansatz für ein Messverfahren erarbeiten							Entwicklung							Test: OpenCI-Umsetzung							Projektabschluss													

Projektname:	LBP Benchmark zwischen Software- und Hardwarelösung	
Dokument:	Kapazitätsplan (Version 0)	
Bearbeiter:	Michael Erkel Simon Friedrich Sergej Zuyev	
Team-Nr.:	5a	
Datum:	09.08.2017	

Änderungshistorie		
Version	Art der Änderung	Datum
0	Erstausgabe	09.08.2017