**Prüfprotokoll**

1.Funktionsprüfung

**1.Testfall**

Dateiname1: IMG0.jpg

Dateiname2: IMG0.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**2.Testfall**

Dateiname1: IMG1.jpg

Dateiname2: IMG1.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**3.Testfall**

Dateiname1: IMG2.jpg

Dateiname2: IMG2.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**4.Testfall**

Dateiname1: IMG3.jpg

Dateiname2: IMG3.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**5.Testfall**

Dateiname1: IMG4.jpg

Dateiname2: IMG4.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**6.Testfall**

Dateiname1: IMG5.jpg

Dateiname2: IMG5.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**7.Testfall**

Dateiname1: IMG6.jpg

Dateiname2: IMG6.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**8.Testfall**

Dateiname1: IMG7.jpg

Dateiname2: IMG7.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**9.Testfall**

Dateiname1: IMG8.jpg

Dateiname2: IMG8.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

**10.Testfall**

Dateiname1: IMG9.jpg

Dateiname2: IMG9.jpg

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Plattform | Dateien  konnten Fehlerfrei eingelesen werden | | Dateien  werden dargestellt | | Übereinstimmung in % | Kommentar |
| ja | nein | ja | nein |
| VHDL |  | x |  | x | 0 | Nicht lauffähig |
| OpenCL | x |  | x |  | N/A | FPGA: falsch, GPU: visuell korrekt |
| Matlab  (Referenz) | x |  | x |  | 100 |  |

2. Vergleichbarkeit der einzelnen Messungen

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Plattform: | Messergebnis in ms (s für OpenCL) | | | | | | | | | | Mittelwert  In ms |
| 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
| Matlab | 5 | 5 | 4 | 6 | 4 | 5 | 4 | 4 | 4 | 4 | 4.5 |
| VHDL | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| OpenCL | 46 | 46 | 46 | 46 | 46 | 46 | 46 | 46 | 46 | 46 | 46000 |

|  |  |  |
| --- | --- | --- |
| **Änderungshistorie** | | |
| Version | Art der Änderung | Datum |
| 0 | Erstausgabe | 23.08.2017 |
| 1 | Prüfung | 20.09.2017 |