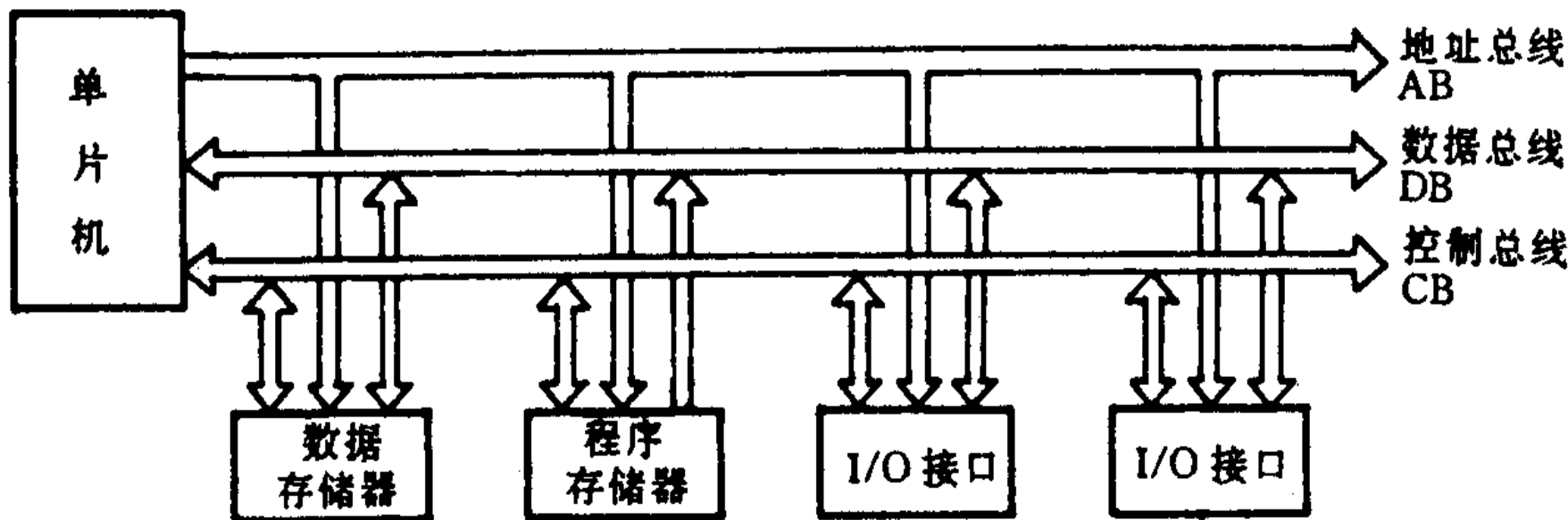


# 第5章 单片机存储器扩展

## 5.1 MCS-51单片机系统扩展及结构

虽然一个单片机芯片具备了计算机的基本组成，但其内部资源有限，一般情况下需要进行外部扩展，以满足实际应用的要求。

### 一、单片机系统扩展结构



## 二、系统总线及总线构造

1. 什么是总线？连接计算机各部分的一组公共信号线。有并行总线和串行总线两种结构形式。
2. MCS-51的并行总线结构：由三组总线构成，即地址总线、数据总线、控制总线。
  - 地址总线（AB）**：单片机向外传送地址信号，用于选择存储单元和I/O端口，共有16条地址线，寻址范围64K。
  - 数据总线（DB）**：单片机与存储器之间或单片机与I/O端口之间传送数据，共有8条数据线，双向传送。
  - 控制总线（CB）**：一组控制信号线，有的控制信号是单片机传送给其它部件，有的控制信号是其它部件传送给单片机。

### 3. 单片机的串行扩展技术:

并行总线结构引线多，连接复杂，电路尺寸大。近年来出现了串行总线扩展技术。即通过串行接口实现外部资源的扩展。常用的有两种：**SPI**总线和**I<sup>2</sup>C**总线。

### 4. MCS-51单片机并行总线的构造

**P<sub>0</sub>口**：低8位地址线/数据线（复用，8位锁存器将地址锁存）

**P<sub>2</sub>口**：高8位地址线

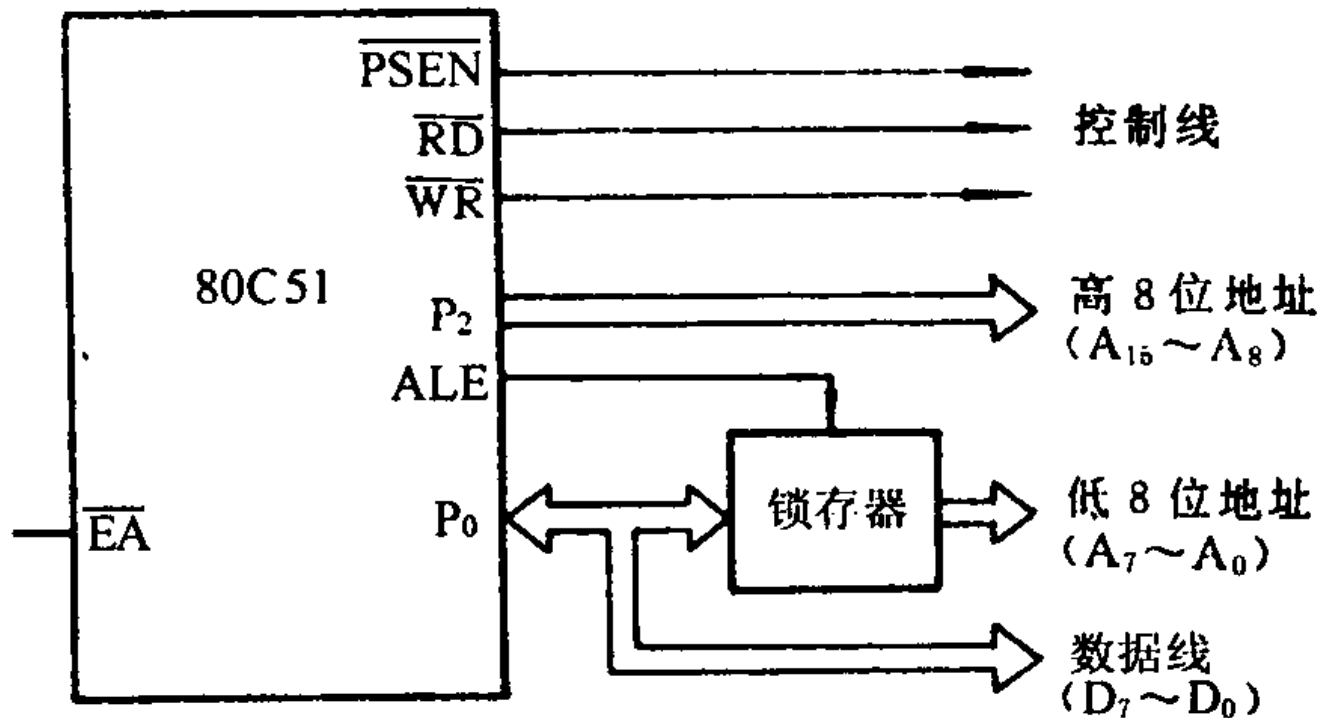
控制信号：

**ALE**：地址锁存信号，高电平有效；

**/PSEN**：外部**ROM**读信号，低电平有效；

**/RD**、**/WR**：外部**RAM**或**I/O**的读写信号；

**/EA**：内部**ROM**选择信号，低电平时读外部**ROM**。



## 5.2 MCS-51单片机存储器扩展及编址技术

### 一、单片机存储器系统

包括程序存储器和数据存储器。程序存储器包括片内ROM（有的芯片没有）和片外扩展ROM。数据存储器包括片内RAM和片外扩展RAM。

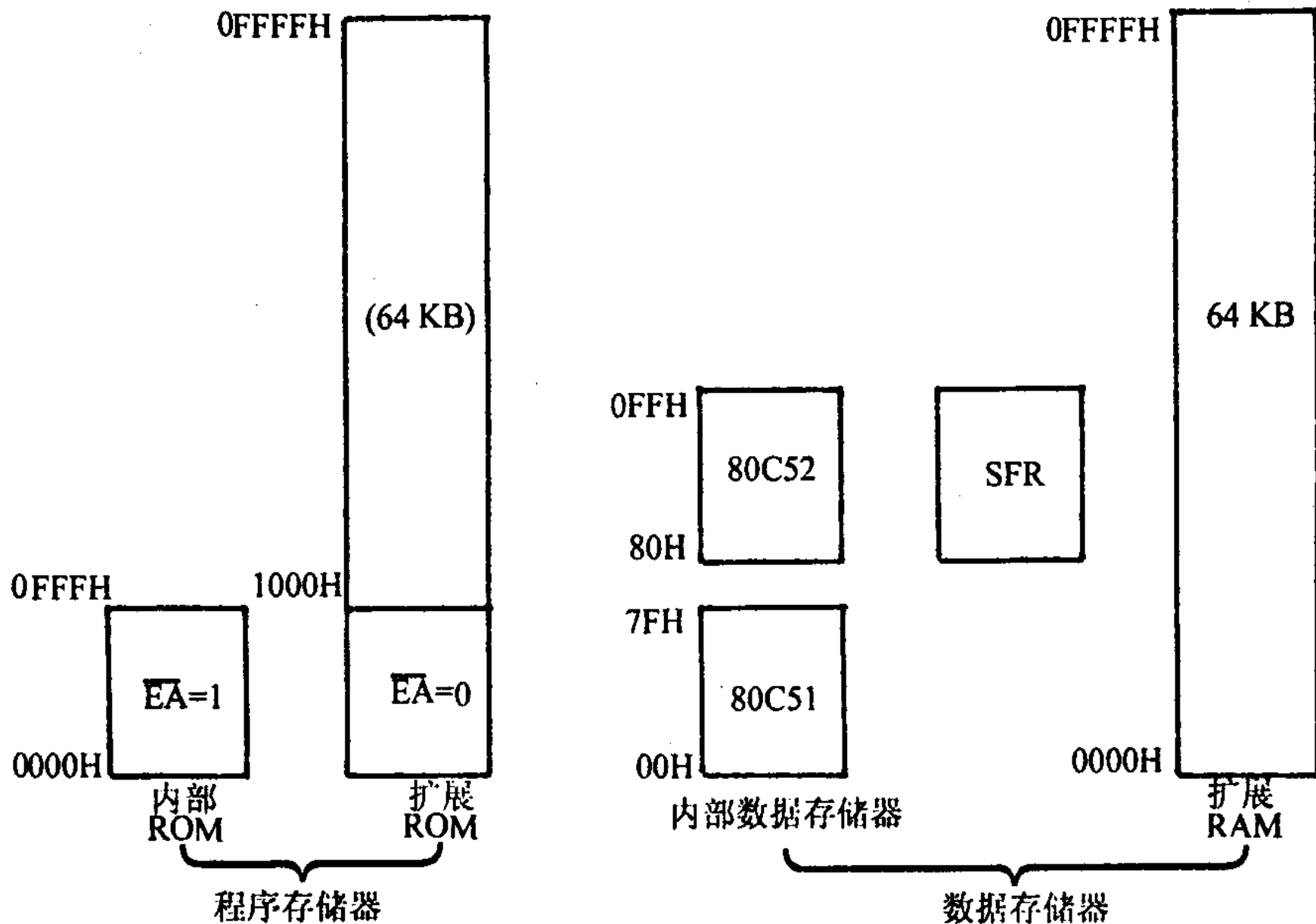


图 5.3 80C51 单片机系统的存储器结构和存储空间分配

## 二、扩展存储器编址技术

**编址：**将系统地址总线与存储芯片进行适当连接，使一个地址只对应一个存储单元。

**片内编址：**芯片内部存储单元的编址由芯片内译码电路完成，设计时只需将存储芯片地址线与系统地址线直接连接即可。

**芯片选择：**将高位地址线通过适当方法与存储芯片的片选信号相连接，从而完成芯片的选择。

**线选法：**将系统的高位地址线与存储芯片的片选端直接连接。连接简单，但地址是断续的，扩展容量受限。

**译码法：**将系统的高位地址进行译码，译码器输出作为片选信号。可实现连续地址扩展，有效利用存储空间。

# 常用译码芯片

## 74LS139: 双2-4译码器

/G: 使能端, 低电平有效

A、B: 译码输入

$Y_0$ 、 $Y_1$ 、 $Y_2$ 、 $Y_3$ : 译码输出, 低电平有效

表 5-1 74LS139 真值表

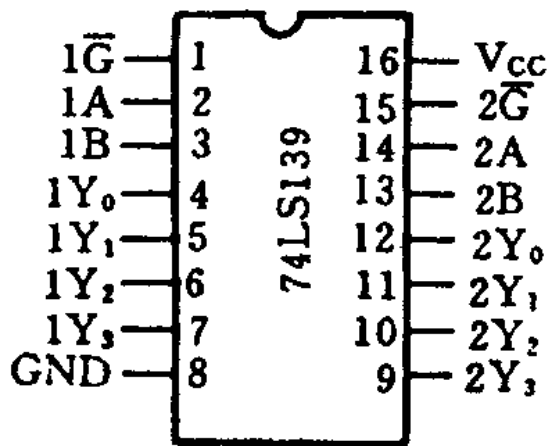


图 5.4 74LS139 译码器引脚图

输 入 端			输 出 端			
使能	选择		$Y_0$	$Y_1$	$Y_2$	$Y_3$
$\overline{G}$	B	A				
1	×	×	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

# 74LS138: 3-8译码器

$/E_1$ 、 $/E_2$ 、 $E_3$ : 使能端

A、B、C: 译码输入端

$Y_7 \sim Y_0$ : 译码输出, 低电平有效

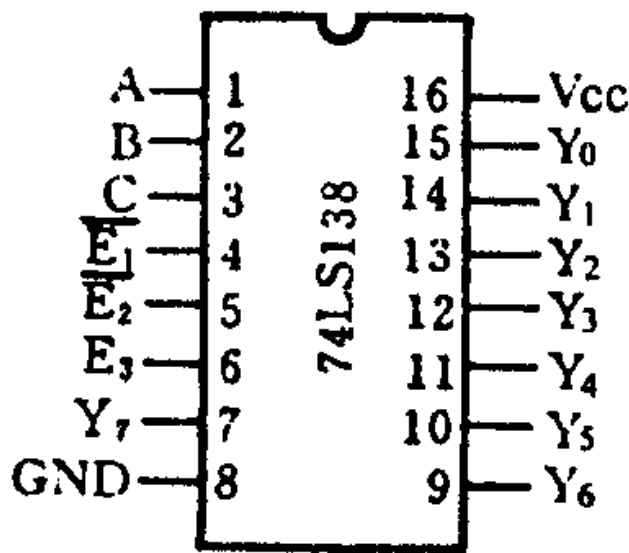


图 5.5 74LS138 译码器引脚图



**表 5-2 74LS138 真值表**

[illegible]

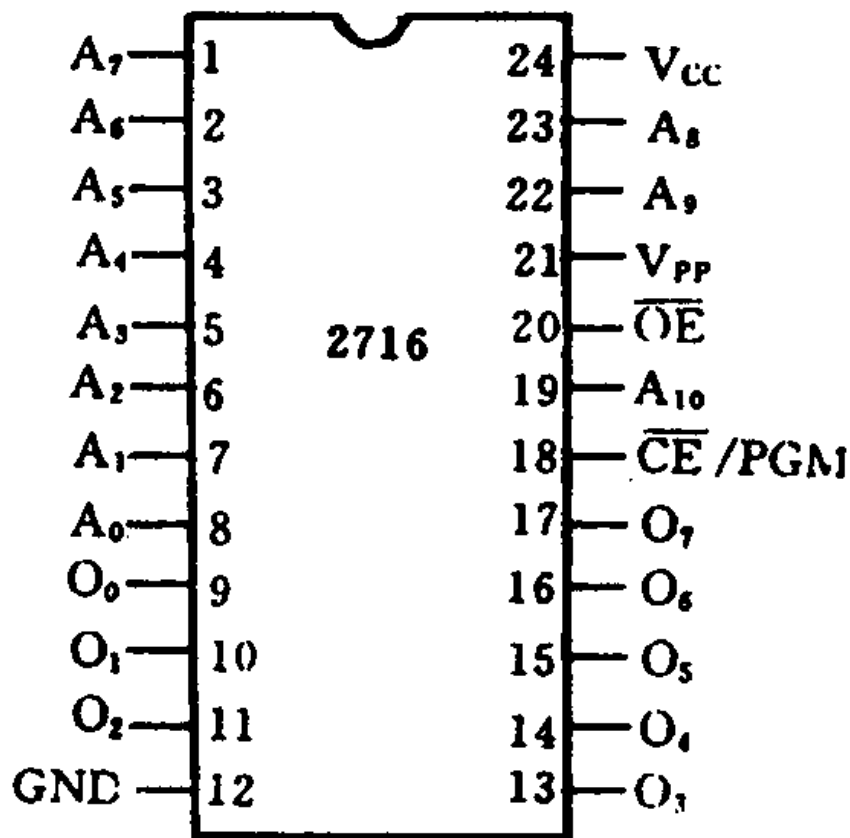
## 5.3 MCS-51单片机程序存储器扩展

一、只读存储器（ROM）：程序运行时只能读不能写。程序存储器扩展使用ROM。将数据信息写入ROM称为编程。

- 掩膜ROM：以掩膜工艺编程，由厂家在生产时完成，适合大批量生产。
- 可编程ROM（PROM）：编程由用户在使用时完成，但只能写入一次，经常称为OTP.ROM。
- 紫外线擦除可改写ROM（EPROM）：编程由用户完成，用电信号编程，用紫外线擦除，允许反复擦除重新写入。
- 电擦除可改写ROM（E<sup>2</sup>PROM）：编程由用户完成，用电信号编程，用电信号擦除，允许反复擦除重新写入。
- 快擦写ROM（flashROM）：电信号编程，电信号擦除，速度比E<sup>2</sup>PROM快得多。

## 二、典型ROM芯片

以EPROM型的2716为例进行说明。



$A_{10} \sim A_0$ : 11位地址线

$O_7 \sim A_0$ : 数据输出

$\overline{CE}, PGM$ : 片选/编程

$\overline{OE}$ : 输出允许

$V_{PP}$ : 编程电源

图 5.7 2716 引脚图

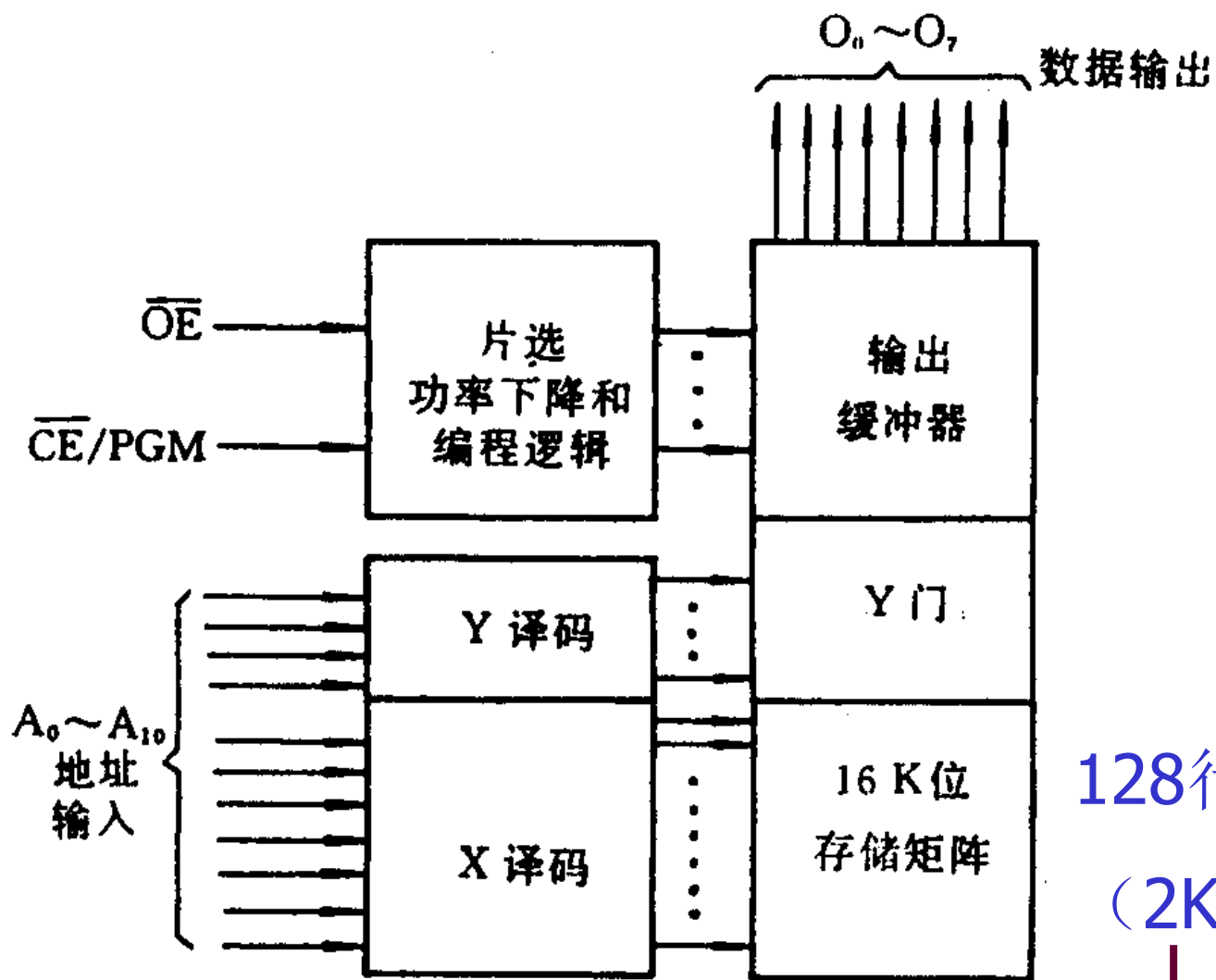


图 5.6 2716 逻辑结构图

128行 × 16列 × 8位

(2K × 8位)

↓  
 $2^{11}$

表 5-3 2716 工作方式

引脚 方式	$\overline{\text{CE}}/\text{PGM}$	$\overline{\text{OE}}$	$V_{\text{PP}}$	$O_7 \sim O_0$
读出	低	低	+5 V	程序读出
未选中	高	×	+5 V	高阻
编程	正脉冲	高	+25 V	程序写入
程序检验	低	低	+25 V	程序读出
编程禁止	低	高	+25 V	高阻

### 三、程序存储器扩展举例

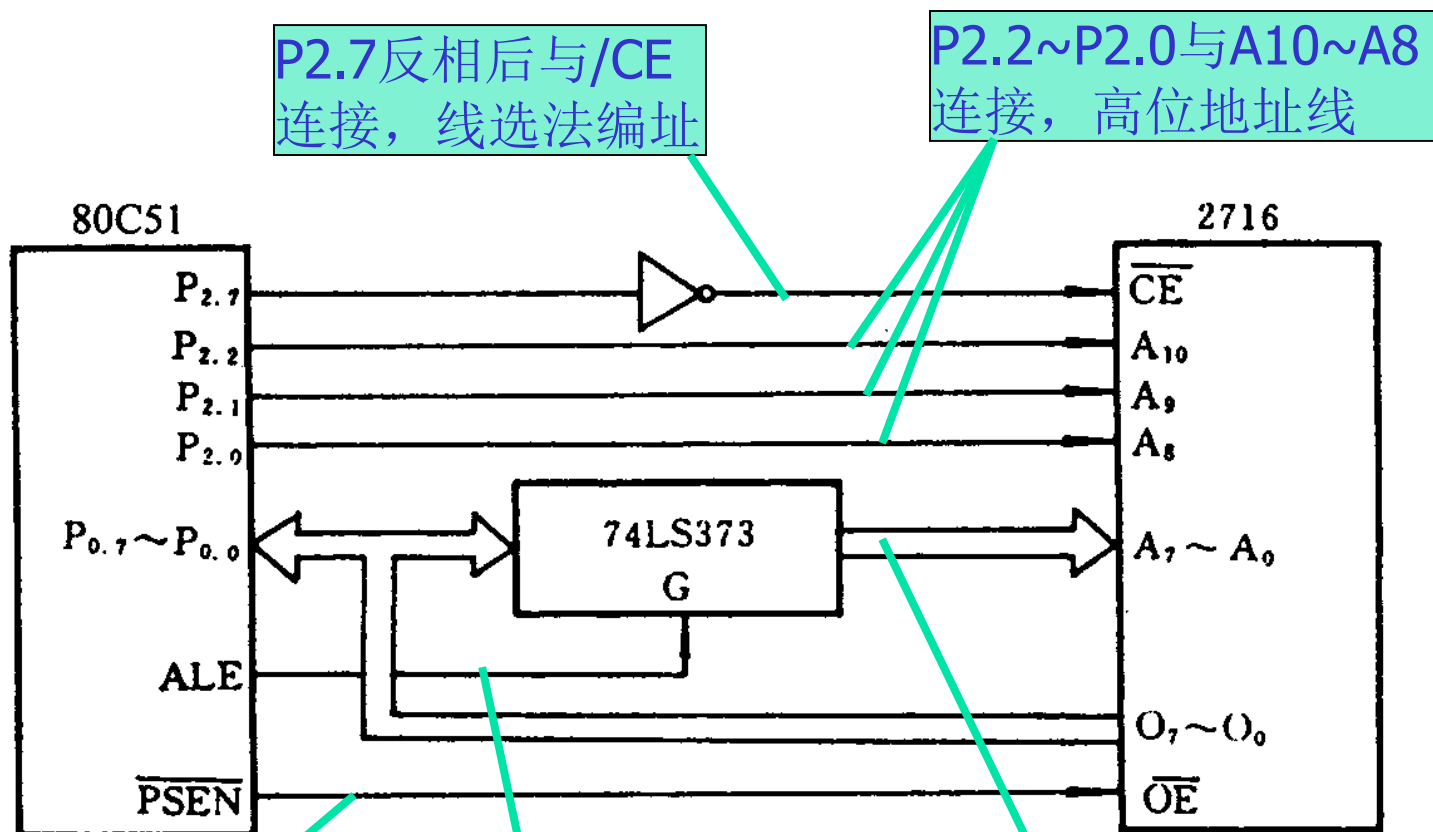


图 5.8 单片程序存储器扩展连接图

## 存储映像分析

设P2.6~P2.3为0，则

最低地址:  $A_{15}$   $A_{10}$   $A_0$   
**1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 8000H**

最高地址: **1 0 0 0 0 1 1 1 1 1 1 1 1 1 1 1 8FFFH**

实际上有**16**个映像区，多映像区的重叠现象是线选法编址的一大缺点。

# 单片机基础



**图 5.9 两片程序存储器扩展连接图**

**P2.7=0**时选左片，地址为**0000H~1FFFH**；  
**P2.7=1**时选右片，地址为**8000H~9FFFH**。



## 5.4 MCS-51单片机数据存储器扩展

RAM

静态(SRAM): 有电源时, 信息不回丢失。

动态(DRAM): 有电源, 且需要刷新, 才能保存信息。

### 典型RAM芯片: 6116

**A10~A0:** 地址线, **2kB**

**D7~D0:** 数据线

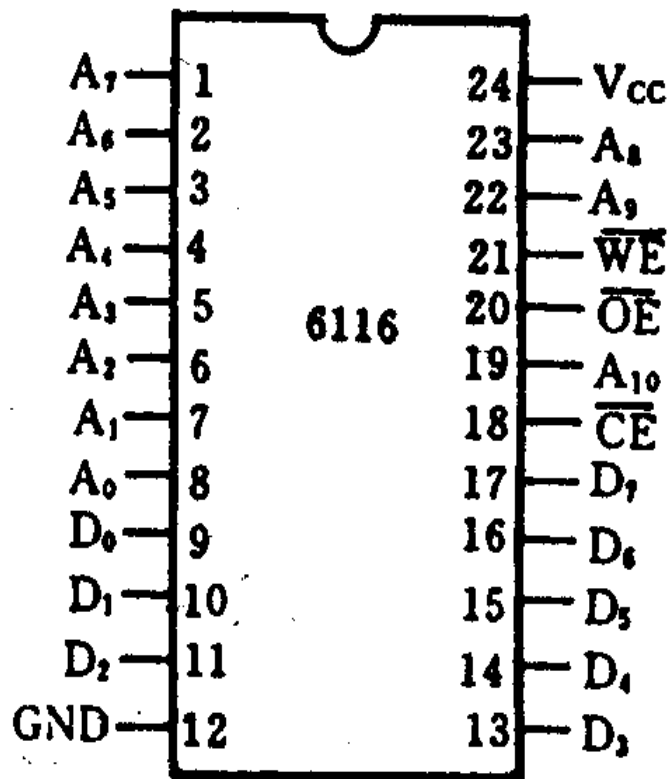
**/CE:** 片选信号

**/OE:** 输出允许信号

**/WE:** 写选通信号

表 5-4 6116 工作方式

状态	$\overline{CS}$	$\overline{OE}$	$\overline{WE}$	D <sub>7</sub> ~D <sub>0</sub>
未选中	1	×	×	高阻
禁止	0	1	1	高阻
读出	0	0	1	数据读出
写入	0	1	0	数据写入



# 单片数据存储器扩展

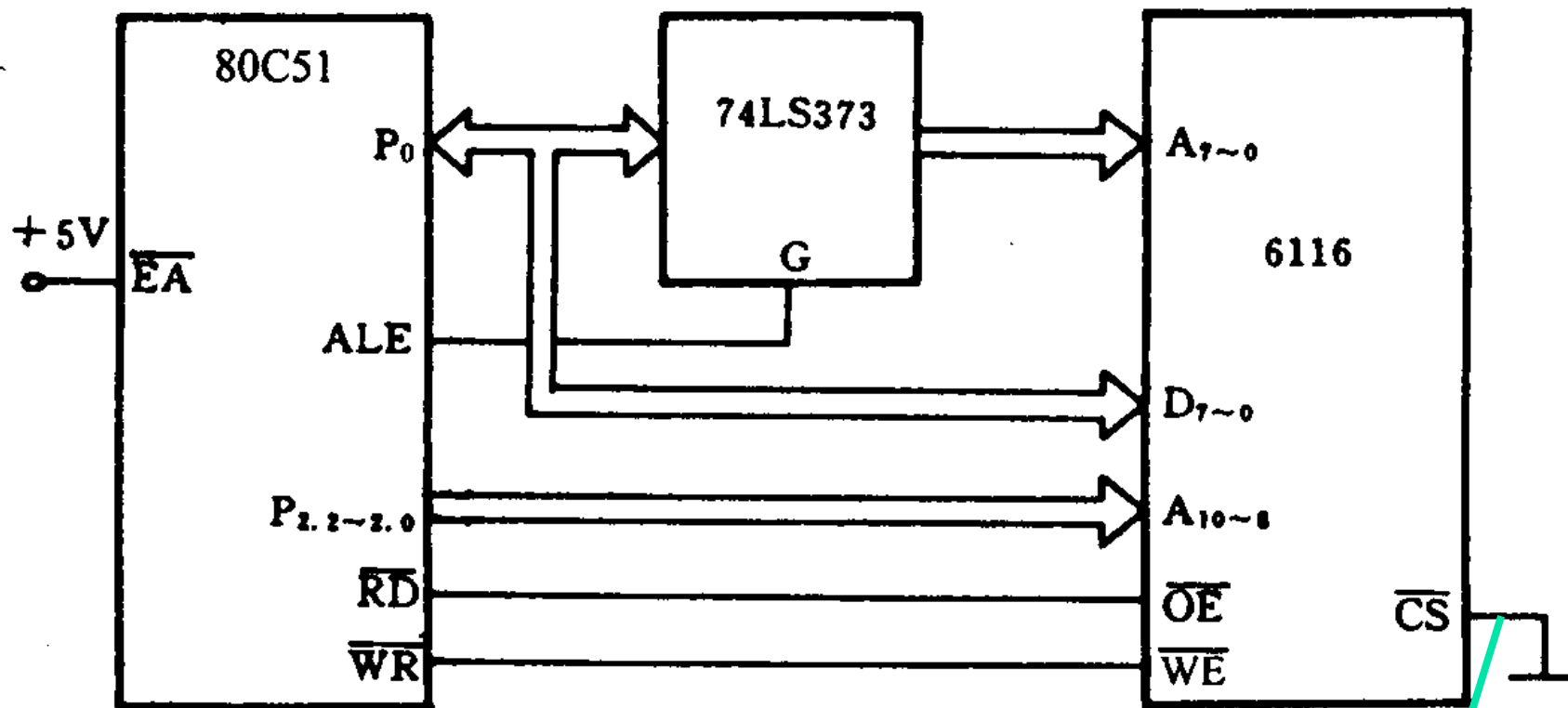
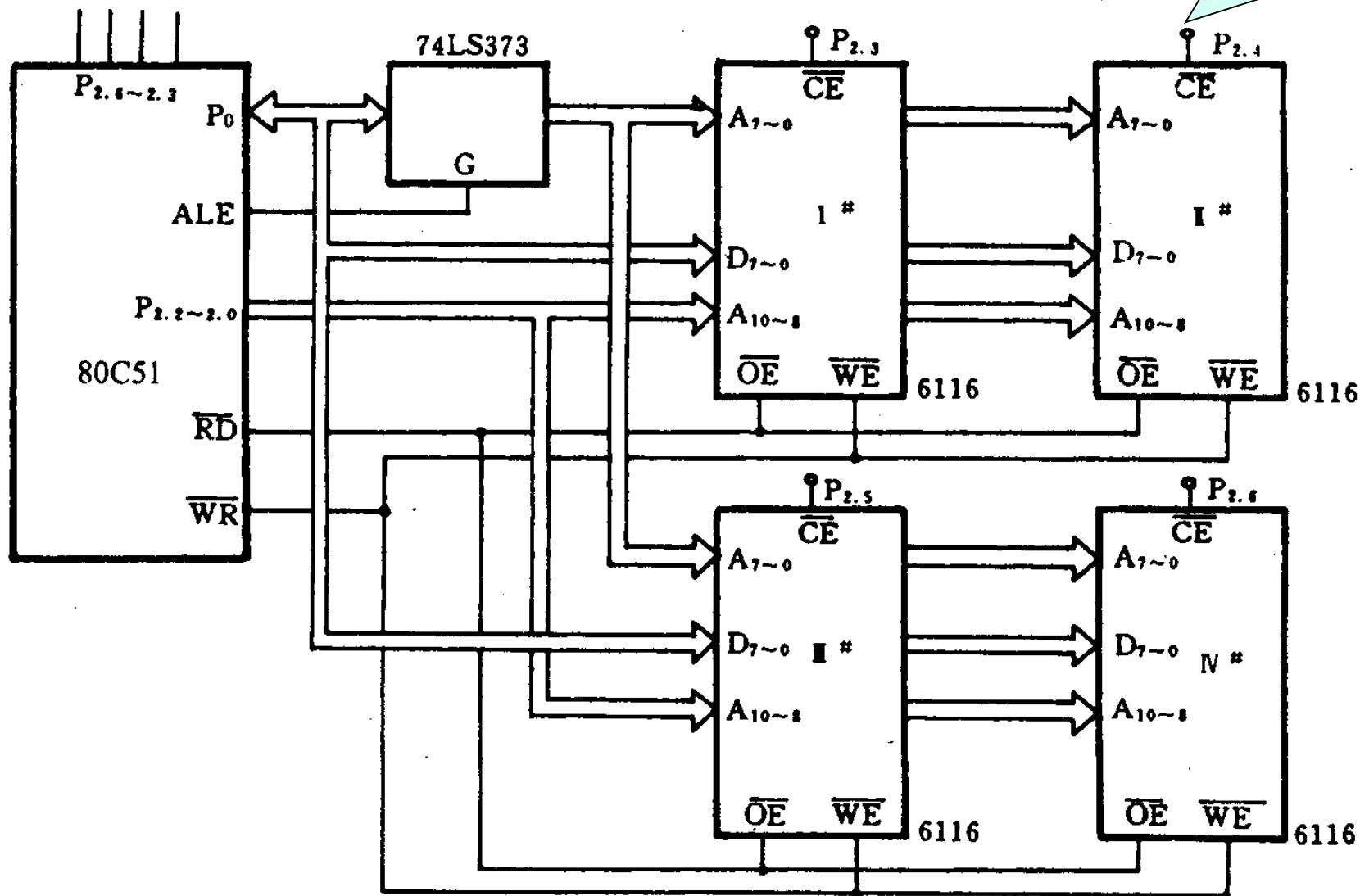


图 5.11 单片 RAM 扩展连接图

**/CS端直接接地，地址范围为0000H~07FFH**

# 线选法扩展多片数据存储器

高位地址线用作片选信号



	P <sub>2</sub> 口								P <sub>0</sub> 口									
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0		
I #	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	最低地址	7000H
	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	最高地址	77FFH
II #	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	最低地址	6800H
	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	最高地址	6FFFH
III #	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	最低地址	5800H
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	最高地址	5FFFH
IV #	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	最低地址	3800H
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	最高地址	3FFFH

# 译码法扩展多片数据存储器

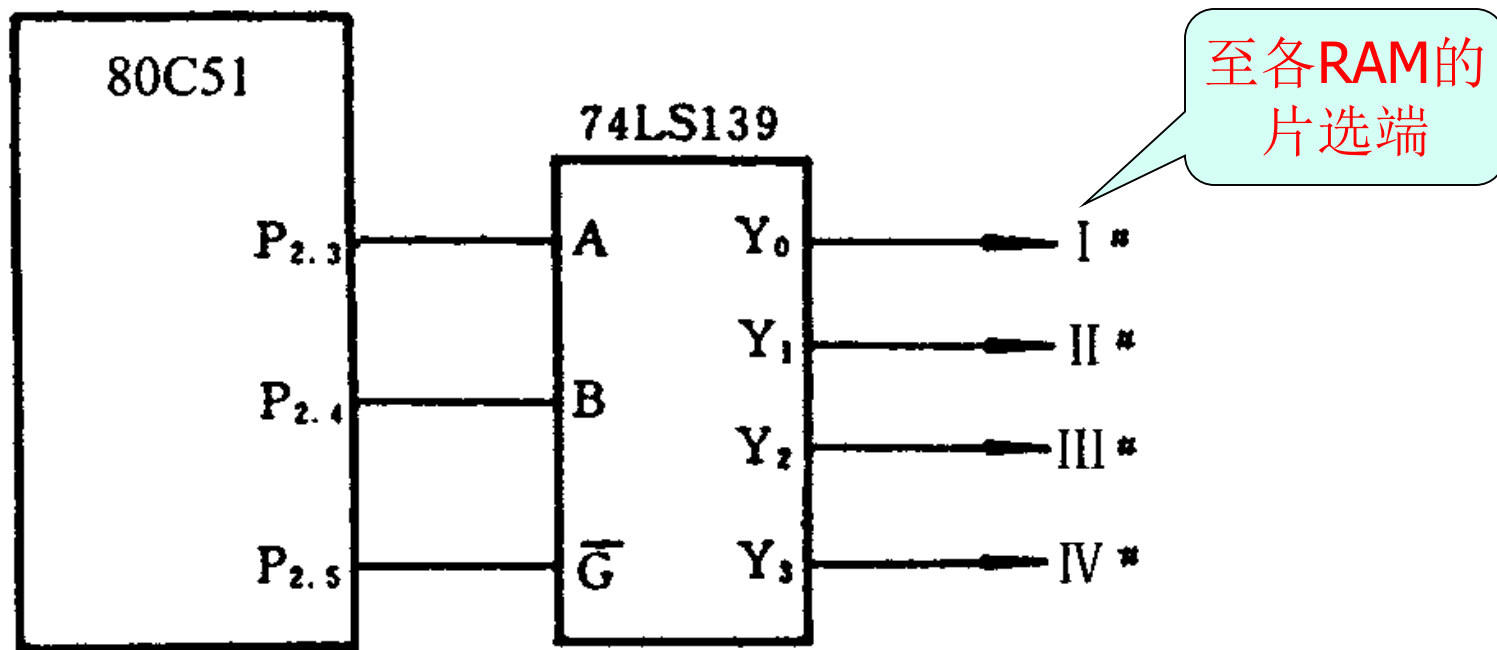
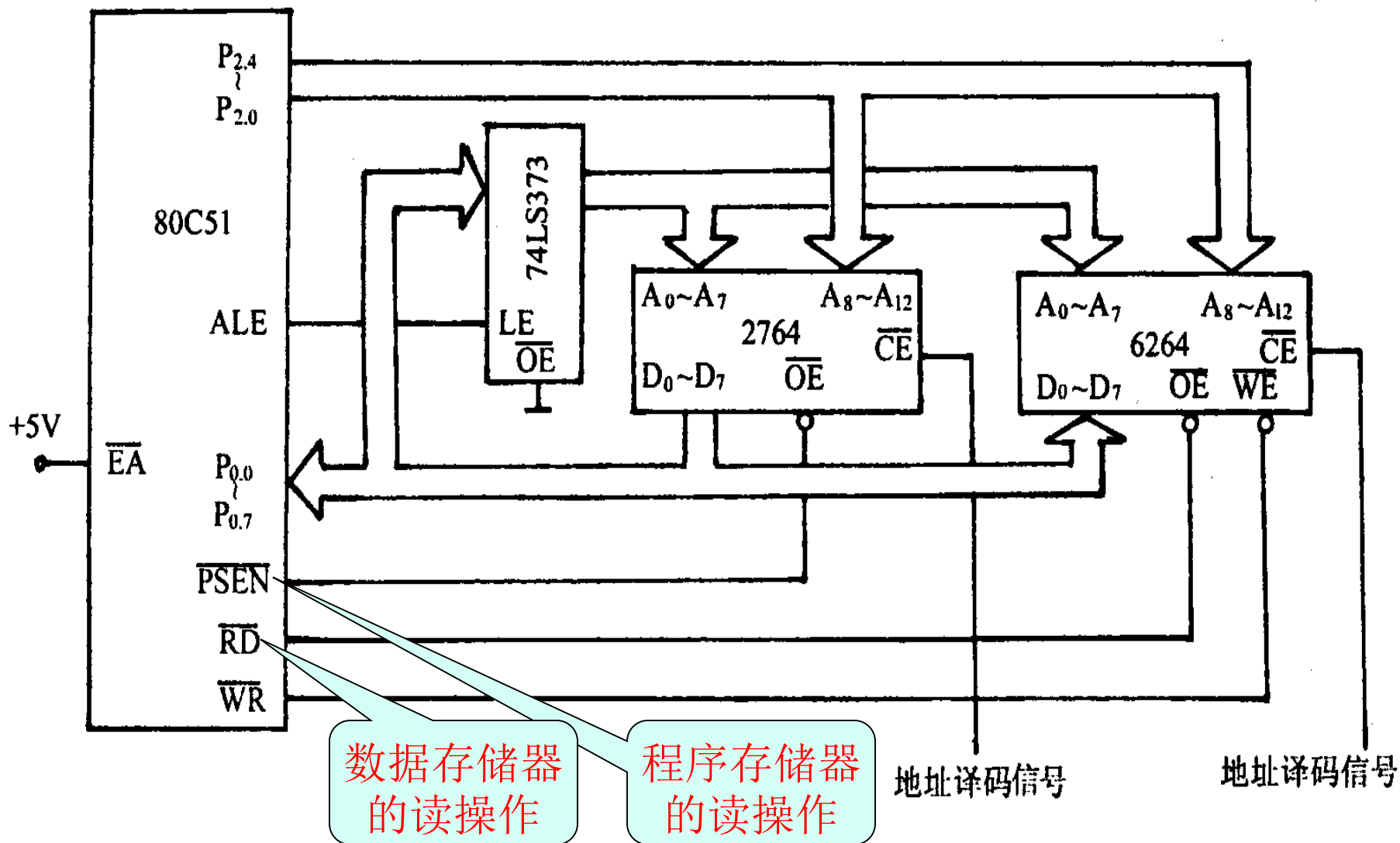


图 5.13 译码法 RAM 扩展使用的译码电路

# 单片机基础

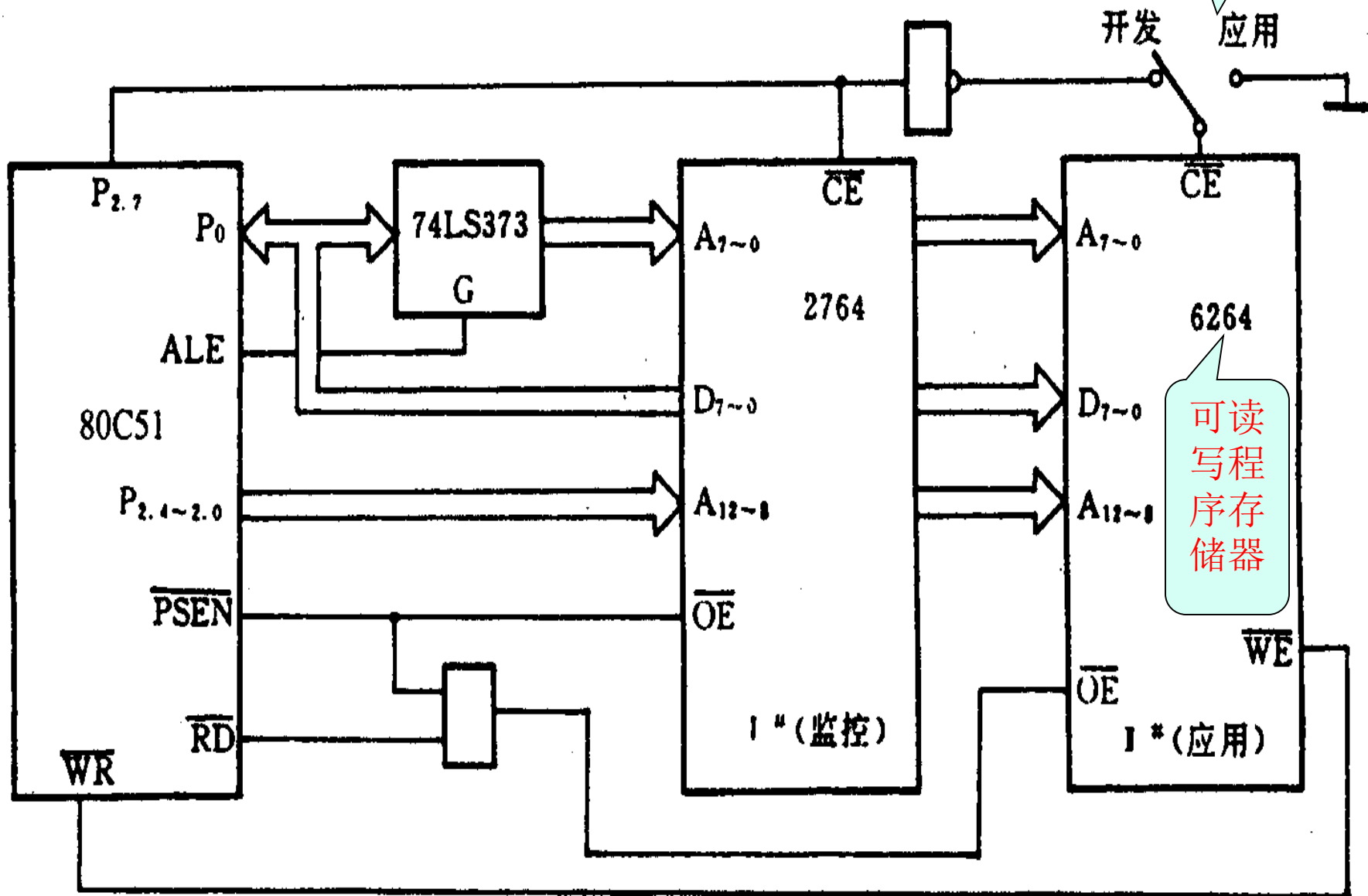
## 5.5 存储器综合扩展

### 一、同时扩展程序存储器和数据存储器



## 二、扩展可读写的程序存储器

应用时拔掉  
第1片



可读  
写程  
序存  
储器



## 5.6 MCS-51单片机存储器系统的特点和使用

物理存储空间**4**个：片内RAM、片外RAM、片内ROM、片外ROM。

逻辑存储空间**3**个：片内RAM128、片外RAM64K、片内外ROM64K。

存储空间的区分：指令和硬件上加以区分，见下图：

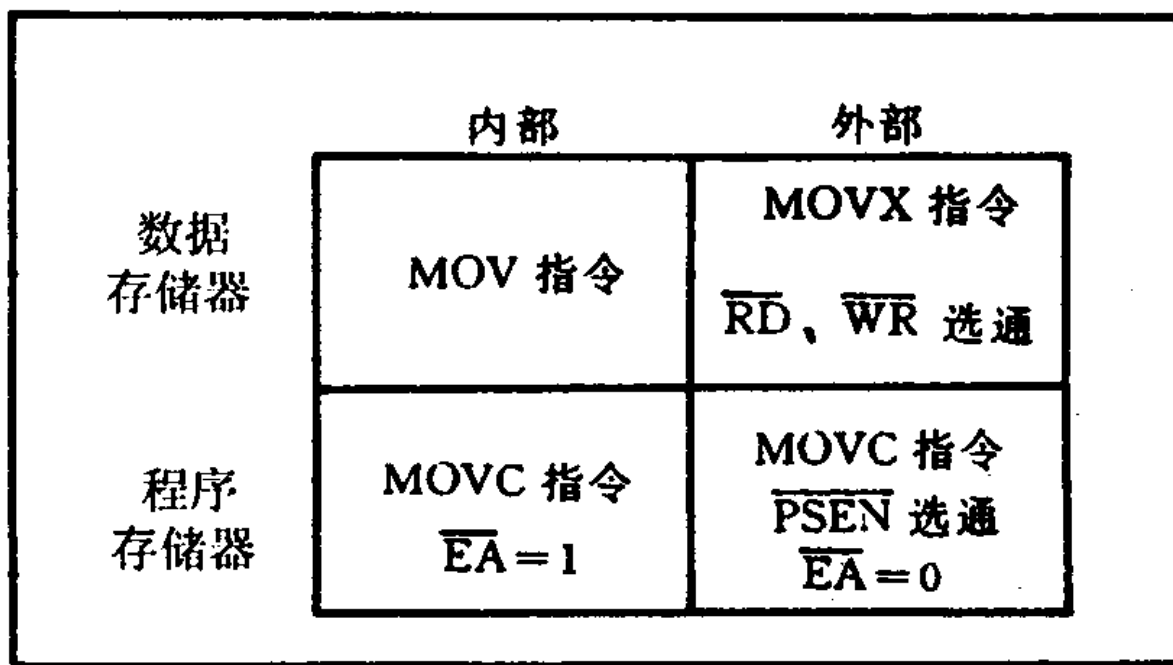


图 5.17 MCS-51 存储器的 4 个物理存储空间和 3 个逻辑存储空间

# 片内外程序存储器的衔接

