

实验七

基于 FPGA 的 BPSK 信号产生器设计

实验目的：

在熟悉Quartus基本操作、Verilog编程语言的基本规则、SignalTap的基本应用后，综合应用在本课程前期学习并设计的PN码产生器模块、数字频率直接合成（DDS）模块，按照BPSK调制原理，设计一个BPSK调制器的数字部分。

预备知识：

1. DE2-115 的基本使用方法；
2. Verilog 语言基础知识；
3. PN 码生成原理
4. 数字频率直接合成的基本原理
5. BPSK 调制原理

实验环境：

1. 实验人数 50 人，每 2 人一组，每组两台电脑
2. 电脑 50 台

实验内容：

调整PLL分倍频系数，生成合适的时钟频率，分别用IPcore和自编模块设计DDS，产生25MHz的单频信号。设计PN码模块，产生Gold码序列（Gold码序列的生成多项式、初相参考实验五内容）。设计模拟串行信号产生模块，将此串行信号用PN码扩频。应用BPSK调制原理，将扩频后的串行信号调制在25MHz的载波上。

实验原理：

1. BPSK 调制原理简介

BPSK(Binary Phase Shift Keying): 二进制相移键控调制是利用数字调制信号来改变载波的相位特性而实现调制信号的输出。通常定义为：数字调制信号为“0”时，载波相位为0相位，数字调制信号为“1”时，载波相位为 π 相位，即此时调制信号相位反相。相位发生跳变意味着传输的数据发生改变，因此实现BPSK调制。

BPSK的基本原理如图1所示。

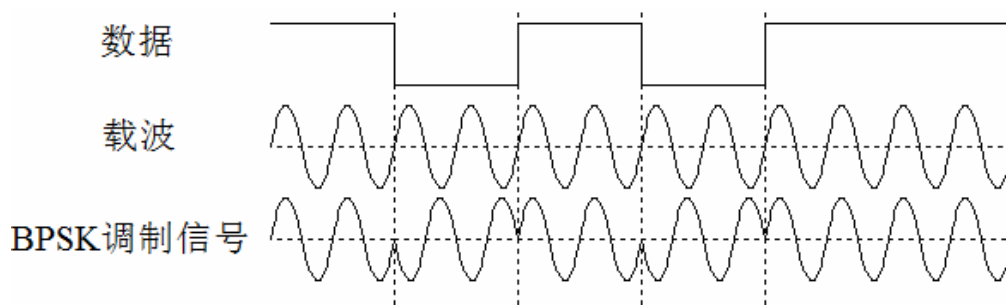


图1. BPSK的基本原理

2. BPSK 调制器的常见结构

不同结构的BPSK调制器有不同的优点和缺点，适用于不同的应用领域。大部分的BPSK调制电路实现方法简单，主要的实现方法有直接调相法和相位选择法等，下面将分别介绍这两种方法的实现原理。

1) 直接调相法：

利用双极性数字基带信号与载波直接相乘，其原理与波形如图2所示。由原理图可以看出，将原始数字信号进行极性变换后再与载波相乘，即可实现BPSK调制。直接调相法要求电平转换电路与乘法器实现，功耗相对较大。

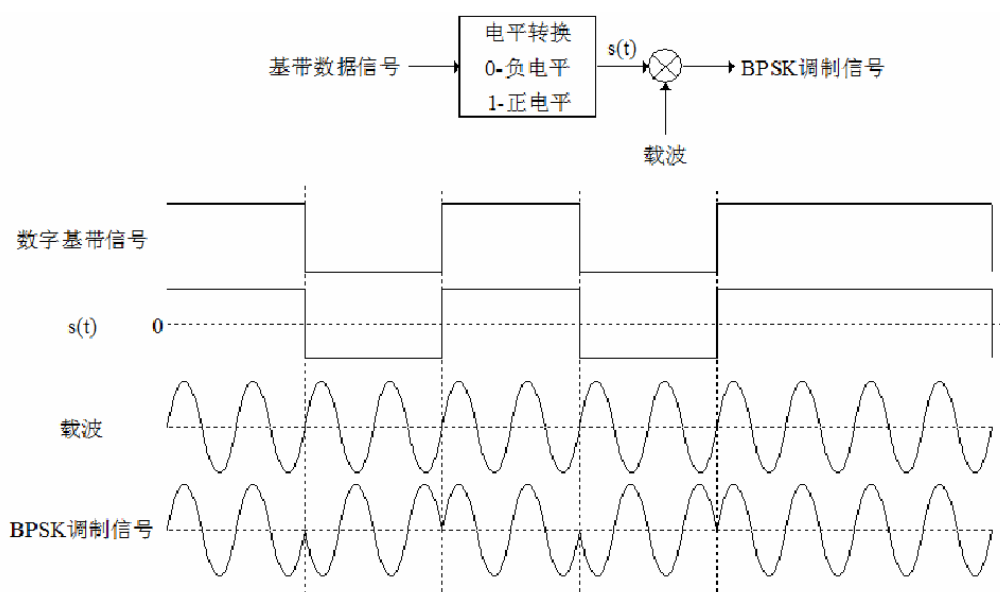


图2. 直接调相法实现 BPSK 调制原理与波形图

2) 相位选择法

利用数字基带信号控制门电路，选择不同相位的载波输出，其原理与波形如图3所示。根据数字基带信号的不同，控制不同的逻辑门打开。当信号为1 时，左边逻辑门关闭而右边逻辑门打开，通过的是载波信号；当信号为0 时，左边逻辑门打开而右边逻辑门关闭，通过的是反相载波信号。由原理图可见，相位选择法的实现只需简单的数字逻辑门即可，比直接调相法更加简单，功耗更低，更加适合于植入式微系统低功耗应用的环境中。

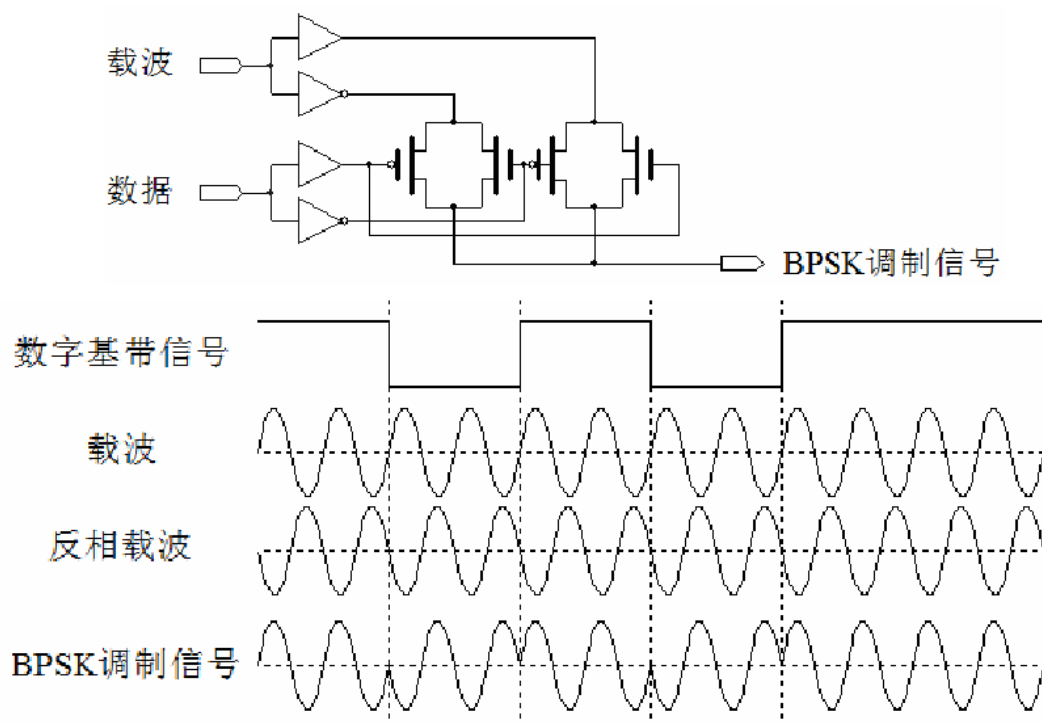


图3. 相位选择法实现BPSK调制原理与波形图

在本次实验中，我们采用相位选择法进行BPSK调制。

3. BPSK 调制的 FPGA 模块设计

本次实验在实现硬件调制电路时, 通过设计两个相位寄存器来寄存调制信号、值所对应的相位分量, 并通数据选择器和键控频率模块的配合来实现信号的调制输出, 其电路的基本结构如下图所示。

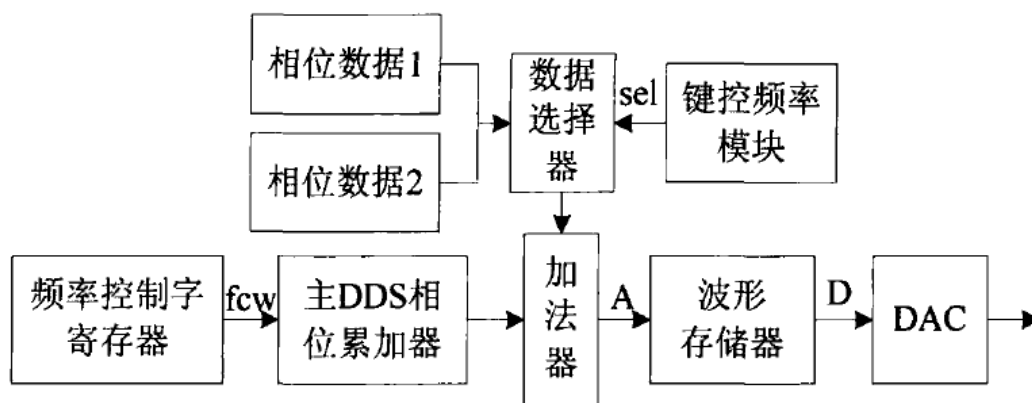


图 4. BPSK 的 FPGA 实现方式

在 DDS 系统中实现 BPSK 时, 需要在相位累加器的输出端添加一个加法器, 加法器通过将数字调制信号所对应的相位值加入 DDS 电路的输出相位中, 然后用于波形存储器的寻址, 从而改变了输出信号的相位值。从 BPSK 硬件电路输出信号的时序仿真图 5 中可以看出, 在调制信号分别为 0、1 时, 其调制输出的信号相位刚好相差了 180° 。

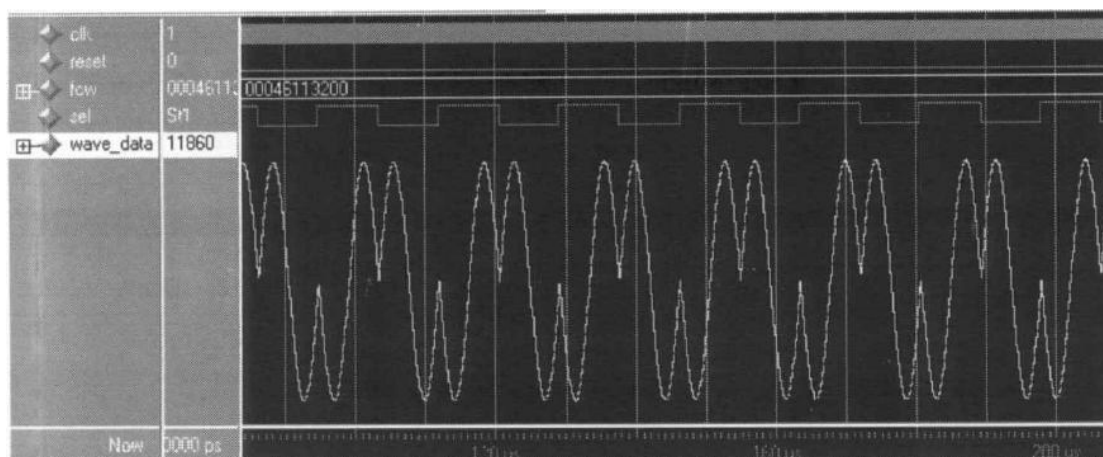


图 5. BPSK 调制波形输出仿真图

数字频率直接合成器 DDS 设计实验步骤:

1. 启动系统生成器, 生成 project, 创建 PLL 与上电复位模块;
2. 合理设置 PLL 的分频比, 分别产生 250MHz、5MHz、10KHz 的时钟;
3. 250MHz 作为 DDS 系统钟, 根据 DDS 公式, 计算初值, 分别用 IPcore 和自编相位累加器、Sin 表的方式产生 25MHz 载波信号;
4. 5MHz 作为 PN 码产生器的码钟, 产生 5MHzGold 码, Gold 码的初相和生成多项如下:

m1: 生成多项式407; 初相1023

m2: 生成多项式129; 初相584

5. 10KHz 作为产生调制信息的时钟, 产生任意串行时钟信号。可以使用 T 触发器直接产生 0、1 序列作为调制信息, T 触发器的使用方法如图 6 所示。

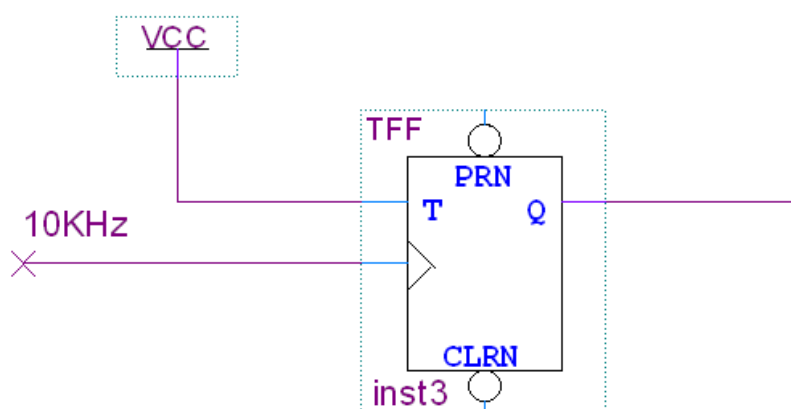


图 6. T 触发器模拟产生调制信息

6. 将 Gold 码与调制信息模二加 (扩频) 后作为 BPSK 的调制信号;
7. 在利用 IPcore 生成的 NCO 模块中, 添加 phase_mod 输入端, 采用图 4 所示的方式, 利用扩频后的调制信号选择全 0 或全 1 数据作为相位调整参数。实

现框图如图 7 所示。相位调制端口参数设置如图 8 所示。

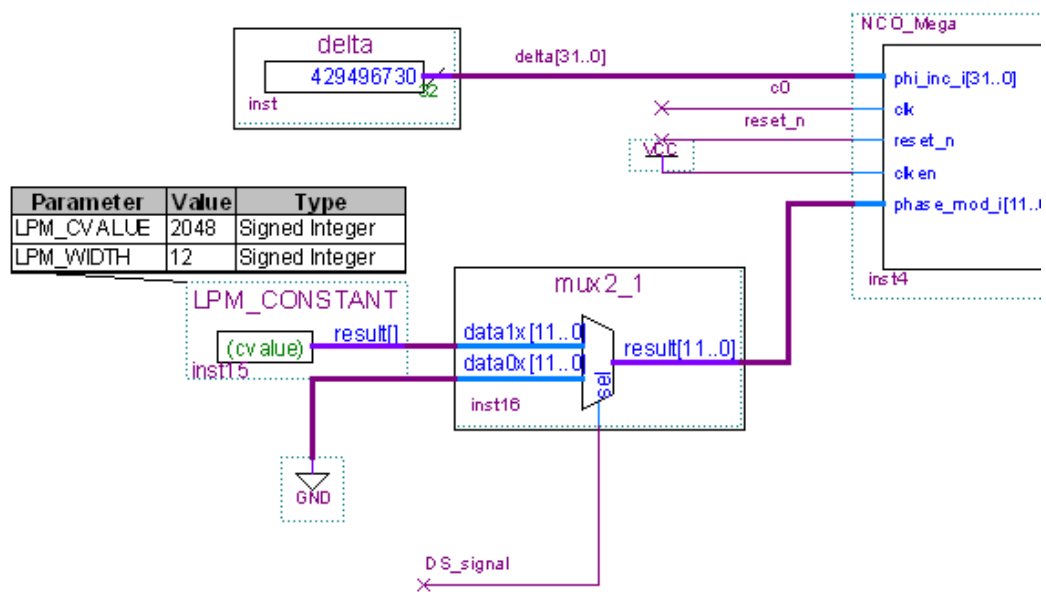


图 7. 相位选择法产生 BPSK 信号

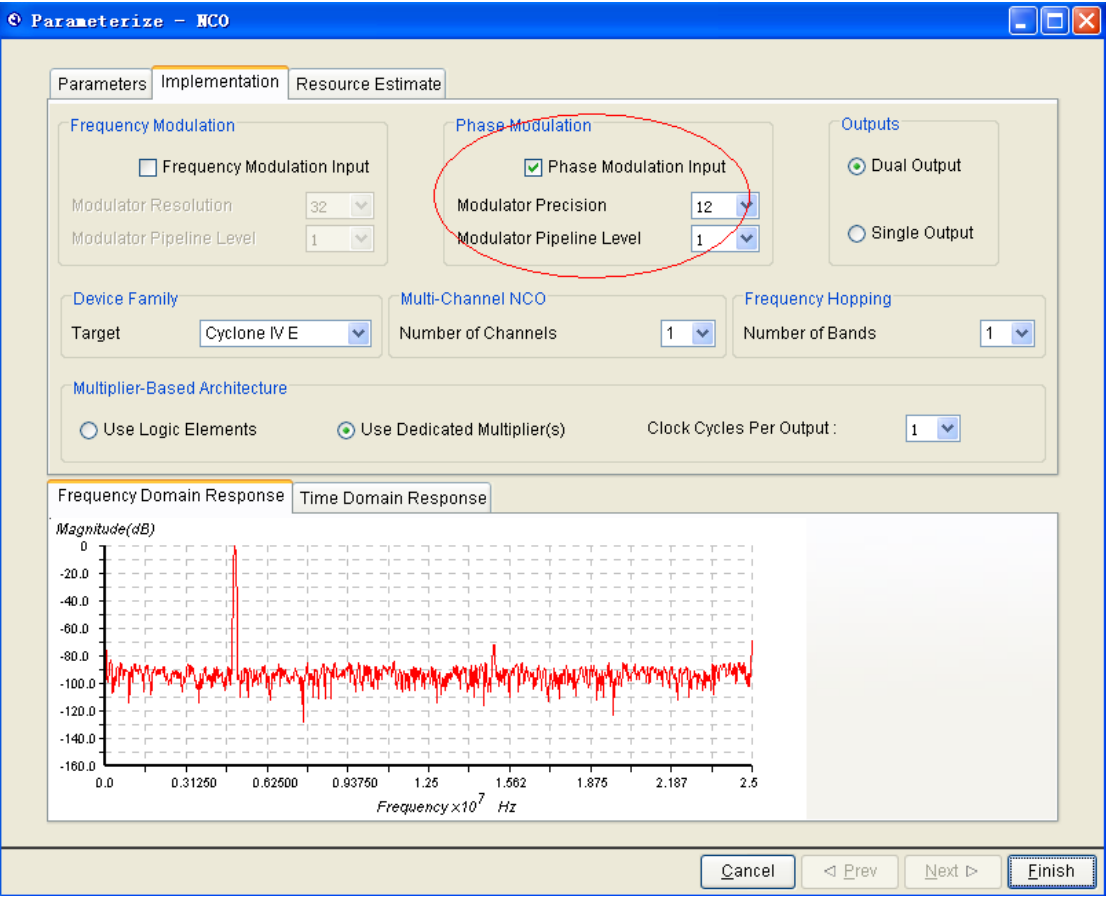


图 8. 相位调制端口参数设置

8. 在自己编写的相位累加器、sin 表、cos 表模块中，利用调制信号改变查找表的地址信号最高位，实现相位调整，可以同样实现 BPSK 信号调制，实现框图如图 8 所示。

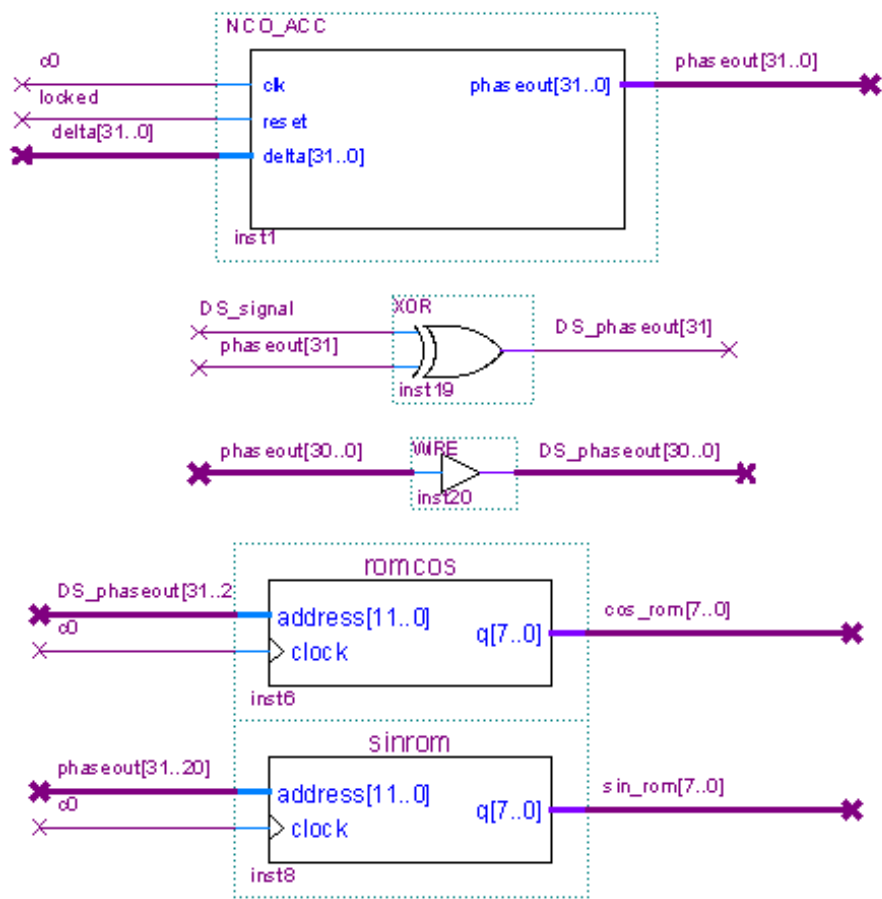


图 8. 相位选择法产生 BPSK 信号的第二种方法

9. 利用 signalTap 观测所有关键信号。分析 BPSK 的调制过程。

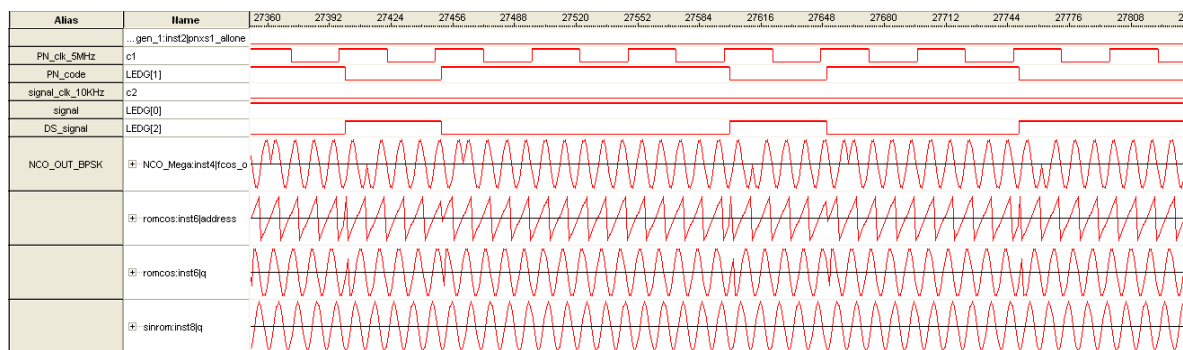


图 9. 信号观测结果

实验报告：

1. 简述实验步骤；
2. 在实验原理部分简单描述各模块的流程图；
3. 提交顶层设计截图；

4. 利用 SignalTap 分析重点时序，并提交各频率信号波形的截图。
5. 试说明采用 IPcoe 和自编模块生成 BPSK 信号的这两种方式在信号时序上的区别。
6. 对本次实验做出心得体会。