**数字逻辑与数字系统课程实验报告**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课程名称 | 数字逻辑与数字系统 | 班级 | 23物联网工程一班 | 实验日期 | 2024.05. |
| 姓名 | 曹烨  贺兵 | 学号 | 2305040107  2305040116 | 实验成绩 |  |
| 实验名称 | 组合逻辑电路——比较器 | | | | |
| 实  验  目  的  及  要  求 | 一、实验目的:  1. 掌握组合逻辑电路的分析方法；  2. 掌握组合逻辑电路的设计方法；  3. 掌握全加器电路的原理和设计实现方法。  二、实验要求：  1．设计一位大小比较器，两个一位二进制数A和B，具有三种可能的比较结果：  L：A>B,M：A<B,G：A=B。 | | | | |
| 实  验  环  境  与  设  备 | 三、实验仪器及器件  面包板、稳压电源及导线若干  万用表 1台  74LS00 二输入端四与非门 1片  74LS04 六反相器 l片  发光二极管 3只  1KΩ电阻 3只  DIP拨码开关 1只 | | | | |
| 实  验  报  告  内  容 | 四、实验内容  (1)原理：  比较两个一位二进制数Ai,Bi的大小，结果有三种情况：  >,=,<  一位数值比较器三个输出端的逻辑函数表达式：  (=)=，(<)=，(>)=  (2)测试方法：  静态测试法：就是给门电路输入端加固定高、低电平，用万用表、发光二极管等测输出电平。  (3)实验步骤：  1.准备好相应实验器材，在面包板上装好相应芯片，将芯片的VCC,GND端接好  2.通过仿真软件辅助画好电路图（如下图），通过电路图连接相应器材。    (4)实验结果记录：  1位全加逻辑功能测试结果记录表   |  |  |  |  |  | | --- | --- | --- | --- | --- | | 输入 | | 输出 | | | | A | B | L | G | M | | 0 | 0 | 0 | 1 | 0 | | 0 | 1 | 0 | 0 | 1 | | 1 | 0 | 1 | 0 | 0 |     (5)总结与体会  在数字逻辑实验中，比较器是一种常见且重要的电路组件。通过这次实验，我学到了很多关于比较器的知识以及如何设计和实现它们。   1. 逻辑分析能力的提升：比较器的设计需要详细的逻辑分析和布尔代数推导，强化了我的逻辑分析和解决问题的能力。同时，利用真值表和卡诺图简化逻辑表达式的方法在实际设计中也得到了很好的应用。 2. 团队合作与交流：在实验过程中，团队合作与交流起到了重要作用。通过与同学的讨论，我们共同解决了许多设计中的难题，也从不同的思路中得到了启发。 3. 仿真工具的使用：通过使用仿真工具进行电路验证，使我更熟练地掌握了这些工具的使用方法，也认识到仿真验证在电路设计中的重要性。仿真可以在实际硬件实现之前发现并解决问题，节省了大量时间和资源。 4. 从错误中学习：在实验过程中，遇到了一些设计错误和调试问题，通过分析和解决这些问题，不仅加深了对比较器工作原理的理解，也培养了细心和耐心的态度。     通过这次数字逻辑实验，我对比较器的设计与实现有了全面的理解和实践经验。比较器作为数字系统中的基本组件，其设计思想和方法在其他复杂电路的设计中也具有重要的参考价值。这次实验不仅提升了我的理论知识和实践能力，也培养了团队合作和解决问题的综合能力。 | | | | |
|  |  | | | | |