**数字逻辑与数字系统课程实验报告**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课程名称 | 数字逻辑与数字系统 | 班级 | 23物联网工程一班 | 实验日期 | 2024.5.14 |
| 姓名 | 曹烨  贺兵 | 学号 | 2305040107  2305040114 | 实验成绩 |  |
| 实验名称 | 组合逻辑电路——全加器 | | | | |
| 实  验  目  的  及  要  求 | 一、实验目的:  1. 掌握组合逻辑电路的分析方法；  2. 掌握组合逻辑电路的设计方法；  3. 掌握全加器电路的原理和设计实现方法。 | | | | |
| 实  验  环  境  与  设  备 | 二、实验仪器及器件  面包板、稳压电源及导线若干  万用表 1台  74LS00 二输入端四与非门 1片  74LS86 二输入端四异或门 1片  74LS02 二输入端四或非门 l片  74LS04 六反相器 l片  发光二极管 2只  1KΩ电阻 2-4只  DIP拨码开关 1只 | | | | |
| 实  验  报  告  内  容 | 三、实验内容  1．用给出的器件，根据教材中全加器的逻辑函数，设计并实现全加器电路，并测试其逻辑功能，填写电路真值表。  2. 1位全加器测试成功后，相邻组合作，将一位全加器串联成两位全加器，(即实现2个2位二进制数相加: A1A0+B1B0)，并测试逻辑功能，填写电路真值表。  1.原理  全加器：实现两个一位二进制数相加的同时，再加上来自低位的进位信号，这种运算电路称为全加器。  由真值表可写出Si和Ci+1的逻辑函数表达式：  Si=AiBiCi  Ci+1=AiBi+Ci(AiBi)  2. 实验中的测试方法：  静态测试法：就是给门电路输入端加固定高、低电平，用万用表、发光二极管等测输出电平。  3. 实验步骤：  1.准备好相应实验器材，在面包板上装好相应芯片，将芯片的VCC,GND端接好  2.通过仿真软件辅助画好电路图（如下图），通过电路图连接相应器材。    4.实验结果记录（用实验测试的逻辑值记录实验结果。）。  (1)实验1：  1位全加逻辑功能测试结果记录表   |  |  |  |  |  | | --- | --- | --- | --- | --- | | 输入 | | | 输出 | | | A | B | Ci | S | Co | | 0 | 0 | 0 | 0 | 0 | | 0 | 0 | 1 | 1 | 0 | | 0 | 1 | 0 | 1 | 0 | | 0 | 1 | 1 | 0 | 1 | | 1 | 0 | 0 | 1 | 0 | | 1 | 0 | 1 | 0 | 1 | | 1 | 1 | 0 | 0 | 1 | | 1 | 1 | 1 | 1 | 1 |       5.总结与体会（记录实验收获的经验与教训）  全加器是一个重要的组合逻辑电路，用于执行二进制加法。它对三个输入位（两个操作数Ai和Bi以及一个进位输入Ci进行加法运算，并产生两个输出位：和数Si和进位Ci+1  1.组合逻辑设计的基础：通过设计和实现全加器，掌握了组合逻辑电路设计的基本原理和方法。并理解了半加器和全加器之间的关系以及它们在复杂电路设计中的作用。  2.逻辑门的实际应用：通过逻辑电路的搭建，巩固了对逻辑门功能的理解。  3.电路优化和简化： 理解了卡诺图在逻辑优化中的作用，并尝试应用其简化逻辑表达式。  4.故障排除与调试：在实现电路的过程中，遇到了一些设计和连接上的问题，通过逐步排查和调试，找到了问题的根源并加以解决。并学到了如何系统性地进行故障排除，提高了电路调试的能力。  通过此次实验，对全加器的设计、实现和优化有了更加全面的理解，提升了数字逻辑电路的设计和调试能力。 | | | | |