**数字逻辑与数字系统课程实验报告**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课程名称 | 数字逻辑与数字系统 | 班级 | 23物联网工程一班 | 实验日期 | 2024.5.29 |
| 姓名 | 曹烨  贺兵 | 学号 | 2305040107  2305040114 | 实验成绩 |  |
| 实验名称 | 集成触发器 | | | | |
| 实  验  目  的  及  要  求 | 一．实验目的  1.熟悉并掌握D，J-K触发器的构成，工作原理和功能测试方法。  2.学会正确使用触发器集成芯片。  3.了解不同逻辑功能FF相互转换的方法。  4.学会使用信号发生器，熟悉示波器测量触发器的信号的方法。 | | | | |
| 实  验  环  境  与  设  备 | 二、实验仪器及器件  面包板、电源及导线若干  万用表 1台  双踪示波器 1台  信号发生器 1台  74LS00 二输入端四与非门 1片  74LS73 双JK触发器 1片  发光二极管 2只  DIP拨码开关 1只 | | | | |
| 实  验  报  告  内  容 | 三、实验内容  1．用74LS00构成一个基本RS触发。、端接电平输入，Q、端接电平指示灯。改变、的电平，观测并记录Q、的值。  2．测试双JK触发器74LS73中一个触发器的功能。  (1)将（复位）引脚接电平输入；J，K引脚接电平输入，CLK（时钟）引脚接1Hz方波脉冲信号（由信号发生器产生）。Q、端接电平指示灯。  (2)将置为低电平，改变J、K的电平，观察Q、端指示灯情况。  (3)将置为高电平，改变J、K的电平（含00，01，10，11四种状态），使用指示灯和示波器观察Q、的值，用双踪示波器同时观测CP端和Q端,记录并存储示波器波形文件（位图）。   1. 原理：   RS触发器是一种基本的数字电路元件,用于存储和传输数字信号。它由两个相互反馈的逻辑门组成,通常是两个与门和两个非门。  负边沿触发JK触发器是一种利用传输延迟实现的JK触发器。特点是只有在负边沿瞬间，触发器才对输入信号进行采样，而输入信号的其他时刻对触发器不起作用。特征方程为：Qn+1=J\*n+\*Qn   1. 实验中的测试方法：   连续测试法：以连续脉冲源作为时钟脉冲，用示波器观察波形，来判断输出波形是否与时序图相符。   1. 实验步骤：   1. 在仿真软件Multsim中准备好相应实验器材，在草稿纸上规划好电路图。  2.通过仿真软件连接好电路图（如下图），接通开关准备运行。   1. 实验1     (2)实验2     1. 实验结果记录：   (1)实验1  表1 基本RS触发器状态测试记录表   |  |  |  |  | | --- | --- | --- | --- | | 输 入 | | 输 出 | | |  |  | Q |  | | 0 | 1 | 1 | 0 | | 1 | 0 | 0 | 1 | | 1 | 1 | Q |  | | 0 | 0 | \* | \* |     S=1 R=0  置0    S=0 R=1  置1  (2)实验2  表2 边沿JK触发器状态测试记录表   |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | | 输 入 | | | | 输 出 | | | CP |  | J | K | Q |  | | \* | 0 | \* | \* | Q |  | | ↓ | 1 | 0 | 0 | Q |  | | ↓ | 1 | 0 | 1 | 0 | 1 | | ↓ | 1 | 1 | 0 | 1 | 0 | | ↓ | 1 | 1 | 1 |  | Q |     R=1  J=0 K=1  置0    R=1  J=1 K=0  置1    R=1  J=1 K=1  翻转  波形图（不变->置0->置1->翻转）     1. 总结与体会：   触发器与锁存器一样，也是双稳态电路，触发器作为基本储存单元，其输入信号不直接改变输出状态，只有在时钟脉冲信号所确定的时刻，电路才被“触发”而动作，并由此刻的输入信号确定输出状态。  1.触发器类型：学习了不同类型的触发器，包括 RS 触发器、D 触发器、JK 触发器和 T 触发器。理解了各类触发器的特点和应用场景。  RS 触发器：基本的存储元件，具有置位（Set）和复位（Reset）功能。  D 触发器：又称数据或延迟触发器，用于数据同步，解决了RS触发器的禁态问题。  JK 触发器：通用性更强，没有禁态，广泛用于计数器和寄存器设计。  T 触发器：常用于计数器，可以通过简单的逻辑变换从JK触发器得到。  2.逻辑电路设计：通过集成电路芯片（如 74LS 系列）实现触发器，学习了其内部结构和连接方式。掌握了如何利用集成触发器设计更复杂的时序逻辑电路，如计数器和寄存器。  3.时序分析：了解了触发器的时序特性，包括建立时间、保持时间和时钟脉冲。学会了如何进行时序分析，确保电路在特定时钟频率下正确工作。  通过这次集成触发器的实验，不仅掌握了触发器的基本原理和应用，还培养了严谨的设计思维和实践能力。 | | | | |