

## 计算机体系结构第 2 次作业

学号：2017218007      姓名：文华      班级：物联网工程 17-2 班

1. 请就指令格式、寻址方式和每条指令执行所需的时钟周期数这三个指标，比较 RISC 和 CISC 处理机的指令系统结构。

答：指令格式：CISC 为变长编码；RISC 为定长编码；  
寻址方式：CISC 各种都有；RISC 只有 load/store 指令可以访存；  
CPI：CISC  $\gg 1$ ；RISC = 1。

2. 记分板调度算法是否能完全消除 RAW、WAR 和 WAW 冒险，如果能，请简要说明实现机制，如果不能请说明理由。

答：记分板调度算法可以消除 RAW，但是无法完全消除 WAR 和 WAW。  
理由：

记分板调度算法消除 RAW 是通过乱序执行来消除的，实际出现 RAW 时也是停顿的。在读源操作数时，检测 RAW，若有，则停顿该指令，但在动态调度时，有多条指令并行操作，所以可能有其他指令满足条件可以继续执行下去，从而消除了停顿的损失。

但对于 WAR 和 WAW 而言，在指令流出时，指令的功能部件没有结构相关和 WAW 相关时候，指令可以流出，若由于结构相关或者 WAW 时候，则指令不能流出，此时暂停。在写结果时候，检测 WAR，如果有则暂停指令，如果没有则写入寄存器。由此可以看出，RAW 可以通过乱序执行来消除，但是 WAR 和 WAW 相关出现时只能暂停，不能够消除。

3. 假设：

- 有一个长流水线，仅仅对条件转移指令使用分支目标缓冲；
- 分支预测错误的开销为 4 个时钟周期；
- 缓冲不命中的开销为 3 个时钟周期，命中率为 90%；
- 分支预测精度为 90%，分支频率为 15%；
- 没有分支的基本 CPI 为 1。

问：

(1) 程序执行的 CPI 为多少？

(2) 相对于采用固定的 2 个时钟周期延迟的分支处理，哪种方法程序执行速度更快

解：

(1) 程序执行  $CPI = CPI_{\text{基本}} + \text{分支延迟} = 1 + 0.15 \times [0.9 \times (1 - 0.9) \times 4 + (1 - 0.9) \times 3] = 1.099$ 。

(2) 采用固定周期： $CPI_1 = CPI_{\text{基本}} + \text{分支延迟} = 1 + 0.15 \times 2 = 1.3$ 。

$\therefore$  采用分支目标缓冲器时程序执行耗时更少，即速度更快。