

# 第三章

## MCS51 单片机系统扩展与应用

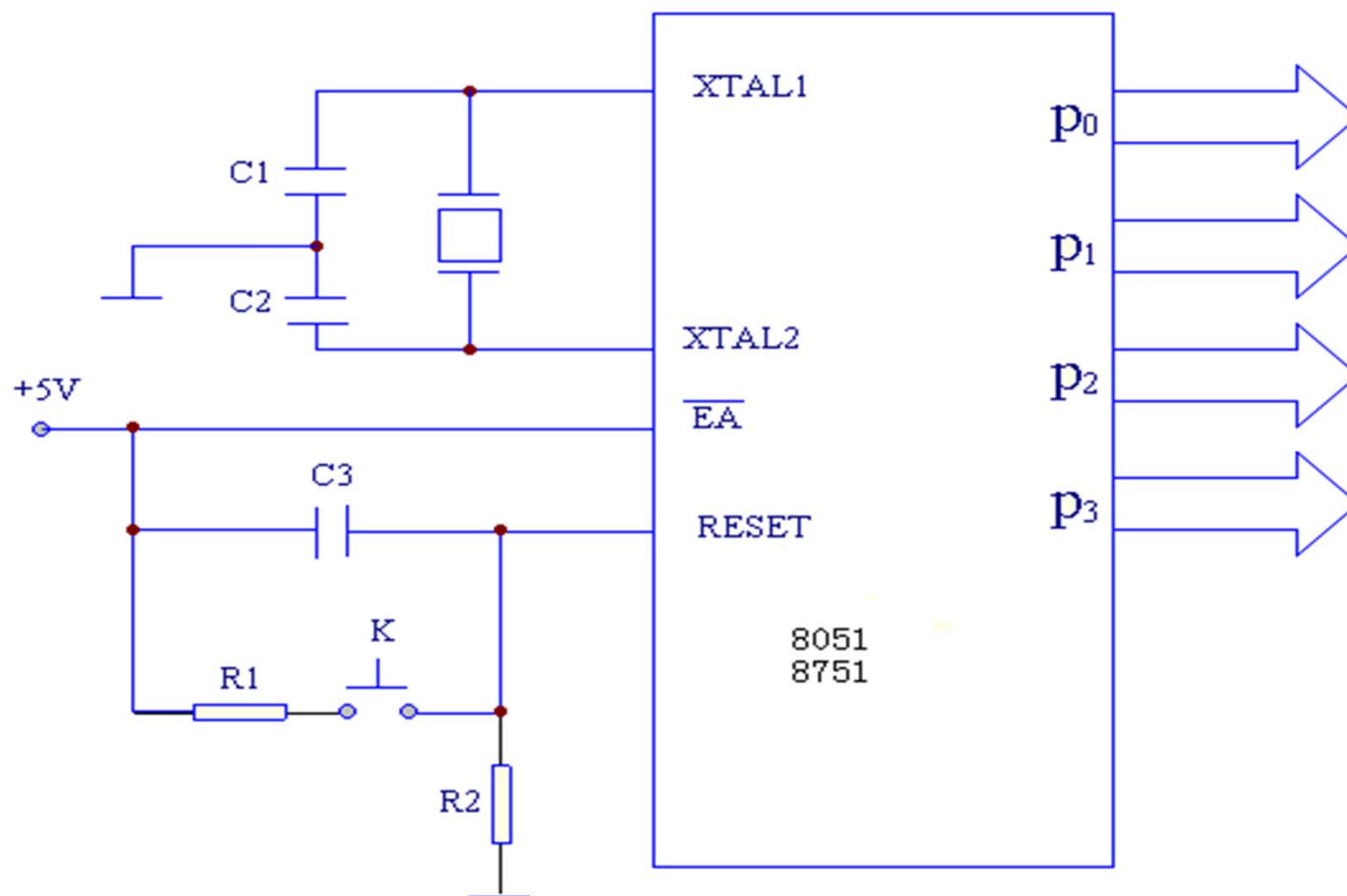
# MCS-51单片机最小应用系统

## 8051/8751单片机最小应用系统

由于集成度的限制，这种最小应用系统只能用作一些小型的控制单元。其应用特点是：

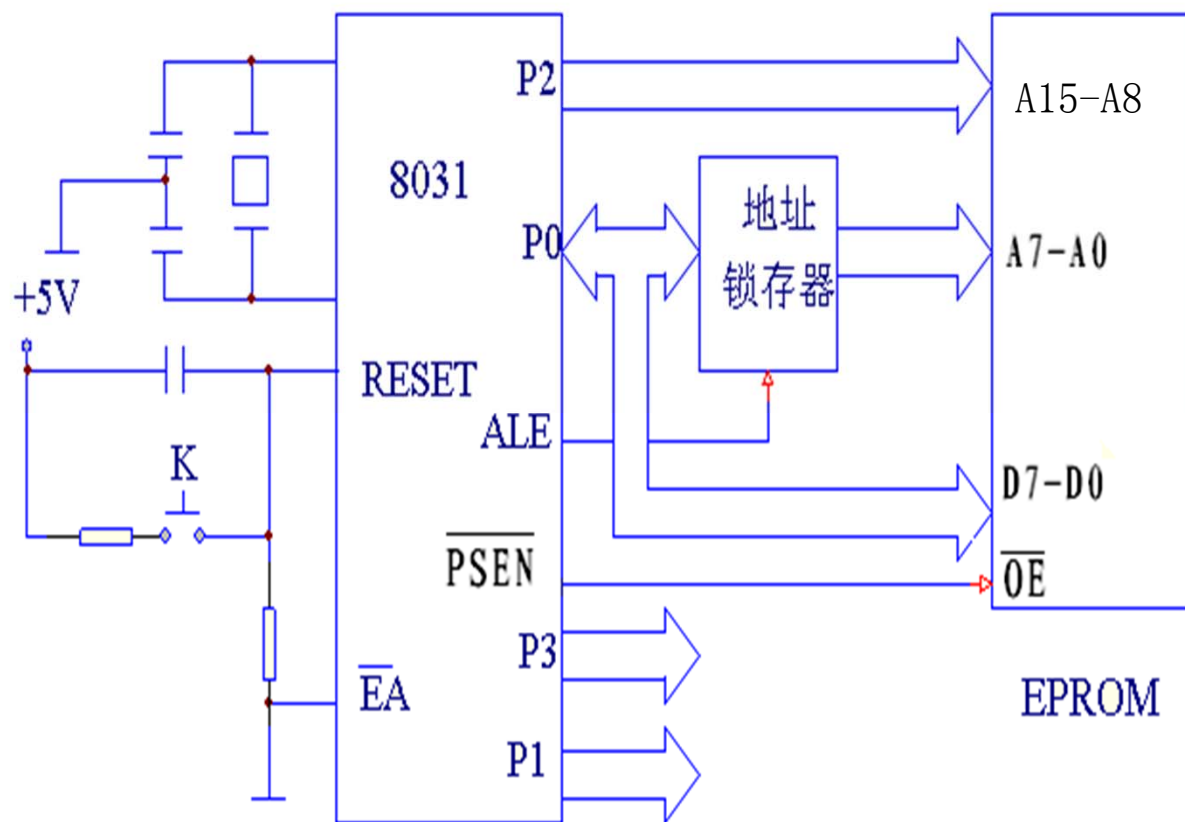
- (1) 全部I/O口线均可供用户使用；
- (2) 内部存储器容量有限（只有4KB地址空间，52子系列为8KB）；
- (3) 应用系统开发具有特殊性。

## 8051/8751单片机最小应用系统



## 8031最小应用系统

8031是片内无程序存储器的单片机芯片，因此，其最小应用系统应在片外扩展EPROM。



# MCS-51 单片机的外部扩展

当MCS-51单片机片内的资源不能满足设计需要时，需要外扩存储器和I/O功能接口。外扩存储器包括程序存储器和数据存储器，外扩I/O接口主要是并行I/O接口的扩展，也包括UART、I<sup>2</sup>C、SPI等一些串行I/O接口的扩展。

8031: 128byte RAM，无内部程序存储器

8032: 256byte RAM，无内部程序存储器

8051/8751: 4Kbyte的ROM或EPROM

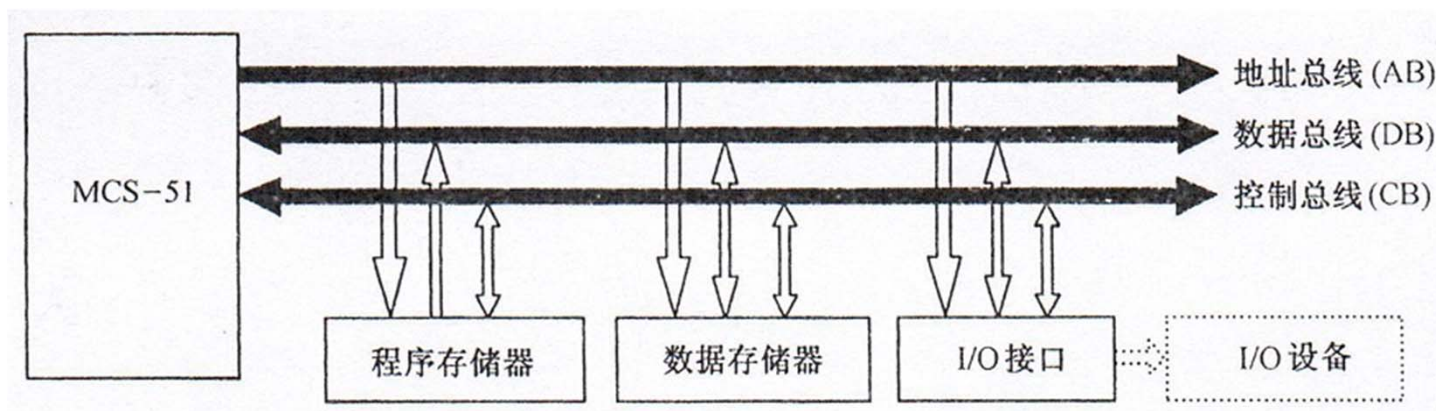
8052/8752: 8Kbyte的ROM或EPROM

目前很多新的MCS-51单片机已经在内部集成了64Kbyte的程序存储器，但通常内部RAM仍然是较小的。

# MCS-51单片机的外部扩展

## 系统总线及总线构造

### 系统总线



地址总线 (AB)：用于传送单片机的地址信号，进行存储单元和I/O端口的选择，**单向传输**。

数据总线 (DB)：用于在单片机与存储器或I/O口之间传输数据，**双向传输**。

控制总线 (CB)：一组控制信号线，用于CPU与存储器或I/O口的访问控制。

## 系统总线及总线构造

MCS-51系列单片机片外引脚可以构成如下的三总线结构：

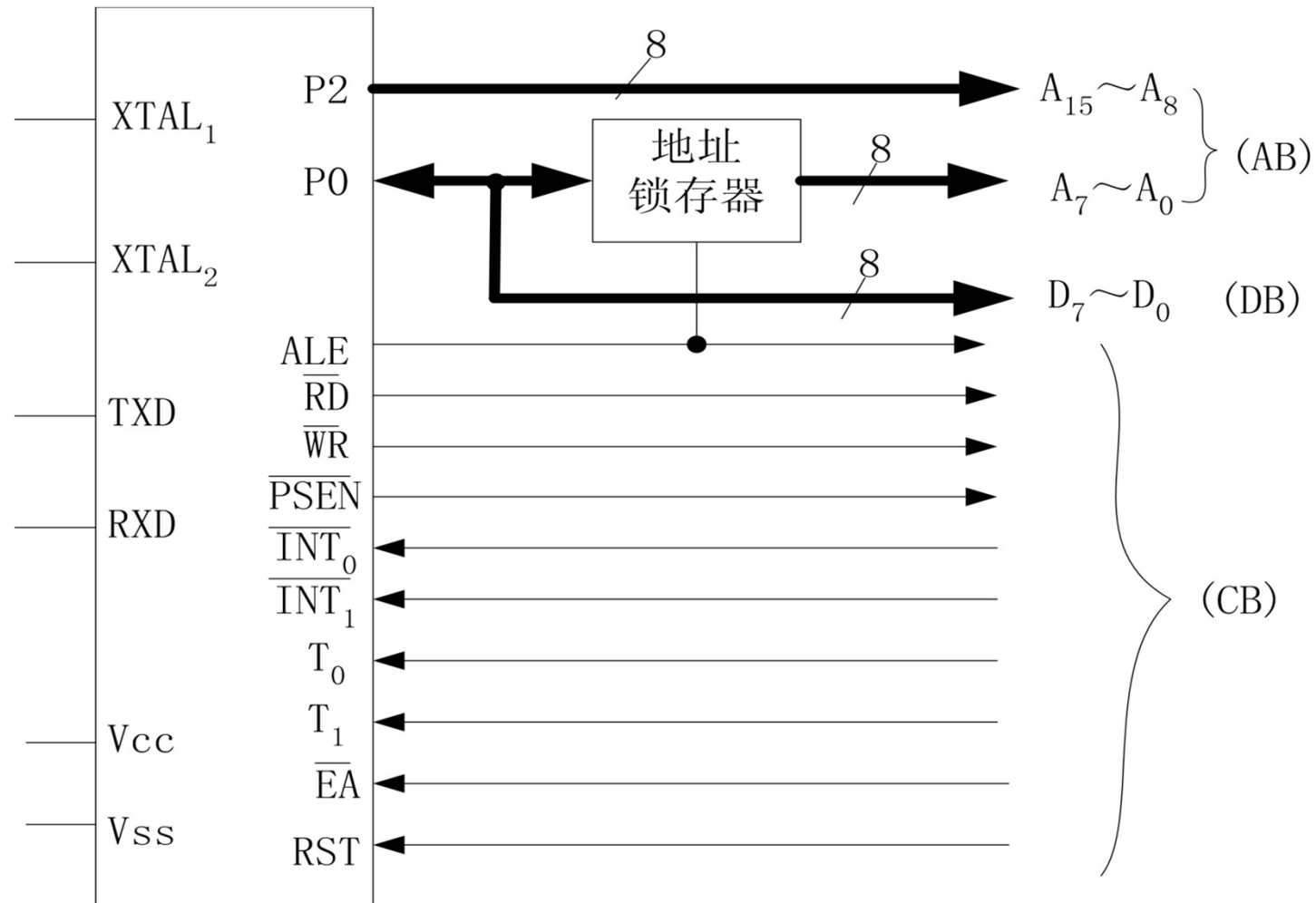
地址总线（**AB**）： **P0**（锁存）、**P2**；

数据总线（**DB**）： **P0**（复用）；

控制总线（**CB**）：  $\overline{\text{PSEN}}$ 、**ALE**、 $\overline{\text{WR}}$ 、 $\overline{\text{RD}}$  等；

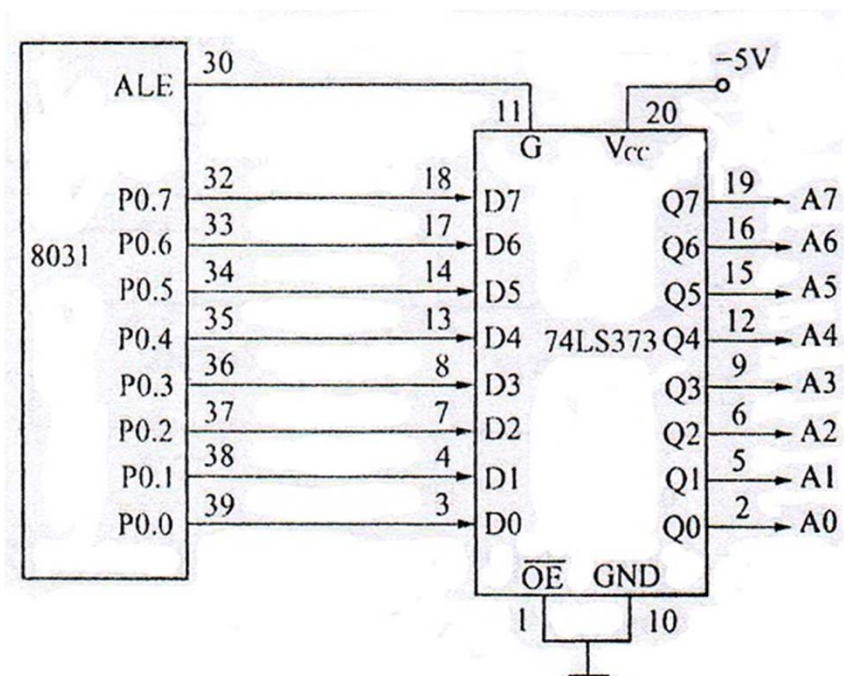
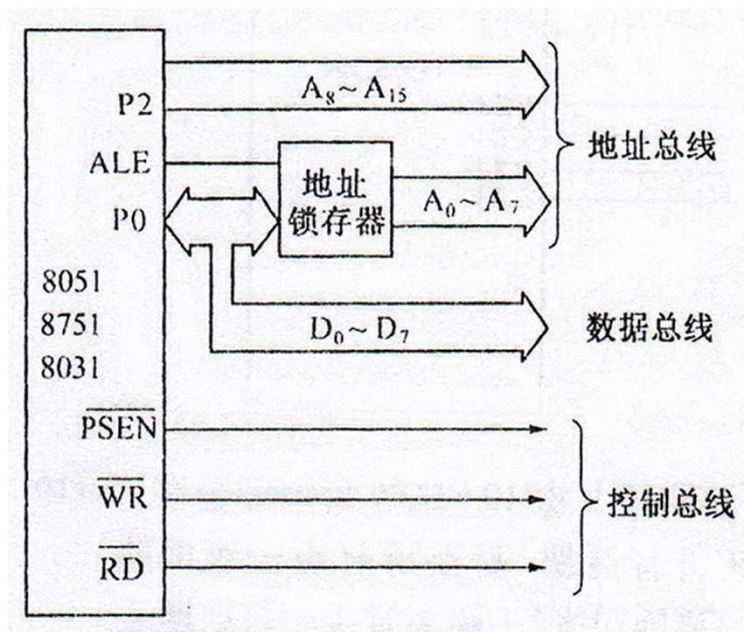
所有外部芯片都通过这三组总线进行扩展。

## MCS51单片机总线引脚结构





## 构造系统总线



MCS-51在扩展存储器时，数据总线和低8位的地址总线都是由P0口兼用，因此需要采用地址锁存器将它们分离出来。

P0口在ALE变高时送出低8位有效地址信号，在ALE下降沿将低8位地址信号锁存，随后P0口将输出数据信号。

# 存储器的扩展

## 地址总线的构造：

P0口（P0.0～P0.7）经锁存器接存储器低8位地址线（A0～A7）；  
P2口（P2.0～P2.7）与存储器高8位地址线（A8～A15）相连接。

## 数据总线的构造：

P0口与存储器的8位数据线（D0～D7）相连接。

## 控制总线的构造：

ALE：作为低8位地址的锁存控制信号；

$\overline{\text{PSEN}}$ ：作为扩展程序存储器的读选通信号（接外部ROM的输出使能端 $\overline{\text{OE}}$ 端）；

$\overline{\text{EA}}$ ：作为内、外程序存储器的选择控制信号；

$\overline{\text{RD}}$ 、 $\overline{\text{WR}}$ ：作为扩展数据存储器*和数据存储器*和I/O口的读选通、写选通信号。

## 存储器的扩展

- ✓ 外部数据存储器 and 外部I/O口统一编址，采用MOVX指令进行读写。
- ✓ 程序存储器和数据存储器的硬件寻址空间都是64KB，通过 $\overline{\text{PSEN}}$ 与 $\overline{\text{WR}}$ 、 $\overline{\text{RD}}$ 的独立控制，不会发生两种空间的访问冲突。
- ✓ 当系统要扩展较多的I/O口时，将占去大量的外部RAM地址空间。

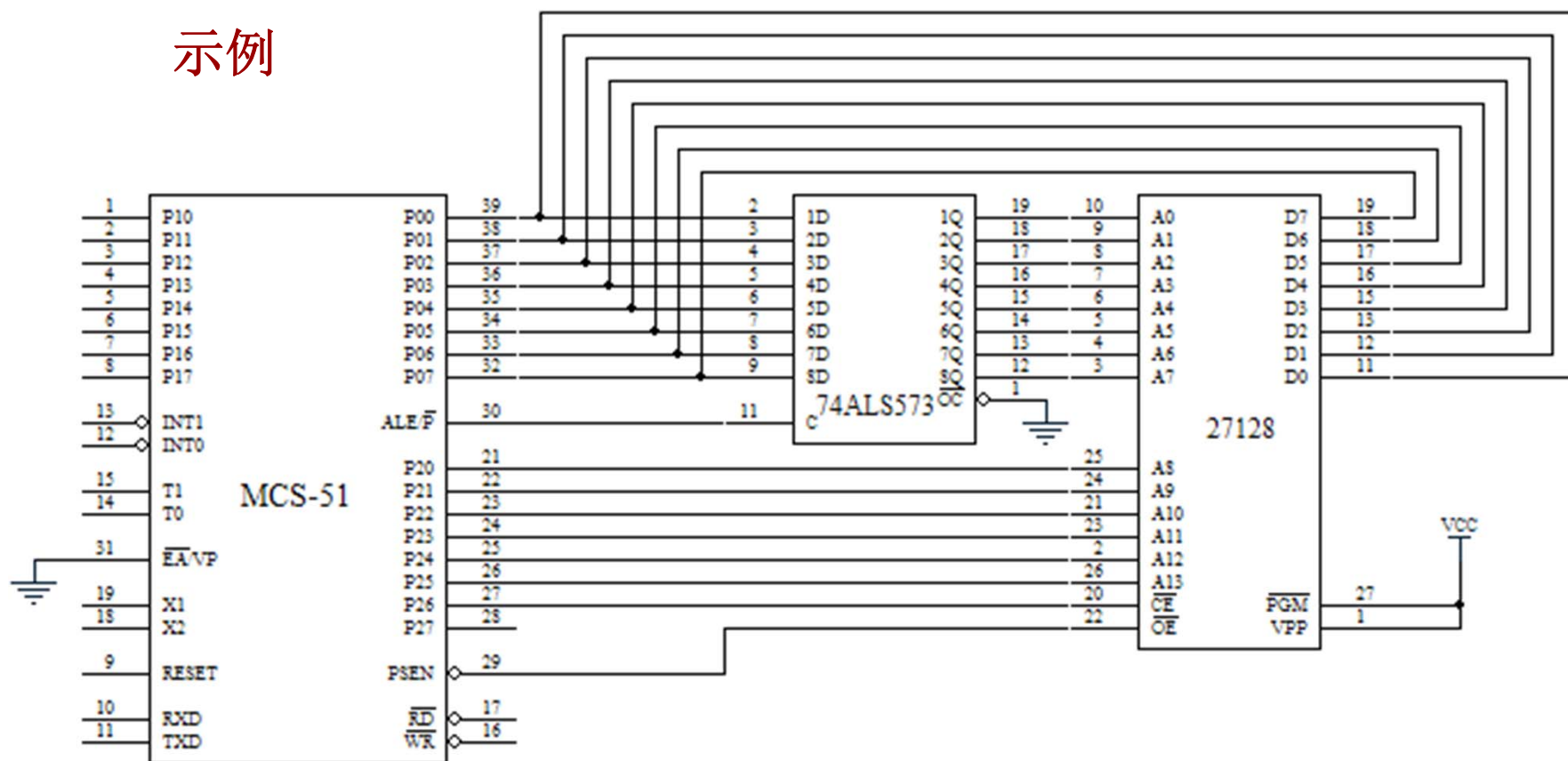
## 存储器的扩展

扩展存储器或I/O口还需要片选信号，一般片选信号的产生有两种方法：线选法、译码法。

可以看出，在进行了外部存储器扩展后，P0、P2和部分P3口就已经被占用了，能够作为I/O口使用的只有P1口和部分P3口。这也是为什么在扩展了存储器的情况下，通常也需要进一步扩展I/O口的原因之一。

# 存储器的扩展

## 示例



# 存储器的扩展

## 存储器地址空间分配

**存储器地址空间分配：**将程序和数据的64KByte存储空间分配给各个程序存储器、数据存储器芯片，并且使各存储器芯片的所有存储器单元地址都不发生重叠，避免数据访问冲突。

**片选信号：**在存储器数据访存时，用于选择某一存储器芯片或者某一存储地址范围的信号。片选信号通常由地址线译码产生，用于产生片选信号的地址位称为高位地址，而用于产生存储单元选择的地址位称为低位地址。

**地址分配方法：**常用的地址分配方法有两种：线选法和译码法。

# 存储器的扩展

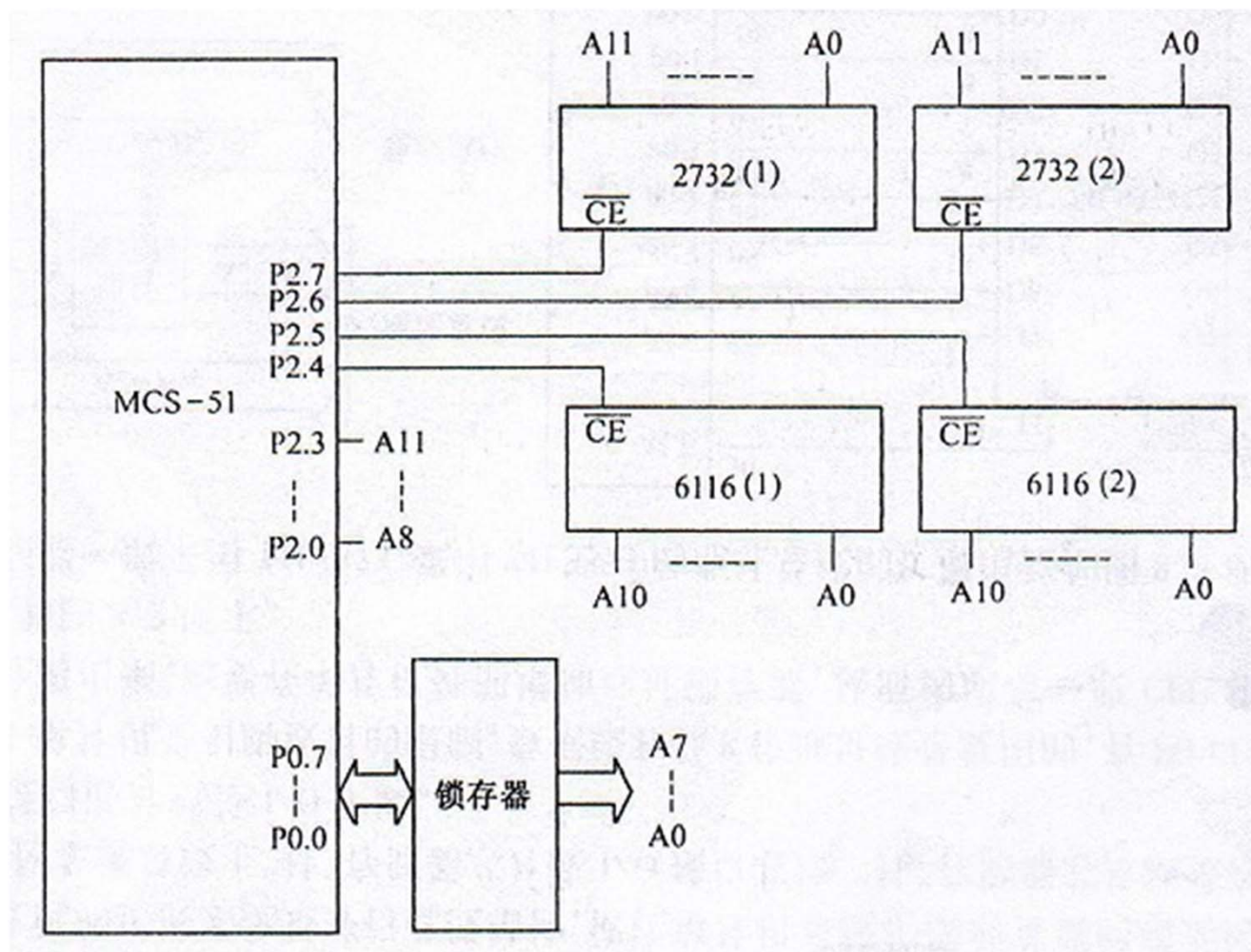
## 存储器地址空间分配 ---- 线选法

线选法就是直接利用MCS-51的高位地址线作为存储器芯片（或者I/O接口芯片）的片选信号。

例：某单片机系统采用线选法外扩**8Kbyte的EPROM（2片2732）**，**4Kbyte的RAM（2片6116）**

# 存储器的扩展

存储器地址空间分配 ---- 线选法





## 存储器地址空间分配 ---- 线选法

2732 (1) 的地址范围: **7000H~7FFFH**

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
0	1	1	1	0 或 1	0 或 1	0 或 1	0 或 1

选中**2732 (1)** 时, **P2**口 (高**8**位的地址) 各引脚状态, 地址范围: **70H~7FH**

P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1

选中**2732 (1)** 时, **P0**口 (低**8**位的地址) 各引脚状态, 地址范围: **00H~FFH**

## 存储器地址空间分配 ---- 线选法

2732 (2) 的地址范围: **B000H~BFFFH**

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
1	0	1	1	0 或 1	0 或 1	0 或 1	0 或 1

选中2732 (2) 时, **P2**口 (高8位的地址) 各引脚状态, 地址范围: **B0H~BFH**

P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1

选中2732 (2) 时, **P0**口 (低8位的地址) 各引脚状态, 地址范围: **00H~FFH**

## 存储器地址空间分配 ---- 线选法

**6116 (1)** 的地址范围: **E800H~EFFFH**

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
1	1	1	0	1	0 或 1	0 或 1	0 或 1

选中**6116 (1)** 时, **P2**口 (高8位的地址) 各引脚状态, 地址范围: **E8H~EFH**

P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1

选中**6116 (1)** 时, **P0**口 (低8位的地址) 各引脚状态, 地址范围: **00H~FFH**

## 存储器地址空间分配 ---- 线选法

6116 (2) 的地址范围: **D800H~DFFFH**

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
1	1	0	1	1	0 或 1	0 或 1	0 或 1

选中**6116 (2)** 时, **P2**口 (高**8**位的地址) 各引脚状态, 地址范围: **D8H~DFH**

P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1

选中**6116 (2)** 时, **P0**口 (低**8**位的地址) 各引脚状态, 地址范围: **00H~FFH**

# 存储器的扩展

## 存储器地址空间分配 ---- 译码法

译码法使用MCS-51的高位地址线进行译码，根据存储器芯片（或者I/O接口芯片）的地址分配范围产生片选信号。

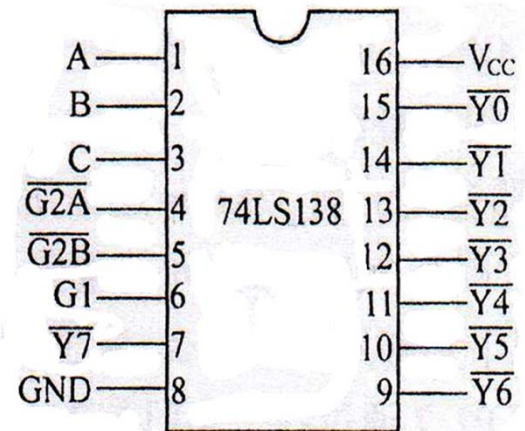
优点：寻址效率高，地址空间连续。

译码法一般使用译码芯片，常用的译码芯片有74LS138（3-8译码器）、74LS139（双2-4译码器）、74LS154（4-16译码器）等。



## 存储器地址空间分配 ---- 译码法

74LS138引脚图

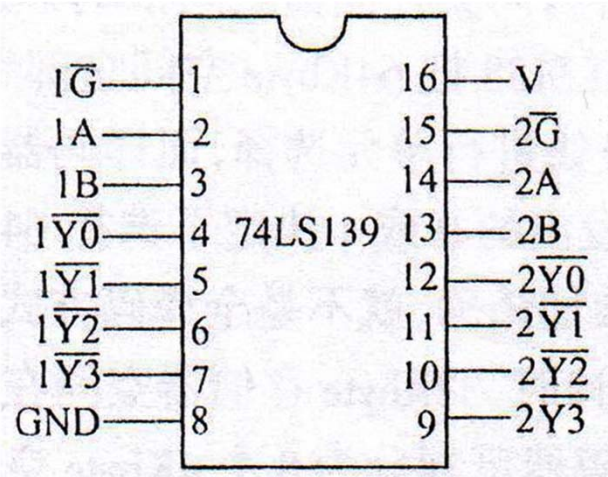


74LS138真值表

输 入						输 出							
G1	$\overline{G2A}$	$\overline{G2B}$	C	B	A	$\overline{Y7}$	$\overline{Y6}$	$\overline{Y5}$	$\overline{Y4}$	$\overline{Y3}$	$\overline{Y2}$	$\overline{Y1}$	$\overline{Y0}$
1	0	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	0	0	1	1	1	0	1	1	1	1
1	0	0	1	0	1	1	1	0	1	1	1	1	1
1	0	0	1	1	0	1	0	1	1	1	1	1	1
1	0	0	1	1	1	0	1	1	1	1	1	1	1
其 他 状 态			x	x	x	1	1	1	1	1	1	1	1

存储器地址空间分配 ---- 译码法

74LS139引脚图



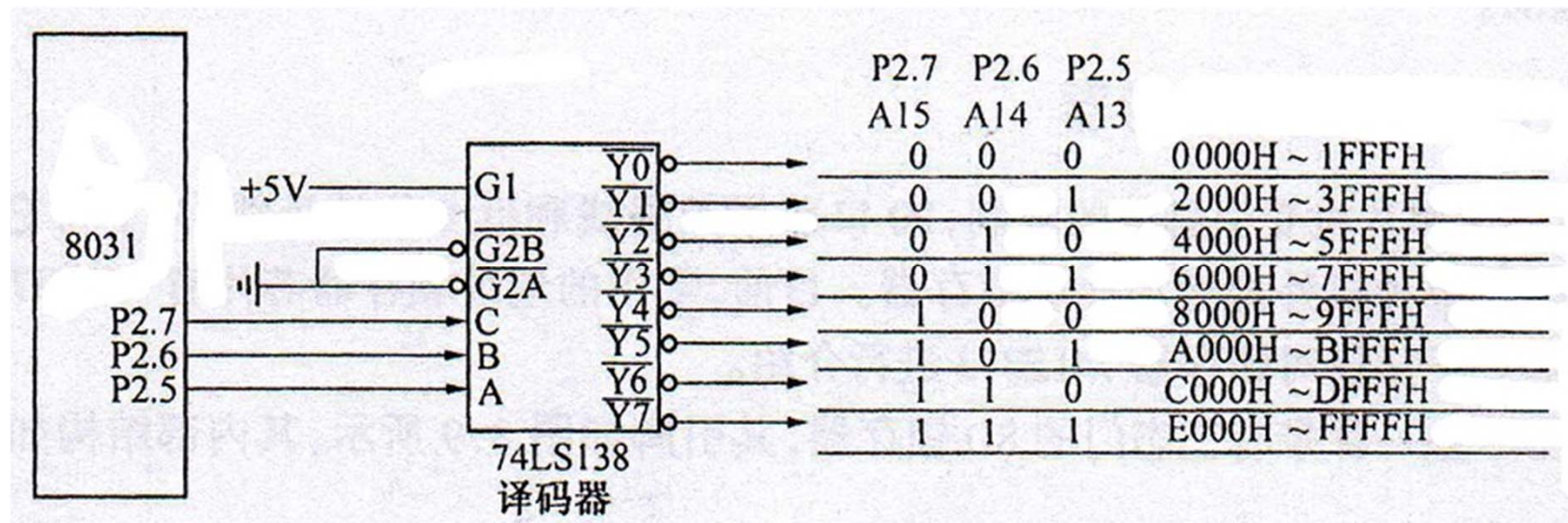
74LS139真值表

输 入 端			输 出 端			
允许	选 择					
$\overline{G}$	B	A	$\overline{Y0}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{Y3}$
1	×	×	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0



## 存储器地址空间分配 ---- 译码法

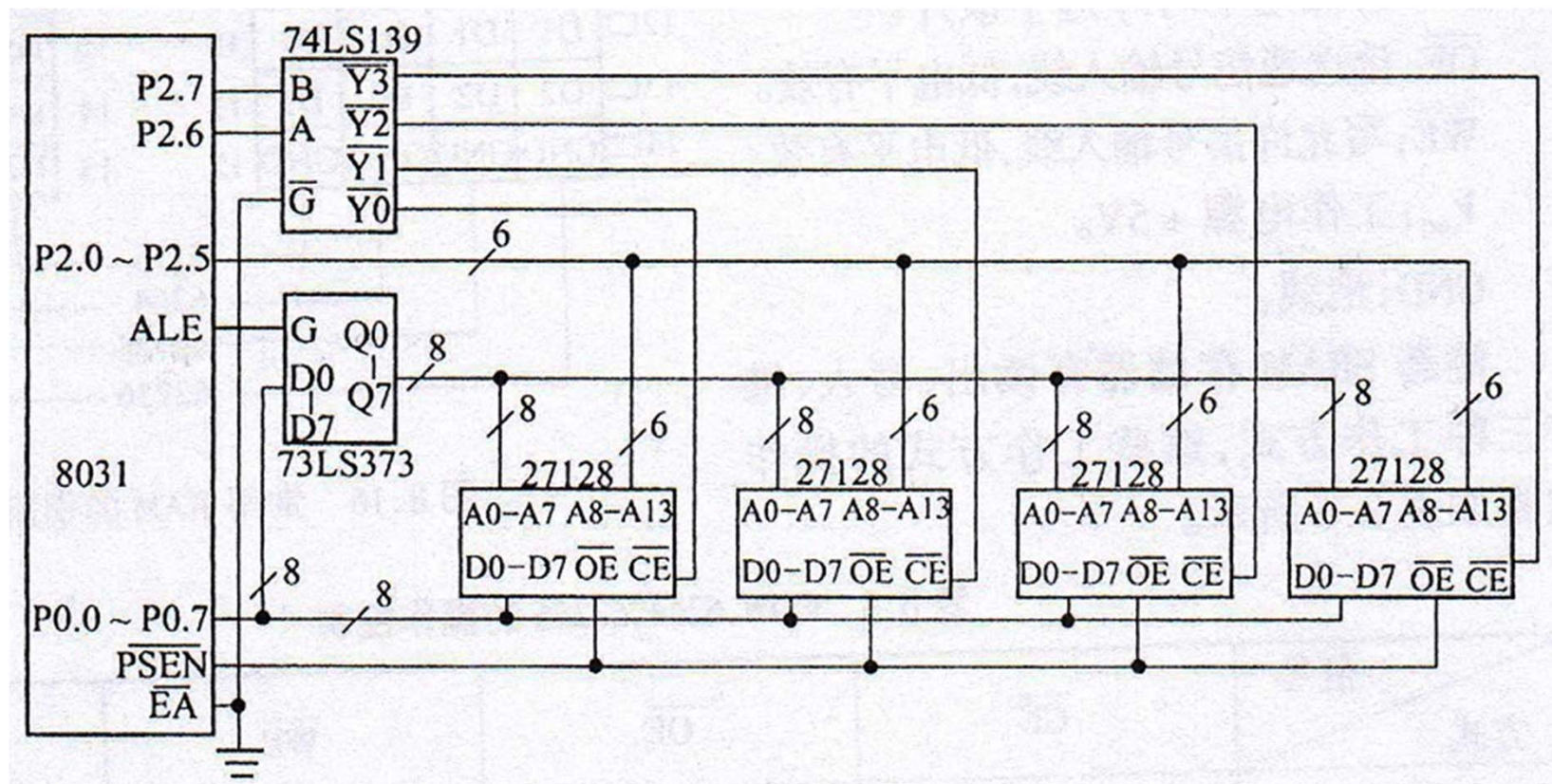
例：要扩展8片8Kbyte的RAM6264，如何通过74LS138把64Kbyte的数据存储器空间分配给各个芯片。





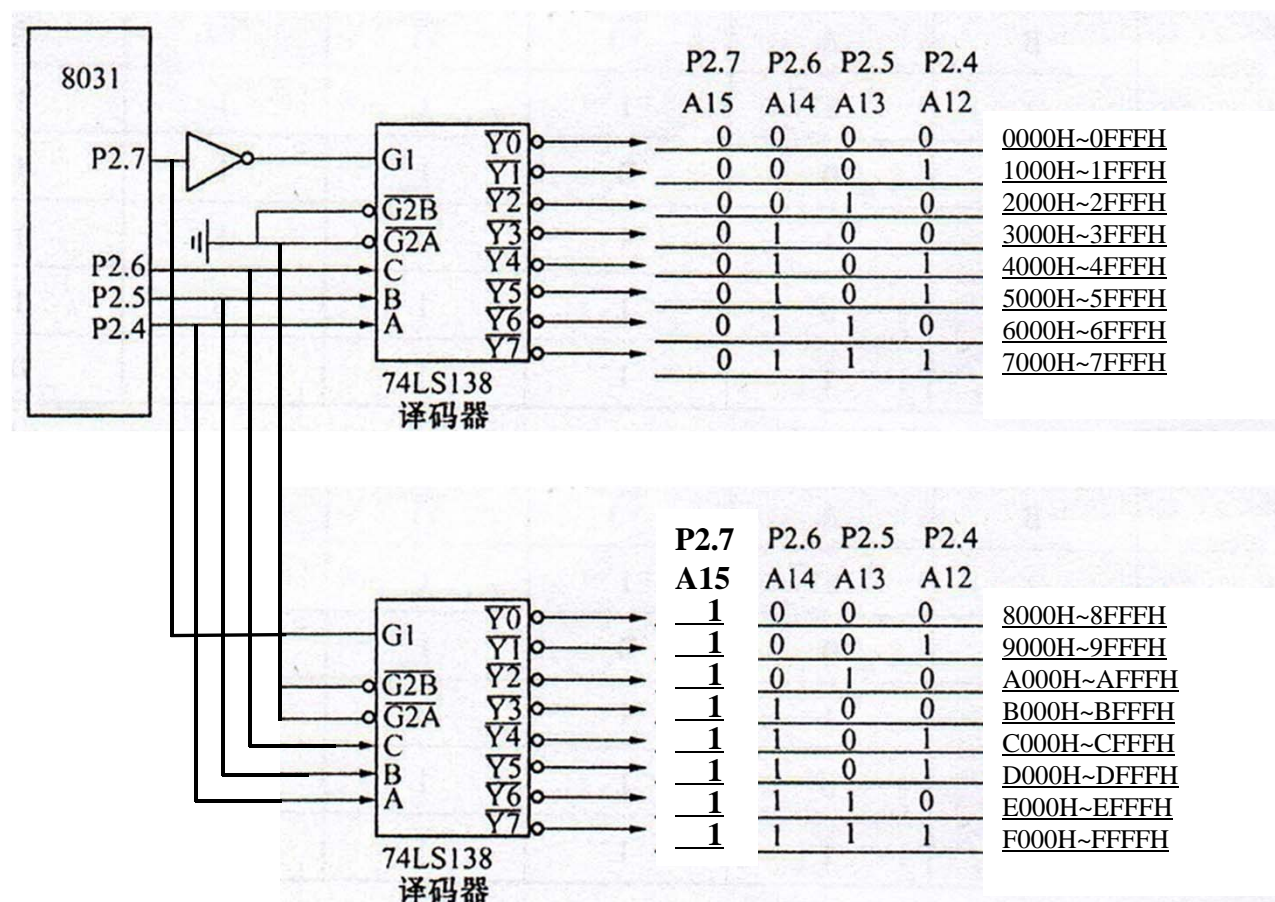
## 存储器地址空间分配 ---- 译码法

例：要扩展4片16Kbyte的EPROM 27128，如何通过74LS139把64Kbyte的程序存储器空间分配给各个芯片。



## 存储器地址空间分配 ---- 译码法

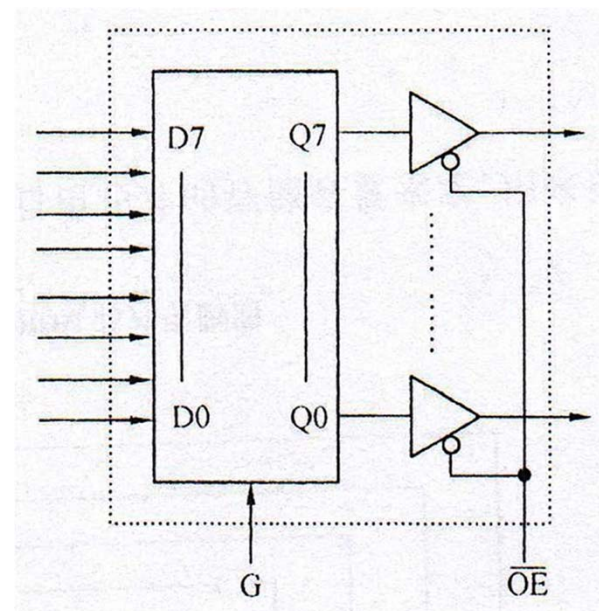
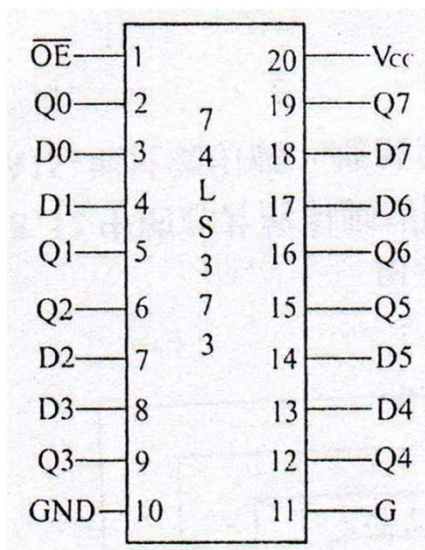
例：要扩展16片  
4Kbyte的RAM，如  
何通过74LS138把  
64Kbyte的数据存  
储器空间分配给各  
个芯片。



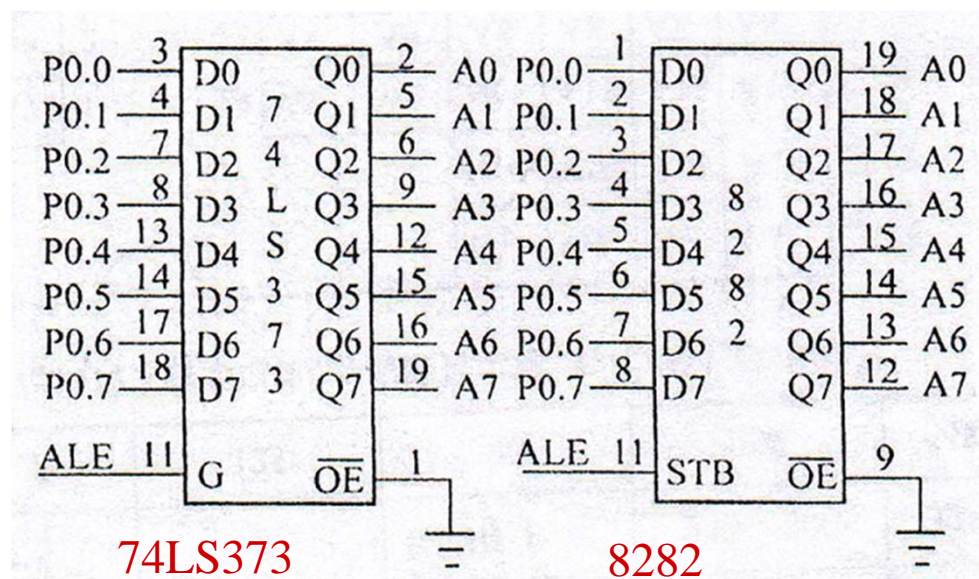


## 外部地址锁存器

P0口兼用数据总线和低8位地址总线，需要用锁存器通过时序将数据信号和地址信号分离出来。常用的锁存器有74LS373、74LS573、8282等。



$\overline{\text{OE}}$	G	D	Q
0	1	1	1
0	1	0	0
0	0	x	不变
1	x	x	高阻态



74LS373

8282

# 程序存储器的扩展

## ROM芯片分类

**ROM:** 只读存储器（**Read Only Memory**），在电源关断后存储器中保存的数据不丢失（非易失性）。通常需要专门的设备写入数据，在程序运行中只能读出数据。

- 掩膜**ROM**;
- 可编程**ROM**（**PROM, Programmable ROM**）;
- **EPROM**（**Erasable Programmable ROM**）;
- **E2PROM**（**Electrically Erasable Programmable ROM**）;
- **Flash ROM**（闪烁存储器）

# 程序存储器的扩展

MCS-51单片机访问外部程序存储器的控制信号有：

- **ALE**：用于低8位地址锁存控制；
- **$\overline{\text{PSEN}}$** ：片外程序存储器“读选通”控制信号，通常接外扩EPROM的 $\overline{\text{OE}}$ 引脚；
- **$\overline{\text{EA}}$** ：片内、片外程序存储器访问的控制信号。 $\overline{\text{EA}}$ 为“1”时，访问片内程序存储器，为“0”时，访问片外程序存储器。

MCS-51单片机的外部程序存储器操作时序有两种：

执行非MOVX指令的时序

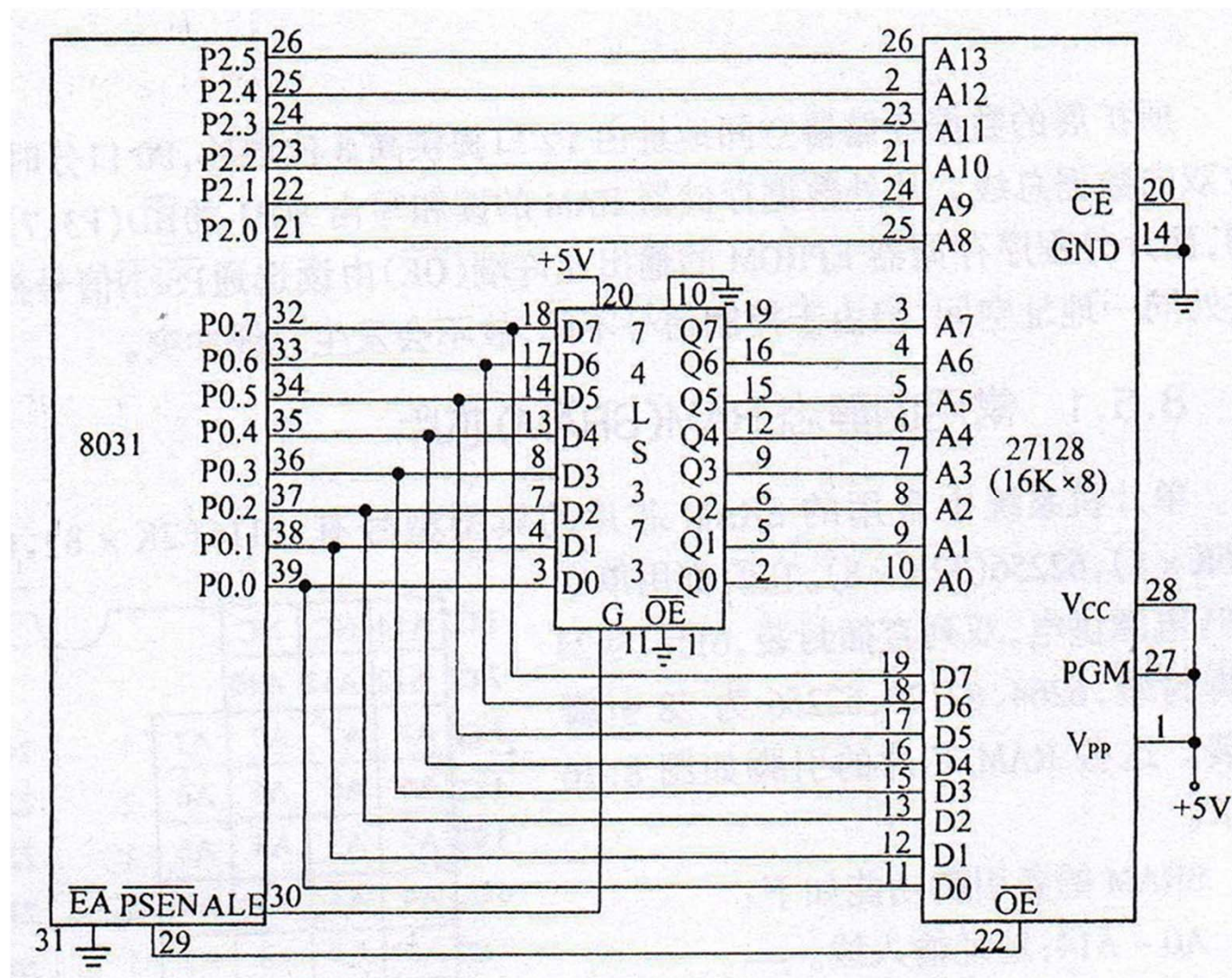
执行MOVX指令的时序



# 程序存储器的扩展

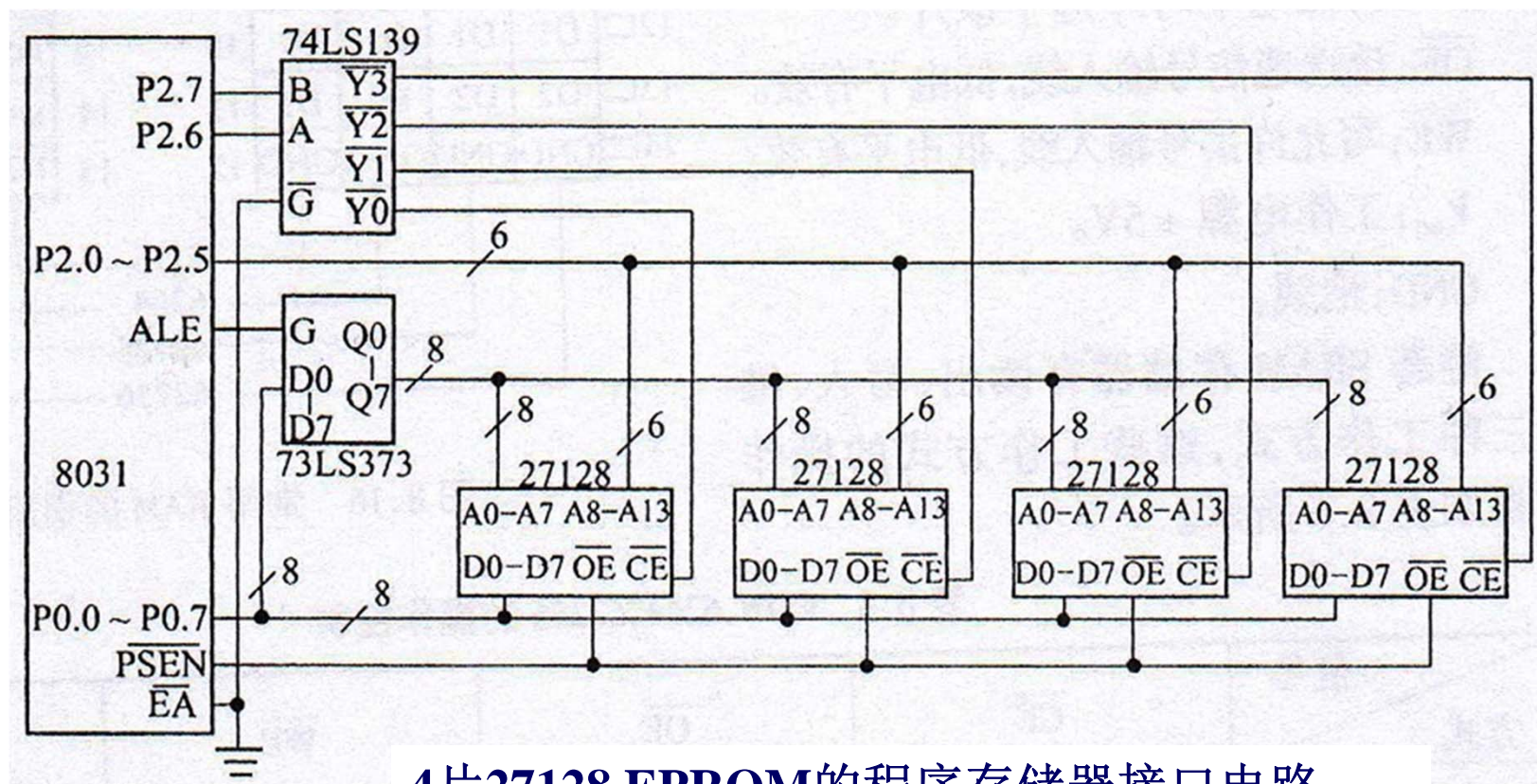
典型的**EPROM**  
接口电路

单片**27128 EPROM**  
的程序存储器接口  
电路



# 程序存储器的扩展

## 典型的EPROM接口电路

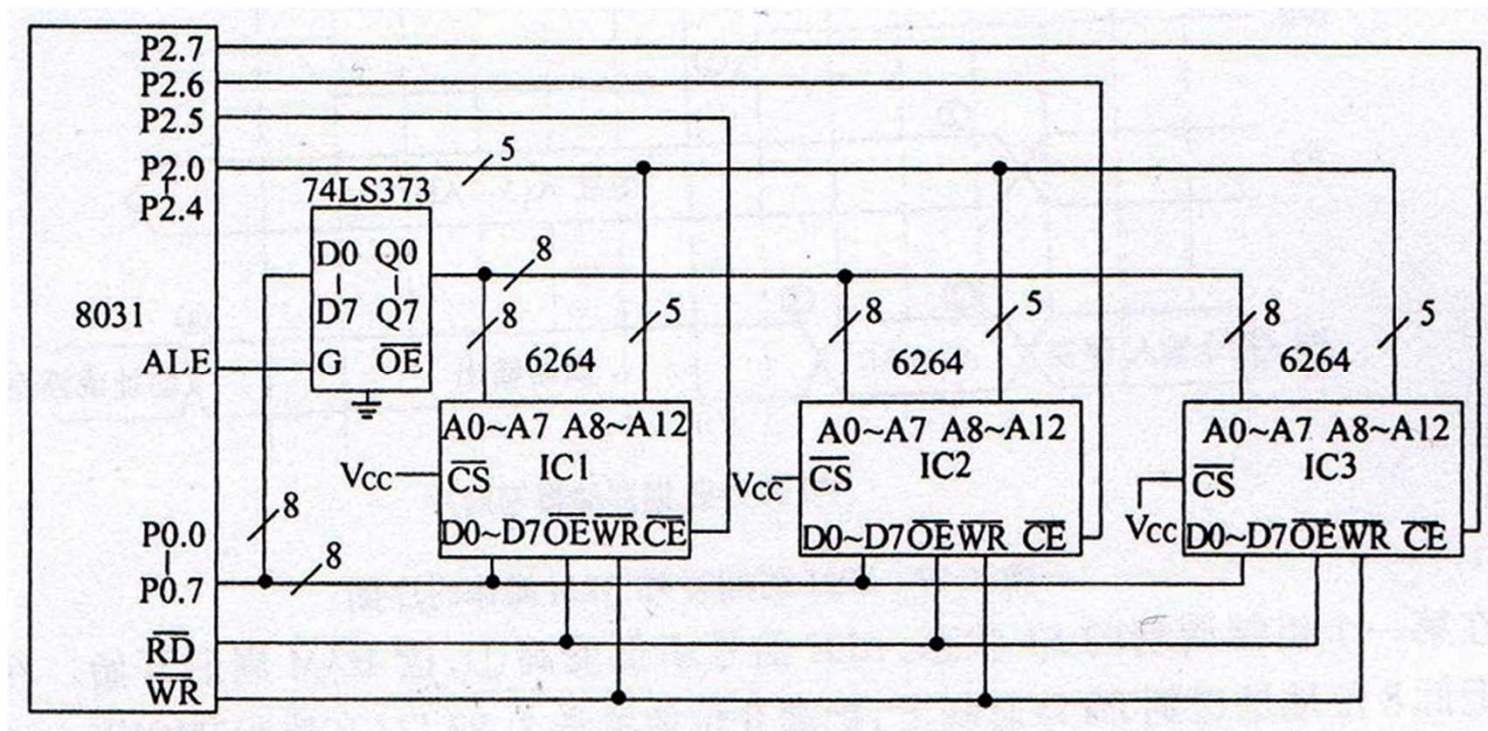


4片27128 EPROM的程序存储器接口电路



# 数据存储器的扩展

## 典型的外扩数据存储器的接口电路



线选法扩展3片6264  
电路图

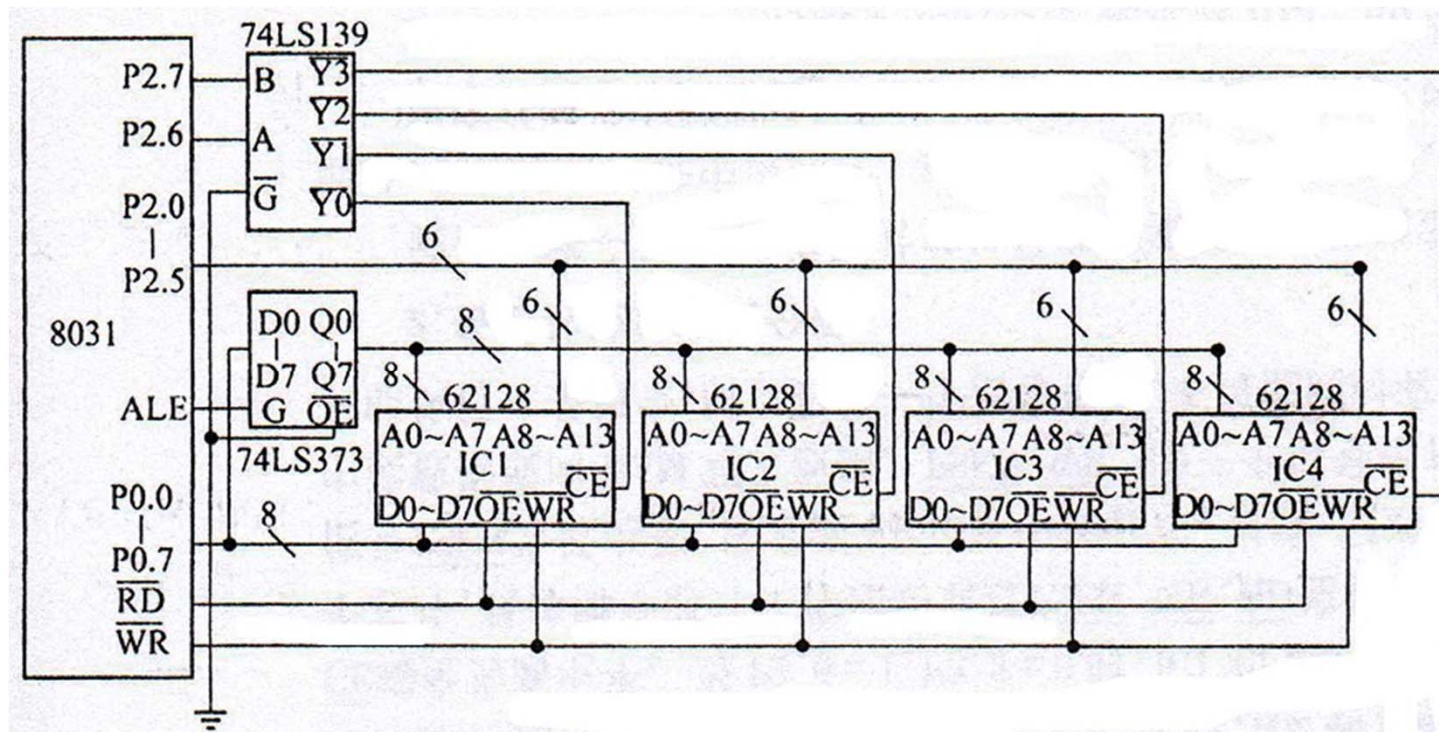
P2.7	P2.6	P2.5	选中芯片	地址范围	存储容量
1	1	0	IC1	C000H ~ DFFFH	8K
1	0	1	IC2	A000H ~ BFFFH	8K
0	1	1	IC3	6000H ~ 7FFFH	8K

存储空间表



# 数据存储器的扩展

## 典型的外扩数据存储器的接口电路



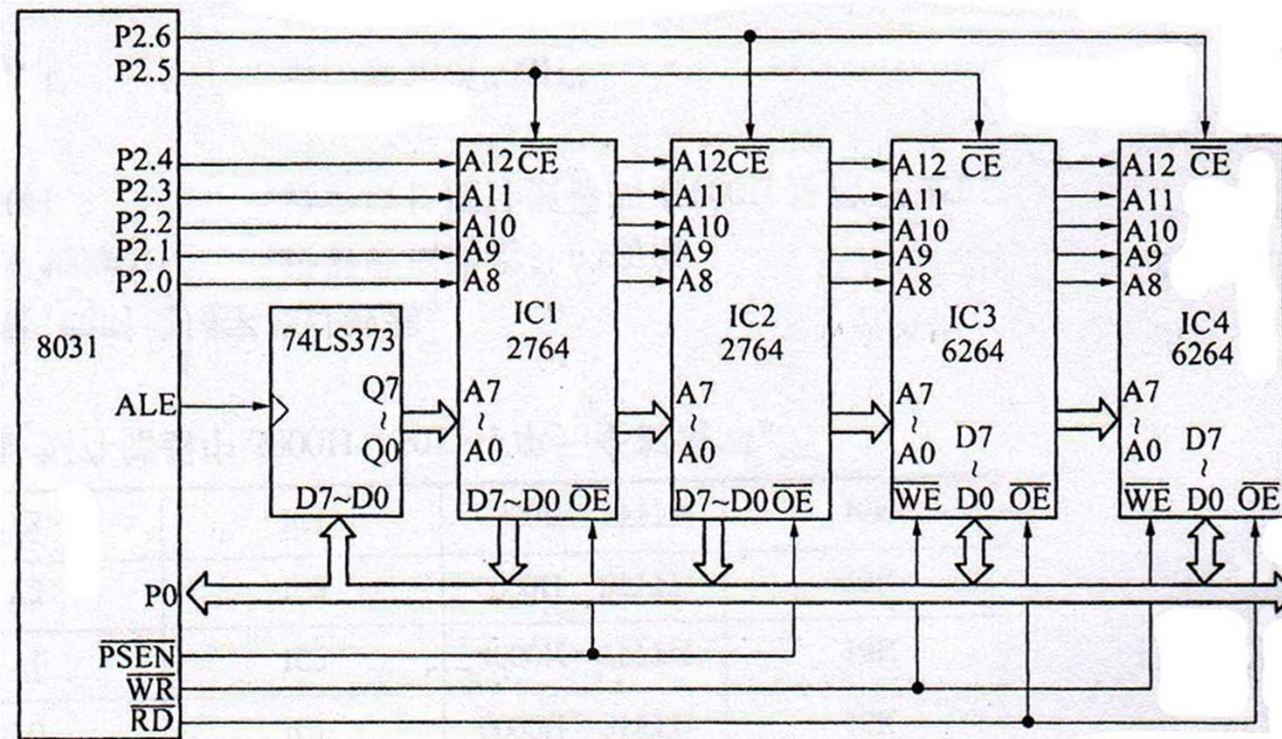
译码法扩展4  
片62128电路  
图

2~4 译码器输入		2~4 译码器 有效输出	选中芯片	地址范围	存储容量
P2.7	P2.6				
0	0	$\overline{Y_0}$	IC1	0000H ~ 3FFFH	16K
0	1	$\overline{Y_1}$	IC2	4000H ~ 7FFFH	16K
1	0	$\overline{Y_2}$	IC3	8000H ~ BFFFH	16K
1	1	$\overline{Y_3}$	IC4	C000H ~ FFFFH	16K

存储空间表

# EPROM和RAM的综合扩展

## 综合扩展的硬件接口电路



例 线选法综合扩展电路图

## 存储空间表

(P2.7=0):

**2000H~3FFFH**

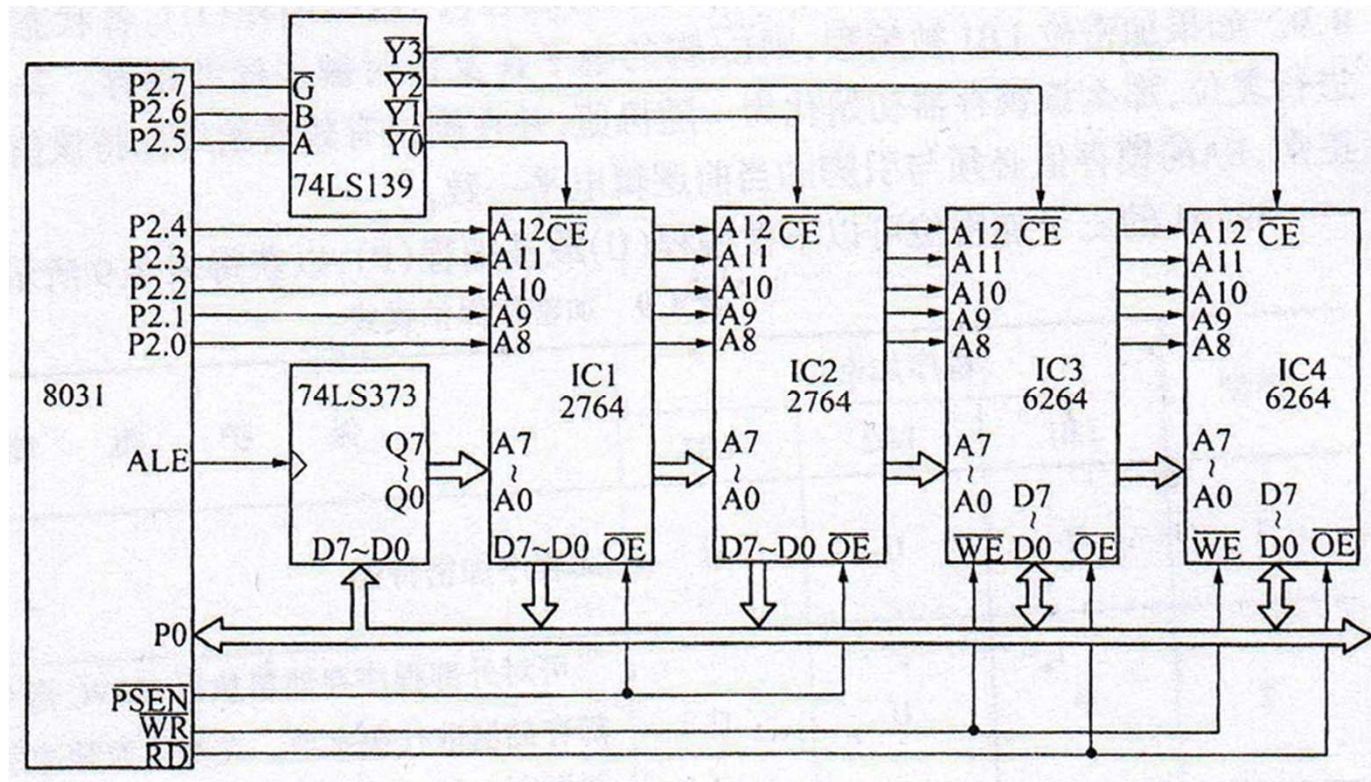
**4000H~5FFFH**

	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
空	0	1	x	x	x	x	x	x	x	x	x	x	x	x	x	x
空	1	0	x	x	x	x	x	x	x	x	x	x	x	x	x	x



# EPROM和RAM的综合扩展

## 综合扩展的硬件接口电路



芯 片	地址范围
IC4	6000H ~ 7FFFH
IC3	4000H ~ 5FFFH
IC2	2000H ~ 3FFFH
IC1	0000H ~ 1FFFH

存储空间表

例 译码法综合扩展电路图

## 程序存储器扩展方法（总结）

- 1、P0口必须外接8位地址锁存器，用ALE的下降沿锁存地址低8位，外扩存储器的片内n条地址线分别与地址锁存器输出的低8位地址，以及P2口的若干条低位地址线（n-8条，代表A8、A9...地址）一一对接；
- 2、 $\overline{\text{PSEN}}$ 信号接存储器芯片的输出使能端  $\overline{\text{OE}}$  端；
- 3、当扩展多片芯片时，各芯片的片选端  $\overline{\text{CE}}$  要根据地址范围要求，接到剩余的高位地址线或其他译码器的输出端上。

## 程序存储器扩展方法（总结）

### 4、EPROM芯片和地址锁存器芯片。

#### A、EPROM芯片

要注意片内地址线根数 $n$ 与容量大小的关系为 $2^n$ ，常用的芯片有：

（INTEL公司的产品）

2 7 1 6 : 片内地址线  $A_0 \dots A_{10}$ , 容量:  $2^{11} = 2 \text{ KB}$

2 7 3 2 : 片内地址线  $A_0 \dots A_{11}$ , 容量:  $2^{12} = 4 \text{ KB}$

2 7 6 4 : 片内地址线  $A_0 \dots A_{12}$ , 容量:  $2^{13} = 8 \text{ KB}$

2 7 1 2 8 : 片内地址线  $A_0 \dots A_{13}$ , 容量:  $2^{14} = 16 \text{ KB}$

2 7 2 5 6 : 片内地址线  $A_0 \dots A_{14}$ , 容量:  $2^{15} = 32 \text{ KB}$

2 7 5 1 2 : 片内地址线  $A_0 \dots A_{14}$ , 容量:  $2^{16} = 64 \text{ KB}$

## 程序存储器扩展方法（总结）

基本的接线方法：

- a、片内地址线的低8位与地址锁存器的输出线对应连接，其余片内高位地址线与P2口的低位线连接。
- b、片选端  $\overline{CE}$ （或 $\overline{CS}$ ）决定该芯片的地址范围在整个64KB存储空间的位置。扩单片时，可接地；扩多片时要根据地址范围具体决定分别接到何处。
- c、输出使能端  $\overline{OE}$ 端，一定要与单片机的 $\overline{PSEN}$ 引脚连接。

## 程序存储器扩展方法（总结）

### B、地址锁存器芯片

常用的有：

- a、74LS373，8282：是三态缓冲输出 8 D 锁存器。应把ALE分别接74LS373的G端、8282的STB端。此时，它们都能在ALE的下降沿到来时，锁存低8位地址；锁存器的 $\overline{OE}$ 端要接地。
- b、74LS273：是CLK上升沿锁存。此时应把ALE经反相器后，再接74LS273的CLK端，才能在ALE的下降沿到来时锁存低8位地址，锁存器的 $\overline{OE}$ 端要接地。

## 数据存储器扩展方法（总结）

- 1、也必须外接一片地址锁存器，用ALE的下降沿锁存地址低8位。具体的接线方法如下：
  - a、各RAM的n条片内地址线（决定片内容量 $2^n$ ）的**低8位**与地址锁存器输出的**低8位**地址线对应连接；其余的地址线与P2口的若干条低位地址线（n-8条，代表A8、A9... 地址）对应连接；
  - b、用单片机的 $\overline{RD}$  (P3. 7)、 $\overline{WR}$  (P3. 6) 信号，分别连接各RAM芯片的 $\overline{OE}$  (读)、 $\overline{WE}$  (写) 端；



## 数据存储器扩展方法（总结）

**c、** 当扩展多片RAM时，各芯片的片选端 $\overline{CE}$ 要根据各芯片的地址范围要求，分别接到P2口多余的高位地址线或其他译码器的输出端上。

2、所用的芯片：静态数据存储器、动态数据存储器或 EEPROM等。

单片机系统中最常用的数据芯片是静态的RAM：  
如6116， 6264等。

# 存储器扩展其他问题

## 关于P2口：

- 为什么当系统扩展程序存储器后，P2口不可以再作通用I/O口了？
- 何种情况下、如何节约P2口的I/O口线资源？
  - (1) 当外部扩展的数据存储器字节数少于256字节时，可用以下两条指令，访问外部数据存储器：

`MOVX A, @Ri;    MOVX @Ri, A;`

此时高8位地址线P2口不变化，仍可以作通用I/O口用；

## 关于P2口：

(2) 当扩展的外部数据存储器容量大于256B，但远小于64KB时，以6116为例，11位地址，高3位必须要用P2.0～P2.2送出。剩余的P2.3～P2.7仍可作通用I/O线使用。辅以软件开销如下：

```
SUB:  MOV A, #addH      ; addH是高 3 位地址，送 A
      MOV R0, #addL      ; addL 是低 8 位地址，送R0
      ANL P2, #11111000B ; 保留P2.7～P2.3的I/O信息
                        ; 清P2.2～P2.0内容
      ORL P2, A           ; P2.0～P2.2送出高 3 位地址，而
                        ; P2.3～P2.7的I/O信息并不受破坏
      MOVX A, @R0        ; 外部RAM单元内容送A
      RET
```