

TP

Additionneur 4 bits

le 14 décembre 2018

BTS SN



Introduction

L'objectif est d'étudier et simuler un additionneur 4 bits. Nous allons commencer par faire un demi additionneur, puis un additionneur et enfin l'additionneur 4 bits.

I. Étude d'un demi additionneur

- 1) Donner la table de vérité d'un demi-additionneur
- 2) Calculer les équations le plus simplifié possible :

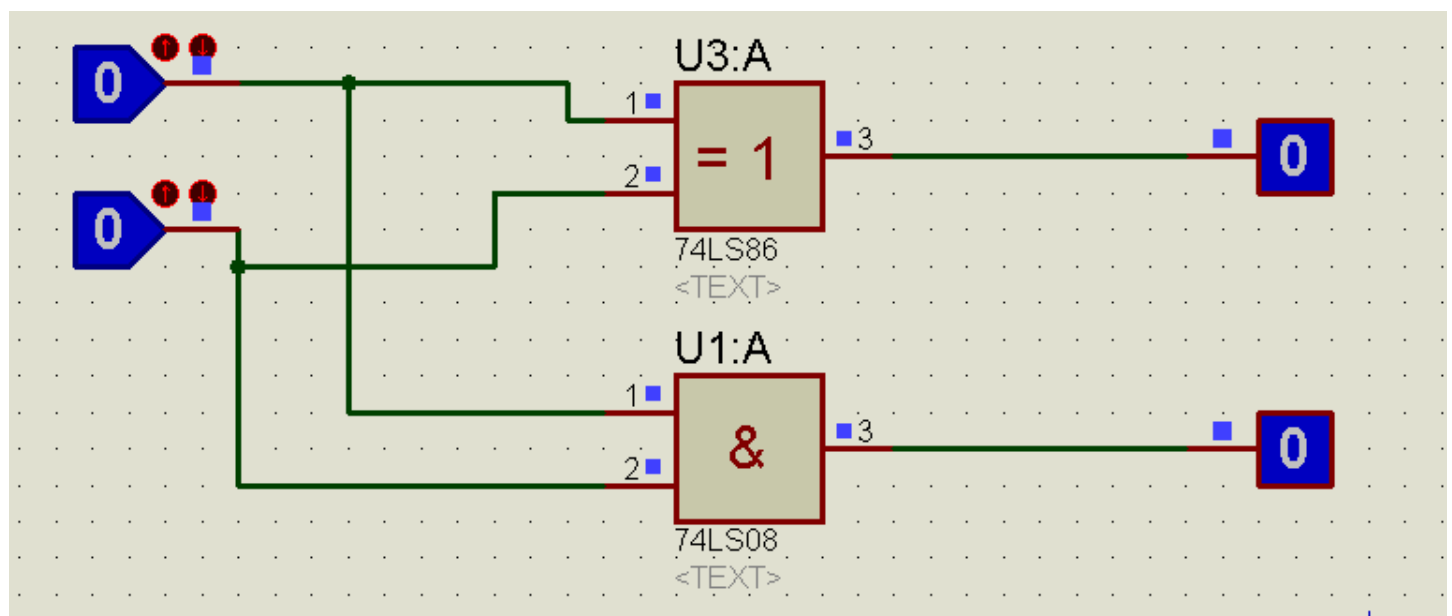
$$S = a \oplus b \text{ (ou exclusif)}$$

$$r = a.b$$

a	b	S	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

- 3) Réaliser un schéma logique pour le demi-additionneur

Nous avons réalisé un schéma logique du demi-additionneur sur ISIS.



II. Étude d'un additionneur

- 1) Donner la table de vérité d'un demi-additionneur
- 2) Calculer les équations le plus simplifié possible :

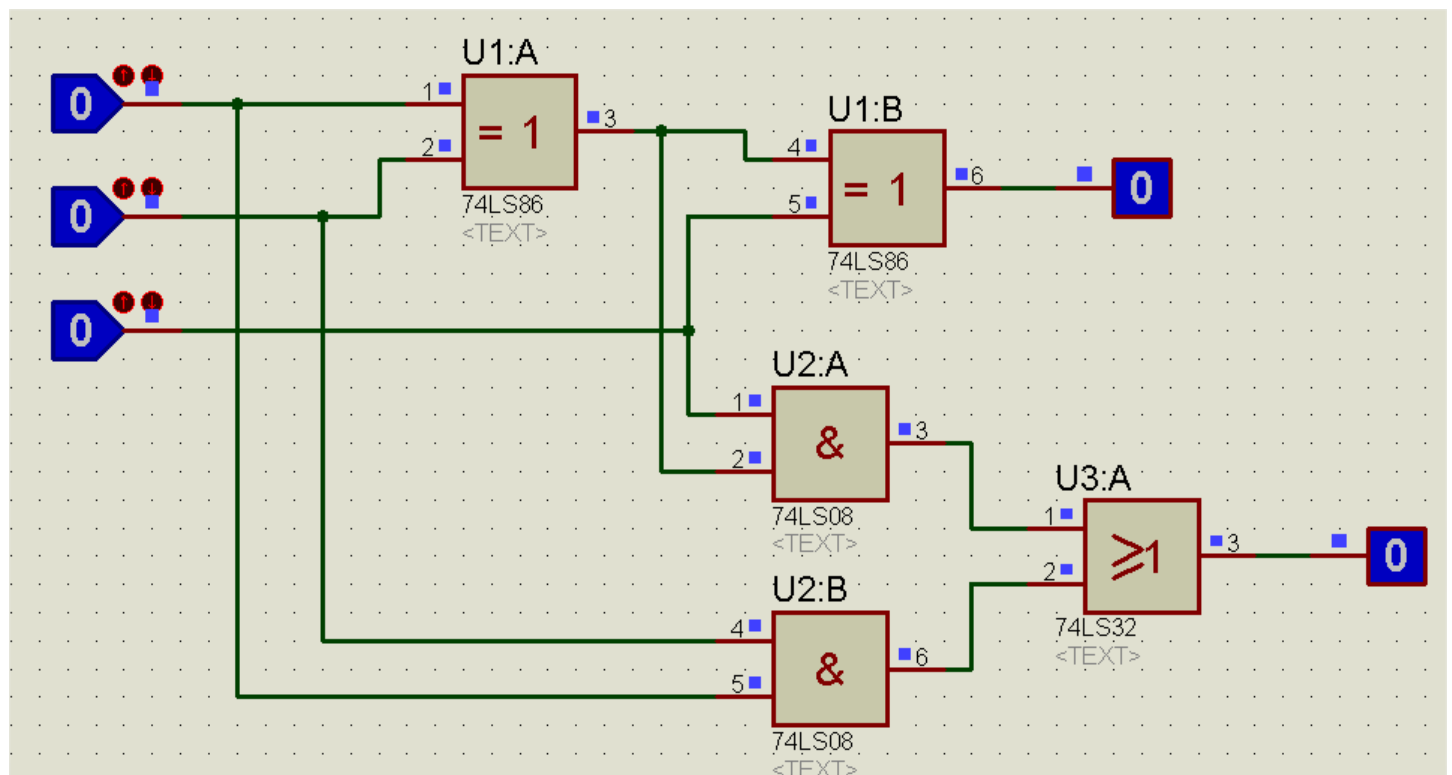
$$S = \overline{a}.\overline{b}.Re + \overline{a}.b.\overline{Re} + a.\overline{b}.Re + a.b.\overline{Re}$$

$$Rs = b.Re + a.b + a.Re$$

a	b	re	S	Rs
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

- 3) Réaliser un schéma logique pour l'additionneur

Nous avons réalisé un schéma logique du demi-additionneur sur ISIS.



III) Additionneur 4 bits

Pour réaliser donc l'additionneur 4 bits ils faut relier les sorties avec les entrées comme ci-dessous avec 4 additionneur.

On peut tester le bon fonctionnement de l'additionneur 4 bits avec 10 en binaire : 1010

Nous avons paramétré $4 + 6 = 10$ donc 0100 + 0110 et ce qui nous donne bien 1010.

