## Webgestütztes GPIO Management am Beispiel des BeagleBone Black

Bachelorarbeit im Fachbereich Medienproduktionstechnik an der Fachhochschule Köln

Caspar Friedrich Geboren am 16. Oktober 1986 Mat.-Nr. 11062078

Köln, den 14. Oktober 2014

Betreut durch Prof. Dr. Klaus Ruelberg Zweitprüfer: Prof. Dr. Luigi LoIacono

## Inhaltsverzeichnis

1.	1.1. Zielsetzung	
I.	Grundlagen	11
2.	Hardware  2.1. Single-board Computer (SBC)	14
3.	Betriebsysteme           3.1. Linux	17 17 17
4.	Webtechnologien         4.1. Webserver	19 19 19 19 19 19
II.	. Konfiguration	21
5.	Betriebssystem	23
6.	Pakete           6.1. nodejs	<b>25</b>
Ш	I. Implementierung	27
7.	Implementierung 7.1. boneserver	<b>29</b>

#### Inhaltsverzeichnis

7.2. Webinterface	
IV. Fazit	31
V. Anhang	33

## Abbildungsverzeichnis

7.1.	Test figure.																	2	)(

## **Tabellenverzeichnis**

.1.	BeagleBone Black Expansion Header (P8)									35
.2.	BeagleBone Black Expansion Header (P9)									36

### 1. Einleitung

Das Internet of Things ist ein rasant wachsender Anwendungsbereich. Angetrieben durch eine zunehmende Akzeptanz digitaler Systeme und durch eine günstige Entwicklung in Baugröße, Leistung und Zuverlässigkeit und nicht zuletzt im Preis haben dazu geführt, dass digitale Systeme heute in allen Lebensbereichen anzutreffen sind. Durch die Annäherung der Hardware-Hersteller an die "Hobby"-Entwickler und dem Erfolg von Arduino und Co. ist der Entwicklungsaufwand eigener Hardware-Projekte erheblich kleiner als noch vor einigen Jahren.

#### 1.1. Zielsetzung

Nach dieser Entwicklung ist es naheliegend, auch den Laboralltag zu digitalisieren und die Verschiedenen Anforderungen und Aufgaben auf einem einzigen flexibelen System zu realisieren. Ziel dieser Arbeit ist es dabei ein Steuersystem für Messanwendungen zu schaffen, das sich einfach konfigurieren lässt, flexibel in der Anwendung ist und gleichzeitig kostengünstig bleibt. Besonderes Augenmerk soll dabei auf der ausreichenden Verfügbarkeit verschiedener GPIO liegen, insbesondere Pulsbreitenmodulation und Analog/Digital-Konverter sind für Messanwendungen interessant. Die anfallenden Messdaten sollen protokolliert werden und extern verwendbar sein. Die zu entwickelnde Applikation soll auf keinen bestimmten Anwendungsfall hin spezialisiert sein sondern dem Endanwender die Möglichkeit geben sich eine für sein Projekt passende Umgebung zusammen zu stellen. Weiter soll das System auch autark, damit auch über das Internet, arbeiten können.

#### 1.2. Definitionen

In dieser Arbeit wird ein **BeagleBone Black Rev. A5C** verwendet. Andere Versionen des Boards sind, sofern kompatibel, ebenfalls verwendbar allerdings nicht getestet. Um eine gut Lesabrkeit zu ermöglichen ist mit "BeagleBone" im Folgenden immer diese Version gemeint.

## Teil I.

## Grundlagen der verwendeten Technologien und Hardware

#### 2. Hardware

#### 2.1. Single-board Computer (SBC)

Ein Single Board Computer oder auch SBC, zu deutsch ein Einplatinenrechner, ist ein Computersystem bei dem alle für die Verwendung nötigen Bauteile auf einer einzelnen Platine verbaut sind. Hierbei sind sind neben den essenziellen Komponenten wie Prozessor, RAM und ROM auch Controller für verschiedene I/O-Schnittstellen, Oszillatoren oder Co-Prozessoren verbaut. Single Board Computer werden vor allem in der Industrie als Steuersysteme eingesetzt, da sie oft billiger und flexibler sind als fest verdrahtete Steuersysteme. Mit zunehmender Miniaturisierung und steigender Leistungsfähigkeit finden SBC's heute auch in alltäglichen Geräten wie Autos, Waschmaschienen oder Fernbedienungen verwendung.

Technisch gesehen sind auch erste Heimcomputer wie der C64 oder Atari ST Single Board Computer, allerdings lassen sich diese ohne Ein- und Ausgeabegräte wie Maus, Tastatur, Bildschirm nicht sinnvoll einsetzen und werden in der Regel nicht als solche Bezeichnet.

#### Schnittstellen

Single Board Computer verfügen, je nach Anwendungsgebiet, über eine Vielzahl verschiedener analoger und digitaler I/O-Schnittstellen.

Übliche Schnittstellen sind

- Digitale IOs
- PWM
- Analog/Digital Converter (ADC)
- UART<sup>1</sup>
- SPI
- I<sup>2</sup>C

<sup>&</sup>lt;sup>1</sup>Hierüber ist eine Implementierung der verbreiteten RS232/422/485-Schnittstelle möglich und auch üblich

Aktuelle (Entwickler-)Systeme haben in der Regel einen oder mehrere USB-Anschlüsse (sowohl Client als auch Host Ports sind üblich), oder zumindest einen JTAG-Port, was die Programmierung wesendlich vereinfacht. Des weiteren verfügen leistungsstärkere Systeme oft auch über einen Grafikausgang<sup>2</sup>.

#### 2.2. System on a Chip (SOC)

Eng verknüpft mit der Entwicklung der SBC ist das Konzept der System-on-a-Chip bzw. SOC. Hierbei werden die meisten oben genannten Komponenten eines Systems direkt in einem Einzelnen IC verbaut. Meist sind nur ROM und Controller für höhere Schnittstellen USB oder LAN (in manchen Fällen auch Grafik) extern angebunden.

Heutige Single-board Computer mit einem SOC können sehr leistungsstark sein, sind als Mehrkernsystem aufgebaut und haben Taktraten von mehreren GHz. Diese Computer sind vom Design her stark an Desktop-Systeme angepasst und können oft mit einem vollwertigen Linux- oder Windows-System betrieben werden.

Gerade bei diesen leistungsstarken SOCs hat sich die ARM-Architektur durchgesetzt. 1983 als Nebenprojekt gegründet hatte die 32-Bit-Architektur bereits 2002 einen Marktanteil von fast 80% (2)

Single Board Computer lassen sich (sehr) grob in zwei Klassen unterteilen:

#### 1. Leistungsschwache Systeme

Die Taktraten dieser Prozessoren liegen überlicherweise unter 50MHz, in seltenen Fällen über 100MHz. Diese Systeme werden meist direkt programmiert und finden vor allem im low energy-Sektor anwendung.

#### 2. Leistungsstarke Systeme

Hier ligen die Taktraten meist im GHz-Bereich. Hauptanwendungsbereiche sind Mobilfunksysteme und embedded computing in der Industrie. Gerade im Mobilfunkbereich sind oft Mehrkernsysteme anzutreffen und es wird bis auf wenige Ausnahmen oberhalb eines Betriebssystems, meist Linux bzw. Android, programmiert.

#### 2.2.1. BeagleBone Black

Für diese Arbeit verwende ich einen BeagleBone Black Rev. A5C (im Folgenden BeagleBone), Ein quelloffenes Entwickler-Board Mit einem ARM® Cortex<sup>TM</sup>-A8 Prozessor (Single Core) von Texas Instruments.

Die wichtigsten Features:

• 1GHz Taktrate

<sup>&</sup>lt;sup>2</sup>Meist HDMI oder eine der Miniaturvarianten

- 512MB DDR3 RAM
- $\bullet$  2GB $^3$  Onboard Flash Memory
- 10/100 Mbit/s Ethernet
- $\bullet~69~\mathrm{GPIO^4}$ mit mehreren PWM-Ausgängen und analogen Eingängen.
- $\bullet$  Verhältnismäßig geringer Preis von ca<br/>. $45 \, {\in}$

 $<sup>^34\</sup>mathrm{GB}$  ab Rev. C

 $<sup>^4\</sup>mathrm{Laut}$  Dokumentation. 27 sind ohne weitere Konfiguration direkt verfügbar

### 3. Betriebsysteme

Da die Recourcen des BeagleBone Black sehr begrenzt sind, wird für diese Arbeit ein schlankes Betriebssystem benötigt, welches nur wenig Speicher benötigt und geringen Leistungs-Overhead verursacht. Für diesen Zweck gibt es spezielle Versionen der bekannten Betriebssysteme wie Microsoft Windows oder Linux sowie verschiedene "uinxoide"Betriebssysteme.

#### 3.1. **Linux**

Linux hat den Vorteil, dass nahzu alle Software als source code verfügbar ist und im Zweifel angepasst werden kann. Zu dem ist es üblich Lizenzen zu verwenden, die eine nicht-komerzielle Anwendung sowie Anpassungen kostenfrei zulassen.

Ein eigenes Linux zu entwickeln wäre aus Sicht der Performance sicherlich die beste Wahl und ist auch in der Industrie weitgehend üblich, würde allerdings den Rahmen dieser Arbeit sprengen. Zu dem gibt es einige sehr schlanke und bereits für den BeagleBone angepasste Linux Distributionen.

#### 3.1.1. Linux Distributionen

BeagleBoard.org bietet auf für den BeagleBone Black zwei verschiedene Distributionen an: Ångström und Debian. Beide Distributionen haben ihre Vor- und Nachteile. Ein weiteres Projekt, welches sich unter Entwicklern großer Beliebtheit erfreut ist Arch Linux, welches auch als Basis für diese Anwendung dienen soll.

**The Ångström Distribution** ist auf dem BeagleBone vorinstalliert und stellt die Hauptdistribution dar. Diese Distribution findet im wesendlichen Anwendung bei Speichersystemen wie NAS oder FTP-Server, wichtigstes feature ist daher der gringe Leistungs- und Speicherbedarf.

**Debian Linux** gilt im allgemeinen ans (rock-)stable und ist eine der verbreitetsten Distributionen, zu dem basieren einige weitere namhafte Distributionen aud Debian Linux. Stärke und gleichzeitig auch Schwäche dieser Distribution sind die langen und umfangreichen Softwaretests. Wenn ein Paket in den offiziellen repositories verfügbar ist kann man zwar davon ausgehen, dass es fehlerfrei funktioniert und zu allen anderen angebotenen Pakete kompatibel ist, allerdings liegt es meist nicht mehr in der aktuellen Version vor. Das kann gerade bei Software aus dem Bereich Netzwerk/Internet problematisch werden.

3. Betriebsysteme

ArchLinux ...

## 4. Webtechnologien

#### 4.1. Webserver

Was ist ein Webserver? Welche sind die verbreitetsten und was sind ihre Besonderheiten.

#### 4.1.1. Lighttpd

Warum wird Lighttpd verwendet?

#### 4.1.2. Weitere Webserver

**Apache** 

#### 4.2. WebSockets

#### 4.2.1. WebSockets vs. PHP

#### 4.3. Node.js

Was ist Node.js, wie wird es verwendet.

## Teil II. Konfiguration des Betriebssystems

## 5. Betriebssystem

Hier werden alle, von den Defaults der Distribution abweichenden, Einstellungen beschrieben.

#### 6. Verwendete Pakete

Zusätzlich zu den mitgelieferten Pakteten der Distribution werden noch ein HTTP server, ein FTP server und die JavaScript/Node.js engine. Zusätzlich wird noch ein Proxy server benötigt um mit geringem Aufwand SSL-Verschlüsselte Verbindungen zu ermöglichen.

haproxy HAProxy ist eigentlich ein Proxy server, der eingesetzt wird um HTTP-Anfragen auf mehrere Server zu verteilen. Wesendlich interessanter für diese Arbeit ist allerdings, dass der HAProxy nativ SSL-Verschlüsselte Verbindungen verarbeiten kann und dabei in der Basis sehr leicht zu konfigurieren ist.(1)

In diesem wird wird HAProxy eingesetzt um WebSocket requests von regulären HTTP requests zu trennen und auf unterschiedliche Dienste weiter zuleiten. Ziel dieser Maßnahme ist es nach außen die gesamte Website hinter einem Port zu betreiben obwohl die beiden Prozessen völlig von einander getrennt sind. So ist die gefahr, dass, bei einem Feldeinsatz, der Port für den WebSocket server von einer Firewall blockiert wird minimal. Die website ist entweder vollständig oder überhaupt nicht zu erreichen. Auch ist der der WebSocket server, der systembedingt mit root-Rechten laufen muss, ausschließlich per WebSocket über den Proxy zu erreichen und ist so gegenüber Angriffen von außen wetgehend sicher.

Ein weiterer wichtiger Punkt ist, dass sich für jeden Server die maximale Anzahl der aktiven Verbindungen bequem per Config file einstellen lassen. So kann ohne besondere Programmierung sichergestellt werden, dass immer nur eine Verbindung zum WebSocket server besteht. Alle weiteren verbindungsanfragen werden auf pending gesetzt und weitergeleitet sobald ein Slot frei wird.

**lighttpd** Ein webserver...

**vsftpd** Ein ftp-server...

#### 6.1. nodejs

#### bonescript

Beschreibung der bonescript<sup>1</sup> library.

<sup>&</sup>lt;sup>1</sup>https://github.com/jadonk/bonescript

#### 6. Pakete

#### ws

Beschreibung der verwendeten websocket library.

# Teil III. Implementierung

## 7. Implementierung

Das webinterface besteht im aus zwei Teilen: Einem WebSocket server, der die Steuerung der GPIO erledigt und einem Webserver, der die Dokumente ausliefert.

#### 7.1. boneserver

Der Web Socket server ist via Node.<br/>js implementiert und und verwendet die  $bonescript^1$  library zur steuerung der GPIO.

#### 7.2. Webinterface

<sup>&</sup>lt;sup>1</sup>https://github.com/jadonk/bonescript

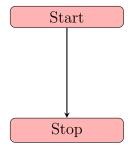


Abbildung 7.1.: Test figure

## Teil IV.

## Fazit und Erweiterungsmöglichkeiten

# Teil V. Anhang

Notes	Ground	Ground	Used on Board (Group: pinmux_emmc2_pins)												Used on Board (Group: pinmux_emmc2_pins)		Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_ndmi_boneit_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp hdmi_bonelt_pins)	Allocated (Group: nxp_ndmi_bonelt_pins) Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Allocated (Group: nxp_ndmi_boneit_pins)	Allocated (Group: nxp_hdmi_bonelt_pins)	Updates Available at www.derekmolloy.ie																		
		:	ව	13	82	<b>8</b> 2	R7	4	9 :	90	T12	T10	T11	U13	V13	U12	V12	67	60	8/	08 57	<u> </u>	9/	O.S	V2	£ 5	8 4	T5	٨3	4 5	En	n1	U2	74	T1	T2	22 2	4 Z	22	CPU	PIN						
			gpmc_ad6	gpmc_ad7	gpmc_ad2	gpmc_ad3	gpmc_advn_ale	gpmc_oen_ren	gpmc_beun_cle	gpmc_wen	GPMC AD12	gpmc ad9	gpmc_ad10	gpmc_ad15	gpmc_ad14	gpmc_ad11	gpmc_clk_mux0	gpmc_csn2	gpmc_csn1	gpmc_ad5	gpmc_ad4	gpmc_adi	gpmc_csn0	lcd_vsync	lcd_pclk	lcd_hsync	lcd_data14	lcd_data15	lcd_data13	lcd_data11	lcd_data10	lcd_data8	lcd_data9	lcd_data7	lcd_data4	lcd_data5	lcd_data2	lcd_data3	lcd_data1	Mode 0				Bit 2,1,0	Mux Mode	000 Mode 0 to 111 Mode 7	
1000			mmc1_dat6	mmc1_dat7	mmc1_dat2	mmc1_dat3				7	ICD DATA19	lcd data22	lcd_data21	lcd_data16	lcd_data17	lcd_data20	lcd_memory_clk	gpmc_be1n	gpmc_clk	mmc1_dat5	mmc1_dat4	mmc1_dat0		gpmc_a8	gpmc_a10	gpmc_a9	gpmc_all	gpmc_a19	gpmc_a17	gpmc_a15	gpmc_a14	gpmc_a12	gpmc_a13	gpmc_ao	gpmc_a4	gpmc_a5	gpmc_a2	gpmc_a3	gpmc_a1	Mode 1				Bit 3	Enable Pullup/down	0 Enabled 1 Disabled	in Ax2f no nullin/o
-							timer4	timer7	timer5	timerb	MMC1 DATA	mmc1 dat1	mmc1_dat2	mmc1_dat7	mmc1_dat6	mmc1_dat3	gpmc_wait1	mmc1_cmd	mmc1_clk								eOFP1 index	eQEP1_strobe	eQEP1B_in	ehrpwm1B	ehrpwm1A	ehrpwm1_tripzone_in	ehrpwm0_synco							Mode 2			GPIO Settings	Bit 4	Pullup/Pulldown	0 Pulldown select 1 Pullup select	e o Olttelit GPTO(mode 2) 8x82 pulldown 8x12 pulling 8x3£ no pulling/down
										Lack Comm	MMC2 DATO	mmc2_dat5	mmc2_dat6	mmc2_dat3	mmc2_dat2	mmc2_dat7	mmc2_clk										mcasp0 axr1	mcasp0_ahdkx	mcasp0_fsr	mcasp0_ahclkr	mcasp0_axr0	mcasp0_aclkx	mcasp0_fsx	eQEP2_strobe	eQEP2A_in	eQEP2B_in	ehrpwm2_tripzone_in	enrpwm0_synco	ehrpwm28	Mode 3				Bit 5	Receiver Active	0 Disable 1 Fnable	9 OITPIT GPTO/mode7
										ri acasoo	FOFD2A IN	ehrpwm2B	ehrpwm2_tripzone_in	eQEP2_strobe	eQEP2_index	ehrpwm0_synco	ACmwarda	William Miles									uart5 rxd	mcasp0_axr3	mcasp0_axr3	mcasp0_axr2		uart5_txd	uart5_rxd	pr1 edio data out7			9			5 Mode 4				Bit 6	Slew Control	0 Fast 1 Slow	
																	ıtsı										ısı	ısı	sn	ISI	ısı	tsn	Sn							6 Mode 5							
																	mcasp0_fsr						L				l uart5 ctsn			] uart3_rtsn	L		] uart2_rtsr							Mode 6							
INIONE					gpio1[2]	gpio1[3]	gpio2[2]	gpio2[3]	[5]20id8			gpio0[23]			- 1	gpio0[27		gpio1[31]		gpio1[5]	gpio1[4]	gpio1[1]		gpio2[22]			gpioz[2			gpio2[17]				gpio2[12]	gpio2[10	gpio2[11,	gpio2[8]	gpio2[9]	gpio2[7]	Mode 7							
Manne	DRIND	DGND	GPIO1_6	GPI01_7	GPI01_2	GP101_3	TIMER4	TIMER7	TIMERS	IIMER6	GPIO1 12	EHRPWM2B	GPI00_26	GPI01_15	GPI01_14	GPI00_27	GPIO2_1	GPIO1 31	GPI01_30	GPI01_5	GPIO1_4	GPIO1	GPI01_29	GPI02_22	GPI02_24	GPI02_23	UARTS CTSN	UARTS_RTSN	UART4_RTSN	UART3_RTSN	UART3_CTSN	UARTS_TXD	UARTS_RXD	GPI02_12 GPI02_13	GPI02_10	GPI02_11	GP102_8	GPIO2 9	GP102_7	Name					GPI01_21	GPIO2_22 GPIO2_23	GPIO2 24
PIONO.			38	33	34	32	99	29	69									63		37	36											78 (		0/	74	75	72	70	71	GPIO NO.	(Mode 7)					86	
SPINS ADDR/OFFSET GPIO NO.			0x818/018	0x81c/01c	0×808/008	0x80c/00c	060/068×0	0x894/094	0x89c/09c	0x898/098	0x830/034	0x824/024	0x828/028	0x83c/03c	0x838/038	0x82c/02c	0x88c/08c	0x884/084	0x880/080	0x814/014	0x810/010	0x804/004	0x87c/07c	0x8e0/0e0	0x8e8/0e8	0x8e4/0e4	0x8d8/0d8	0x8dc/0dc	0x8d4/0d4	0x8cc/0cc	0x8c8/0c8	0x8c0/0c0	0x8c4/0c4	0x8bc/0bc	0x8b0/0b0	0x8b4/0b4	0x8a8/0a8	UX8ac/Uac	0x8a4/0a4	ADDR + G		Offset from:	44e10800		0x854/054	0x858/058 0x85c/05c	0x860/060
SPINS AD			9		2 0													33 0		2				26 0				55 0		51 0				47 0				43	Н	cat \$PINS		ō,	•			22 09	
اء	P8_01	P8_02	8 03	P8_04	8_05	90 8	8_07	P8_08	60 8	8 10	8 12	8 13	8_14	8_15	8_16	P8_17	8 18	P8_20	8_21	8_22	8 23	8 25	8_26	8_27	8 28	8 29	8 31	8_32	8_33	8 34	8_36	8_37	8 38	P8 40	P8_41	P8_42	P8_43	8 44	P8_46	P9 Header cat				User LEDs	USRO	USR1 USR2	IIS3

Tabelle .1.: BeagleBone Black Expansion Header (P8)

35

Spinc_cand   min_cand   Spinc_ball   117	Fig. 3.35   Fig. 2.35   Fig. 3.25   Fig.	Col 3   Col														200
1975   1975	1975   1975	10.00   2.1   2.			QND											Ground
10.00   1.00	10.00   1.00	100   10   10   10   10   10   10   1			DC_3.3V											250mA Max Current
1875   1872	10,00,51   10,00,52	1975   1975			DC_3.3V											250mA Max Current
17.00   17.0	1975   1975	100   100			VDD_5V											1A Max Current (only if DC jack powered
1915   1915	1979   1979	1878   1978			VDD_5V											1A Max Current (only if DC jack powered
Part	1973   1975	1972   1972			SYS_5V											250mA Max Current
					SYS_5V											250mA Max Current
10.000   1	10,000,000   10,	Secretary   Secr			PWR_BUT											Has a 5V Level (pulled up by TPS65217C
Part	Control   Cont	Control   Cont	ç	orojoro o	SYS_RESETN	ć	to do-				7		¢:	RESET_OUT	A10	
Secretary   Control   Co	Controller   Con	Control   Cont	87	0x8/0/0/0	UAR14_KXD	30	gpiool(30)	uart4_rxd_mux2		mmc1_sdcd	rmit_crs_dv	gpmc_csn4	mil2_crs	gpmc_wart0	11/	NB: GPIOS limit current to 4-6mA outpu
Control   Cont	Control   Cont	Controller   Control   C	90	0x878/078	GPI01_28	09	gpio1[28]	mcasp0_aclkr_mux3		gpmc_dir	mmc2_dat3	gpmc_csn6	mii2_col	gpmc_be1n	018	and approx. 8mA on input.
Control   Cont	Mathematical Control	Control   Cont	53	0x874/074	UART4_TXD	31	gpio0[31]	uart4_txd_mux2		mmc2_sdcd	rmii2_rxerr	gpmc_csn5	mii2_rxerr	gpmc_wpn	017	
Machina   Mach	Part	Control   Cont	28	0x848/048	EHRPWM1A	20	gpio1[18]	ehrpwm1A_mux1		gpmc_a18	mmc2_dat1	rgmii2_td3	mii2_txd3	gpmc_a2	014	
Debotyte   Debotyte	Control   Cont	Control Cont	16	0x840/040	GPI01_16	48	gpio1[16]	ehrpwm1_tripzone_input		gpmc_a16	mii2_txen	rmii2_tctl	gmil2_txen	gpmc_a0	R13	
Controller   Con	Packey 11   Packey 12   Packey 12   Packey 12   Packey 12   Packey 13   Pack	Packey 15th   Car   Ca	13	0x84c/04c	EHRPWM1B	51	gpio1[19]	ehrpwm1B_mux1		gpmc_a19	mmc2_dat2	rgmii2_td2	mii2_txd2	gpmc_a3	T14	
Conference   Con	Contention of the content of the c	March   Marc	87	0x95c/15c	I2C1_SCL	2	gpio0[5]				ehrpwm0_synci	12C1_SCL	mmc2_sdwp	spi0_cs0	A16	
OPENING SEZ SCI.         SEZ SCI.         SEZ SCI.         CHECK	December	1	98	0x958/158	I2C1_SDA	4	gpio0[4]				ehrpwm0_tripzone	I2C1_SDA	mmc1_sdwp	spi0_d1	B16	
64/2015/20         CAL-2 SAD         2 giolodi 2         GHUIL CALD         51 C.S. SAD         4 clara (CS)	Decision 1987   2012	DOSA 1549   MART 700 3   20   20   20   20   20   20   20	95	0x97c/17c	I2C2_SCL	13	gpio0[13]			spi1_cs1	12C2_SCL	dcan0_rx	timer5	uart1_rtsn		Allocated (Group: pinmux_i2c2_pins)
Decicities   UMRT2   DOC 3   grino[2]   EMUI, must   EM	1971   1972	1	94	0x978/178	I2C2_SDA	12	gpio0[12]			spi1_cs0	12C2_SDA	dcan0_tx	timer6	uart1_ctsn		Allocated (Group: pinmux_i2c2_pins)
Machigan   Maria   Maria   Machigan   Maria   Machigan   Machiga	Maria	Mart	82	0x954/154	UART2_TXD	3	gpio0[3]	EMU3_mux1			ehrpwm0B	I2C2_SCL	uart2_txd	spi0_d0	817	
Part	Part	Continue   Continue	84	0x950/150	UART2_RXD	2	gpio0[2]	EMU2_mux1			ehrpwm0A	I2C2_SDA	uart2_rxd	spi0_sclk	A17	
Mail	March 1	Mail	17	0x844/044	GPI01_17	49	gpio1[17]	ehrpwm0_synco		gpmc_a17	mmc2_dat0	rgmii2_rxdv	gmii2_rxdv	gpmc_a1	V14	
Obesidy List         Table Signal	December	Construct	6	0x984/184	UART1_TXD	15	gpio0[15]				I2C1_SCL	dcan1_rx	mmc2_sdwp	uart1_txd		
Pacific No.	Decouple   1	Mary	107	0x9ac/1ac	GP103_21	117	gpio3[21]			EMU4_mux2	mcasp1_axr1	mcasp0_axr3	eQEP0_strobe	mcasp0_ahclkx		Allocated (Group: mcasp0_pins)
Mathematical Regions   Mathematical Regions	DASSIGNATION   CONTINUE   CONTI	Decembriary   Control	96	0x980/180	UART1_RXD	14	gpio0[14]				12C1_SDA	dcan1_tx	mmc1_sdwp	uart1_rxd	D16	
11	1	1	105	0x9a4/1a4	GP103_19	115	gpio3[19]			EMU2_mux2	mcasp1_fsx	mcasp0_axr3	eQEP0B_in	mcasp0_fsr	C13	
0.0594/194   St.P. Dr.   11   11   11   11   11   11   11	101   000994/194   5PH   DM   111   gpiodici   SPH   DM   DM   SPH   DM   DM   DM   SPH   DM   DM   SPH   DM   DM   DM   SPH   DM   DM   DM   SPH   DM   DM   DM   DM   DM   DM   DM   D	101   0.0694/194   Stri_L Dit   111   gpiod[15]   mmcg	103	0x99c/19c	SP11_CS0	113	gpio3[17]			eCAP2_in_PWM2_out	spi1_cs0	mcasp0_axr2	ehrpwm0_synci	mcasp0_ahclkr		Allocated (Group: mcasp0_pins)
Docasity 138   SPIL DIL   112   gpiodi   Gl   Minuco   Stord muct.   Spil dil   etripwin'O, tripone   mraspio and o to t	Decembrity   112   gpici2[16]   mmmQ_3cdq_mux1   spl_dd    elirpymr0h_tripzore   mrasp0_axr0  Discourse   Decembrity   mmmQ_3cdq_mux1   spl_dd    elirpymr0h_tripzore   mrasp0_axr0  Discourse   Mux2   Mux	According   Spin District   112   Spin Sile	101	0x994/194	SPI1_D0	111	gpio3[15]			mmc1_sdcd_mux1	spi1_d0		ehrpwm0B	mcasb0_fsx		Allocated (Group: mcasp0_pins)
Auto-Scale   Aut	NADISH   NAME	Name	102	0x998/198	SPI1_D1	112	gpio3[16]			mmc2_sdcd_mux1	spi1_d1		ehrpwm0_tripzone	mcasp0_axr0	- 1	
AUNC	ANDC     A	ANDC     A	100	0x990/190	SPI1_SCLK	110	gpio3[14]			mmc0_sdcd_mux1	spi1_sclk		ehrpwm0A	mcasp0_aclkx		Allocated (Group: mcasp0_pins)
AlMa	AGNUA	Action   A			VADC											Voltage Reference for ADC (NB: 1.8V)
AGNU   ANNS	AGNO	AGNO			AIN4											NB: 1.8V tolerant
ANN AIN AIN AIN AIN AIN AIN AIN AIN AIN	ANNS ANNS ANNS ANNS ANNS ANNS ANNS ANNS	ANNS   ANNS			AGND											Ground for ADC
AIN3   AIN4	AINS   AINS	AINS			AIN6											NB: 1.8V tolerant
ANN ANN ANN ANN ANN ANN ANN ANN ANN AN	ANN	ANN ANN ANN ANN ANN ANN ANN ANN ANN AN			AINS											NB: 1.8V tolerant
Alith   Alit	AND	ANN			AINZ											NB: 1.8V tolerant
Ali No	AlMo  Almo  Almo  Bell Bell Almo  Bell Bell Almo  Bell Bell Almo  Bell Bell Almo  Bell	AlMO			AIN3										1	NB: 1.8V tolerant
Oc9BA/Ibst         CLKOULZ         2.0         gpiod[20]         EMUI3_mux0         timer7_mux1         Clkout2         tickin         ccpP0_index         xdma_event_int1         C/L NB:           Oc9BA/Ibst         GPIO2_3D         116         gpiod[20]         EMUI3_mux0         remu3         Microspl_ant0         CEP0_index         microspl_ant1         D1         BNI           Oc9BA/Ibst         GPIO2_3D         114         gpiod[21]         xdma_event_int2         mmc0_sdwp         spi_sclk         pri_cstp_cap_cap_in_apwm_0         spi_cst1         uart3_bdd         cCP0_index         micsp0_art1         D1         BNI           Oc9BA/Ibst         GND         And DR         BNI         And DR         And DR         CPU         CP	DoSHA/LIM	Oc96PAIDH         CLKOULZ         2.0         gpico[20]         EMUI3_mux0         timer7_mux1         clkout2         tickin         xdma_event_intr1         C/7 NB:           0c96s/ALM         CLKOULZ         2.0         gpico[20]         EMUI3_mux0         timer7_mux1         mmcg 3chup         mmcg 3chup <td></td> <td></td> <td>AINO</td> <td></td> <td>NB: 1.8V tolerant</td>			AINO											NB: 1.8V tolerant
October   Carton	Colored   Colo	October   Laborator   Company   Co	90,	0.014/414	AINT	ç	[OrJOn; and	Chaire Chair		Process Transfer	Carrelle	Adlition		Parket describe analysis		NB: L.SV tolerant
Disclosion   Dis	December 2012   110   Spinostory   110   Spinosto	Octoback   Control octoback	FOT	0x904/104	CENOUIZ GBIO3 30	116	gpioolzoj	EIVIUS_IIIUXU		umer /_mux.	MACCOULZ MACCOULZ	ICINIII	Soboi OdaOo	xuma_event_mura		Both signals are connected to PZI of PZI
Octob   114   Spinol   114   Spino	Octob   14	Octobar   Control   Cont	8	0.0540/140	Grico 2	TIO	gpi05[20]		-		INICASpt_axiO	Ann Minns	COLLO IIIOCA	-Capo in practo and	П	Both signals are confined ted to page 4 page
O-Ga0 ( ) a ( ) b ( ) b ( ) c ( )	O-Gaio (74.00   GP102.18   114   gpical18    Spical18    Micaspo_ant2   Golf Pola, in Micaspo_act2   Golf Pola, in Micaspo_act2   GOF Pola,	O-Sa0 ( ) Li	60	0X304/T04	, none		gpiou[/]	xama_event_mtrz	mmco_sawp		pri_ecapo_ecap_capin_apwin_o	spir_cs1	uarts_txu	ecaro_in_rwino_out		Both signals are connected to P22 of P11
GND   GND	GND	GND		0x9a0/1a0	GP103_18	114	gpio3[18]				Mcasp1_aclkx	Mcaspo_axr2	eQEP0A_in	Mcasp0_aclkr		Allocated (Group: mcasp0_pins)
GND	GND	GND			GND											- See Pg.50 of the SRM
GND	GND	GND			GND											Ground
ADDR + Name   GPIO NO.   Mode 7   Bit 5   Bit 3   Bi	ADDR +   Name   GPIO NO.   Mode 7   Mode 7   Mode 1   Mode 0   CPU	ADDR + Name   GPO NO.   Mode 7   Mode 7   Mode 1   Mode 0   CPU			GND											Ground
ADDR+         Name         GPIO NO.         Mode 7         Mode 2         Mode 1         Mode 1         Mode 1         Mode 1         CPU           44e,1000 Offset from:         (Mode 7)         Bit 6         Bit 5         Bit 3         Bit 3         Bit 2,1,0           A4e,1080 Offset from:         Slew Control         Receiver Active Pullup/Pulldown         Enable Pullup/Pulldown         Most Mode           A4e,1080 Offset from:         0 Fast 1         0 Pullob wn select         0 Pullob wn select         1 Disabled           1 Slow         1 Slow         1 Frable         1 Pullup select         1 Disabled         111 Mode 7	ADDR +         Name         GPIO NO.         Mode 7         Bit 6         Bit 5         GPIO Settings         Bit 3         Mode 1         Mode 1         Mode 0         CPU           44e.10800         (Mode 7)         Bit 6         Bit 5         Bit 3         Bit 3         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 3         Bit 2,1,0         Bit 3         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 2,1,0         Bit 3         Bit 2,1,0         Bit 3         Bit 3         Bit 3         Bit 3,1         Bit 2,1,0         Bit 3         Bit 3,1         Bit 3,1         Bit 3,1         Bit 2,1,0         Bit 3         Bit 3,1         Bit	ADDR+         Name         GPIO NO.         Mode 7         Mode 7         Mode 1         Mode 0         CPU           44e.10000         (Mode 7)         Bit 6         Bit 5         Bit 4         Bit 3         Bit 2,10           Offset from:         Slew Corn of Fraction         Receiver Active         Pullup/Pulldown         Enable Pullup/Pulldown         And			GND											Ground
ADDR +         Name         GPIO NO.         Mode 7         Mode 8         Mode 9         CPU         CPU           44e.108:00         GRad 2         Object Processor         Or Pulldown Select         Or Pulldown Select         Or Pulldown Select         Or Pulldown Select         1 Disabled         0.00 Mode 7 to 1 Disabled         0.00 Mode 7 to 1 Disabled         1 Disa	ADDR +         Name         GPIO NO.         Mode 7         Mode 7         Mode 7         Mode 9         Mode 1         Mode 0         CPU           0 He Lations         (Mode 7)         Bit 6         Bit 5         Bit 4         Bit 3         Bit 2.1,0         Bit 2.1,0         Bit 3         Bit 3.1,0         Bit 4         Bit 5         Bit 4         <	ADDR + Name   GPIO NO.   Mode 7   Mode 7   Mode 7   Mode 9   Mode 9   Mode 1   Mode 0   CPU														For updates see: www.derekmolloy.ie
44e,0000         (Mode 7)         Bit 6         Bit 5         Bit 4         Bit 3         Bit 2,10           Offset from:         Slew Control         Receiver Active         Pullup/Pullown         Enable Pullup/Pullown         Mux Mode           44e,108:00         0 Fast         0 Faldsown select         0 Faldsown select         0 Faldsown select         1 Dividiode 0 to           1 Slow         1 Enable         1 Pullup select         1 Dividiode 7	Officer from:   GPIO Settings   GPIO Settings   Bit 3   Bit 2,1,0	44e,0000         (Mode 7)         Bit 6         Bit 5         Bit 8         Enable Bit 3         Bit 3.10           Offset from:         Slew Control         Receiver Active         PullipyPulldown         Frable PullipyPulldown         Must Mode           44e,10800         O Fast         O Disable         O Pulldown select         D Enabled         0.00 Mode 6 to           1 Slow         1 Slow         1 Enabled         1 Pullup select         11 Mode 7           e.g. OriPard SPDC(mode?) 8x37 pulladown, 8x37 pullup, 8x7 fro pullup/down         0.21 pullup/down         4x7 fro pullup/down	cat \$PIN	Ш	Name	GPIO NO.	Mode 7						Mode 1	Mode 0	CPU	Notes
Bit 6   Bit 5   Bit 4   Bit 3   Bit 2,1,0     Sit 6   Control   Receiver Active   Pullup/Juldown   Finable   Pullup/Puldown   Mux Mode     O Fast	Bit 6   Bit 5   Bit 4   Bit 3   Bit 2,10     Sew Control   Receiver Active Pullup/Pulldown Enable Pullup/Pulldown   Mux Mode     O Fast	Bit 6   Bit 5   Bit 7   Bit 1   Bit 1,1,0	Allocated			(Mode 7)				GPIO Settings						Please e-mail me directly at:
Slow Control   Enable   Unlikup select   Disabled   Unlikup select   Disabled   Unlikup select   Unlikup s	Slow Control Receiver Active Polluby/bulldown Enable Pullipy/bulldown Mux Mode  O fisat O Usiashe O Pullipy/bulldown Select 1 Disabled 000 Mode for 1 Slow 1 Enable 1 Pullipy select 1 Disabled 111 Mode 7  E. O. Untitud (Science) 8-98 Pullips select 1 Disabled 111 Mode 7  A. D. Ontrol (Science) 8-98 Pullips, Rex 7 Pullips	Slew Control Receiver Active Pullughullown Enable PullughPullown Max Mode  O Fast O Disable 0 Pullown select O Fashed 000 Mode 0 to  1 Slow 1 Enable 1 Pullup select 1 Disabled 111 Mode 7  e.g. OutPuT GFIO(mode?) 0.077 pullughun, 0.077 pullugh, 0.077 no pullughydown  e.g. IRPUT GFIO(mode?) 0.072 pulludown, 0.077 pullugh, 0.077 pullughydown		Offset from:				Bit 6	Bit5	Bit 4	Bit 3	Bit 2,1,0				derek@derekmolloy.ie
0 Disable 0 Fulldown select 0 Enabled 1 Enable 1 Pullup select 1 Disabled	O Disable O Pullown select of Carabled  1 TRable 1 Pullup select  2 CHINT (SPECIACO) 689 7 WILDS 1047 PALLUP, 68-7 POLITING/Moon  2 SOUTH (SPECIACO) 689 7 WILDS 684 PALLUP, 68-7 PALLUP, 6	O Disable O Pullown select O Enabled  1 Frable 1 Pullupselect 1 Disabled  e.g. OUTPUT GFDD(mode?) 9687 pullown, 8437 pullup, 864f no pullup/down  e.g. INPUT GFDO(mode?) 8427 pullown, 8437 pullup, 844f no pullup/down		44e10800				Slew Control	Receiver Active	Pullup/Pulldown	Enable Pullup/Pulldown	Mux Mode				if you notice a mistake
T Eliable T Fullup select	e.g. tOUTPUT GPIO(moder) 0407 pulldown, 0417 pullup, 0474 no pullup/down	L cliance Infully press.  e.g. OuTPUT GROCHOcato?) 8087 pulldown, 04.7 pullup, 04.7 fn o pullup/down  e.g. IMPUT GRICKender) 8427 pulldown, 8437 pullup, 04.7 fn o pullup/down						0 Fast	0 Disable	0 Pulldown select	0 Enabled	000 Mode 0 to				
	e.g. Outfort (670 keeds) 2457 pullup, 6747 pullup, 6747 pullup, 6747 pullup, 674 pullup, 6	e.g. OUTFUT GPIO(modes) 0487 pullup, 04.74 no pullup/down e.g. INPUT GPIO(modes) 04.27 pulldown, 04.37 pullup, 04.74 no pullup/down						T SIOW	T Enable	T Pullup select	1 Disabled	TIT Mode /				

Tabelle .2.: BeagleBone Black Expansion Header (P9)

### Literaturverzeichnis

- [1] KÜHNAST, Charly: Passthrough und Offloading: HTTPS balancieren mit HA-Proxy 1.5. In: *ADMIN Magazin* (2014), Nr. 3, S. 32–34
- [2] STILLER, Andreas: Die ARM-Story. In: c't magazin für computertechnik (2002), Nr. 2, S. 70
- [3] Weiser, Mark: The Computer for the 21st Century. In: Scientific American (1991), Nr. 265, S. 94–104