

一. 选择题

1. 我国在__D__年研制成功了第一台电子数字计算机,第一台晶体管数字计算机于____年完成。(答案错误)
A. 1946 1958 B. 1950 1968 C. 1958 1961 D. 1959 1965
2. 32 位微型计算机中乘除法部件位于__A__中。
A. CPU B. 接口 C. 控制器 D. 专用芯片
3. 没有外存储器的计算机监控程序可以放在__B__。
A. RAM B. ROM C. RAM 和 ROM D. CPU
4. 下列数中最小的数是__A__。
A. $(101001)_2$ B. $(52)_8$ C. $(2B)_{16}$ D. $(44)_{10}$
5. 在机器数__B.C__中,零的表示形式是唯一的。
A. 原码 B. 补码 C. 移码 D. 反码
6. 在定点二进制运算器中,减法运算一般通过__D__来实现。
A. 原码运算的二进制减法器 B. 补码运算的二进制减法器
C. 补码运算的十进制加法器 D. 补码运算的二进制加法器
7. 下列有关运算器的描述中__C__是正确的。
A. 只作算术运算,不作逻辑运算 B. 只作加法
C. 能暂时存放运算结果 D. 以上答案都不对
8. 某 DRAM 芯片,其存储容量为 $512K \times 8$ 位,该芯片的地址线和数据线数目为__D__。
A. 8, 512 B. 512, 8 C. 18, 8 D. 19, 8
9. 相联存储器是按__C__进行寻址的存储器。
A. 地址指定方式 B. 堆栈存取方式
C. 内容指定方式 D. 地址指定与堆栈存取方式结合
10. 指令系统中采用不同寻址方式的目的主要是__B__。
A. 实现存储程序和程序控制 B. 缩短指令长度,扩大寻址空间,提高编程灵活性
C. 可以直接访问外存 D. 提供扩展操作码的可能并降低指令译码难度
11. 堆栈寻址方式中,设 A 为累加寄存器,SP 为堆栈指示器,Msp 为 SP 指示器的栈顶单元,如果操作的动作是: $(A) \rightarrow Msp, (SP) - 1 \rightarrow SP$,那么出栈操作的动作为:
A. $(Msp) \rightarrow A, (SP) + 1 \rightarrow SP$ B. $(SP) + 1 \rightarrow SP, (Msp) \rightarrow A$
C. $(SP) - 1 \rightarrow SP, (Msp) \rightarrow A$ D. $(Msp) \rightarrow A, (SP) - 1 \rightarrow SP$
12. 在 CPU 中跟踪指令后继地址的寄存器是__B__。
A. 主存地址寄存器 B. 程序计数器 C. 指令寄存器 D. 状态条件寄存器
13. 描述多媒体 CPU 基本概念中正确表述的句子是__A__。
A. 多媒体 CPU 是带有 MMX 技术的处理器
B. 多媒体 CPU 是非流水线结构
C. MMX 指令集是一种 MIMD (多指令流多数据流) 的并行处理指令
D. 多媒体 CPU 一定是 CISC 机器
14. 描述 Futurebus+总线中基本概念正确的表述是__C__。
A. Futurebus+总线是一个高性能的同步总线标准
B. 基本上是一个同步数据定时协议
C. 它是一个与结构、处理器技术有关的开发标准
D. 数据线的规模不能动态可变

15. 在__A__ 的微型计算机系统中, 外设可以和主存储器单元统一编址, 因此可以不用 I/O 接口。
A. 单总线 B. 双总线 C. 三总线 D. 以上三种总线
16. 用于笔记本电脑的外存储器是__B__ 。
A. 软磁盘 B. 硬磁盘 C. 固态盘 D. 光盘
17. 具有自同步能力的记录方式__C__ 。
A. NRZ₀ B. NRZ₁ C. PM D. MFM
18. __A__不是发生中断请求的条件。
A. 一条指令执行结束 B. 一次 I/O 操作结束
C. 机器内部发生故障 D. 一次 DMA 操作结束
19. 采用 DMA 方式传送数据时, 每传送一个数据就要用一个_____ 。
A. 指令周期 B. 数据周期 C. 存储周期 D. 总线周期
20. 并行 I/O 标准接口 SCSI 中, 一块主适配器可以连接__B__ 台具有 SCSI 接口的设备。
A. 6 B. 7 C. 8 D. 10
21. 计算机科技文献中, 英文缩写 CAI 代表__B__。
A. 计算机辅助制造 B. 计算机辅助教学
C. 计算机辅助设计 D. 计算机辅助管理
22. 某机字长 32 位。其中 1 位符号位, 31 位表示尾数。若用定点小数表示, 则最大正小数
为__B__。
A. $+(1-2^{-32})$ B. $+(1-2^{-31})$ C. $+(1-2^{-30})$ D. $2^{-31}-1$
23. 某机字长 32 位, 采用 IEEE 格式, 则阶码采用__C__表示。
A 补码 B 原码 C 移码 D 反码
24. 运算器的核心部分是__C__。
A. 数据总线 B. 多路开关 C. 算术逻辑运算单元 D. 累加寄存器
25. 某计算机字长为 32 位, 其存储器容量为 16MB, 若按字编址, 它的寻址范围是__B__。
A. 0~8MB B. 0~4M C. 0~4MB D. 0~8M
26. 存储周期是指__C__。
A. 存储器的读出时间
B. 存储器的写入时间
C. 存储器进行连续读和写操作所允许的最短时间间隔
D. 存储器进行连续写操作所允许的最短时间间隔
27. 在虚拟存储器中, 当程序正在执行时, 由__D__完成地址映射。
A. 程序员 B. 编译器 C. 装入程序 D. 操作系统
28. 零地址运算指令在指令格式中不给出操作数地址, 因此它的操作数可以来自__C__。
(答案错误 B)
A. 立即数和栈顶 B. 栈顶和次栈顶
C. 暂存器和栈顶 D. 寄存器和内存单元
29. 寄存器间接寻址方式中, 操作数处在__B__。
A. 通用寄存器 B. 主存单元 C. 程序计数器 D. 堆栈
30. 和具有 m 个并行部件的处理器相比, 一个 m 段流水线处理器__A__。
A. 具备同等水平的吞吐能力 B. 不具备同等水平的吞吐能力
C. 吞吐能力大于前者的吞吐能力 D. 吞吐能力小于前者的吞吐能力
31. __D__用于保存当前正在执行的一条指令。

- A. 缓冲寄存器 B. 地址寄存器 C. 程序计数器 D. 指令寄存器
32. 水平型微指令与垂直型微指令相比, ___B___。
- A. 前者一次只能完成一个操作
B. 后者一次只能完成一个操作
C. 两者都是一次只能完成一个操作
D. 两者都能一次完成多个操作
33. 集中式总线仲裁中, ___C___ 响应时间最快。
- A. 菊花链方式 B. 计数器定时查询方式 C. 独立请求方式
34. 描述当代流行总线结构中, 基本概念表述正确的句子是___B___。
- A. 当代流行总线结构不是标准总线
B. 当代总线结构中, CPU 和它私有的 cache 一起作为一个模块与总线相连
C. 系统中只允许有一个这样的 CPU 模块
D. 以上均正确
35. CPU 将一个字节型变量送到 CRT 显示, CRT 总线接口中设有 8 位数据寄存器, 则 CPU 将该字节型变量的二进制码以___D___方式送到接口, 再由接口发送到 CRT。
- A. 并行 B. 串行 C. 分时 D. 并串行
36. 当采用___A___输入操作情况下, 除非计算机等待数据, 否则无法传送数据给计算机
- A. 程序查询方式 B. 中断方式 C. DMA 方式 D. 独立请求方式
37. 微型机系统中, 外围设备通过适配器与主板的系统总线相连接, 其功能是___D___。
- A. 数据缓冲和数据格式转换 B. 监测外围设备的状态
C. 控制外围设备的操作 D. 前三种功能的综合作用
38. 中断向量地址是___C___。
- A. 子程序入口地址 B. 中断服务例行程序入口地址
C. 中断服务例行程序入口地址的地址 D. 中断返回地址
39. CPU 读/写控制信号的作用是___D___。
- A. 决定数据总线上的数据流方向 B. 控制存储器操作 (R/W) 的类型
C. 控制流入、流出存储器信息的方向 D. 以上任一作用
40. 某存储器芯片的存储容量为 $8K \times 8$ 位, 则它的地址线 and 数据线引脚相加的和为___A___。(13+8)
- A. 21 B. 20 C. 18 D. 16
41. 2000 年我国研制的神威号计算机的浮点运算速度达到每秒___C___亿次。
- A. 10000 B. 4080 C. 3840 D. 2840
42. 目前大多数集成电路生产中, 所采用的基本材料为___B___。
- A. 非晶硅 B. 单晶硅 C. 多晶硅 D. 硫化镉
43. 某机字长 32 位, 其中数符 1 位, 则定点整数表示的最小负数值为_____。
- A. $-(2^{31}-1)$ B. $-(2^{32}-1)$ C. -2^{31} D. -2^{32}
44. 在机器数___CD___中, 零的表示形式是唯一的。
- A. 原码和补码 B. 反码 C. 移码 D. 补码
45. 多路开关是一种用来从 n 个数据源中选择_____数据送到一公共目的地的器件, 其功能实现还可用___B___来代替。
- A. 一个以上, 与非门 B. 一个, 三态缓冲器
C. n 个, 三态缓冲器 D. n 个以上, 或非门
46. 浮点运算器的描述中, 正确的句子是___B___。
- A. 阶码部件可实现加、减、乘、除四种运算

- B. 阶码部件只进行阶码相加、相减和比较操作
C. 阶码部件只进行阶码相加、相减操作
D. 尾数部件只进行乘法和除法运算
47. 模 4 交叉存储器有 4 个存储模块，它们有各自的__C__。
- A. 地址寄存器
B. 地址寄存器和指令寄存器
C. 地址寄存器和数据缓冲寄存器
D. 地址寄存器、数据缓冲寄存器和指令寄存器
48. 某机字长 64 位，存储器容量是 32MB。若按半字编址，那么它的寻址范围是__D__。
- A. 0—64M B. 0—32M C. 0—16M D. 0—8M
49. 双端口存储器之所以能高速进行读/写，是因为采用__C__。
- A. 新型器件 B. 流水技术 C. 两套相互独立的读写电路 D. 高速芯片
50. 寄存器直接寻址方式中，寄存器中所存的是__A__。
- A. 操作数 B. 存放操作数的主存单元的地址
C. 存放操作数的寄存器的编号 D. 存放操作数的主存单元地址的地址
51. 指令的寻址方式采用跳跃寻址方式时，可实现__D__。
- A. 堆栈寻址 B. 程序的条件转移
C. 程序的无条件转移 D. 程序的条件转移或无条件转移
52. 下面描述 RISC 指令系统中基本概念**不正确**的句子是__C__。
- A. 选取使用频率高的一些简单指令，指令条数少
B. 指令长度固定
C. 指令格式种类多，寻址方式种类多
D. 只有取数/存数指令访问存储器
53. 同步控制是__A__。
- A. 由统一时序信号控制的方式 B. 所有指令执行时间都相同的方式
C. 只适用于 CPU 控制的方式 D. 只适用于外围设备控制的方式
54. Pentium CPU 是__C__。(感觉好坑 B, C, D)
- A. 16 位微处理器 B. 准 16 位微处理器 C. 32 位微处理器 D. 64 位微处理器
55. 在 CPU 中，暂存指令的寄存器是__D__。
- A. 数据寄存器 B. 程序计数器 C. 状态条件寄存器 D. 指令寄存器
56. 描述 PCI 总线基本概念中正确的句子是__A__。
- A. PCI 总线的基本传输机制是猝发式传送
B. PCI 总线是一个与处理器有关的高速外围总线
C. PCI 设备一定是主设备
D. 系统中允许只有一条 PCI 总线
57. CPU 的控制总线提供__D__。
- A. 数据信号流 B. 所有存储器和 I/O 设备的时序信号及控制信号
C. 来自 I/O 设备和存储器的响应信号 D. B 和 C 两项
58. 软磁盘、硬磁盘、磁带机、光盘、固态盘属于__B__设备。
- A. 远程通信 B. 外存储器 C. 内存储器 D. 人机界面的 I/O
59. 在中断发生时，由硬件保护并更新程序计数器 PC，而不由软件完成，主要是为 __A__。
- A. 能进入中断处理程序并能正确返回原程序 B. 节省内存
C. 使中断处理程序易于编制，不易出错 D. 提高处理机速度
60. 字母与字符的编码，目前普遍采用的是__D__码。

- A. 16 进制 B. 8 进制 C. BCD D. ASCII

二. 填空题

1. 在计算机术语中, 将__控制器__和__运算器__和在一起称为 CPU, 而将 CPU 和__存储器__合在一起称为主机。
2. 计算机软件一般分为两大类: 一类叫__应用软件__, 另一类叫__系统软件__。操作系统属于 C. __系统软件__类。
3. 主存储器容量通常以 MB 表示, 其中 M = __1000000__, __8 位(1 个字节)__; 硬盘容量通常以 GB 表示, 其中 G = __1000__ M。
4. CPU 能直接访问__cache__和__主存__, 但不能直接访问磁盘和光盘。
5. 指令字长度分为__单字长__、__半字长__、__双字长__三种形式。
6. 计算机系统中, 根据应用条件和硬件资源不同, 数据传输方式可采用__并行__传送、__串行__传送、__复用__传送。
7. 通道是一个特殊功能的__处理器__, 它有自己的__指令和程序__专门负责数据输入输出的传输控制。
8. 并行 I/O 接口__SCSI__和串行 I/O 接口__IEEE1394__是目前两个最具有权威性的标准接口技术。
9. 计算机硬件包括__运算器__、__存储器__、__控制器__、__适配器__、输入输出设备。
10. 为了计算机能直接处理十进制形式的数据, 采用以下两种表示形式: __字符串__和__压缩的十进制数串__形式。前者主要用在__非数值__计算的应用领域, 后者用于直接完成十进制数的算术运算。
11. cache 是一种__高速缓冲__存储器, 是为了解决 CPU 和主存之间__速度__不匹配而采用的一项重要硬件技术, 现发展为__多级 cache__体系, __指令 cache 与数据 cache__分设体系。
12. 指令系统是表征一台计算机性能的重要因素, 它的__格式__和__功能__不仅直接影响到机器硬件结构, 而且也影响到__系统软件__。
13. 并行处理技术概括起来主要有三种形式: __时间__并行、__空间__并行、__时间加空间__并行。
14. Futurebus⁺总线能支持__64__位地址空间, __64 位、128 位、256__位数据传输, 为下一代__多处理机__系统提供了一个稳定的平台, 适合于高成本较大规模的计算机系统。
15. 一个定点数由__符号位__和__数值域__两部分组成。根据小数点的位置不同, 定点数有__纯小数__和__纯整数__两种表示方法。
16. 存储器的技术指标有__存储容量__、__存取时间__、__存储周期__。速度指标还可以用__存储器带宽__来表示。
17. 形成指令地址的方法, 称为指令寻址, 指令寻址有__顺序__寻址和__跳跃__寻址两种, 通过使用__程序计数器__来跟踪指令地址。
18. 流水 CPU 是以__时间并行性__为原理构造的处理器, 是一种非常__经济而实用__的并行技术。目前的__高性能__微处理器几乎无一例外地使用了流水技术。
19. 当代流行的标准总线追求与__结构__、__CPU__、__技术__无关的开发技术标准。
20. 在计算机系统中, CPU 对外围设备的管理, 除了程序查询方式、程序中断方式外, 还有__DMA__方式、__通道__方式和__外围处理机__方式。

三. 简答题

1. 一个较完善的指令系统应包括哪几类？

包括：数据传送指令、算术运算指令、逻辑运算指令、程序控制指令、输入输出指令、堆栈指令、字符串指令、特权指令等。

2. 什么是闪速存储器？它有哪些特点？

闪速存储器是高密度、非易失性的读/写半导体存储器。从原理上看，它属于 ROM 型存储器，但是它又可随机改写信息；从功能上看，它又相当于 RAM，所以传统 ROM 与 RAM 的定义和划分已失去意义。因而它是一种全新的存储器技术。

闪速存储器的特点：（1）固有的非易失性

（2）廉价的高密度

（3）可直接执行

（4）固态性能

3. 比较水平微指令与垂直微指令的优缺点。

（1）水平型微指令并行操作能力强、效率高、灵活性强，垂直型微指令则较差。

（2）水平型微指令执行一条指令的时间短，垂直型微指令执行时间长。

（3）由水平型微指令解释指令的微程序，具有微指令字比较长，但微程序短的特点，而垂直型微指令正好相反。

（4）水平型微指令用户难以掌握，而垂直型微指令与指令比较相似，相对来说比较容易掌握

4. CPU 响应中断应具备哪些条件？

解：

（1）在 CPU 内部设置的中断允许触发器必须是开放的。

（2）外设中断请求时，中断请求触发器必须处于“1”状态，保持中断请求信号。

（3）外设（接口）中断允许触发器必须为“1”，这样才能把外设中断请求送至 CPU。

当上述三个条件具备时，CPU 在现行指令结束的最后一个状态周期响应中断。

5. 主存储器的性能指标有哪些？含义是什么？

解：主存储器的性能指标主要是存储容量、存取时间、存储周期、存储器带宽。

存储容量：一个存储器中可以容纳的存储单元总数。

存取时间：又称存储器访问时间，是指从启动一次存储器操作到完成该操作所经历的时间。

存储周期：是指连续启动两次独立的存储操作（如连续两次读操作）所需间隔的最小时间。

存储器带宽：在单位时间中主存传输数据的速率。

6. RISC 机器有哪些特点？

解：RISC 机具有以下特点：

（1）选取使用频率最高的一些简单指令，以及很有用但不复杂的指令。

（2）指令长度固定，指令格式种类少，寻址方式种类少。

- (3) 只有取数/存数指令访问存储器，其余指令的操作都在寄存器之间进行。
- (4) CPU 中通用寄存器数量相当多。
- (5) 大部分指令在一个机器周期内完成。其意是指在采用流水线组织时每个机器周期内能完成一条指令功能，而并不是说一条指令从取指到完成指定功能只要一个机器周期。
- (6) 以硬布线控制为主，不用或少用微指令码控制。
- (7) 一般用高级语言编程，特别重视编译优化工作，以减少程序执行时间。

7. 指令和数据都以二进制代码存放在内存中，CPU 如何区分它们是指令还是数据？
 解：从时间上讲，取指令事件发生在“取指周期”；取数据事件发生在“执行周期”。从空间上讲，从内存读出的指令流流向控制器（指令寄存器）；从内存读出数据流流向运算器（通用寄存器）。

8. 请说明指令周期、机器周期、时钟周期之间的关系。
 解：指令周期是指取出并执行一条指令的时间，指令周期常常用若干个 CPU 周期数来表示，CPU 周期也称为机器周期，而一个 CPU 周期又包含若干个时钟周期（也称为节拍脉冲或 T 周期）。

9. CPU 中有哪些主要寄存器？
 解：CPU 中的主要寄存器有：指令寄存器（IR）、程序计数器（PC）、地址寄存器（AR）、缓冲寄存器（DR）、通用寄存器（AC）、状态条件寄存器。

10. 中断接口中有哪些标志触发器？功能是什么？
 解：中断接口中有四个标志触发器：

- (1) 准备就绪的标志（RD）：一旦设备做好一次数据的接受或发送，便发出一个设备动作完毕信号，使 RD 标志置“1”。在中断方式中，该标志用作为中断源触发器，简称中断触发器。
- (2) 允许中断触发器（EI）：可以用程序指令来置位。EI 为“1”时，某设备可以向 CPU 发出中断请求；EI 为“0”时，不能向 CPU 发出中断请求，这意味着某中断源的中断请求被禁止。设置 EI 标志的目的，就是通过软件来控制是否允许某设备发出中断请求。
- (3) 中断请求触发器（IR）：它暂存中断请求线上由设备发出的中断请求信号。当 IR 标志为“1”时，表示设备发出了中断请求。
- (4) 中断屏蔽触发器（IM）：是 CPU 是否受理中断或批准中断的标志。IM 标志为“0”时，CPU 可以受理外界的中断请求，反之，IM 标志为“1”时，CPU 不受理外界的中断。

四. 计算题

1. 用补码运算方法求 $x+y=?$ ， $x-y=?$ ，指出结果是否溢出。
 (1) $x=0.1001$ $y=0.1100$ (2) $x=-0.0100$ $y=0.1001$

解：(1)

$[x]_{\text{补}} = 00.1001$	$[x]_{\text{补}} = 00.1001$
+ $[y]_{\text{补}} = 00.1100$	+ $[-y]_{\text{补}} = 11.0100$
$[x+y]_{\text{补}} = 01.0101$	$[x-y]_{\text{补}} = 11.1101$

因为双符号位相异，结果发生溢出。

所以 $x-y=-0.0011$ 。

$$\begin{array}{r}
 (2) \quad [x]_{\text{补}}=11.1100 \\
 + \quad [y]_{\text{补}}=00.1001 \\
 \hline
 [x+y]_{\text{补}}=00.0101 \\
 x+y=+0.0101
 \end{array}
 \qquad
 \begin{array}{r}
 [x]_{\text{补}}=11.1100 \\
 + \quad [-y]_{\text{补}}=11.0111 \\
 \hline
 [x-y]_{\text{补}}=11.0011 \\
 x-y=-0.1101
 \end{array}$$

2. 某双面磁盘，每面有 220 道，内层磁道周长为 70cm，内层位密度 400 位/cm，转速 3000 转/分，问：（1）磁盘存储容量是多少？（2）数据传输率是多少？

解：（1）每道信息量=400 位/cm×70cm=28000 位=3500B

每面信息量=3500B×220=770000B

磁盘总容量=770000B×2=1540000B

（2）磁盘数据传输率，也即磁盘的带宽 $Dr=r \cdot N$

N 为每条磁道容量， $N=3500B$

r 为磁盘转速 $r=3000 \text{ 转}/60S=50 \text{ 转}/S$

所以， $Dr=r \times N=50/S \times 3500B=175000B/S$

3. 设 $x=+12$ ， $y=-12$ ，输入数据用原码表示，用带求补器的阵列乘法器求出 $x \cdot y=?$

解：输入数据为 $[x]_{\text{原}}=01100$ $[y]_{\text{原}}=11100$

因符号位单独考虑，算前求补输出后： $|x|=1100$ ， $|y|=1100$

$$\begin{array}{r}
 \quad \quad \quad 1100 \\
 \times \quad \quad 1100 \\
 \hline
 \quad \quad \quad 0000 \\
 \quad \quad 0000 \\
 \quad 1100 \\
 + \quad 1100 \\
 \hline
 10010000
 \end{array}$$

乘积符号位运算结果为： $x_0 \oplus y_0 = 0 \oplus 1 = 1$

算后求补及输出为 10010000，加上乘积符号位 1，得原码乘积值 $[x \cdot y]_{\text{原}} = 110010000$ ，换算成二进制数真值 $x \cdot y = (-10010000)_2 = (-144)_{10}$

4. 某双面磁盘，每面有 220 道，已知磁盘转速 $r=3000 \text{ 转}/\text{分}$ ，数据传输率为 175000B/S，求磁盘总容量。

解：因为 $Dr=r \times N$ $r=3000 \text{ 转}/60s=50 \text{ 转}/s$

所以 一条磁道信息量 $N=Dr/r=1750000B/s \times (s/50)=3500B$

磁盘总容量=3500B×220=1540000B

5. 已知： $X=0.1011$ ， $Y=-0.0101$ ，求 $[X/2]_{\text{补}}$ ， $[X/4]_{\text{补}}$ ， $[-X]_{\text{补}}$ 及 $[Y/2]_{\text{补}}$ ， $[Y/4]_{\text{补}}$ ， $[-Y]_{\text{补}}$ 。

解： $[X]_{\text{补}}=0.1011$ $[X/2]_{\text{补}}=0.01011$ $[X/4]_{\text{补}}=0.001011$ $[-X]_{\text{补}}=1.0101$
 $[Y]_{\text{补}}=1.1011$ $[Y/2]_{\text{补}}=1.11011$ $[Y/4]_{\text{补}}=1.111011$ $[-Y]_{\text{补}}=0.0101$

6. 设机器字长为 16 位，定点表示时，尾数 15 位，阶符 1 位。
- (1) 定点原码整数表示时，最大正数为多少？最小负数为多少？
- (2) 定点原码小数表示时，最大正数为多少？最小负数为多少？

解：(1) 定点原码整数表示时

最大正数： $(2^{15}-1)_{10} = (32767)_{10}$

最小负数： $-(2^{15}-1)_{10} = (-32767)_{10}$

(2) 定点原码小数表示时

最大正数： $(1-2^{-15})_{10}$

最小负数： $-(1-2^{-15})_{10}$

五. 应用题

1. 有一个 $16K \times 16$ 的存储器，由 $1K \times 4$ 位的 DRAM 芯片构成问：

- (1) 总共需要多少 DRAM 芯片？
- (2) 画出存储体的组成框图。

解：(1) 芯片 $1K \times 4$ 位，片内地址线 10 位 ($A_9 \sim A_0$)，数据线 4 位。芯片总数

$$16K \times 16 / (1K \times 4) = 64 \text{ 片}$$

(2) 存储器容量为 $16K$ ，故地址线总数为 14 位 ($A_{13} \sim A_0$)，其中 $A_{13}A_{12}A_{11}A_{10}$ 通过 4:16 译码器产生片选信号 $\overline{CS}_0 \sim \overline{CS}_{15}$ 。

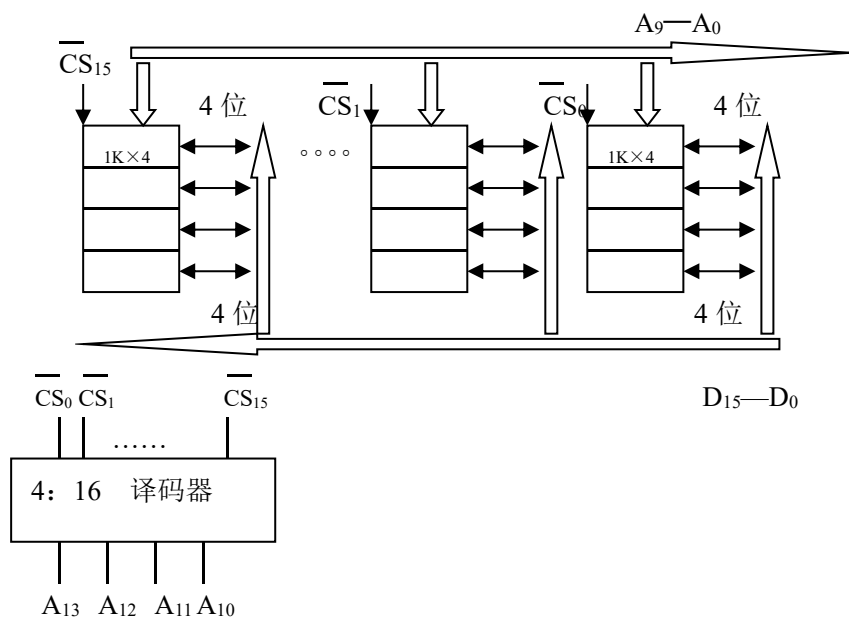


图 C8.2

2. CPU 结构如图所示，其中一个累加寄存器 AC，一个状态条件寄存器和其它四个寄存器，各部分之间的连线表示数据通路，箭头表示信息传送方向。
- (1) 标明图中四个寄存器的名称。
 - (2) 简述指令从主存取到控制器的数据通路。
 - (3) 简述数据在运算器和主存之间进行存 / 取访问的数据通路。

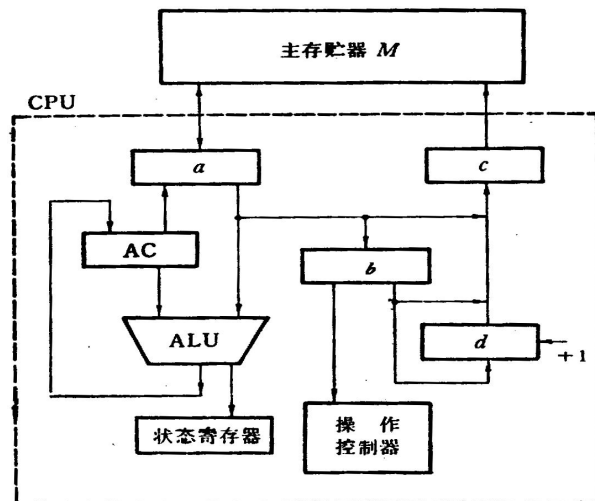


图 C8.1

解：(1) a 为数据缓冲寄存器 DR，b 为指令寄存器 IR，c 为主存地址寄存器，d 为程序计数器 PC

(2) 主存 → 缓冲寄存器 DR → 指令寄存器 IR → 操作控制器

(3) 存储器读：M → DR → ALU → AC 存储器写：AC → DR → M

3. CD-ROM 光盘的外缘有 5mm 的范围因记录数据困难，一般不使用，故标准的播放时间为 60 分钟。请计算模式 1 情况下光盘存储容量是多少？

解：扇区总数 = $60 \times 60 \times 75 = 270000$

模式 1 存放计算机程序和数据，其存储容量为

$270000 \times 2048 / 1024 / 1024 = 527\text{MB}$

4. 如图，假设有磁盘、磁带、打印机三个设备同时工作。磁盘以 $30 \mu\text{s}$ 的间隔向控制器发 DMA 请求，磁带以 $45 \mu\text{s}$ 的间隔发 DMA 请求，打印机以 $150 \mu\text{s}$ 间隔发 DMA 请求。根据传输速率，磁盘优先权最高，磁带次之，打印机最低，假设 DMA 控制器每完成一次 DMA 传送所需的时间是 $5 \mu\text{s}$ 。若采用多路型 DMA 控制器，请画出 DMA 控制器服务三个设备的工作时间图。

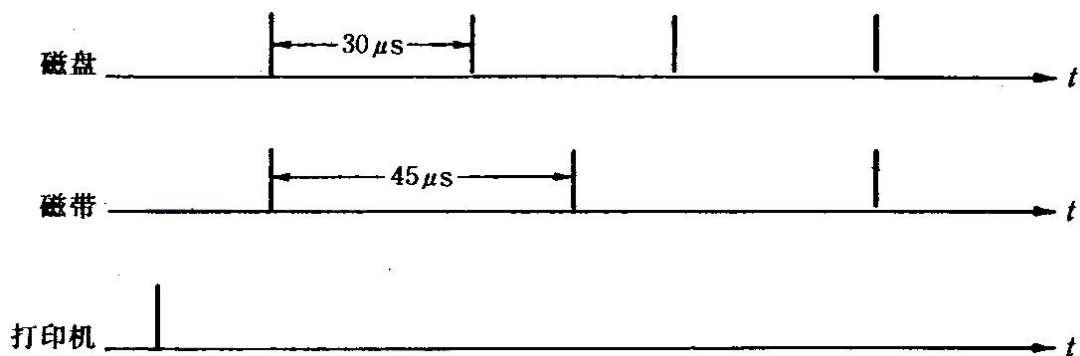


图 C13.1

解:由图看出, T_1 间隔中控制器首先为打印机服务, 因为此时只有打印机有请求。 T_2 间隔前沿磁盘、磁带同时有请求, 首先为优先权高的磁盘服务, 然后为磁带服务, 每次服务传送一个字节。在 $90\mu s$ 时间阶段中, 为打印机服务只有一次 (T_1), 为磁盘服务四次 (T_2, T_4, T_6, T_7), 为磁带服务三次 (T_3, T_5, T_8), 从图上看到, 在这种情况下 DMA 尚有空闲时间, 说明控制器还可以容纳更多设备。

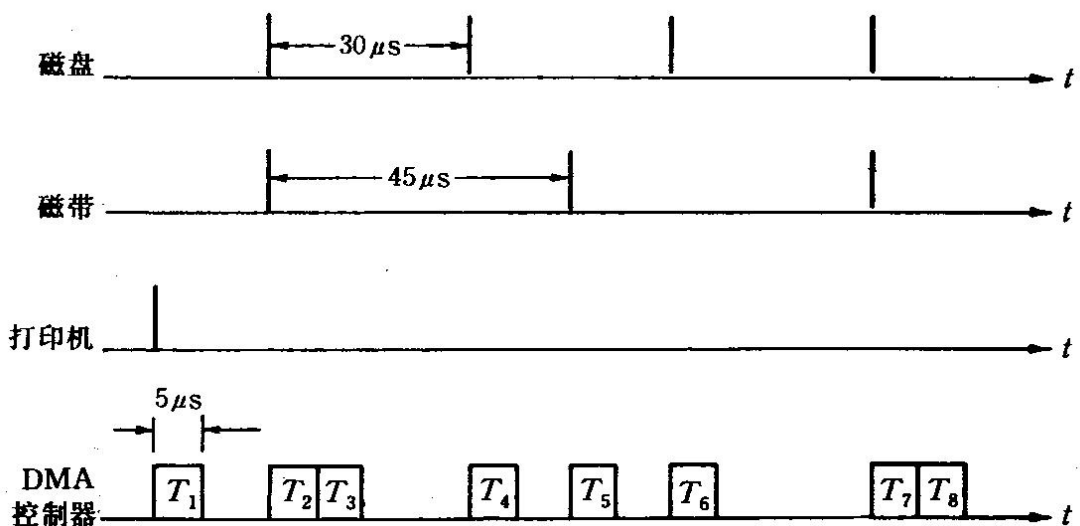


图 C13.2

5. 微程序共有 60 条微指令, 18 个微命令 (直接控制), 6 个微程序分支, 请画出微程序控制器组成框图, 简述各部分的功能。

解: 根据题意, 微指令格式如下:

微指令字段 (18 位)	P 字段 (3 位)	下址字段 (6 位)
--------------	------------	------------

由此可画出微程序组成框图如下:

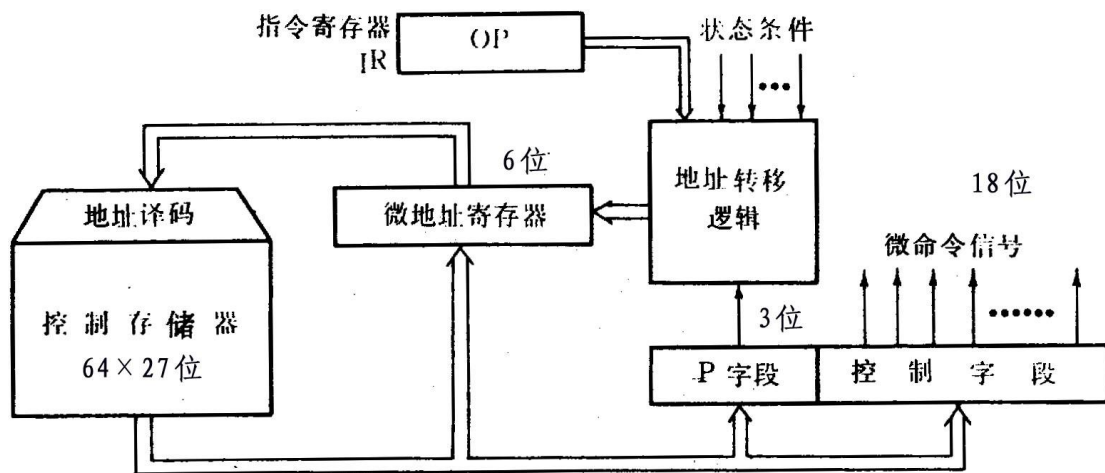


图 C13.3

6. 存储器容量为 32 字, 字长 64 位, 模块数 $m=8$, 用交叉方式进行组织。存储周期 $T=200\text{ns}$, 数据总线宽度为 64 位, 总线传送周期 $\tau=50\text{ns}$ 。问该存储器的带宽是多少?

解: 连续读出 $m=8$ 个字的信息量是:

$$q = 64 \text{ 位} \times 8 = 512 \text{ 位}$$

连续读出 8 个字所需的时间是:

$$t = T + (m-1) \tau = 200 + 7 \times 50 = 550\text{ns} = 5.5 \times 10^{-7} \text{ s}$$

交叉存储器的带宽是:

$$W = q/t = 512 / (5.5 \times 10^{-7} / \text{s}) \approx 93 \times 10^7 \text{ 位/s}$$