Вопросы программирования и оптимизации приложений на CUDA.

ЖЛекторы:

- Обухов А.Н. (Nvidia)
- **№** Боресков А.В. (ВМиК МГУ)
- △Харламов A.A. (Nvidia)

ЖПроцесс разработки программ CUDAЖРабота с различными типами памятиЖПаттерны программирования на CUDAЖРазное

- **ЖПроцесс разработки программ CUDA**
 - □Портирование части приложения
 - Общие рекомендации по оптимизации
 - Мнструментарий
- **ЖРабота с различными типами памяти**
- #Паттерны программирования на CUDA
- **ЖРазное**

Процесс разработки программ CUDA Портирование части приложения

- **Ж** Определение класса портируемой задачи
 - Уровень параллелизма. SIMD
 - Классы задач, которые в общем случае невозможно распараллелить:
 - 🔀 сжатие данных



🗵 IIR-фильтры



другие рекурсивные алгоритмы

Процесс разработки программ СUDAПортирование части приложения

1_ Оригинальный код

```
for (int i=0; i<maxIter; i++)
{
    int SAD = SAD64(data1 + i * 64, data2 + i * 64);
    processDataChunkDivergent(data1 + i * 64, SAD);
}</pre>
```

Вынос портируемой части из-под цикла

```
int SADvals[maxIter];
for (int i=0; i<maxIter; i++)
{
    SADvals[i] = SAD64(data1 + i * 64, data2 + i * 64);
}
for (int i=0; i<maxIter; i++)
{
    int SAD = SADvals[i];
    processDataChunkDivergent(data1 + i * 64, SAD);
}</pre>
```

Портирование вынесенной части на CUDA

```
cudaMemcpy(devdata1, data1, maxIter * 64, cudaMemcpyHostToDevice);
cudaMemcpy(devdata2, data2, maxIter * 64, cudaMemcpyHostToDevice);
SAD64_CUDA<<<maxIter, 64>>>(devdata1, devdata2, devSADvals);
cudaMemcpy(SADvals, devSADvals, maxIter, cudaMemcpyDeviceToHost);
```

- **ЖПроцесс разработки программ CUDA**
 - Портирование части приложения
 - Общие рекомендации по оптимизации
 - Мнструментарий
- **ЖРабота с различными типами памяти**
- #Паттерны программирования на CUDA
- **ЖРазное**

Процесс разработки программ СUDAОбщие рекомендации по оптимизации

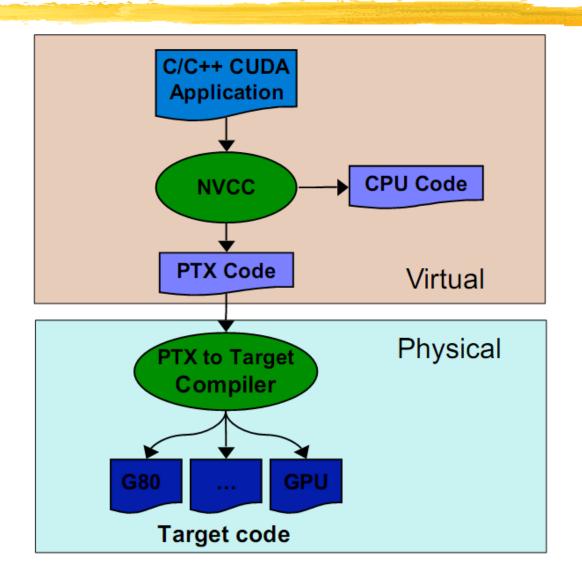
- **Ж** Переосмысление задачи в терминах параллельной обработки данных
 - № Выявляйте параллелизм
 - Максимизируйте интенсивность вычислений
 - № Избегайте лишних транзакций по памяти
- **ж** Эффективное использование вычислительной мощи
 - № Разбивайте вычисления с целью поддержания сбалансированной загрузки SM'ов
 - Параллелизм потоков vs. параллелизм по данным

ЖПроцесс разработки программ CUDA

- □Портирование части приложения
- Общие рекомендации по оптимизации
- Мнструментарий
- **ЖРабота с различными типами памяти**
- #Паттерны программирования на CUDA
- **ЖРазное**

Процесс разработки программ CUDA

Инструментарий: Компилятор



Процесс разработки программ СUDA Инструментарий: Компилятор

- Статическая компиляция: IDE(MS Visual Studio + cuda.rules), Makefile, CL
- **Ж** PTX JIT-компиляция

```
.entry myCUfunction name(.param .u32 dst)
//Device Code, file: myKernel.cu
 global void myCUfunction name(int *dst)
                                                                .reg .u16 %rh<4>;
                                                                .reg .u32 %r<12>;
   int addr = blockIdx.x * blockDim.x + threadIdx.x;
                                                                .loc 14 2 0
   dst[addr] = addr >> 1;
                                                                mov.u16 %rh1, %ctaid.x;
                                                                                From resource
                nvcc myKernel.cu -ptx
                                                                        const unsigned char
                myKernel.ptx
                                                                        PTXdump[] = \{0x00, 0x01\};
                            -cuModuleLoad
                                                  PTX JIT
                                                                      -cuModuleLoadData
```

Процесс разработки программ СUDA Инструментарий: Компилятор

Device code

```
global__ void myCUfunction_name(int *dst)

int addr = blockIdx.x * blockDim.x + threadIdx.x;
  dst[addr] = addr >> 1;
}
```

Host code: driver API + PTX JIT compilation

```
extern unsigned char PTXdump[];
```

```
cuFuncSetBlockShape(myCUfunction, blockDimX);
cuParamSeti(myCUfunction, 0, srcDevPtr);
cuParamSetSize(myCUfunction, 4);
```

```
cuLaunchGrid(myCUfunction, gridDimX, gridDimY);
cuCtxSynchronize();
```

Процесс разработки программ CUDA Инструментарий: Отладчик

GPU debugger

Wednesday, April 08: Today NVIDIA announces an industry milestone for GPU Computing. With CUDA 2.2 beta we are including the industries 1st GPU HW Debugger to our developer community.

Debua

)ebuaEmu

Configuration Manager...

GPU emulation

- -deviceemu D DEVICEEMU
- Запускает по одному host-процессу на каждый CUDA-поток
- Работоспособность в режиме эмуляции не всегда кореллирует с работоспособностю на GPU
- **Ж** Два инструмента не конкурируют, а дополняют друг друга
 - Oдин из интересных сценариев: Boundchecker + Emulation

Процесс разработки программ СUDA Инструментарий: Отладчик

ЖДостоинства эмуляции

- Исполняемый файл, скомпилированный в режиме эмуляции работает целиком на CPU
 - Не требуется драйвер CUDA и GPU
 - Каждый поток GPU эмулируется потоком CPU
- При работе в режиме эмуляции можно:
 - ⋉ Использовать средства отладки СРО (точки останова и т.д.)
 - Обращаться к любым данным GPU с CPU и наоборот
 - Делать любые CPU-вызовы из код GPU и наоборот (например printf())

Процесс разработки программ СUDA Инструментарий: Отладчик

ЖНедостатки эмуляции

- □ Часто работает очень медленно
- Неумышленное разыменование указателей GPU на стороне CPU или наоборот
- Результаты операций с плавающей точкой СРU и «настоящего» GPU почти всегда различаются из-за:
 - Разного порядка выполняемых операций

Процесс разработки программ СUDA Инструментарий: Профилировщик

- **Ж** CUDA Profiler, позволяет отслеживать:
 - Время исполнения на CPU и GPU в микросекундах
 - Конфигурацию grid и thread block
 - Количество статической разделяемой памяти на блок
 - Количество регистров на блок
 - Коэффициент занятости GPU (Occupancy)

 - Количество дивергентных путей исполнения (branching)
 - Количество выполненных инструкций
 - Количество запущенных блоков
- Ж Вся эта информация собирается с первого SM или TPC. Профилирование Uber-kernel'ов с осторожностью

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
 - Константная
 - Текстурная
 - Глобальная
 - Разделяемая
- **ЖПаттерны** программирования на CUDA
- **Ж** Разное

Работа с константной памятью

- Ж Быстрая, кешируемая, только для чтения
- **Ж** Данные должны быть записаны до вызова кернела (например при помощи **cudaMemcpyToSymbol**)
- Ж Объявление при помощи слова <u>__constant__</u>
- # Доступ из device кода простой адресацией
- **Ж** Срабатывает за 4 такта на один адрес внутри варпа
 - 4 такта на всю транзакцию в случае если все потоки внутри варпа читают один адрес
 - В худшем случае 64 такта

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
 - Константная
 - Текстурная
 - Глобальная
 - Разделяемая
- **ЖПаттерны** программирования на CUDA
- **Ж** Разное

Работа с текстурной памятью

- # Данные должны быть записаны при помощи cudaMemcpyToArray, либо возможно прикрепление к глобальной памяти через cudaBindTexture2D
- **Ж** Объявление при помощи текстурных ссылок
- # Доступ из device кода при помощи tex1D, tex2D, tex1Dfetch
- Ж Лучшая производительность при условии что потоки одного варпа обращаются к локализованной окрестности в 2D

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
 - Константная
 - 🔼 Текстурная
 - Глобальная
 - Разделяемая
- **ЖПаттерны** программирования на CUDA
- **Ж** Разное

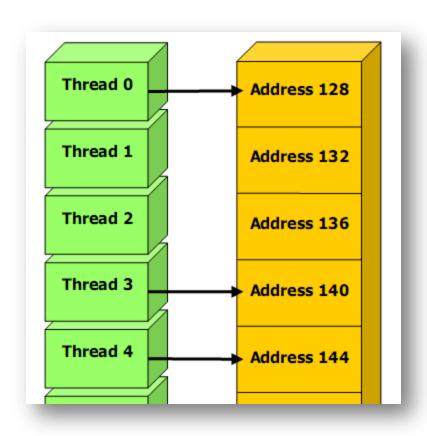
Работа с глобальной памятью

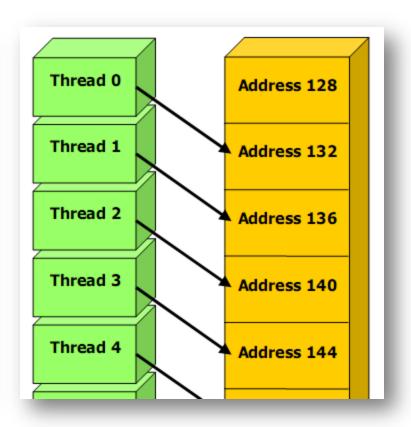
- Ж Медленная, некешируемая (G80), чтение/запись
- **Запись данных с/на хост через cudaMemcpy***
- Ж Транзакции по PCI-е медленные: макс. 4GB/s vs. 80 GB/s при копировании device-device
- **Возможность асинхронных транзакций**
- Ж Объявление при помощи слова <u>global</u>
- **ж** Доступ простой индексацией
- Время доступа от 400 до 600 тактов на транзакцию высокая патентность

Работа с глобальной памятью Coalescing, Compute Capability 1.0, 1.1

- **ж** 16 потоков. Типы транзакций:
 - 4-байтовые слова, одна 64-байтовая транзакция
 - 8-байтовые слова, одна 128-байтовая транзакция
 - № 16-байтовые слова, две 128-байтовых транзакции
- Все 16 элементов должны лежать в едином сегменте, размер и выравнивание которого совпадает с размером транзакции
- Ж Строгий порядок доступа: k-й поток обращается к k-му элементу в сегменте
- **Ж** При нарушении порядка вместо одной транзакции получается 16
- **Ж** Некоторые из потоков могут не участвовать

Работа с глобальной памятью Coalescing, Compute Capability 1.0, 1.1





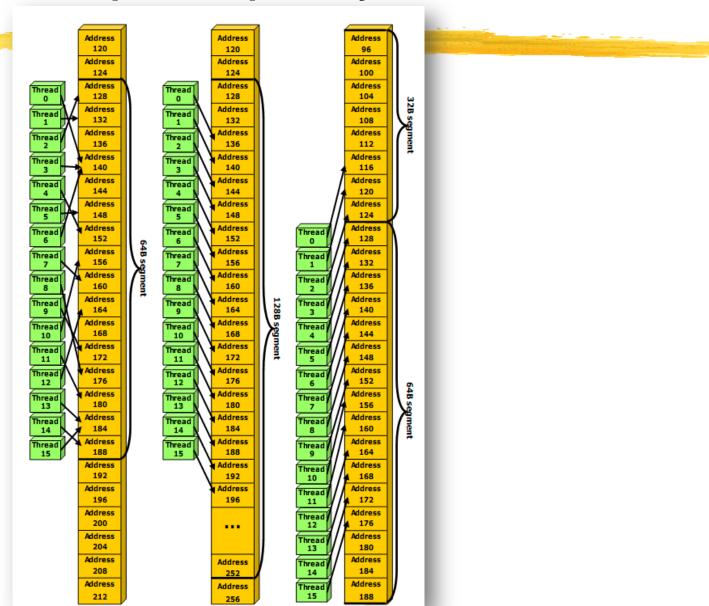
Coalescing

No coalescing

Работа с глобальной памятью Coalescing, Compute Capability 1.2, 1.3

- **Ж** Объединенная транзакция получается, если все элементы лежат в сегментах:
 - размера 32 байта, потоки обращаются к 1-байтовым элементам
 - 应 размера 64 байта, потоки обращаются к 2-байтовым элементам
 - □ размера 128 байт, потоки обращаются к 4- и 8-байтовым элементам
- **Ж** Нестрогий порядок доступа. Возможно обращение несколькими потоками к одному адресу
- Ж При выходе за границы сегмента число транзакций увеличивается минимально

Работа с глобальной памятью Coalescing, Compute Capability 1.2, 1.3



Pабота с глобальной памятью Coalescing. Рекомендации

- # Используйте cudaMallocPitch для работы с 2Dмассивами
- **ж** Конфигурируйте блоки с большей протяженностью по **ж**
- **Ж** Параметризуйте конфигурацию, экспериментируйте
- **Ж** В сложных случаях используйте привязку сегмента глобальной памяти к текстуре в случае если Compute Capability < 1.2
 - cudaBindTexture, tex1Dfetch
 - CudaBindTexture2D, tex2D

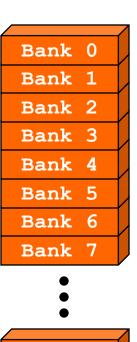
- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
 - Константная
 - Текстурная
 - Глобальная
 - Разделяемая
- **ЖПаттерны** программирования на CUDA
- **Ж** Разное

Работа с разделяемой памятью

- Ж Быстрая, некешируемая, чтение/запись
- # Объявление при помощи слова __shared___
- # Доступ из device кода при помощи индексирования
- Ж Самый быстрый тип памяти после регистров, низкая латентность доступа
- Ж Можно рассматривать как полностью открытый L1-кеш
- При работе с разделяемой памятью следует помнить о ее разбиении на банками памяти

Работа с разделяемой памятью Банки памяти

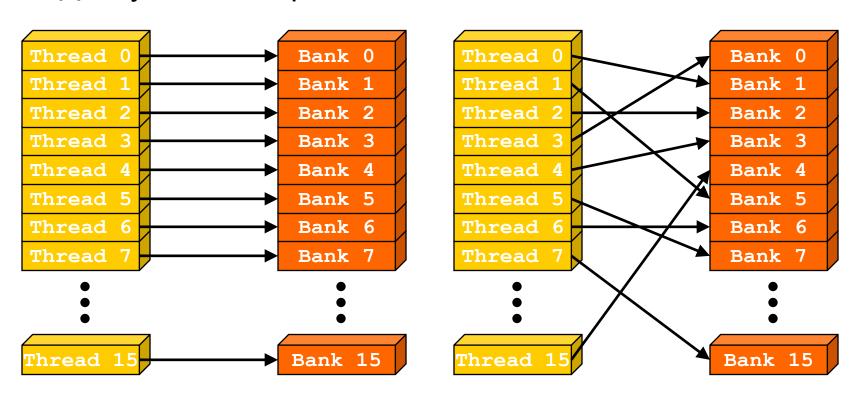
- **Ж** Память разделена на 16 банков памяти, по числу потоков в варпе
- **Ж** Каждый банк может обратиться к одному адресу за 1 такт
- Ж Максимальное число адресов, к которым может обратиться память одновременно совпадает с числом банков
- Ж Одновременное обращение нескольких потоков из одного полуварпа к одному банку приводит к конфликту банков и сериализации запросов (кроме broadcast)



Bank 15

Работа с разделяемой памятью Банки памяти

ж Доступ без конфликтов банков

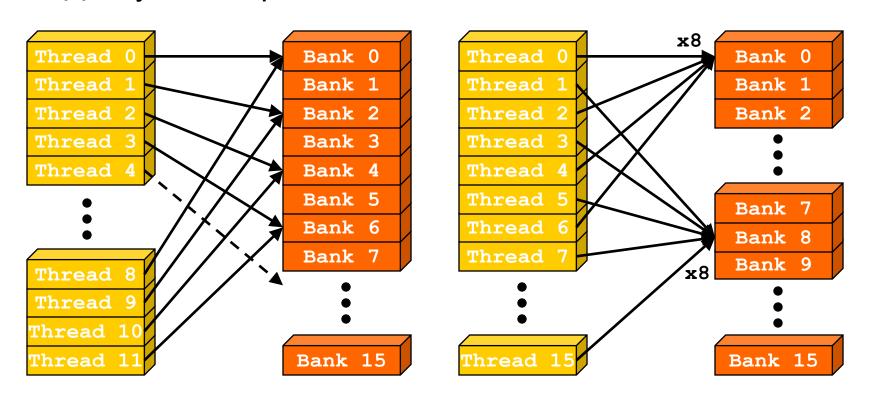


Прямой доступ

Смешанный доступ 1:1

Работа с разделяемой памятью Банки памяти

ж Доступ с конфликтами банков



2-кратный конфликт

8-кратный конфликт

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
- **Ж**Паттерны программирования на CUDA
 - Приоритеты оптимизации
 - Сценарий работы с shared памятью

 - Обработка в shared памяти
- **ж** Разное

Паттерны программирования на CUDA Приоритеты оптимизации

- **Ж** Объединение запросов к глобальной памяти
 - № Ускорение до 20 раз
- **Ж** Использование разделяемой памяти
 - № Высокая скорость работы
 - № Удобство взаимодействия потоков
- Эффективное использование параллелизма

 - № Преобладание вычислений над операциями с памятью
 - Много блоков и потоков в блоке
- **Ж** Банк-конфликты

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
- **Ж**Паттерны программирования на CUDA
 - Приоритеты оптимизации
 - Сценарий работы с shared памятью

 - Обработка в shared памяти
- **ж** Разное

Паттерны программирования на CUDA Сценарий работы с shared памятью

- 1. Загрузка данных из глобальной памяти в разделяемой
- 2.__syncthreads();
- 3. Обработка данных в разделяемой памяти
- 4. __syncthreads(); //если требуется
- 5. Сохранение результатов в глобальной памяти
- Ж Шаги 2−4 могут быть обрамлены в условия и циклы
- # Шаг 4 может быть ненужен в случае если выходные данные независимы между собой

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
- **Ж**Паттерны программирования на CUDA
 - Приоритеты оптимизации
 - Сценарий работы с shared памятью

 - Обработка в shared памяти
- **ж** Разное

Паттерны программирования на CUDA Копирование global <-> shared: 32-bit

```
dim3 block (64);
 shared float dst[64];
global void kernel(float *data)
{//coalescing, no bank conflicts
   dst[threadIdx.x] = data[threadIdx.x];
```

Паттерны программирования на CUDA Копирование global <-> shared: 8-bit

```
dim3 block(64);
shared byte dst[64];
 global void kernel bad(byte *data)
{//no coalescing, 4-way bank conflicts present
   dst[threadIdx.x] = data[threadIdx.x];
 global void kernel good(byte *data)
{//coalescing, no bank conflicts, no branching
    if (threadIdx.x < 16)
        int tx = threadIdx.x * 4;
        *((int *)(dst + tx)) = *((int *)(data + tx));
```

Содержание

- #Процесс разработки программ CUDA
- **Ж**Работа с различными типами памяти
- **Ж**Паттерны программирования на CUDA
 - Приоритеты оптимизации
 - Сценарий работы с shared памятью

 - Обработка в shared памяти
- **ж** Разное

Паттерны программирования на CUDA Обработка в shared памяти

```
__shared__ byte buf[64];
dim3 block(64);
```

Независимая обработка элементов. Прямой доступ будет вызывать 4-кратный конфликт банков.

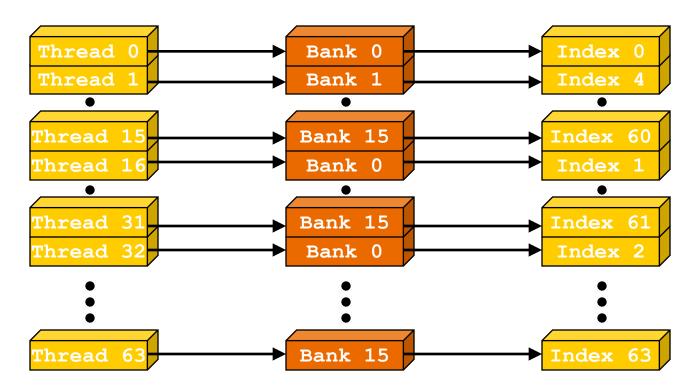
Задача: переформировать потоки в 4 группы по 16 индексов так, чтобы при новой косвенной адресации не было конфликтов банков.



Паттерны программирования на CUDA Обработка в shared памяти

Одно из решений:

```
__device__ int permute64by4(int t)
{
    return (t >> 4) + ((t & 0xF) << 2);
}</pre>
```



Паттерны программирования на СUDAОбработка в shared памяти (2)

```
__shared__ int buf[16][16];
dim3 block(16,16);
```

Независимая обработка элементов. Прямой доступ будет вызывать 16-кратный конфликт банков.

Задача: свести число банк-конфликтов до нуля.

Паттерны программирования на СUDAОбработка в shared памяти (2)

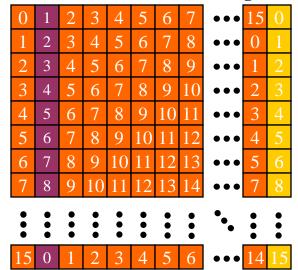
Одно из решений:

```
__shared__ int buf[16][17];
dim3 block(16,16);
```

Bank Indices without Padding

0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
0	1	2	3	4	5	6	7	••• 15
•	•	•	•	•	•	•	•	•. •
•	•	•	•	•	•	•	•	
0	1	2	3	4	5	6	7	••• 15

Bank Indices with Padding



Ж Конфигурация gridDim и blockDim возможно во время исполнения:

```
void callKernel(dim3 grid, dim3 threads)
{
    kernel<<<grid, threads>>>();
}
```

Ж Конфигурация gridDim и blockDim возможно во время исполнения:

```
void callKernel(dim3 grid, dim3 threads)
{
    kernel<<<grid, threads>>>();
}
```

- **ж mu124** и **umu124** работают быстрее, чем *
- **Ж** Возможно увеличение числа регистров после применения
- # На будущих архитектурах ситуация может развернуться наоборот и __mul24 станет медленнее
- # В остальном целочисленная арифметика работает примерно с такой же скоростью, как и с плавающей точкой (за исключением целочисленного деления)

Ж Математика FPU (на GPU в частности) не ассоциативна

 $\Re(x+y)+z$ не всегда равно x+(y+z)

 \mathbf{H} Например при $x = 10^30$, $y = -10^30$, z = 1

Ресурсы нашего курса

#CUDA.CS.MSU.SU

- Место для вопросов и дискуссий
- Место для материалов нашего курса
- Место для ваших статей!
- ₩ www.steps3d.narod.ru
- ₩ www.nvidia.ru

Вопросы

