

Senkron Ardışıl Devreler

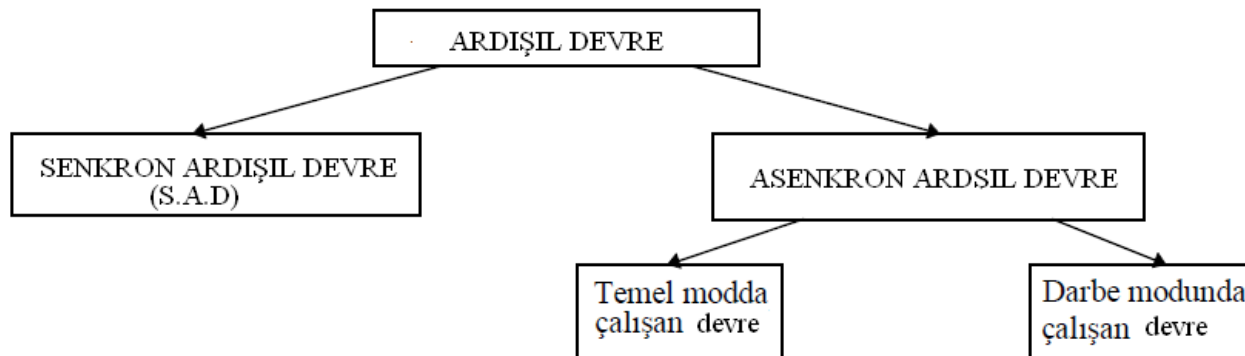
Ardışıl Devrelerin Sınıflandırılması

Çıkışlarının hem girişlerine, hem de bir önceki durumlara bağlı olarak değiştiği Ardışıl devreler; Senkron ve Asenkron devreler olmak üzere iki ana sınıfta incelenirler.

Senkron ardışıl devrelerde periyodik saat darbeleri (cp) ,bütün bellek elemanlarının cp girişlerine uygulanır. Devrenin durum değiştirmesi, klok pulse(cp) darbesi geldiği zaman mümkündür. Yeni bir **cp** gelene kadar, devrenin durumunda bir değişiklik olmaz. Makinenin kombinezonsal kısmı ise saat darbesinden bağımsız çalışır.

Asenkron ardışıl devrelerde cp' yoktur. Temel modda (fundamental mode) ve darbe modunda (pulse mode) çalışanlar olmak üzere iki farklı yapıda olabilirler. Temel modda çalışan asenkron makinelerde girişler seviye biçimindedir. Darbe modunda çalışan devrelerde ise girişleri darbe biçimindedir. Herhangi bir anda giriş değişkenlerinden yalnız biri 1 olur diğerleri 0 olmak zorundadır.

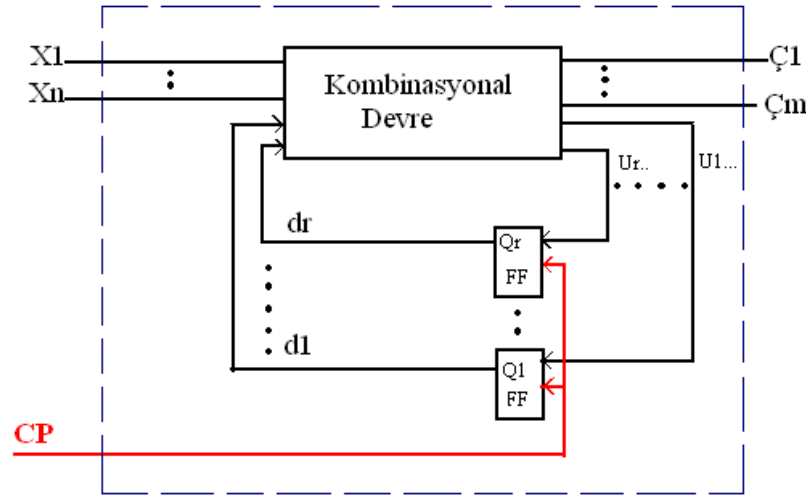
Bilgisayar sistemlerinde kullanılan senkron ardışıl devreler bu ders kapsamında ağırlıklı olarak incelenecektir.



SENKRON ARDIŞIL DEVRELER

Bir senkron ardışıl devrenin temel prensibi şekilde verilmektedir. Burada n tane serbest giriş büyüklüğü vardır. M adet çıkış büyüklüğü söz konusudur. Devredeki Flip-Flopların her bir çıkışına durum değişkeni (d_1, \dots, d_r) denir. Bu durum değişkenlerine bağımlı giriş büyüklüğü ismi verilir. Ve bunlar devrenin çıkışında etkindirler. Durum değişkenlerinin yapmış olduğu her bir farklı duruma devrenin durumları denir.

Senkron ardışıl devrenin tasarımıdaki amaç, devrenin sözlü anlatıma göre çalışabilmesi için uygun bir kombinasyonel devre tasarlamaktır. Kombinasyonel devrenin çıkışlarının bir kısmı, durum değişkenlerini kontrol edebilmek için FF uyarma girişlerini beslemek içindir. diğer kısmı ise istenen çıkış fonksiyonlarını elde etmek içindir.



Bir Senkron Ardışıl Devrenin Genel Blok Yapısı

X_1, \dots, X_n : Bağımsız giriş büyüklükleri

d_1, \dots, d_r : Bağımlı giriş büyüklükleri (FF'ların çıkışları - Bunlara DURUM DEĞİŞKENLERİ diyeceğiz.)

U_1, \dots, U_r : FF'ların kontrol (uyarma) girişlerine uygulanacak uyarma fonksiyonları

C_1, \dots, C_m : Bağımsız çıkış büyüklükleri

SAD'lerin Modellenmesi

Ardışıl devreler 3 şekilde modellenenebilir (Çözülebilir).

1- Matematiksel model: Devrenin bağımlı ve bağımsız giriş büyüklüklerine göre çıkış ve uyarma denklemlerinin ifade edilmesidir.

2-Durum Tablosu Modeli: İki boyutlu bir tablo kullanarak problemi, şimdiki ve bir sonraki durumlara ve şimdiki serbest girişlere göre tablo haline dönüştürmedir. Bu tabloya durum tablosu denir. Daha sonra açıklanacaktır.

3-Durum Diyagramı Modeli: Her bir duruma bir düğümün karşı geldiği, yönlü elemanlardan oluşmuş bir diyagramdır. Şematik olarak problemin tarifidir. Karmaşık problemlerin çözümü diyagramı oluşturmakla başlar. Daha sonra açıklanacaktır.

Durum diyagramı modeli devrenin davranışsal modelidir. Durum tablosu modeli buradan rahatlıkla elde edilebilir.

Durum tablosunu kullanarak matematiksel modeli oluşturmak çok kolaydır.

Matematiksel modeli belirlenmiş bir sistem ise sentezlenmiştir. Yani gerçekleştirmeye hazır hale getirilmiştir.

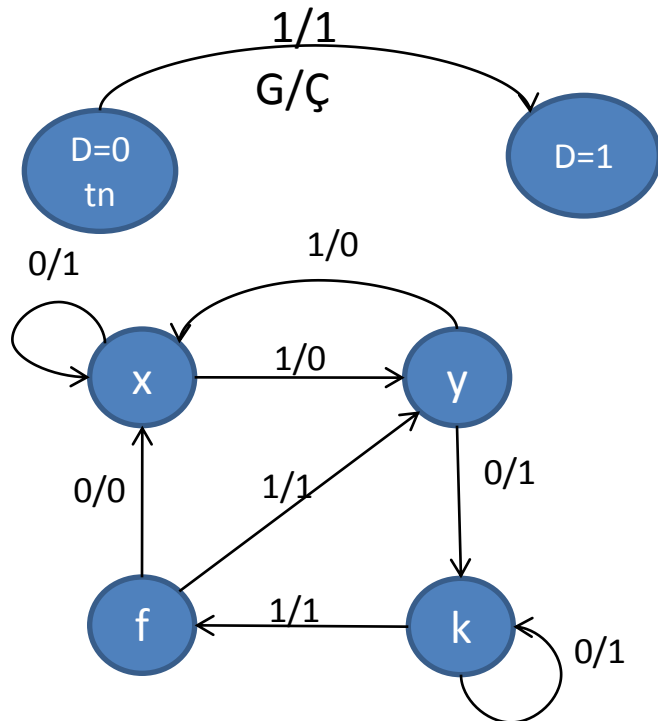
Durum Diyagramları

- Durum Diyagramı: Devrenin sözle anlatımının sistematik bir biçimde ifade edilmesi için, her bir duruma bir düğümün karşı düştüğü bir diyagramdır. Ardışıl Makineler 2 temel diyagramla ifade edilip gerçekleştirilebilir.

1-Mealy Tipi Durum diyagramı

2- Moore tipi durum diyagramı

- m FF'lu devrenin 2^m tane durumu vardır. Durumların her biri bir düğüm ile ifade edilir.



- tn anında D=0 iken girişe 1 uygulanırsa çıkış 1 oluyor ve yeni durum D=1 olarak değişiyor.

		Sonraki durum		Çıkış
		0	1	
Q1Q2 d1d2	g1g2			
	00 → x	x,1		
	01 → y		x,0	
	11 → f			
	10 → k	k,1		

Durum ve Çıkış Tabloları

- FF'ların çıkışlarına durum değişkenleri denir.
- Durum : Devrenin önceki zaman dilimlerindeki davranışının şu andaki çıkışlarda etkili olabilmesi için önceki zaman dilimlerinde hangi konumda olduğunun bilinmesi gerekir. Bu hatırlama için durumlar kullanılır. Durum, durum değişkenlerinin her bir kombinasyonudur.
- FF'ların girişleri uyarma girişleridir.

t_n \downarrow t_{n+1}

Serbest girişler $g_1 g_2$

Durum değişkenleri $d_1 d_2$

$d_1 d_2 \backslash g_1 g_2$	00	01	11	10
00	t_{n+1} 'deki durum			
01				
11	10			
10				

$Q_1 Q_2$ $g_1 g_2$

$d_1 d_2 \backslash g_1 g_2$	00	01	11	10
00	t_n			
01				
11				
10				11

t_n anındaki devrenin çıkışı (çıkışları)

Senkron Ardışıl Devre Analizi

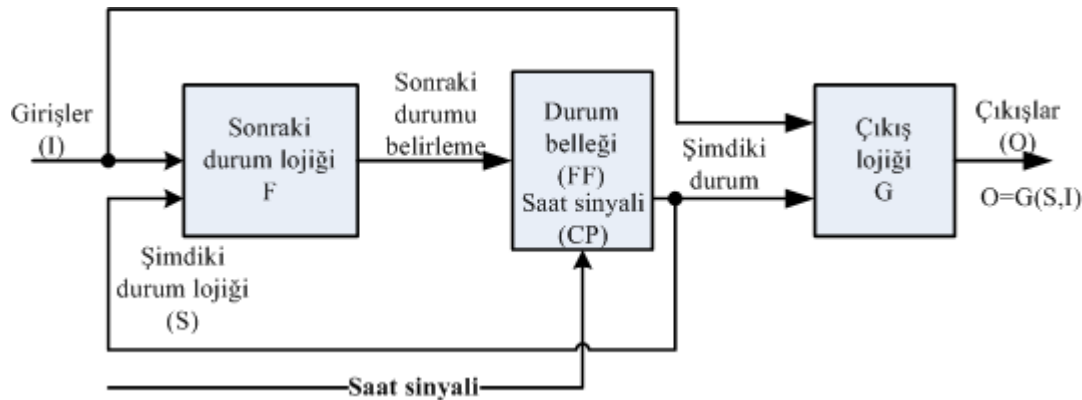
- Lojik Şeması verilen bir SAD'nin analizi, çıkışların; girişlere göre nasıl değiştiğini belirtmek için, çıkış ve uyarma denklemlerini elde etmektir.
- Bu işlem, sistemin matematiksel modelini elde etmektir.
- Elde edilen bu denklemlerden durum ve çıkış tablolarını elde edilmesi ise, sistemin durum tablosu modelinin oluşturulmasına denk gelir.
- Şimdiki ve bir sonraki durumlara göre düzenlenmiş durum durum ve çıkış tabloların kullanarak ta sistemin durum diyagramları elde edilir. Bu işlemin sonucu da durum diyagramı şeklinde sistemin modelinin elde edilmesidir.

Senkron Ardışıl Devre Analizi

- Ardışıl devrelerde çıkış değeri hem giriş hem de devrenin durumuna bağlıdır.
- Sonlu durum makine modeline göre oluşturulan bu devrelerde durum bilgileri flip-flop'larda tutulur.
- Tüm flip-floplar aynı saat işareti ile tetiklenir. Dolayısıyla makine sadece saat işratinin geçişinde durum değiştirir.
- İki şekilde tasarım mümkündür.

A) Mealy Modeli(George H. Mealy, Bilgisayar Bilimleri, ABD)

Bu modelde çıkışlar hem o andaki girişlerin hem de o andaki durumun fonksiyonudur.

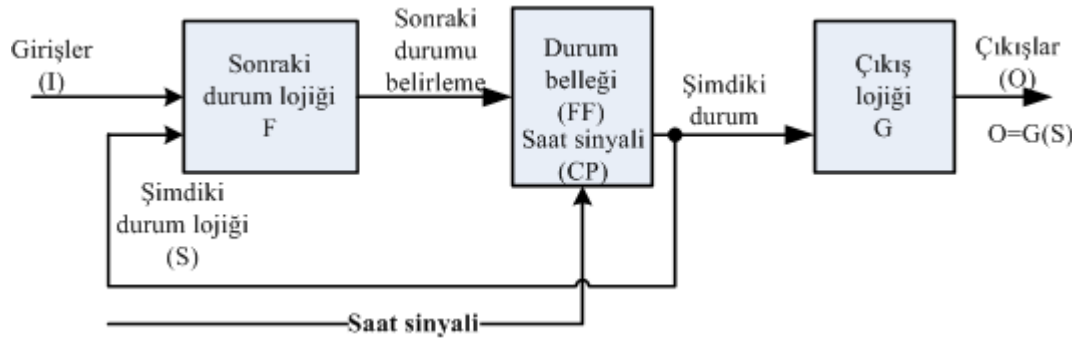


Senkron Ardışıl Devre Analizi

B) Moore Modeli

Edward Forrest Moore (1925-2003) Matematik, Bilgisayar bilimleri, ABD

- Bu modelde çıkışlar sadece durumların bir fonksiyonudur.
- Girişlerdeki değerler sadece sonraki durumu belirler.
- Durum bilgisi çıkıştaki değerleri belirler.



- Bu modele göre tasarlanmış devreyi diğer modele dönüştürmek mümkündür.
- Birçok devreyi hem Moore hem de Mealy modeline göre tasarlamak da mümkündür.

Eşzamanlı Ardışıl Devrelerin Analizi

- Bir ardışıl devrenin tasarlanıp gerçekleşmesi anlatılmadan önce tasarlanmış olan devrenin nasıl analiz edileceği incelenecektir.
- Mealy modelde bir devrenin gerçekleşmesi sonraki durum (F) ve Çıkış (G) fonksiyonlarının gerçekleşmesi anlamına gelir.

$S(i+1)=F(S,I)$ S:Şimdiki durum $S(i+1)$:Sonraki durum

$O=G(S,I)$ I: Girişler O: Çıkışlar

- Bir ardışıl devrenin analizi demek, F ve G fonksiyonları şeklinde verilmiş bir devrenin ne yaptığıının belirlenmesi demektir.
- Analiz üç adımdan oluşur:
 1. Devrenin çiziminden F(sonraki durum) ve G(çıkış) fonksiyonlarının ifadeleri bulunur.
 2. F ve G fonksiyonları kullanılarak olası tüm girişler ve şimdiki durumlar için makinenin hangi durumlara geleceği ve çıkışlar bulunur. Bu tabloya durum/çıkış tablosu denir.
 3. Makinenin işlevini daha iyi anlayabilmek için durum geçişlerini ve çıkışları grafiksel olarak gösteren durum diyagramları çizilir.

Eşzamanlı Ardışıl Devrelerin Analizi

- F fonksiyonu, flip-flopların girişlerine gelecek olan lojik denklemi belirler.
- Bu giriş değerleri ise bir saat darbesi sonra flip-flopun içeriğinin hangi değeri alacağını (sonraki durumu) belirler.
- Gelen giriş değerlerine göre flip-flop'un içeriğinin nasıl değişeceğini hesaplamak için flip-flopların karakteristik fonksiyonlarını bilmek gerekir.

SR FF: $Q(t+1) = S + R'.Q(t)$, $SR=0$

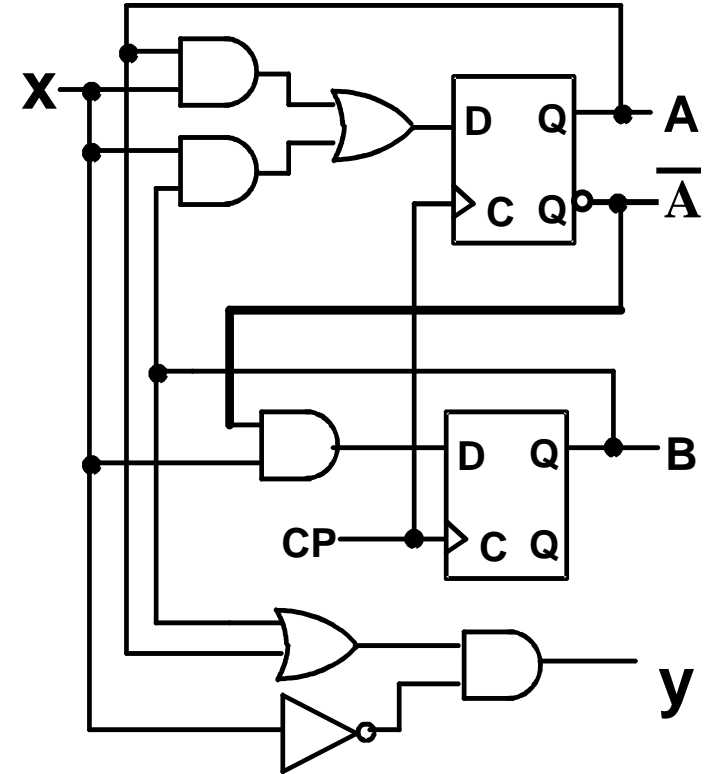
JK FF: $Q(t+1) = J.Q(t)' + K'.Q(t)$

D FF: $Q(t+1) = D$

T FF: $Q(t+1) = T \oplus Q(t)$

Örnek:Yandaki SAD'nin analizini yapınız.

- Giriş: $x(t)$
- Çıkış: $y(t)$
- Durum: $(A(t), B(t))$
- Çıkış fonksiyonu nedir?
- Yeni durum (Uyarma fonksiyonu) fonksiyonu nedir?



Örneğe devam

- Sistemin Matematiksel modelini veren denklemler , şema yardımıyla aşağıdaki gibi elde edilir.

$$A(t+1) = A(t).x(t) + B(t).x(t)$$

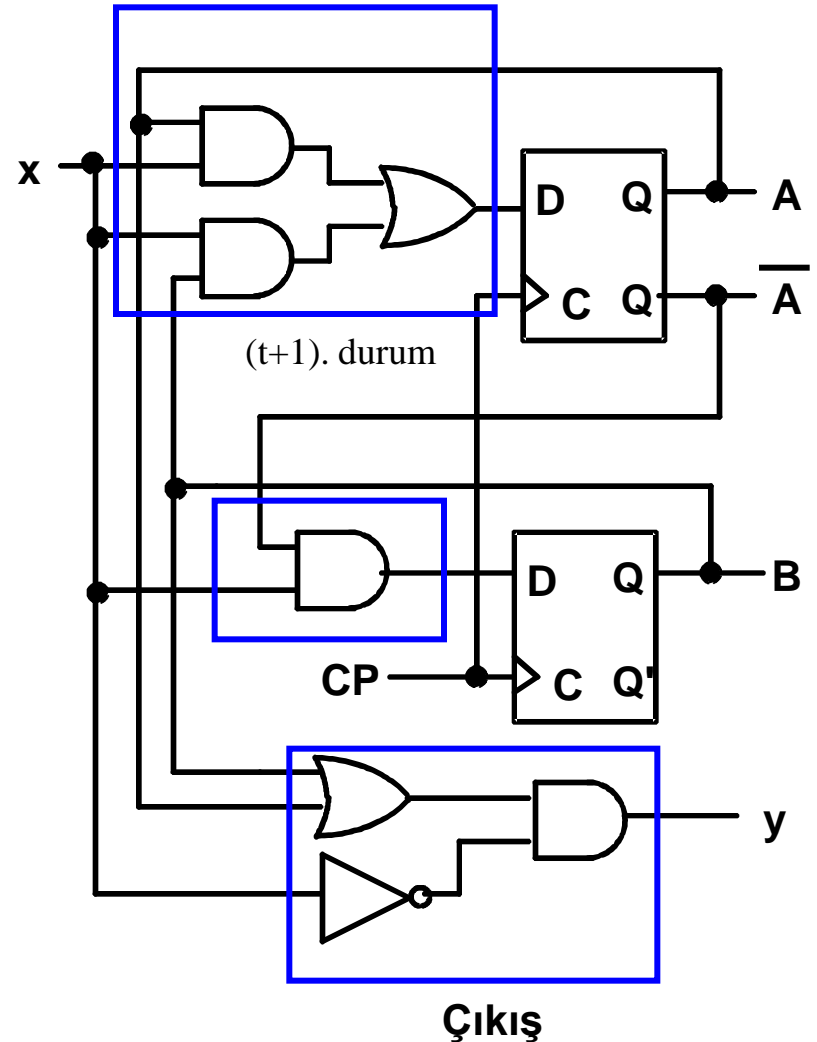
(Bu denklem, A Ff'un uyarma fonksiyonudur.)

$$B(t+1) = \overline{A(t)} \cdot x(t)$$

(Bu denklem B FF'un uyarma fonksiyonudur.)

$$y(t) = \overline{x(t)} \cdot (B(t) + A(t))$$

(Bu denklem sistemin y çıkışının , x serbest girişine ve A, B bağımlı girişlerine (durum değişkenlerine) bağımlı denklemdir. Dolayısıyla bu devre MEALY tipi devredir.)



(Örneğe Devam) Durum ve Çıkış Tablosu, Durum diyagramı

Mevcut durumları aşağıdaki gibi tanımladıktan sonra ilgili denklemler ile gelecek durumlar tespit edilir. Bunun sonucu sistemin durum tablosu modelidir.

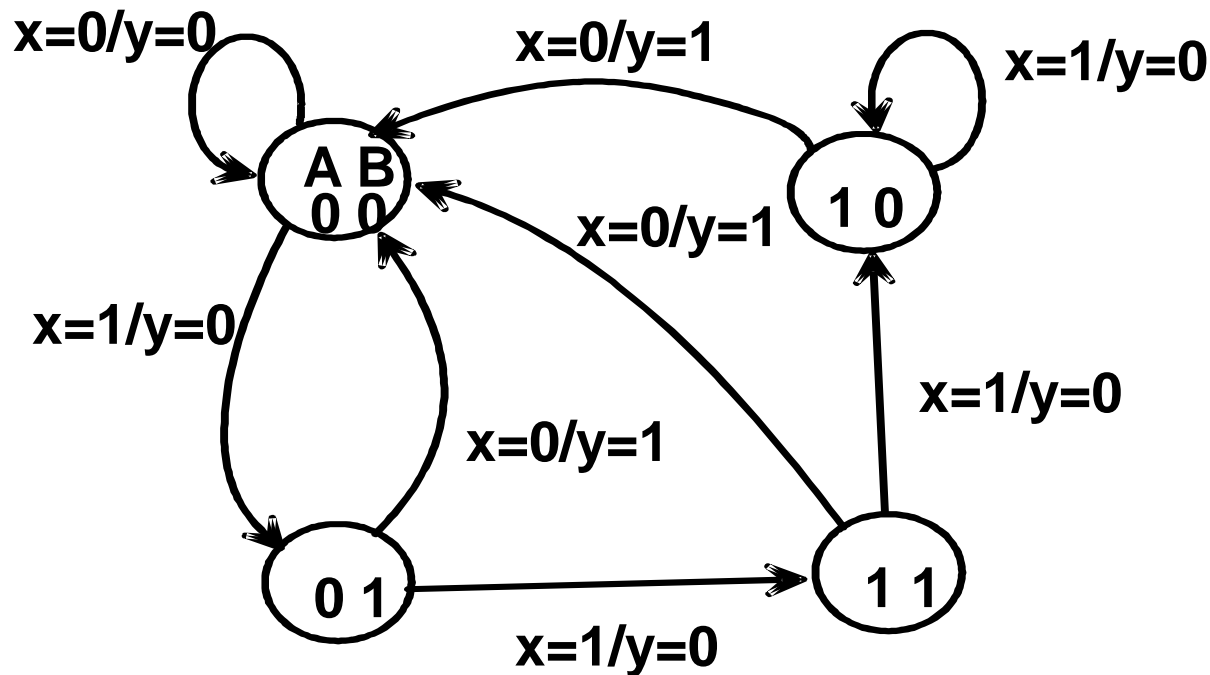
$$A(t+1) = A(t) \cdot x(t) + B(t) \cdot x(t)$$

$$B(t+1) = \overline{A}(t) \cdot x(t)$$

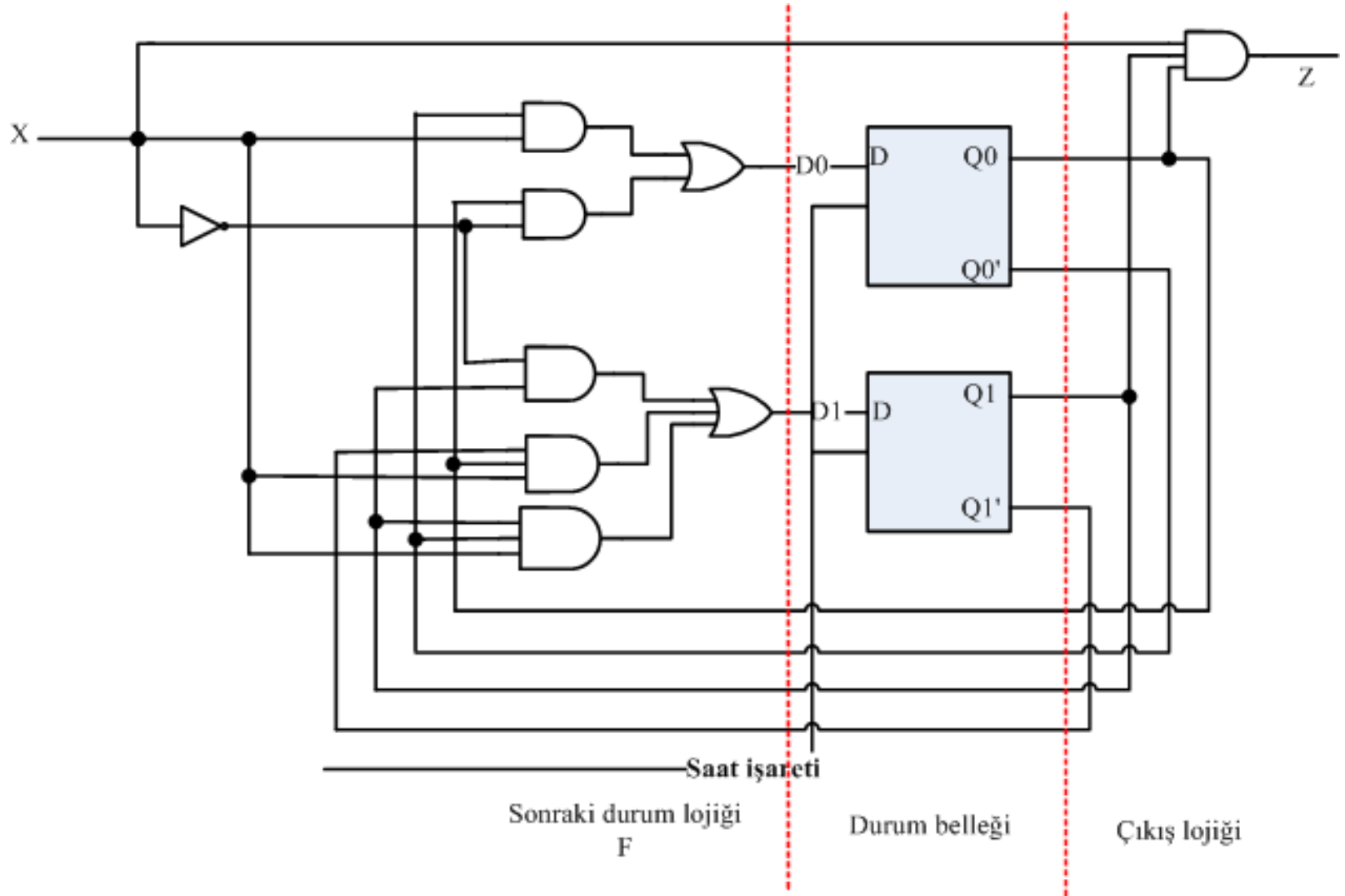
$$y(t) = \overline{x}(t) \cdot (B(t) + A(t))$$

Mevcut Durum A(t) B(t)	Gelecek Durum		Çıkış	
	x(t)=0 A(t+1)B(t+1)	x(t)=1 A(t+1)B(t+1)	x(t)=0 y(t)	x(t)=1 y(t)
0 0	0 0	0 1	0	0
0 1	0 0	1 1	1	0
1 0	0 0	1 0	1	0
1 1	0 0	1 0	1	0

Mevcut Durum A(t) B(t)	Gelecek Durum		Çıkış	
	$x(t)=0$	$x(t)=1$	$x(t)=0$	$x(t)=1$
	A(t+1)B(t+1)	A(t+1)B(t+1)	y(t)	y(t)
0 0	0 0	0 1	0	0
0 1	0 0	1 1	1	0
1 0	0 0	1 0	1	0
1 1	0 0	1 0	1	0



Örnek: Aşağıda çizimi verilmiş olan eş zamanlı devreyi analiz ediniz?



1. F fonksiyonunun ifadesi belirlenir.

$$D0=Q0.X'+Q0'.X$$

$$D1=Q1.X'+Q1'.Q0.X+Q1.Q0'.X$$

2. Sonraki durumlar $S(t+1)=\{Q0(t+1),Q1(t+1)\}$ hesaplanır.

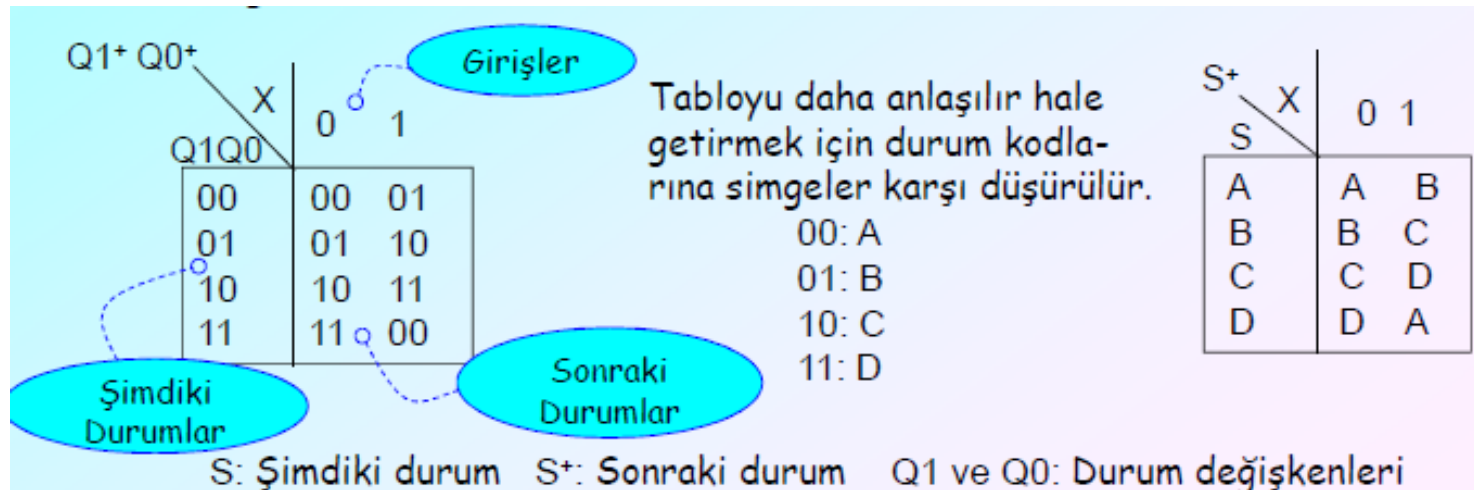
$$Q0(t+1)=D0 \quad (\text{D tipi FF karakteristik fonksiyonu})$$

$$Q1(t+1)=D1 \quad (\text{D tipi FF karakteristik fonksiyonu})$$

$$Q0(t+1)=Q0.X'+Q0'.X$$

$$Q1(t+1)=Q1.X'+Q1'.Q0.X+Q1.Q0'.X$$

3. Durum geiş tablosu oluřturulur.

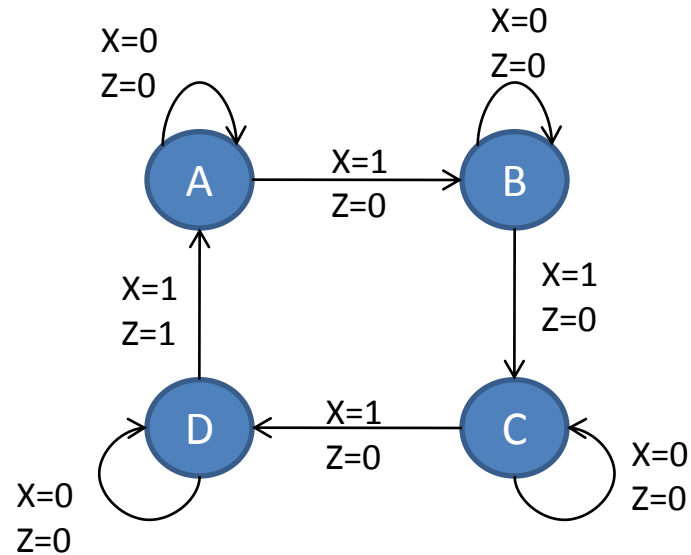


4. Çıkış fonksiyonunun elde edilmesi

$$Z = X \cdot Q_0 \cdot Q_1$$

5. Durum/çıkış tablosu oluşturulur. Bu tablo sonlu durum makinesinin davranışını gösterir. Bu davranış görsel olarak durum diyagramları ile gösterilir.

$S(t+1), Z$		X	
		0	1
A	A,0	B,0	
B	B,0	C,0	
C	C,0	D,0	
D	D,0	A,1	



- Makinenin davranışının sözle ifadesi: A durumu başlangıç durumu olarak ele alınırsa, bu devrenin girişine 4'ün katları kadar 1 geldiğinde çıkış 1 olmakta diğer durumlarda 0'da kalmaktadır.

Ardışıl Devrelerin Tasarlanma Aşamaları

- Bir ardışıl devrenin tasarlanması, çözülecek problemin sözle anlatımıyla başlar.
- Tasarım aşaması bilgisayar programı yazmaya benzer.
- Fiziksel dünyadaki problem ortaya konulduktan sonra uygun bir modelleme yapılarak çözüme giden yolun aranması gerekir.
- Bir ardışıl devrenin tasarlanması aşağıdaki adımlardan oluşur:
 1. Çözülecek problemin sözle anlatımı. Burada belirsizlikleri gidermek için zaman diyagramı da çizilebilir.
 2. Devrenin hangi modele (Mealy veya Moore) göre tasarlanmasının uygun olacağına karar verilir.
 3. Sonlu durum makinasını oluşturacak durumlar belirlenir.

Buna göre devrenin durum ve çıkış tabloları oluşturulur. Bu adımda eğer kolaylık sağlayacaksa durum diyagramı çizilip buradan durum ve çıkış tabloları oluşturulur.

Mümkünse durum indirgemesi yapılır. Burada amaç en az durum ile makinenin istenen işi yapmasını sağlamaktır.

Bu aşama program yazmaya benzer; dolayısıyla sezgisel yaklaşım gerektirir.

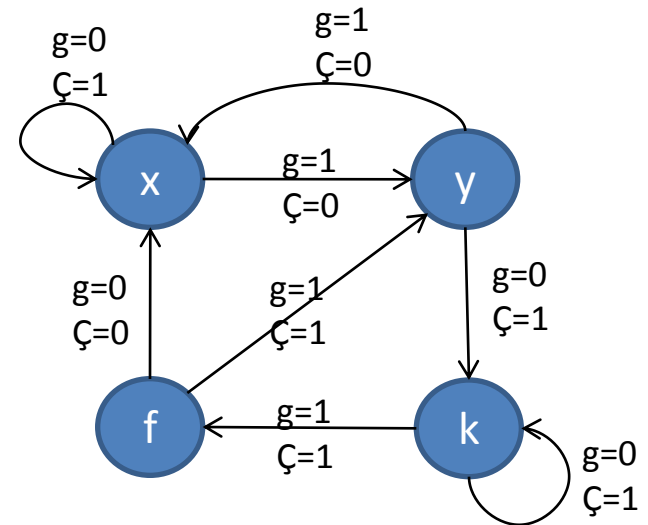
4. Durum Kodlaması: Durumlar, durum değişkenleri cinsinden kodlanır. Eğer durum sayısı n ise durum değişken sayısı (flip-flop sayısı) m aşağıdaki gibi hesaplanır.

$$m = \lceil \log_2 n \rceil$$

Durum geçiş ve çıkış tabloları, durum değişkenleri kullanılarak oluşturulur.

5. Kullanılacak flip-flop tipine karar verilir.
6. Seçilen flip-flopların geçiş tablolarından ve durum geçiş tablosundan yararlanarak flip-flop giriş fonksiyonları (uyarma fonksiyonları - F) en kısaltılmış halde elde edilir.
7. Çıkış tablosundan çıkış fonksiyonu (G) indirgenmiş halde elde edilir.
8. Fonksiyonlara ait kombinasyonel devrelerin şemaları çizilerek çözüm tamamlanır.

Örnek: Durum diyagramı verilen
ardışıl devreyi D türü ff'lar ile
gerçekleştiriniz?



s^+, ζ s \ g	0	1
00 (x)	00,1	01,0
01 (y)	10,1	00,0
10 (k)	10,1	11,1
11 (f)	00,0	01,1

$d1^+d2^+$ d1d2 \ g	0	1
00	00	0 α
01	$\alpha\beta$	0 β
10	10	1 α
11	$\beta\beta$	β 1

Simge	D
0	0
α	1
β	0
1	1

$d1(Q1) \rightarrow D1$ $d2(Q2) \rightarrow D2$

- D1 ve D2 için karnough diyagramları

D1			
d1d2	g	0	1
00		0	0
01		1	0
11		0	0
10		1	1

$$D1 = d1d2' + d2g'd1'$$

D2			
d1d2	g	0	1
00		0	1
01		0	0
11		0	1
10		0	1

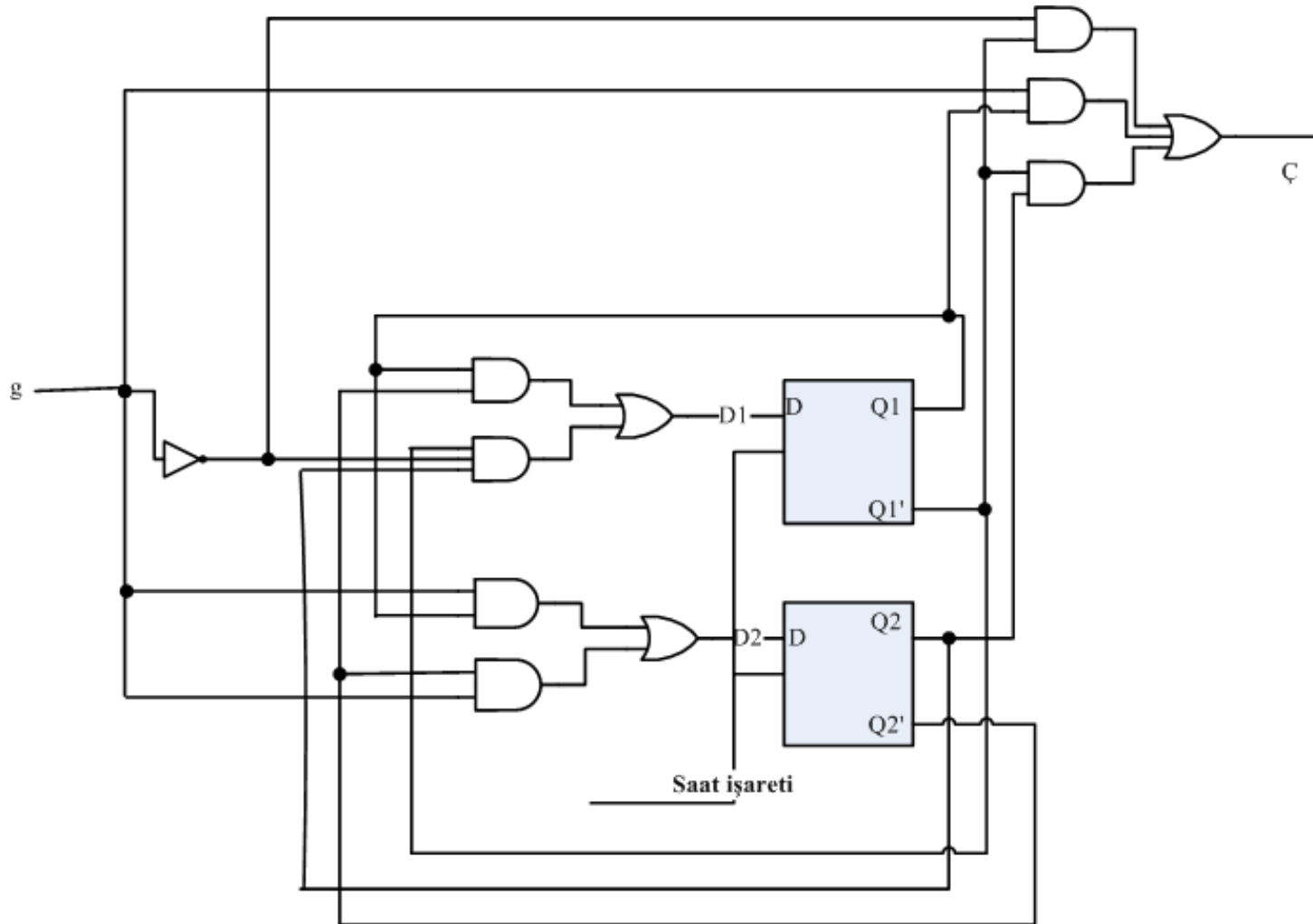
$$D2 = gd2' + gd1$$

- Çıkış (Ç) için karnough diyagramı

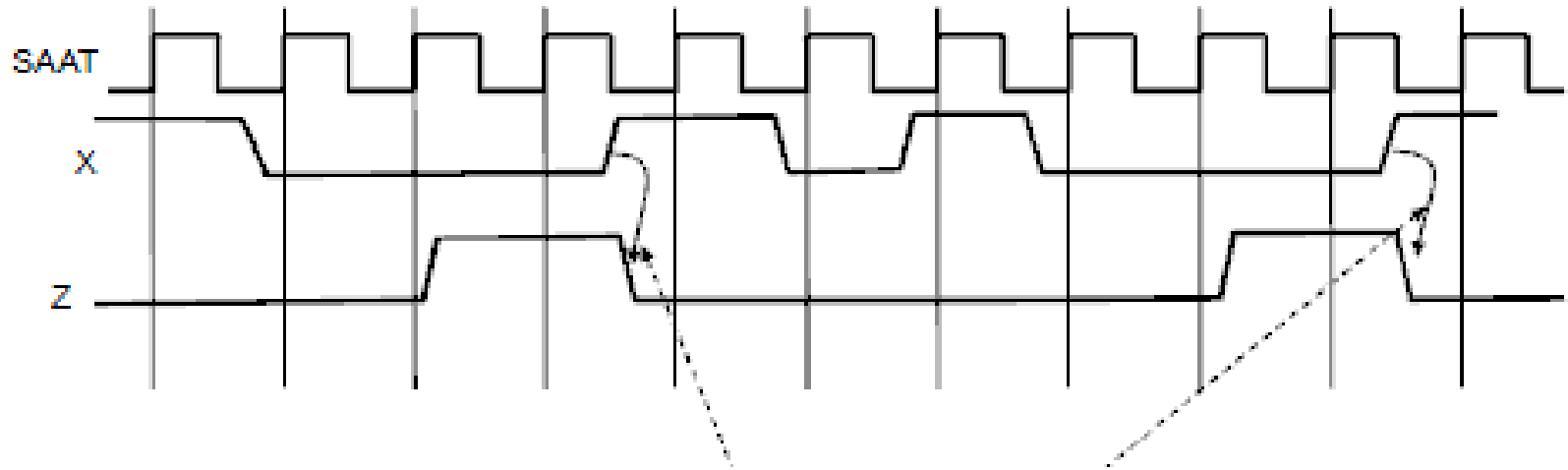
Ç			
d1d2	g	0	1
00		1	0
01		1	0
11		0	1
10		1	1

$$\text{Ç} = d1g1 + d1'd2 + g'd1'$$

Devrenin lojik elemanları ile gerçekleştirilip çizilmesi.



Örnek tasarım: Bir girişi(X) ve bir çıkışı olan bir ardışıl devre tasarlanacaktır. Devrenin girişi birbirini izleyen en az iki saat darbesi boyunca lojik 0'da kaldıktan sonra girişten lojik 0 geldiği sürece çıkış lojik 1'de kalmaktadır. Problemi daha iyi anlamak için zaman diyagramı da çizilebilir.



- Devrenin yukarıdaki tasarıma uygun çalışması isteniyorsa Mealy makinesine göre tasarım yapılmalıdır. Çünkü çıkış girişteki değişimden hemen sonra etkilenmektedir.

1. Sözle anlatımdan durum diyagramının oluşturulması

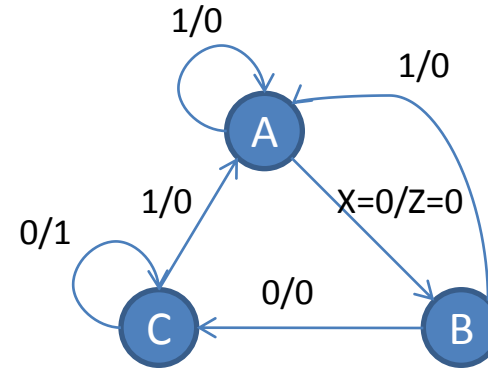
Makine üç durum ile tasarlanabilir:

A: Hiç sıfır gelmedi durumu

B: Birinci sıfır geldi durumu

C: İkinci sıfır geldi durumu

2. Durum geçiş tablosu oluşturulur.



s^+, Z s \ X	X	
	0	1
A	B,0	A,0
B	C,0	A,0
C	C,1	A,0

Durum Kodlaması:

A: 00, B: 01, C: 11

Durum değişkenleri:

Q1, Q0

$Q1^+Q0^+, Z$ Q1Q0 \ X	X	
	0	1
00	01,0	A,0
01	11,0	A,0
11	11,1	A,0
10	$\Phi\Phi, \Phi$	$\Phi\Phi, \Phi$

- Durum tablosu farklı şekilde yapılabilirdi. Örneğin A:00, B:01 ve C:10 olabilirdi. Bu durumda devrenin iç yapısı değişirdi. Fakat devre aynı işi yerine getirirdi.

3. Durum değişkenlerinin geçişlerinin belirlenmesi

Devrenin durum geçiş tablosundan faydalanarak her durum değişkeninin(ff'un) hangi geçişi yapacağı ayrı ayrı belirlenir.

Yazımda kolaylık sağlamak için daha önce anlatılan geçişlere simgesel değerler verilebilir.

Simge	QQ ⁺
0	00
α	01
β	10
1	11

Böylece her ff'un hangi durumda hangi giriş değeri için hangi geçişi yapacağı belirlenir.

Q1 ⁺ Q0 ⁺ , Z		X	
		0	1
Q1Q0			
00		01,0	00,0
01		11,0	00,0
11		11,1	00,0
10		$\Phi\Phi,\Phi$	$\Phi\Phi,\Phi$

Q1Q1 ⁺		X	
		0	1
Q1Q0			
00		00	00
01		01	00
11		11	10
10		Φ	Φ
		Q1'in geçişleri	

Q0Q0 ⁺		X	
		0	1
Q1Q0			
00		01	00
01		11	10
11		11	10
10		Φ	Φ
		Q0'in geçişleri	

Q1Q1 ⁺		X	
		0	1
Q1Q0			
00		0	0
01		α	0
11		1	β
10		Φ	Φ

Q0Q0 ⁺		X	
		0	1
Q1Q0			
00		α	0
01		1	β
11		1	β
10		Φ	Φ

4. Kullanılacak flip-flop'ların belirlenmesi

- Bu örnekte pozitif kenar tetiklemeli D tipi flip-floplar kullanılacaktır. 3. adımda her ff'un hangi geçişi yapması gerektiği belirlenmiştir.
- Bu aşamada seçilen ff'a istenen bir geçişin yaptırılabilmesi için girişlerine hangi değerlerin uygulanması gerektiği araştırılacaktır.
- Bunun için kullanılacak flip-flop'un geçiş tablosundan faydalanılacaktır.
- Bu tablo D flip-flopunun belli bir durum değişikliği yapması için girişlerine uygulanması gereken değerleri gösterir.

Simge	QQ+	D
0	00	0
α	01	1
β	10	0
1	11	1

- Değişik tipteki flip-flopaların geçiş tabloları da farklıdır.
- Görüldüğü gibi D flip-flop'unun tablosu basittir. D girişine verilmesi gereken değer sonraki durum değişkeninin değeri ile aynıdır.

- Durum geçiş tablolarına flip-flopun alması gereken giriş değişkenleri yerleştirilir.

$Q1Q1^+$ $Q1Q0 \backslash X$		0	1
00		0	0
01		α	0
11		1	β
10		Φ	Φ

$Q0Q0^+$ $Q1Q0 \backslash X$		0	1
00		α	0
01		1	β
11		1	β
10		Φ	Φ

Simge	QQ+	D
0	00	0
α	01	1
β	10	0
1	11	1

$D1$ $Q1Q0 \backslash X$		0	1
00		0	0
01		1	0
11		1	0
10		Φ	Φ

$$D1 = X'Q0$$

$D0$ $Q1Q0 \backslash X$		0	1
00		1	0
01		1	0
11		1	0
10		Φ	Φ

$$D0 = X'$$

İfadeleri kolaylıkla yazabilmek için yandaki tablolar karnough diyagramları ile oluşturulmuştur.

Böylece flip-flop'ların sonraki durumunu belirleyecek F fonksiyonu elde edilmiş olunur.

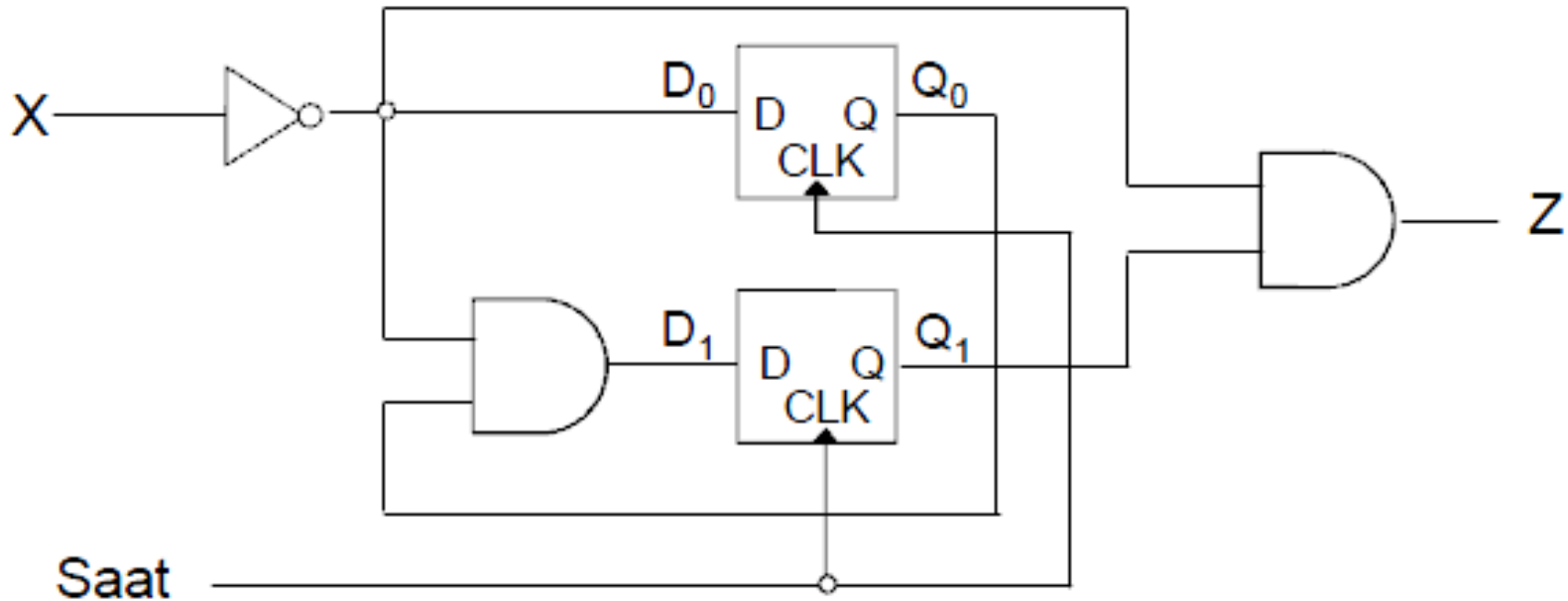
5. Çıkış tablosu kullanılarak çıkış tablosu elde edilir.

Z Q1Q0 \ X	0	1
	0	1
00	0	0
01	0	0
11	1	0
10	Φ	Φ

$$Z = X'Q_1$$

F ve G fonksiyonları elde edilirken Karnough diyagramları kullanılmaktadır.

6. Devrenin lojik elemanları ile gerçekleştirilip çizilmesi.



Örnek:

Saat sinyali dışında tek girişi ve tek çıkışı olan bir senkron ardışıl devre tasarlanacaktır.

A) Çıkışın lojik 1 olması için, girişten birbirini izleyen üç clock(saat) darbesi boyunca lojik 1 gelmelidir.

B) Çıkışın lojik 0'a dönmesi için giriş sıfır olmalıdır. J-K tipi flip flop'lar ile devreyi tasarlayınız.

a0 → Başlangıç durumu

a1 → Bir önceki giriş 1

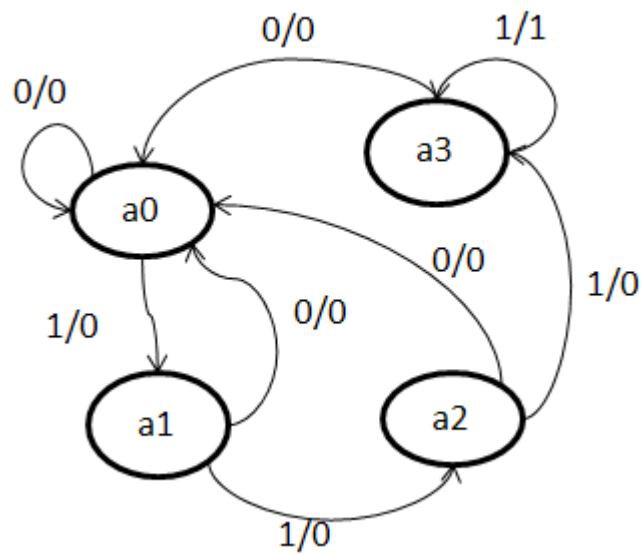
a2 → Bir önceki birim zaman önce durum 1, ondan önceki zamanda da giriş 1

a3 → Bir önceki, ondan önceki ve ondan da önceki zaman dilimi giriş lojik 1 ise a3'e gelir.

FF sayısı → 2

Q1, Q2





Durum diyagramı

$\begin{array}{c} X \\ \hline s \end{array}$		s^+, ζ	
		0	1
a0		a0,0	a1,0
a1		a0,0	a2,0
a2		a0,0	a3,0
a3		a0,0	a3,1

Durum tablosu

Simge	J	K
0	0	k
α	1	k
β	k	1
1	k	0

$\begin{array}{c} X \\ \hline Q_2 Q_1 \end{array}$		$Q_2^+ Q_1^+, \zeta$	
		0	1
00		00,0	01,0
01		00,0	11,0
11		00,0	10,0
10		00,0	10,1

$$\zeta = X \cdot Q_1 \cdot Q_2'$$

$Q1^+Q2^+, \zeta$		X	
$Q1Q2$		0	1
00		00,0	01,0
01		00,0	11,0
11		00,0	10,0
10		00,1	10,1

J1 ve K1 için karnough diyagramları

$J1, K1$		X	
$Q1Q2$		0	1
00		J1 K1 0k	J1 K1 0k
01		0k	1k
11		k1	k0
10		k1	k0

$$J1 = Q2.X$$

$$K1 = X'$$

$Q1Q1^+$		X	
$Q1Q2$		0	1
00		00	00
01		00	01
11		10	11
10		10	11

$Q2Q2^+$		X	
$Q1Q2$		0	1
00		00	01
01		10	11
11		10	10
10		00	00

J2 ve K2 için karnough diyagramları

$J2, K2$		X	
$Q1Q2$		0	1
00		J2 K2 0k	J2 K2 1k
01		k1	k0
11		k1	k1
10		0k	0k

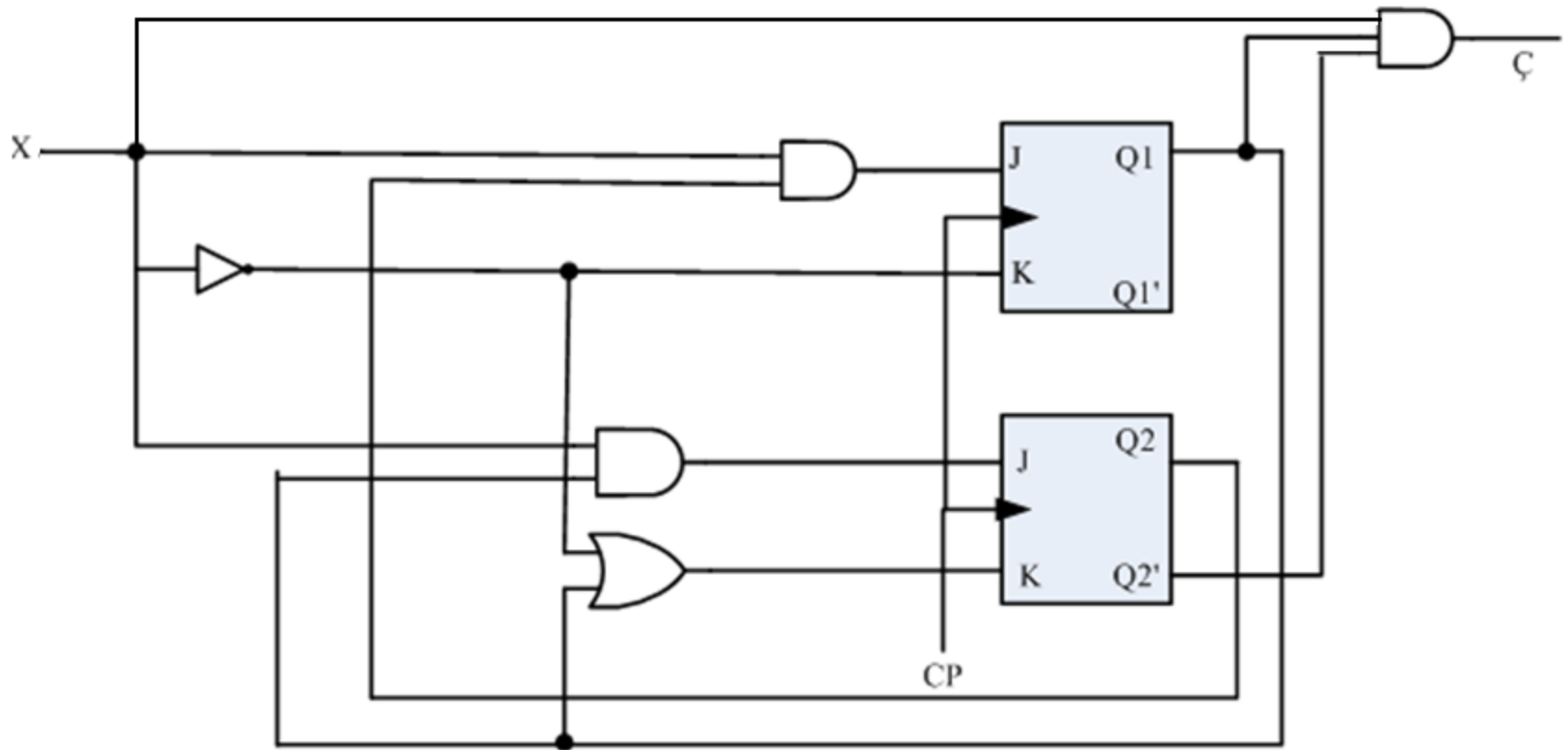
$$J2 = X.Q1$$

$$K2 = X' + Q1$$

$Q1Q1^+$		X	
$Q1Q2$		0	1
00		0	0
01		0	α
11		β	1
10		β	1

$Q2Q2^+$		X	
$Q1Q2$		0	1
00		0	α
01		β	1
11		β	β
10		0	0

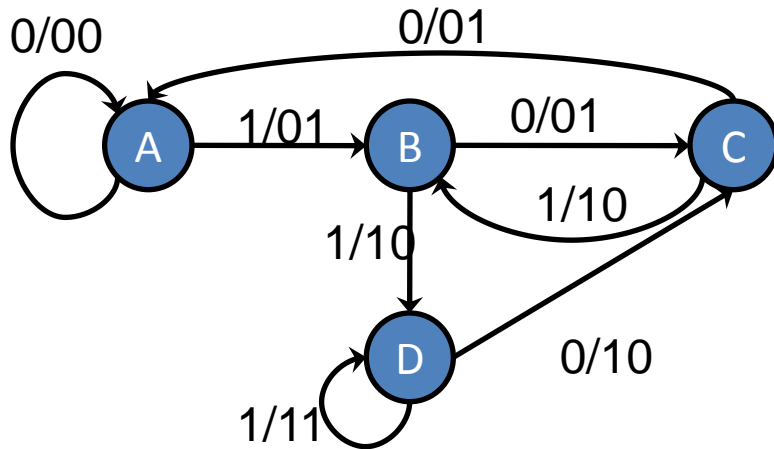
Devrenin lojik elemanları ile gerçekleştirilip çizilmesi.



Örnek: Bir senkron ardışıl devre tasarlanacaktır. Devrenin bir girişi (x), iki adet çıkışı (Z=z1z0) bulunuyor. Devrenin çıkışındaki Z=z1z0 ikili sayısı son üç girişin kaç tanesinin değerinin 1 olduğunu gösteriyor. Tasarımı j-k tipi ff'lar ile gerçekleştirip devreyi oluşturunuz.

Örnek giriş-çıkış dizileri

	t0	t1	t2	t3	t4	t5	t6	t7	t8	t9	t10	t11
X	0	1	0	1	1	1	1	0	1	0	0	1
Z	0	1	1	2	2	3	3	2	2	1	1	1



A: Son iki giriş 00
 B: son iki giriş 01
 C: son iki giriş 10
 D: son iki giriş 11

DURUM TABLOSU

Q1+Q0+ X	Q1Q0	
	0	1
00-A	00	01
01-B	10	11
11-D	10	11
10-C	00	01

ÇIKIŞ TABLOLARI

z1	X	
	0	1
00	0	0
01	0	1
11	1	1
10	0	1

$$z1 = Q0X + Q1X + Q1Q0$$

z0	X	
	0	1
00	0	1
01	1	0
11	0	1
10	1	0

$$z0 = Q1'Q0'X + Q1'Q0X' + Q1Q0X + Q1Q0'X'$$

$Q1+Q0+ X$

$Q1Q0 \backslash$	0	1
00	00	01
01	10	11
11	10	11
10	00	01

Q_n	Q_{n+1}	J	K
0	0	0	k
0	1	1	k
1	0	k	1
1	1	k	0

$J0K0 \quad X$

$Q1Q0 \backslash$	0	1
00	0k	1k
01	k1	K0
11	k1	K0
10	0k	1k

$J0=X$
 $K0=X'$

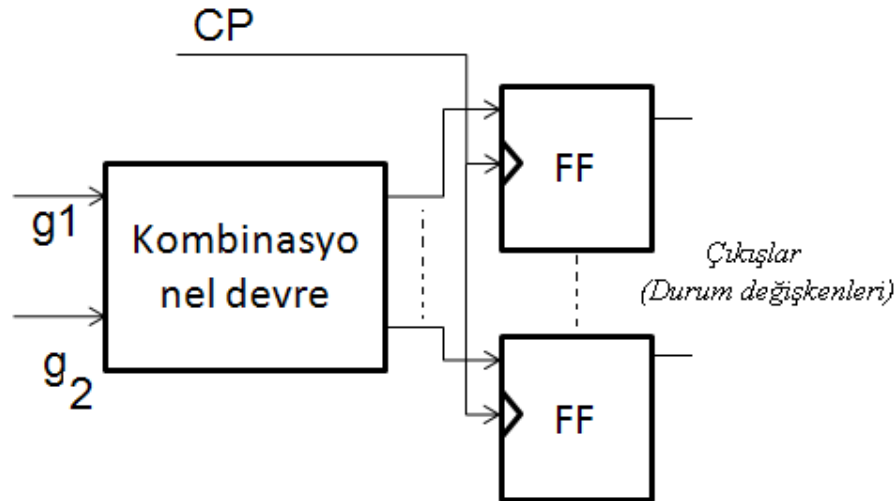
$J1K1 \quad X$

$Q1Q0 \backslash$	0	1
00	0k	0k
01	1k	1k
11	k0	K0
10	k1	k1

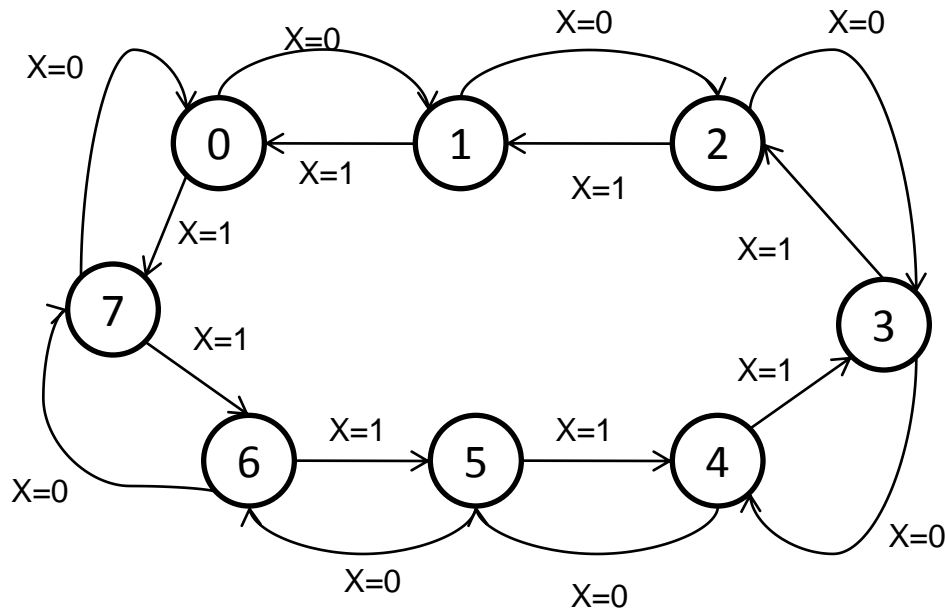
$J1=Q0$
 $K1=Q0'$

Senkron Sayıcılar

- Senkron Ardışıl devrelerin özel bir halidir. Burada durum değişkenleri aynı zamanda çıkış olarak kullanılır.
- Belirli bir frekansta sayım yapan sayıcılar eş zamanlı devre olarak tasarlanırlar.
- Sayıcıların tasarımında Moore modelinin kullanılması daha uygundur. Sayıcının üreteceği her sayı bir durum olarak kabul edilir.
- Çıkışlar bu durum değişkenlerinden doğrudan elde edilir.



Örnek: Girişine uygulanan x kontrol girişi 0 iken ileriye x=1 iken geriye doğru sayan 3 bitlik senkron sayıcıyı J-K tipi FF'lar ile gerçekleştiriniz?



Q1Q0 \ xQ2	00	01	11	10
00	1k	1k	1k	1k
01	k1	k1	k1	K1
11	k1	k1	1k	1k
10	1k	1k	1k	k1

j0=1
k0=1

Q2Q1Q0 \ x	0	1
000	001	111
001	010	000
010	011	001
011	100	010
100	101	011
101	110	100
110	111	101
111	000	110

Qn	Qn+1	J	K
0	0	0	k
0	1	1	k
1	0	k	1
1	1	k	0

Örnek:

Girişine uygulanan x kontrol girişi 0 iken ileriye x=1 iken geriye doğru sayan 3 bitlik senkron sayıcıyı J-K tipi FF'lar ile gerçekleştiriniz?

Q1Q0 \ xQ2	00	01	11	10
	00	01	11	10
00	0k	0k	1k	1k
01	1k	1k	0k	0k
11	k1	k1	k0	k0
10	k0	k0	k1	k1

$$j1 = x' \cdot Q0 + x \cdot Q0'$$

$$k1 = xQ0' + x'Q0$$

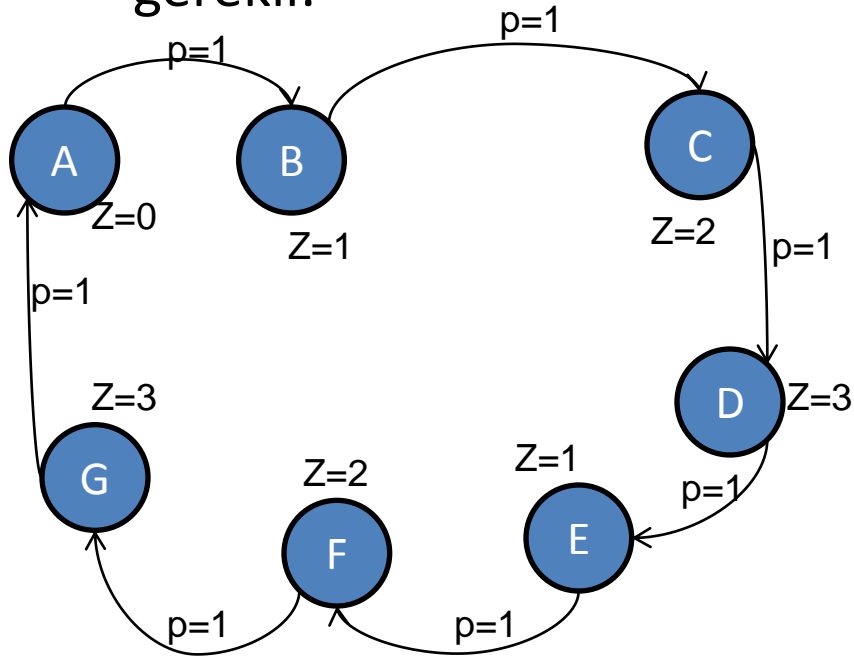
Q1Q0 \ xQ2	00	01	11	10
	00	01	11	10
00	0k	k0	k1	1k
01	0k	k0	k0	0k
11	1k	k1	k0	0k
10	kk	k0	k0	0k

$$J2 = x'Q1Q0 + xQ1'Q0'$$

$$K2 = x'Q1Q0 + xQ1'Q0'$$

Örnek: ...1230123:12301231230... şeklinde sayan bir sayıcıyı J-K tipi flip floplar ile gerçekleştiriniz?

- 7 ayrı durum mevcuttur. Dolayısıyla 3 ayrı durum değişkeni gerekir.



tn			tn+1			Çıkış	
Q2	Q1	Q0	Q2	Q1	Q0	Z1	Z0
0	0	1	0	1	0	0	0
0	1	0	0	1	1	0	1
0	1	1	1	0	0	1	0
1	0	0	1	0	1	1	1
1	0	1	1	1	0	0	1
1	1	0	1	1	1	1	0
1	1	1	0	0	1	1	1

Z1=Q1
Z0=Q0

Durum değişkenleri ve çıkış tablolarını uyarma tablolarına taşıyalım

Q0	Q2Q1			
	00	01	11	10
0	X	0	X	X
1	0	1	X	X

$$J2=Q0.Q1$$

Q0	Q2Q1			
	00	01	11	10
0	x	x	0	0
1	x	x	1	0

$$K2=Q0.Q1$$

Q0	Q2Q1			
	00	01	11	10
0	x	x	x	0
1	1	x	x	1

$$J1=x0$$

Q0	Q2Q1			
	00	01	11	10
0	x	0	0	X
1	x	1	1	X

$$K1=x0$$

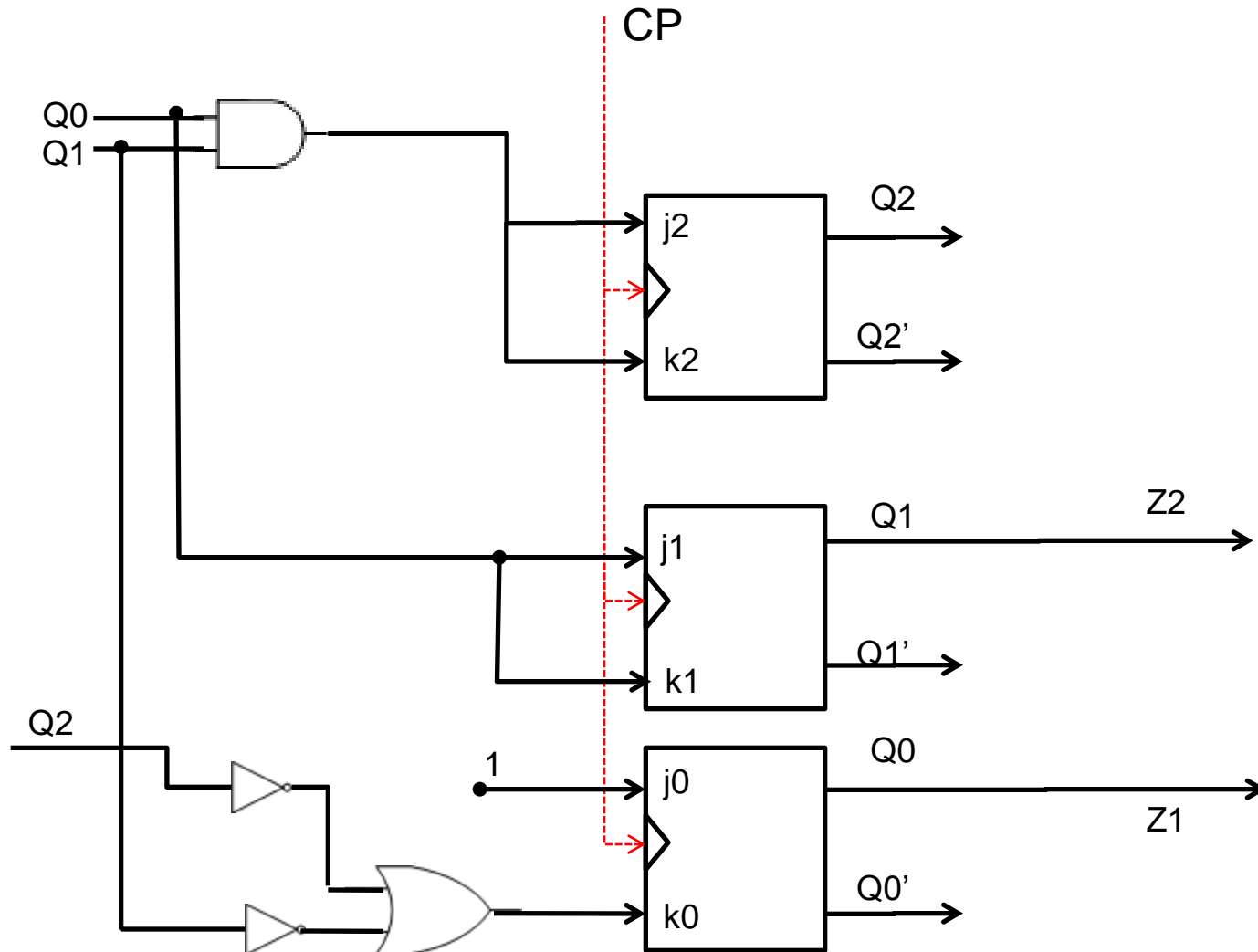
Q0	Q2Q1			
	00	01	11	10
0	x	x	x	X
1	1	1	0	k(1)

$$K0=x2'+x1'$$

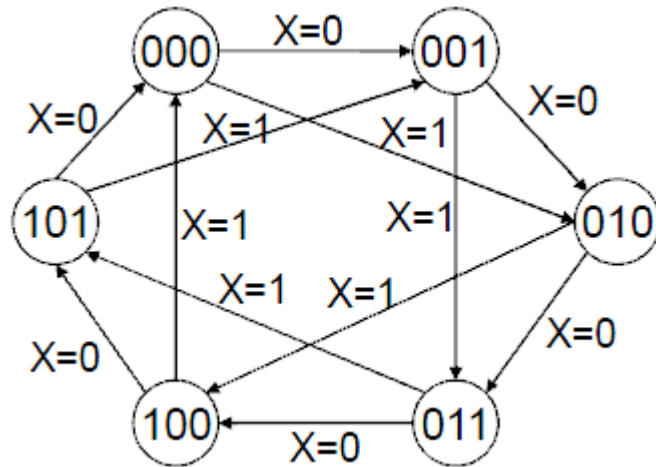
Q0	Q2Q1			
	00	01	11	10
0	k	1	1	1
1	K	K	K	1

$$J0=1$$

Sayıcının j-k tipi flip-flop lar ile gerçekleştirilmesi



Örnek: Doğal ikili sayı sisteminde 0-1-2-3-4-5 düzeninde sayan ve bir adet denetim girişine sahip sayıcı tasarlayınız. $X=0$ olduğunda birer adım ileri, $X=1$ olduğunda ikişer adım ileri sayım yapılacaktır.



Q2+Q1+Q0+				
Q2Q1 \ Q0X	00	01	11	10
00	001	010	011	010
01	011	100	101	100
11	KKK	KKK	KKK	KKK
10	101	000	001	000

Durum tablosu

Q2Q1Q0 \ X	0	1
000	001	010
001	010	011
010	011	100
011	100	101
100	101	000
101	000	001
110	KKK	KKK
111	KKK	KKK

Karnough diyagramının oluşturulması

Bu örnekte tasarımları T tipi flip-floplar ile gerçekleştirelim.

Simge	QQ+	T
0	00	0
α	01	1
β	10	1
1	11	0

Uyarma tablosu

$Q_2+Q_1+Q_0+$

$Q_2Q_1 \backslash Q_0X$	00	01	11	10
00	001	010	011	010
01	011	100	101	100
11	KKK	KKK	KKK	KKK
10	101	000	001	000

$T_2 \backslash Q_2Q_1 \backslash Q_0X$	00	01	11	10
00	0	0	0	0
01	0	1	1	1
11	K	K	K	K
10	0	1	1	1

$$T_2 = (Q_0 + X) \cdot (Q_2 + Q_1)$$

$T_1 \backslash Q_2Q_1 \backslash Q_0X$	00	01	11	10
00	0	1	1	1
01	0	1	1	1
11	K	K	K	K
10	0	0	0	0

$$T_1 = Q_2' \cdot X + Q_2' \cdot Q_0$$

$T_0 \backslash Q_2Q_1 \backslash Q_0X$	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	K	K	K	K
10	1	0	0	1

$$T_0 = X'$$

$$T2=(Q0+X).(Q2+Q1)$$

$$T1=Q2'.X+Q2'.Q0$$

$$T1=X'$$

