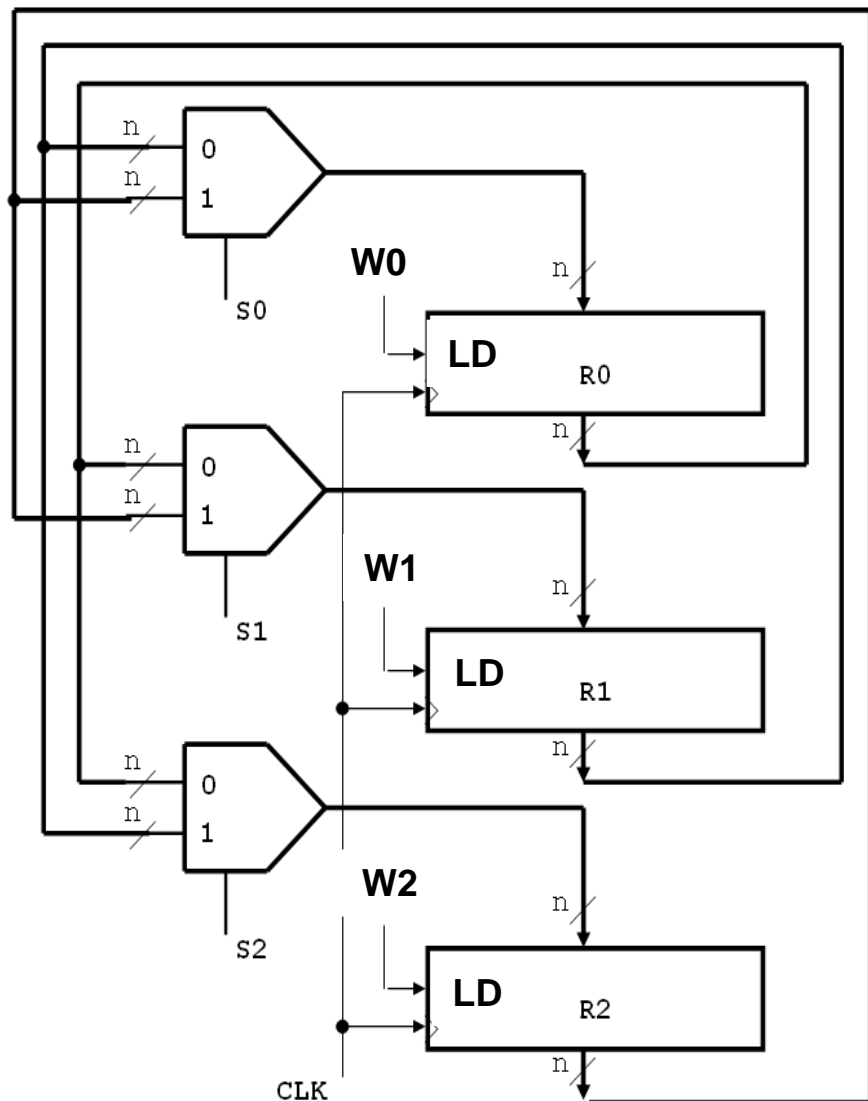


# **Algunos problemas resueltos RT del Tema 5.**



## EJERCICIO 1:

Con el esquema de **transferencia basada en multiplexores con buses dedicados** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.

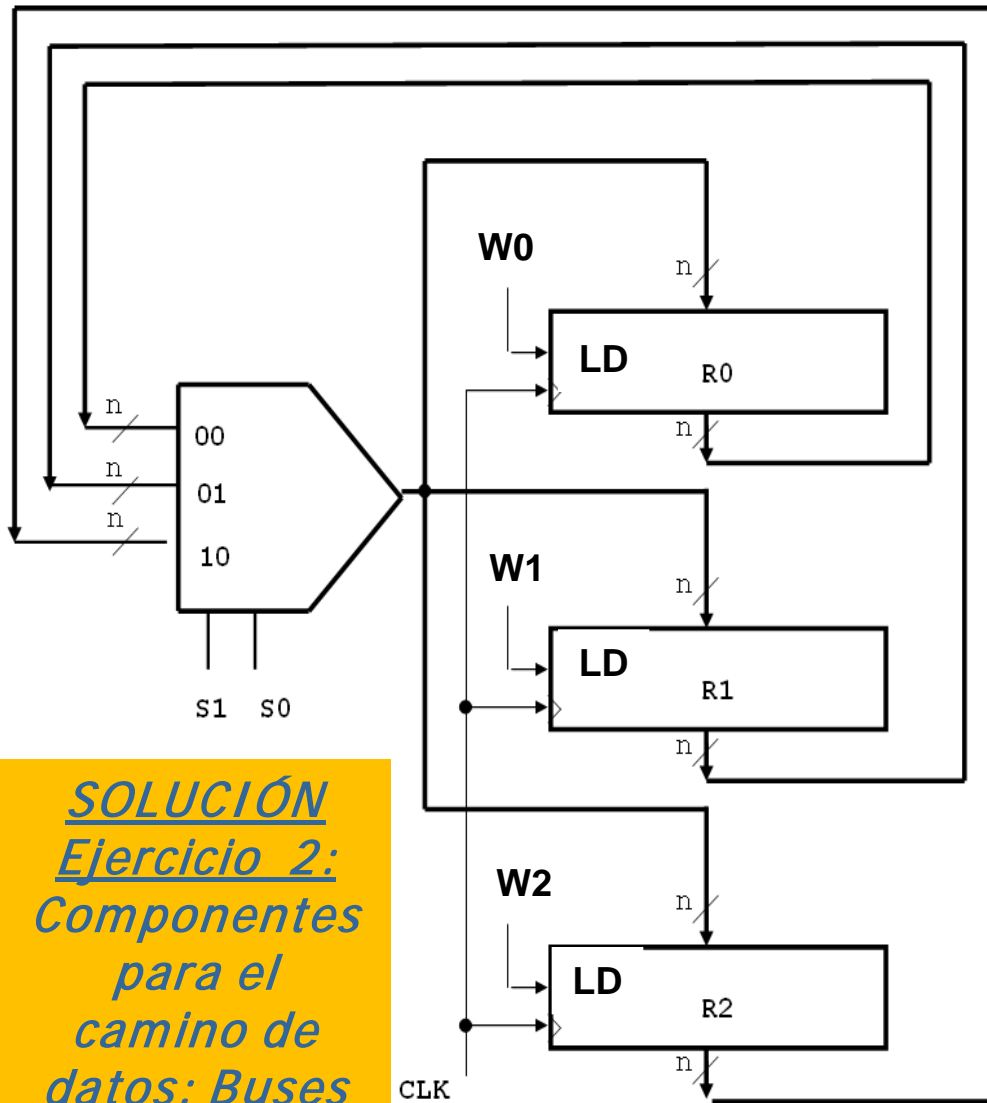
Operación RT	¿En un solo ciclo?	Señales de control					
		S0	S1	S2	W0	W1	W2
$R0 \leftarrow R1$	si	0	-	-	1	0	0
$R1 \leftarrow R2$	si	-	1	-	0	1	0
$R2 \leftarrow R0$	si	-	-	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	si	-	1	0	0	1	1
$R0 \leftarrow R1$ $R1 \leftarrow R2$ $R2 \leftarrow R0$	si	0	1	0	1	1	1

**NOTA:** Basado en ejemplo propuesto en [MANO05], pág. 325

**SOLOCIÓN Ejercicio: 1 Componentes para el camino de datos: Buses dedicados**

## EJERCICIO 2:

Con el esquema de **transferencia basada en multiplexores con bus compartido** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.



**SOLUCIÓN**  
**Ejercicio 2:**  
**Componentes**  
**para el**  
**camino de**  
**datos: Buses**  
**compartidos**

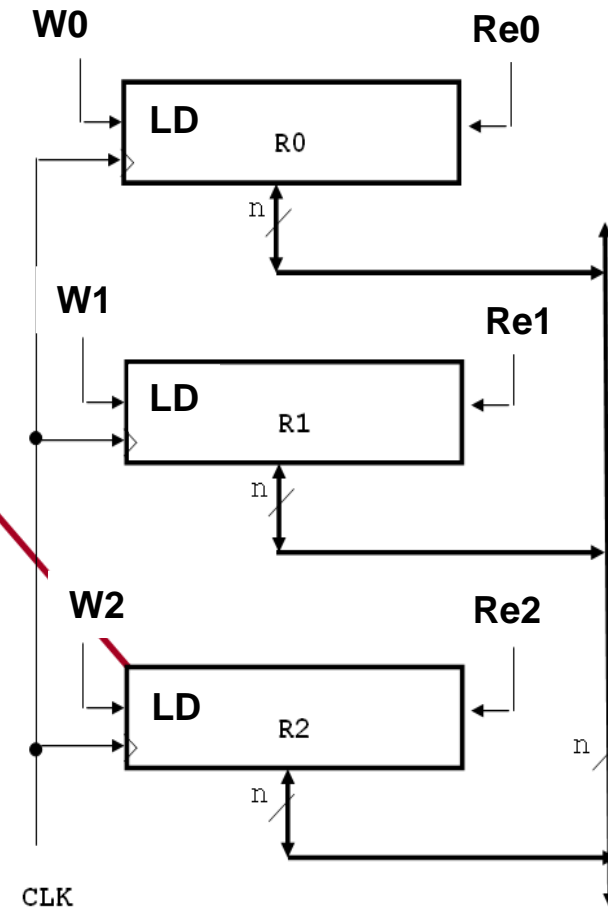
Operación RT	¿En un solo ciclo?	Señales de control				
		S1	S0	W0	W1	W2
$R0 \leftarrow R1$	si	0	1	1	0	0
$R1 \leftarrow R2$	si	1	0	0	1	0
$R2 \leftarrow R0$	si	0	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	NO					
$R0 \leftarrow R1$ $R2 \leftarrow R1$	si	0	1	1	0	1

NOTA: Basado en ejemplo propuesto en [MANO05], pág. 325

### 5.2.1 Módulos de enrutamiento (Enlaces y buses)

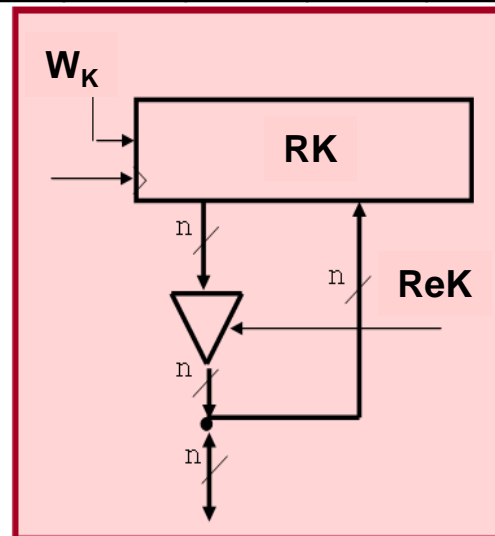
**EJERCICIO 3:** Con el esquema de **transferencia basada en adaptadores triestado** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.

Operación RT	¿En un solo ciclo?	Señales de control					
		Re0	Re1	Re2	W0	W1	W2
$R0 \leftarrow R1$	si	0	1	0	1	0	0
$R1 \leftarrow R2$	si	0	0	1	0	1	0
$R2 \leftarrow R0$	si	1	0	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	NO						
$R1 \leftarrow R0$ $R2 \leftarrow R0$	si	1	0	0	0	1	1



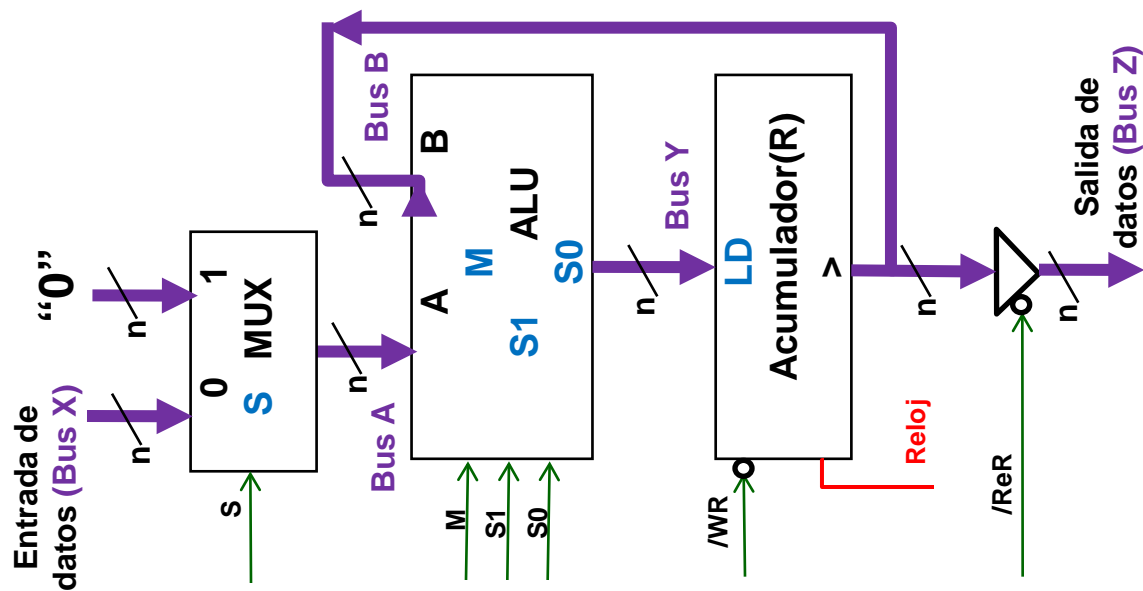
**NOTA:** Basado en ejemplo propuesto en [MANO05], pág. 327

**Ejercicio 3:**  
Componentes para  
el camino de datos:  
Buses  
(bidireccionales)  
compartidos



### 5.2.1 Módulos de enrutamiento (Enlaces y buses)

Una posible solución al Ejercicio 4 es:



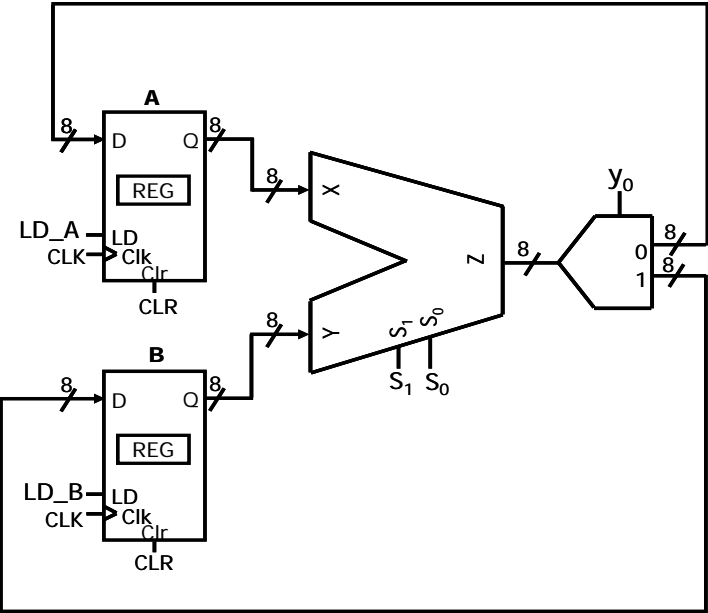
M	S <sub>1</sub>	S <sub>0</sub>	Operaciones de la ALU
0	0	0	Complementar A
0	0	1	Transferir A
0	1	0	NAND
0	1	1	XOR
1	0	0	Decrementar A
1	0	1	Sumar
1	1	0	Restar
1	1	1	Incrementar A

Operaciones RT	PALABRA DE CONTROL (Señales de control)						(En hexadecimal)
	Selección de entrada	Controles de la ALU			Escritura en acumulador R	Lectura del acumulador R	
	S	M	S1	S0	/WR	/ReR	
R<-- /X	0	0	0	0	0	1	01
R<-- "00..01"	1	1	1	1	0	1	3D
R<--"11..1"	1	0	0	0	0	1	21
R<--X NAND R	0	0	1	0	0	1	09
R<--X - 1	0	1	0	0	0	1	11

NOTA: Basado en ejemplo propuesto en [GAJ97], pág. 311-313

Tipo de Problema que se ha puesto en exámenes de años anteriores.

Para la unidad de procesamiento de la *Figura 1*, obtenga las microoperaciones elementales de transferencia a registros (RT), tras el flanco activo de reloj, suponiendo que se aplican las señales de control indicadas en la *Tabla 1*. Suponga además que la ALU realiza las operaciones que se indican en la *Tabla 2*



*Figura 1*

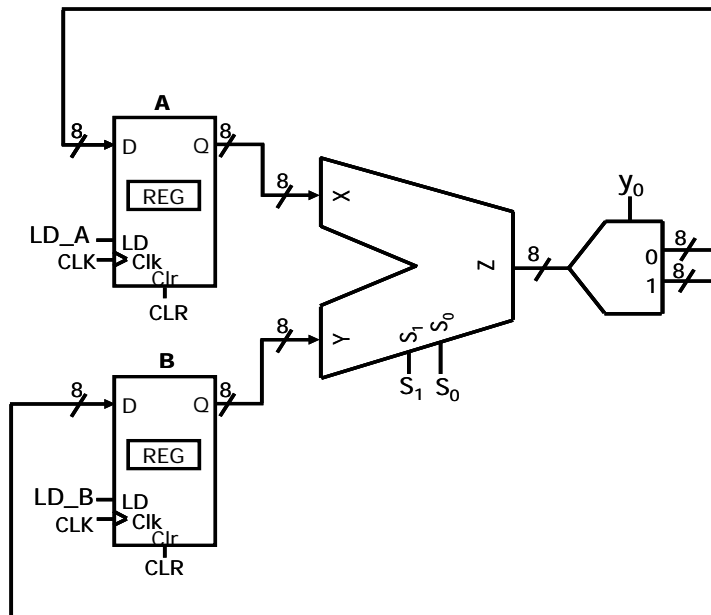
S <sub>1</sub>	S <sub>0</sub>	y <sub>0</sub>	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	

*Tabla 1*

S <sub>1</sub>	S <sub>0</sub>	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\overline{Y}$
1	1	Y

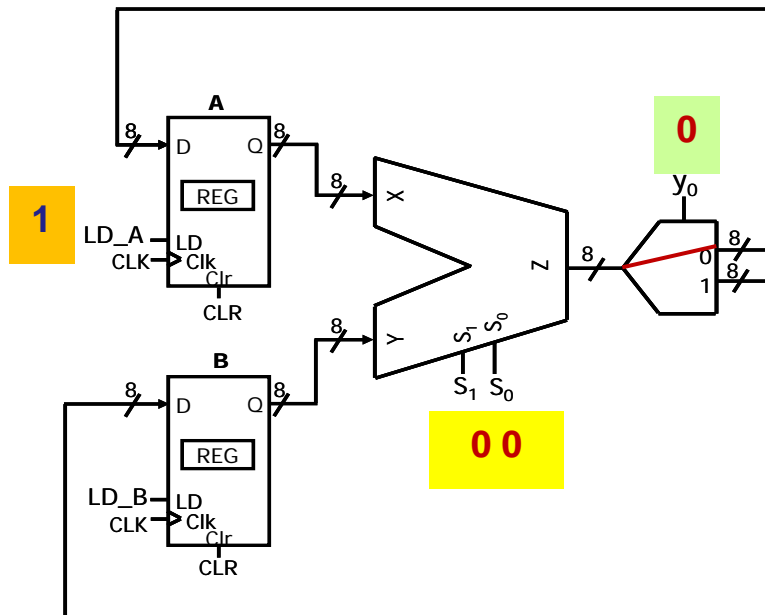
*Tabla 2*

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	$A \leftarrow A \text{ más } B$ , B no cambia
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	

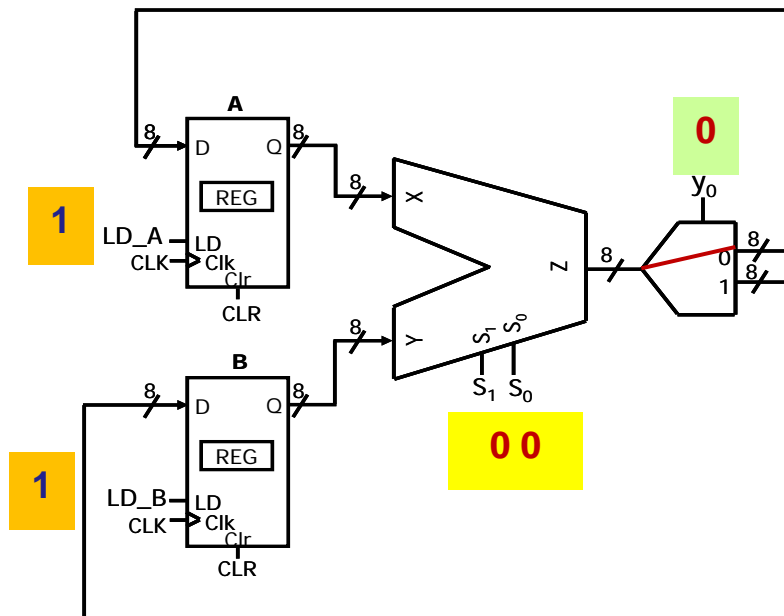


$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y





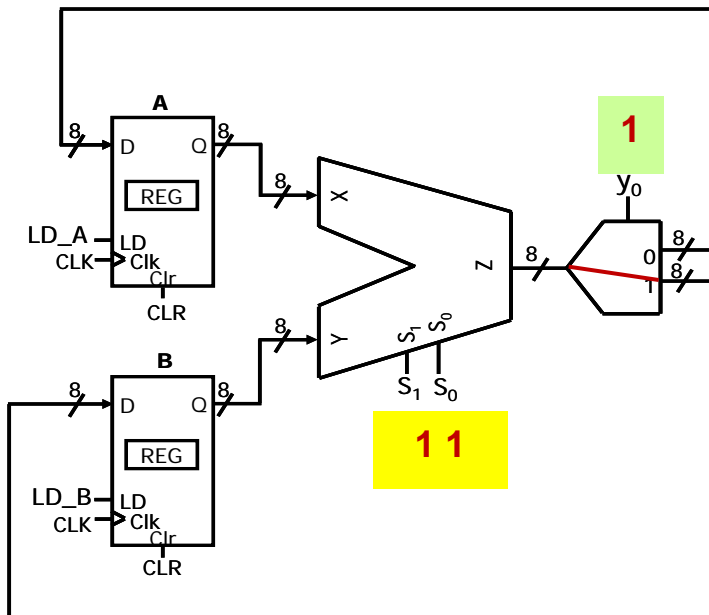
$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	$A \leftarrow B \text{ más } 1, \quad B \leftarrow 0$
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

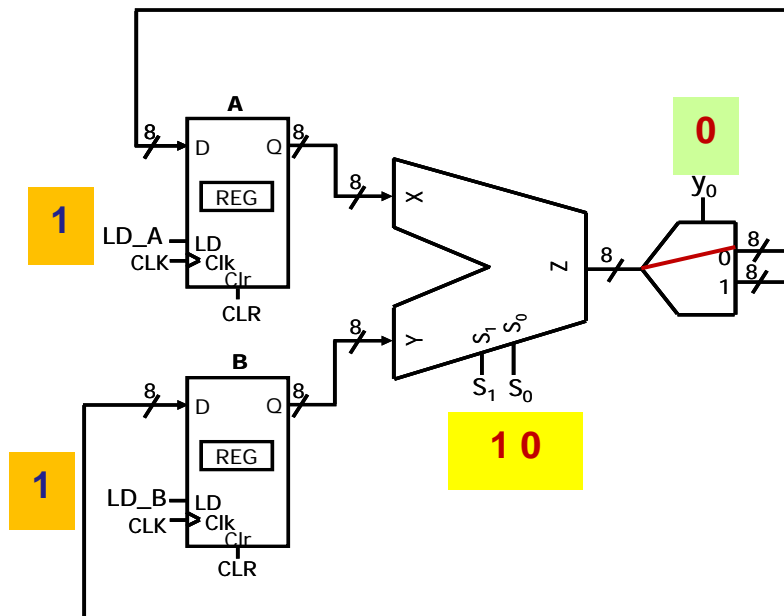
¡Ojo! En este bus tenemos ceros

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	NO CAMBIAN ni A ni B
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

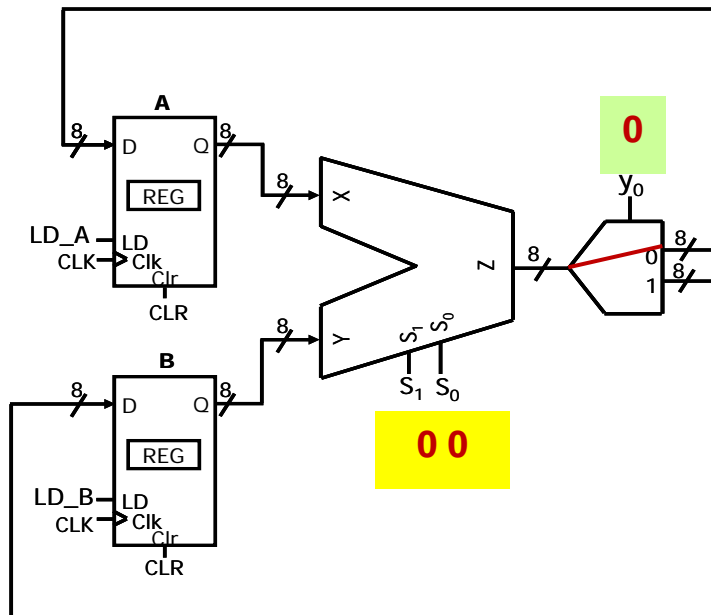
$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	$A \leftarrow A \text{ más } /B, \quad B \leftarrow 0$
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

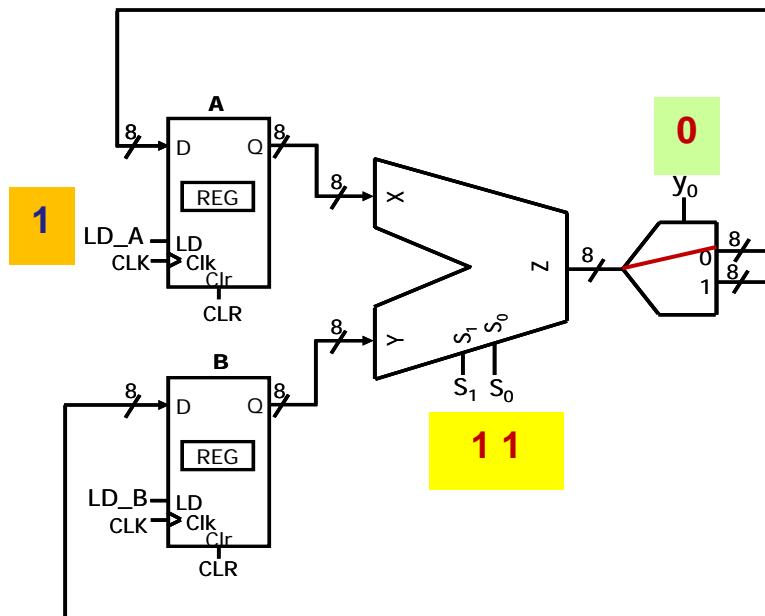
¡Ojo! En este bus tenemos ceros

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>NO CAMBIAN ni A ni B</b>
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



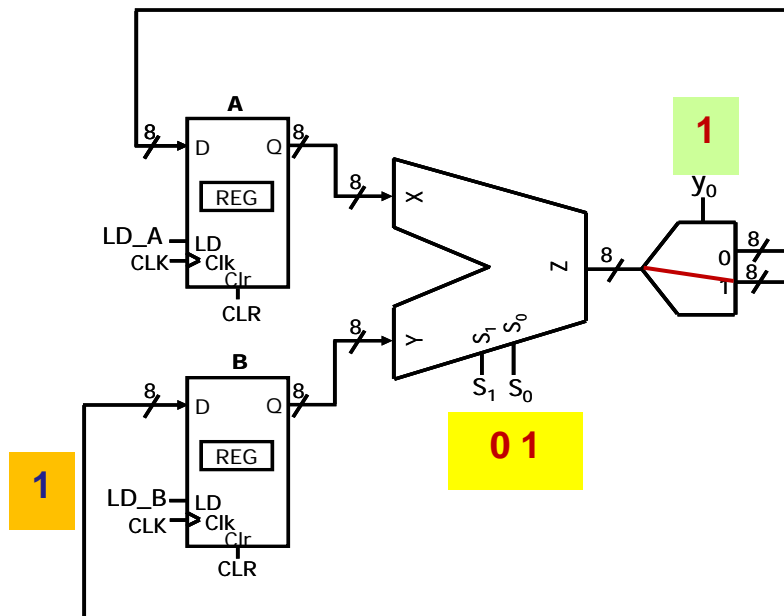
$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	<b><math>A \leftarrow B</math>, B no cambia</b>
0	1	1	0	1	
1	0	0	1	0	



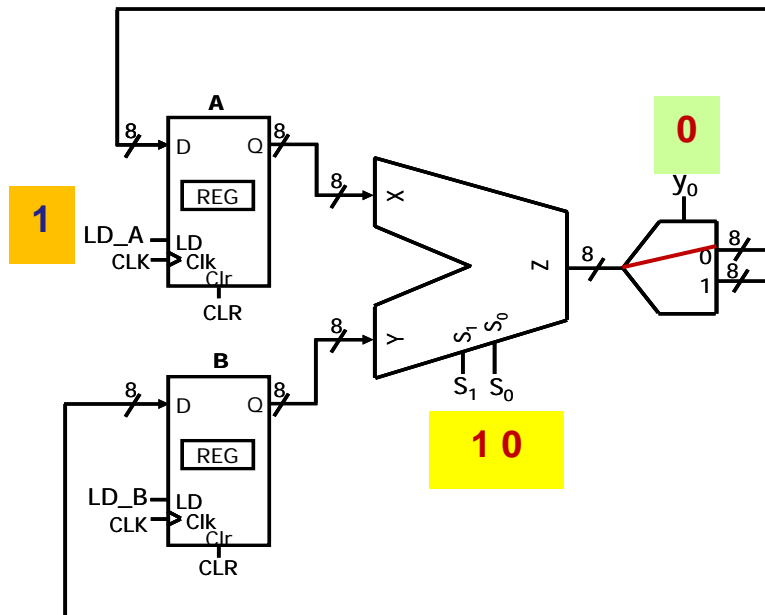
$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	<b><math>B \leftarrow B \text{ más } 1</math>, A No cambia</b>
1	0	0	1	0	



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

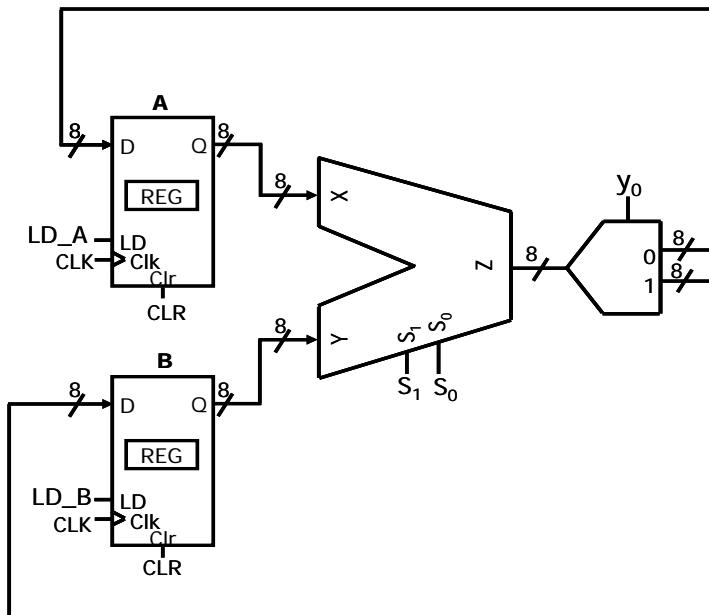
$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b><math>A \leftarrow A \text{ más } /B</math>, B No cambia</b>



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

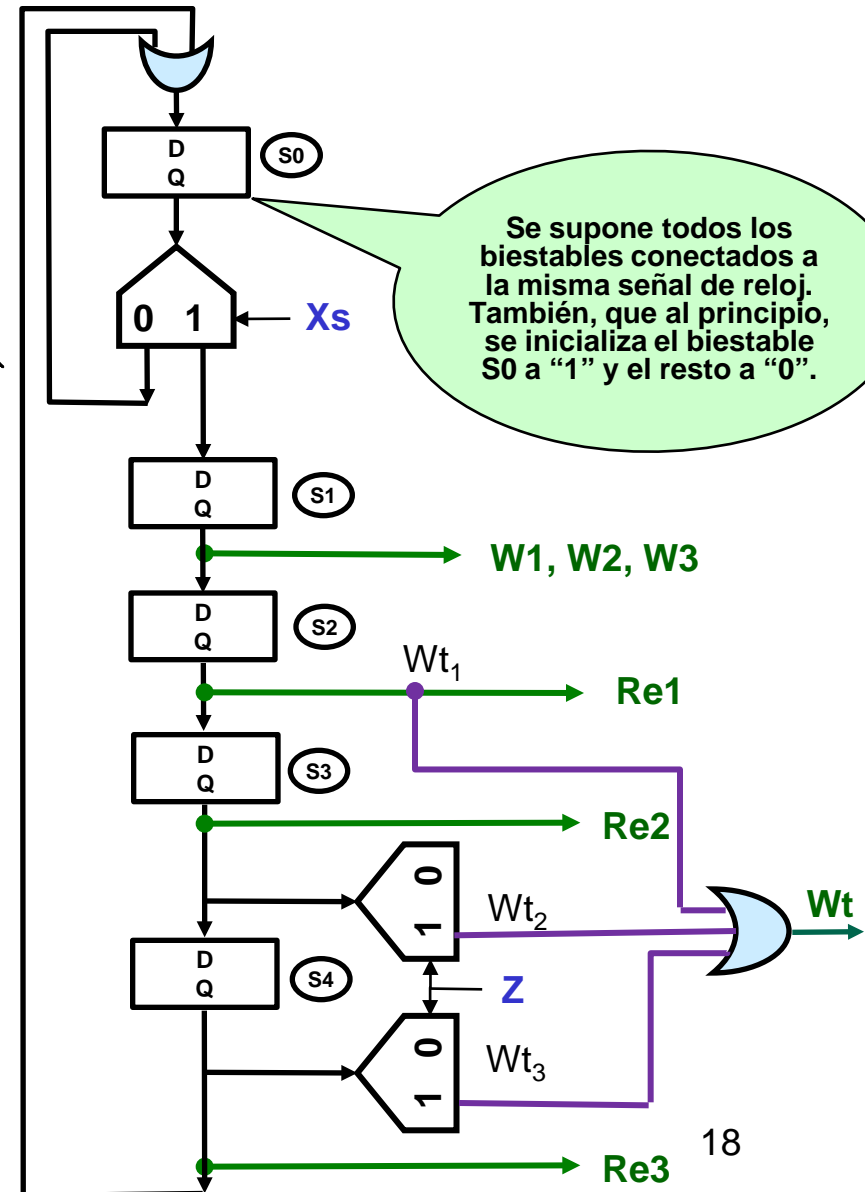
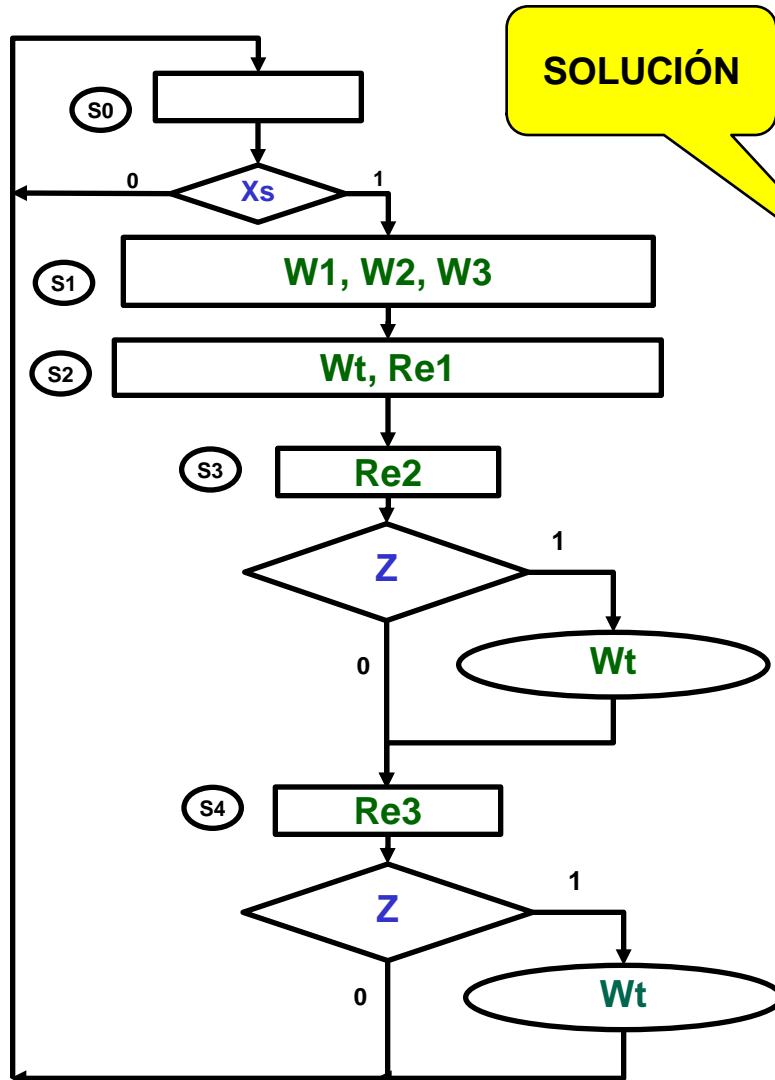


$S_1$	$S_0$	$y_0$	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	<b>A:=A más B, B no cambia</b>
0	0	1	0	1	<b>B:=A más B, A No cambia</b>
0	1	0	1	1	<b>A:= B más 1, B:=0</b>
1	1	1	0	0	<b>NO CAMBIAN ni A ni B</b>
1	0	0	1	1	<b>A:=A más /B, B:=0</b>
0	0	0	0	0	<b>NO CAMBIAN ni A ni B</b>
1	1	0	1	0	<b>A:=B, B no cambia</b>
0	1	1	0	1	<b>B:= B más 1, A No cambia</b>
1	0	0	1	0	<b>A:= A más /B, B No cambia</b>



$S_1$	$S_0$	Z
0	0	X más Y
0	1	Y más 1
1	0	X más $\bar{Y}$
1	1	Y

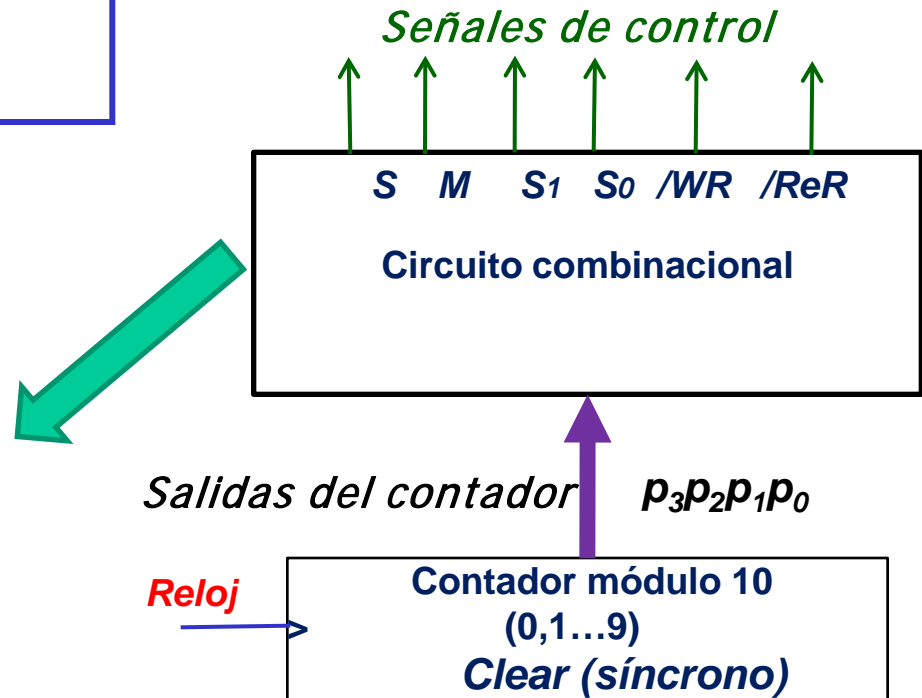
**Ejercicio:** Realizar la unidad de control de la carta ASM del ejemplo 5 de “Cálculo del máximo” (Ver transparencias T50-T55 del Tema 5).



**EJERCICIO:** Realizar la unidad de control del Ejemplo 4 del Tema 5 del sistema RT del “Sumador de 8 datos”. (Ver transparencias T34-T37 del Tema 5)

## Unidad de control sencilla

Sec. de control	Salidas del contador	Salidas del convertidor
	$p_3p_2p_1p_0$	$S, M, S_1, S_0, /WR, /ReR$
25	0 0 0 0	1 0 0 1 0 1
15	0 0 0 1	0 1 0 1 0 1
15	0 0 1 0	0 1 0 1 0 1
...	...	...
15	1 0 0 0	0 1 0 1 0 1
02	1 0 0 1	0 0 0 0 1 0



# DISEÑO DEL CONTADOR ASCENDENTE MÓDULO 10

## Estado actual

$Q_3$	$Q_2$	$Q_1$	$Q_0$	Dec	Estado Siguiente				Funciones T a realizar			
$P_3$	$P_2$	$P_1$	$P_0$		$Q_3^+$	$Q_2^+$	$Q_1^+$	$Q_0^+$	$T_3$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	1	0	0	1	0	0	0	1	1
0	0	1	0	2	0	0	1	1	0	0	0	1
0	0	1	1	3	0	1	0	0	0	1	1	1
0	1	0	0	4	0	1	0	1	0	0	0	1
0	1	0	1	5	0	1	1	0	0	0	1	1
0	1	1	0	6	0	1	1	1	0	0	0	1
0	1	1	1	7	1	0	0	0	1	1	1	1
1	0	0	0	8	1	0	0	1	0	0	0	1
1	0	0	1	9	0	0	0	0	1	0	0	1
1	0	1	0	-	-	-	-	-	-	-	-	-
1	0	1	1	-	-	-	-	-	-	-	-	-
1	1	0	0	-	-	-	-	-	-	-	-	-
1	1	0	1	-	-	-	-	-	-	-	-	-
1	1	1	0	-	-	-	-	-	-	-	-	-
1	1	1	1	-	-	-	-	-	-	-	-	-

Salidas del contador

$p_3 p_2 p_1 p_0$

Reloj

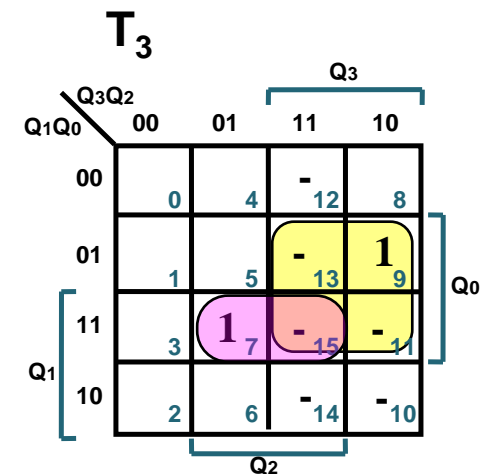
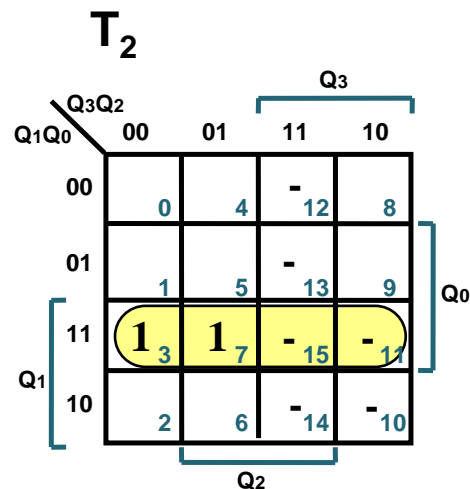
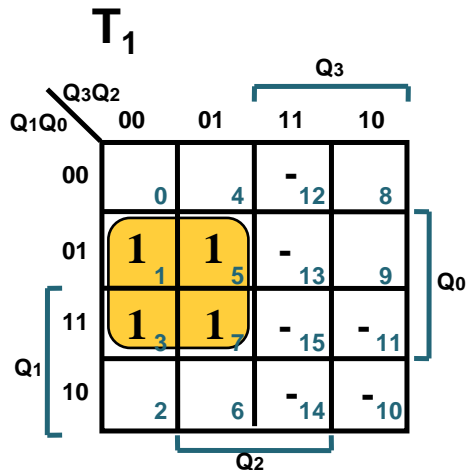
Contador módulo 10  
(0,1...9)  
Clear (síncrono)

$$T_0 = 1$$

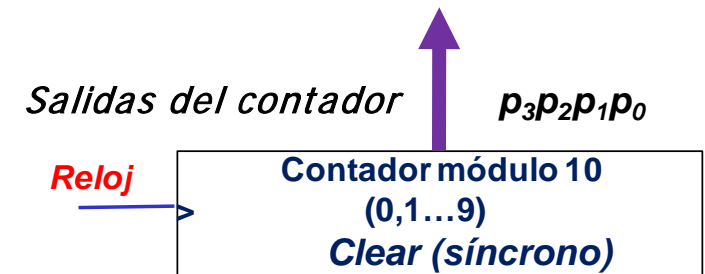
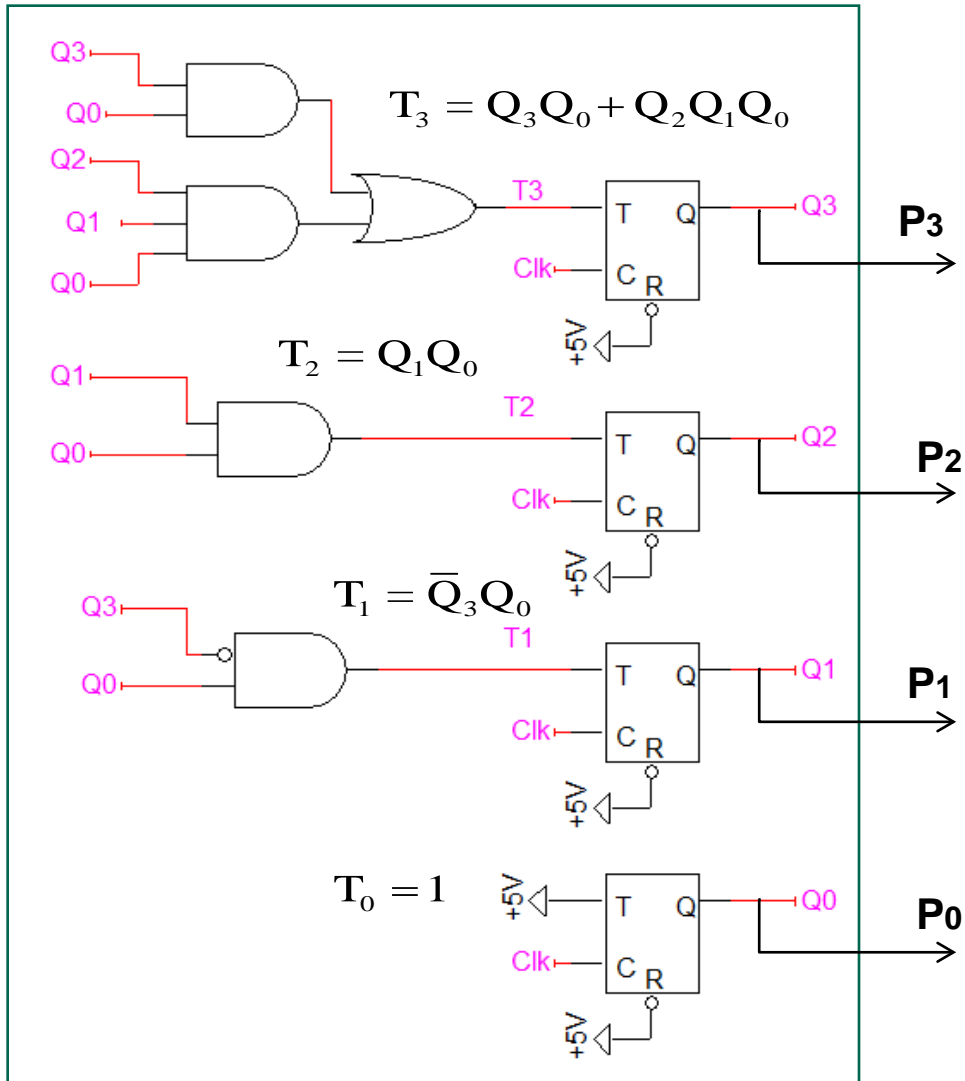
$$T_1 = \bar{Q}_3 Q_0$$

$$T_2 = Q_1 Q_0$$

$$T_3 = Q_3 Q_0 + Q_2 Q_1 Q_0$$

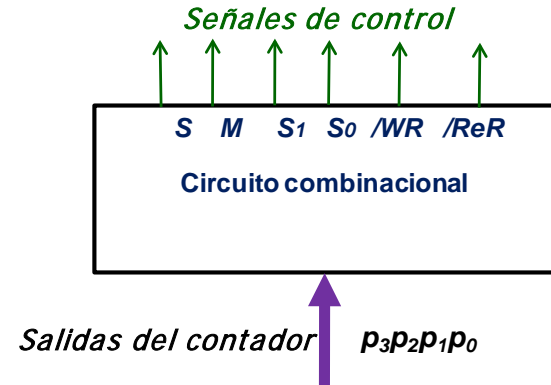


# DISEÑO DEL CONTADOR ASCENDENTE MÓDULO 10



## DISEÑO DEL CIRCUITO COMBINACIONAL DE LA UNIDAD DE CONTROL

Salidas contador $P_3 P_2 P_1 P_0$				Dec	Funciones a realizar $S \quad M \quad S_1 \quad S_0 \quad /WR \quad /ReR$					
0	0	0	0	0	1	0	0	1	0	1
0	0	0	1	1	0	1	0	1	0	1
0	0	1	0	2	0	1	0	1	0	1
0	0	1	1	3	0	1	0	1	0	1
0	1	0	0	4	0	1	0	1	0	1
0	1	0	1	5	0	1	0	1	0	1
0	1	1	0	6	0	1	0	1	0	1
0	1	1	1	7	0	1	0	1	0	1
1	0	0	0	8	0	1	0	1	0	1
1	0	0	1	9	0	0	0	0	1	0
1	0	1	0	10	--	--	--	--	--	--
-	-	-	-	-	--	--	--	--	--	--
1	1	1	1	15	--	--	--	--	--	--



Observando las columnas de las funciones de la tabla, es fácil deducir que:

$$S_1 = 0$$

$$S_0 = /ReR = \overline{/WR}$$

$$S(P_3, P_2, P_1, P_0) = \sum m(0) + d(10, 11, 12, 13, 14, 15)$$

$$M(P_3, P_2, P_1, P_0) = \sum m(1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$S1(P_3, P_2, P_1, P_0) = 0$$

$$S0(P_3, P_2, P_1, P_0) = /ReR(P_3, P_2, P_1, P_0) = \sum m(0, 1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$/WR(P_3, P_2, P_1, P_0) = \sum m(9) + d(10, 11, 12, 13, 14, 15)$$

$$S(P_3, P_2, P_1, P_0) = \sum m_i(0) + d(10, 11, 12, 13, 14, 15)$$

$$M(P_3, P_2, P_1, P_0) = \sum m_i(1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$S_1(P_3, P_2, P_1, P_0) = 0$$

$$S_0(P_3, P_2, P_1, P_0) = /ReR(P_3, P_2, P_1, P_0) = \sum m_i(0, 1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$/WR(P_3, P_2, P_1, P_0) = \sum m_i(9) + d(10, 11, 12, 13, 14, 15)$$

**S**

		$P_3$			
	$P_3P_2$	00	01	11	10
$P_1$	00	1 <sub>0</sub>	4	-12	8
	01	1	5	-13	9
	11	3	7	-15	-11
	10	2	6	-14	-10
		$P_2$			
	$P_1P_0$	00	01	11	10

**/WR**

		$P_3$			
	$P_3P_2$	00	01	11	10
$P_1$	00	0	4	-12	8
	01	1	5	-13	9
	11	3	7	-15	-11
	10	2	6	-14	-10
		$P_2$			
	$P_1P_0$	00	01	11	10

**S<sub>0</sub> = /ReR**

		$P_3$			
	$P_3P_2$	00	01	11	10
$P_1$	00	1 <sub>0</sub>	1 <sub>4</sub>	-12	1 <sub>8</sub>
	01	1 <sub>1</sub>	1 <sub>5</sub>	-13	9
	11	1 <sub>3</sub>	1 <sub>7</sub>	-15	-11
	10	1 <sub>2</sub>	1 <sub>6</sub>	-14	-10
		$P_2$			
	$P_1P_0$	00	01	11	10

**M**

		$P_3$			
	$P_3P_2$	00	01	11	10
$P_1$	00	0 <sub>0</sub>	1 <sub>4</sub>	-12	1 <sub>8</sub>
	01	1 <sub>1</sub>	1 <sub>5</sub>	-13	0 <sub>9</sub>
	11	1 <sub>3</sub>	1 <sub>7</sub>	-15	-11
	10	1 <sub>2</sub>	1 <sub>6</sub>	-14	-10
		$P_2$			
	$P_1P_0$	00	01	11	10

$$S = \overline{P_3} \overline{P_2} \overline{P_1} \overline{P_0}$$

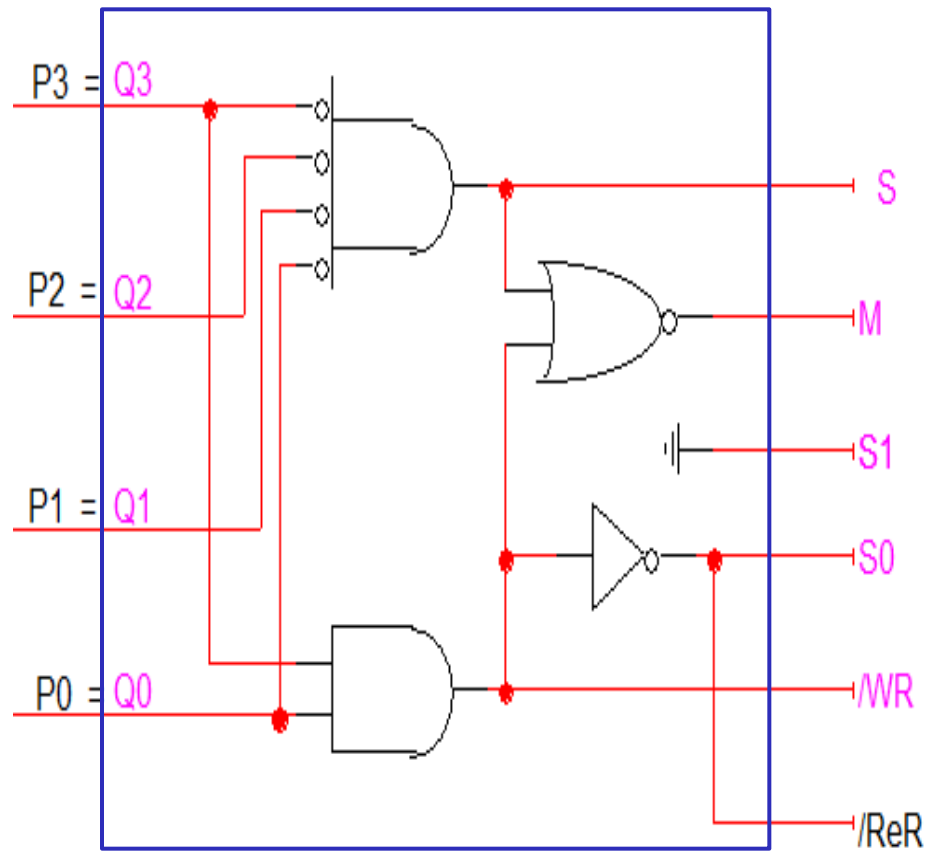
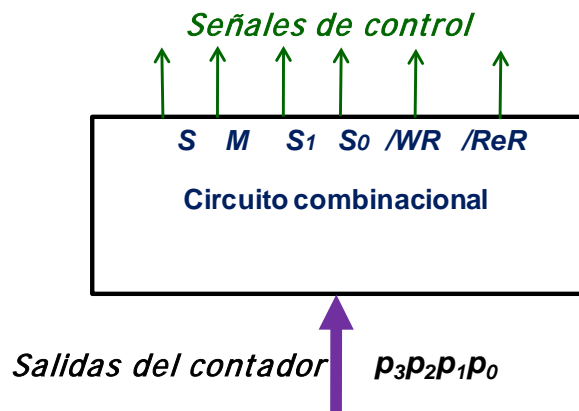
$$/WR = P_3 P_0$$

$$S_1 = 0$$

$$S_0 = /ReR = \overline{P_3} + \overline{P_0} = \overline{P_3 P_0} = \overline{/WR}$$

$$M = (P_3 + P_2 + P_1 + P_0) \cdot (\overline{P_3} + \overline{P_0}) = (\overline{P_3} \overline{P_2} \overline{P_1} \overline{P_0}) \cdot (\overline{P_3} P_0) = \overline{S} \cdot \overline{/WR} = \overline{S + /WR}$$

## DISEÑO DEL CIRCUITO COMBINACIONAL DE LA UNIDAD DE CONTROL





# DISEÑO COMPLETO DE LA UNIDAD DE CONTROL

