

# 12 - Timer Counter Compare RC mode

Rafael Corsi Ferrão  
corsiferrao@gmail.com

4 de maio de 2016



*Entregar na próxima aula em formato PDF via github.*

## 1 Visão Geral

Timer Counter (TC) é um periférico do microcontrolador responsável por realizar contagens, esse pode ser utilizado em diversas maneiras possíveis, como por exemplo : medir frequência; contar eventos; gerar pulsos; delays; contagem de pulsos para encoder de quadratura ....

### Questão. 1.1: Encoder de quadratura

O que é um encoder de quadratura e a onde é utilizado ?

Cada periférico TC inclui internamente três idênticos canais, sendo que cada um pode ser configurado de forma independente para operar de uma maneira distinta.

### Questão. 1.2: TC periférico

- Quantos periféricos TC o ARM ATSAM4SD32C possui ?
- Qual a quantidade total de canais ?

### Questão. 1.3: IDs

Quais os IDs dos TCs que devem ser utilizados no PMC e na Interrupção ?

Cada canal possui diferentes entradas de clock e diferentes saídas, que podem ser configuradas para executarem diferentes funções. Existem 5 entradas internas (provindas

do PMC, e que são referentes ao clock do sistema), 3 entradas externas (pinos), e 2 sinais de uso geral (output/input).

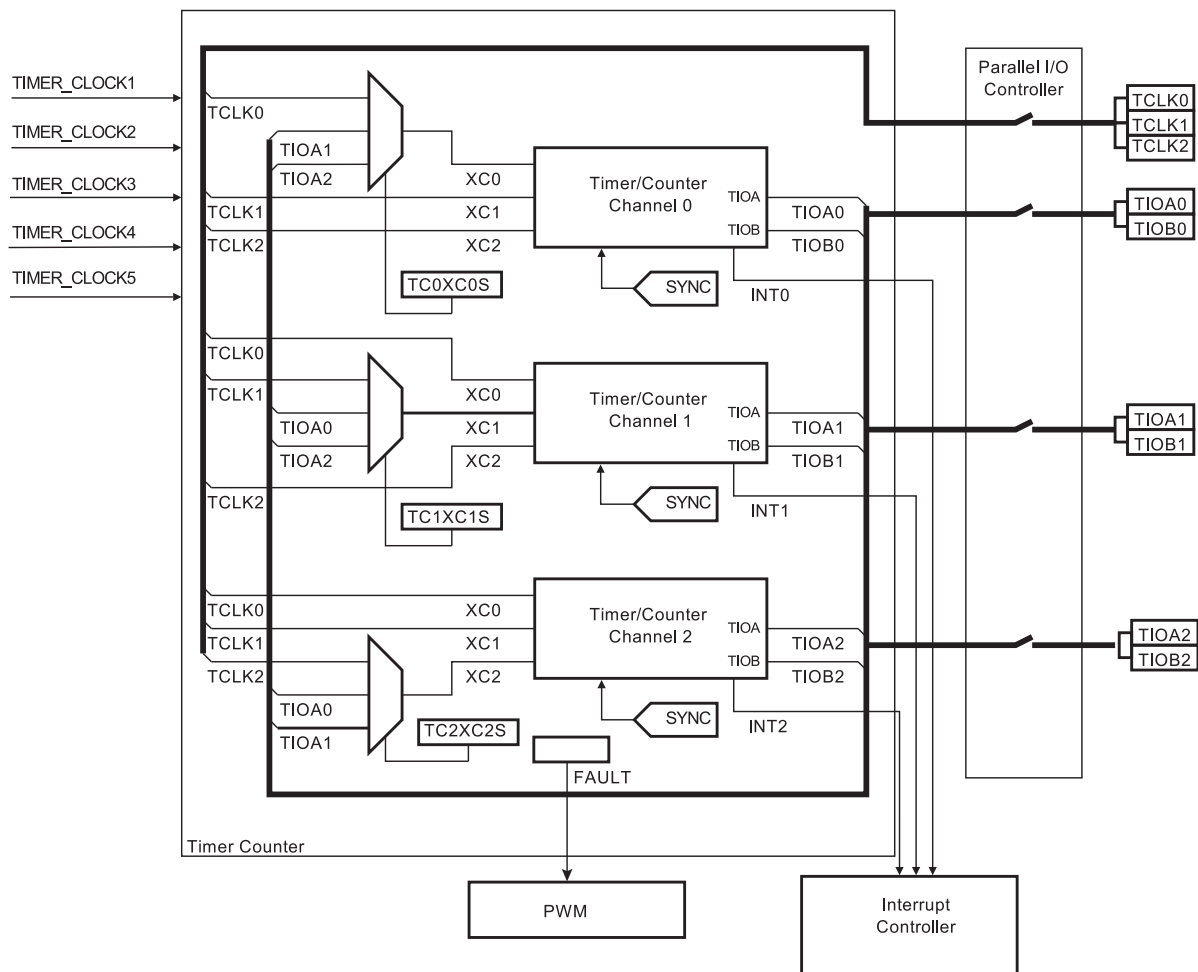


Figura 1: Datasheet pg. 852

## 1.1 Seleção do clock

Podemos optar por utilizar dentre 5 clocks gerados internamente ao microcontrolador ou entre 3 clocks gerados externo ao microcontrolador, a Fig. a seguir ilustra a seleção dos clocks :

As entradas internas do TC são provenientes do Power Management Controller (PMC), e são referentes ao clock do sistema.

! A Fig. 37-2 no datasheet pg. 855 pode ajudar a compreender a origem dos clocks XC0, XC1 e XC2.

O MCK equivale ao Master Clock, ou seja, é o clock principal do microcontrolador

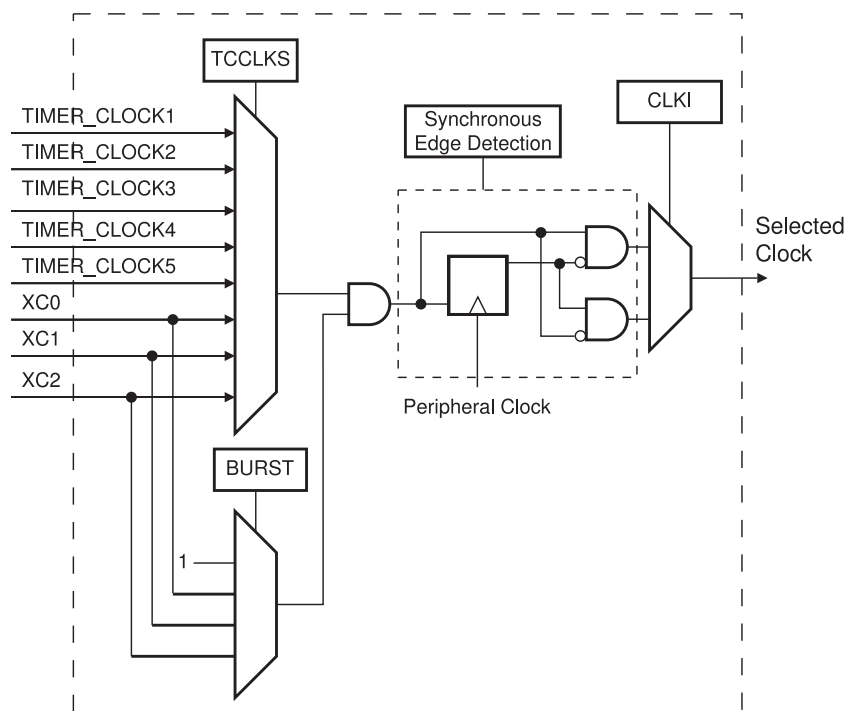


Figura 2: Seleção do clock utilizado pelo TC  
Datasheet pg. 856

Table 37-1. Timer Counter Clock Assignment

Name	Definition
TIMER_CLOCK1	MCK/2
TIMER_CLOCK2	MCK/8
TIMER_CLOCK3	MCK/32
TIMER_CLOCK4	MCK/128
TIMER_CLOCK5	SLCK

Note: 1. When SLCK is selected for Peripheral Clock (CSS = 0 in PMC Master Clock Register), SLCK input is equivalent to Peripheral Clock.

Figura 3: Diagrama de blocos do periférico Timer Counter  
Datasheet pg. 856

que é gerenciado pelo PMC, podemos portanto utilizar diversas variações desse clock dependendo da entrada selecionado.

O SLCK é o Slow Clock, gerado pelo Supply Controller pode ser configurado para ser gerado através de um oscilador interno (RC) de baixo consumo energético fixado em 22-42Khz, ou pode ser configurado para utilizar o cristal externo de 32Khz.

Já as entradas externas (XC0,XC1,XC2) são referentes respectivamente ao sinais TCLK1, TCLK2, TCLK3, provenientes dos pinos do microcontrolador.

### Questão. 1.4: Clocks externos

- Quais são os PIOs referentes aos clocks externos TLCK1, TLCK2, TLCK3 ?
- Quais são os pinos referentes aos clocks externos ?

## 1.2 Counter (TC)

Cada canal possui um contador (TC) de 16 bits, que é incrementado via o modo de operação selecionado, quando o valor desse contador atingir o valor de  $2^{16} - 1$ , o contador é reiniciado e um overflow acontece setando o registrador `TC_SR`.

! Esse é o registrador mais importante desse periférico, ele é o Timer Counter. Incrementado a cada nova mudança de clock (interno ou externo).

### Questão. 1.5: TC

Quantos registradores TC temos por periférico ?

## 1.3 Modos de operação

Existem duas maneiras de se configurar os canais do TC : *Capture Mode*; *WaveForm mode*. O primeiro modo fornece uma maneira de medirmos um sinal e a segunda forma, fornece uma maneira de gerarmos um sinal.

Ambos os modos operam com os contadores ( $R_A$ ,  $R_B$ ,  $R_C$ ) sendo incrementados/-decrementados conforme seu modo de operação. Um trigger é configurado para reiniciar o valor desses registradores. Esse trigger pode ser da seguinte maneira :

- Software Trigger : Cada canal pode ser reiniciado via software, via a escrita no registrador `SWTRG`.
- Sync : Similar com o reset via SW, porém nesse modo todos os três registradores são reiniciados simultaneamente.
- Compare RC Trigger : Para cada canal há um valor associado no RC, esse valor faz com que o contador seja reiniciado (reset) antes de atingir seu valor máximo.
- Externo : Alguns pinos podem ser configurados para reiniciarem a contagem do TC.

### Questão. 1.6: Registrador Op Mode

Indique qual o registrador responsável por configurar o Op Mode do Timer Counter. Quais devem ser suas configurações para que ele opere no modo de Compare RC.

### 1.3.1 Capture Mode

Esse modo permite que o canal TC faça medidas de sinais tais como: duração de pulso, frequência, período, duty cycle.

No modo de captura, os sinais TIOA e TIOB são configurados como entrada.

Ou seja, para cada nova transição nos sinais TIOA e TIOB o TC é incrementado de uma unidade.

#### Questão. 1.7: Contagem de frequência.

Como seria a utilização desse modo para contarmos a frequência de um sinal de ondas quadradas ?

Existe uma opção no Capture mode que é descrita no texto a seguir extraído do datasheet :

***37.6.8 Capture Registers A and B** Registers A and B (RA and RB) are used as capture registers. They can be loaded with the counter value when a programmable event occurs on the signal TIOA.*

*The LDRA field in the TC\_CMR defines the TIOA selected edge for the loading of register A, and the LDRB field defines the TIOA selected edge for the loading of Register B.*

*RA is loaded only if it has not been loaded since the last trigger or if RB has been loaded since the last loading of RA.*

*RB is loaded only if RA has been loaded since the last trigger or the last loading of RB.*

*Loading RA or RB before the read of the last value loaded sets the Over-run Error Flag (LOVRS bit) in the TC\_SR. In this case, the old value is overwritten.*

#### Questão. 1.8: RA e RB

Explique a utilização do modo de operação descrito no texto anterior.

### 1.3.2 WaveForm Mode

No modo Waveform, o canal TC gera um ou dois sinais PWM de mesma frequência e de duty cycles independentes. Ou gera diferentes tipos de "one-shot" pulsos.

No modo de WavForm, o sina TIOA é sempre como saída. Já o TIOB é uma saída se não for configurado como um trigger.

### Questão. 1.9: TIOA

Porque o TIOA é configurado como saída nesse modo ?

## 1.4 Interrupção

Podemos configurar o TC para gerar uma interrupção assim que algumas condições forem satisfeitas :

- COVFS: Counter Overflow
- LOVRS: Load Overrun
- CPAS: RA Compare
- CPBS: RB Compare
- CPCS: RC Compare
- LDRAS: RA Loading
- LDRBS: RB Loading
- LDRAS: RA Loading
- ETRGS: External Trigger

Essas interrupções são configuráveis via o registrador TC Interrupt Enable Register (`TC_IER`),

## 2 Programação

Utilizando o exemplo *12-TIMER-COUNTER-COMPARE* e implemente uma interrupção periódica que mude o estado do LED (250 ms), após feito isso, implemente uma interrupção nos dois botões (1 e 2).

O botão 1, deve incrementar a frequência do clock, e o botão 2 deve decrementar essa frequência.