

86.01 Técnica Digital

Mapa de Veitch – Karnaugh

Ing. Jorge H. Fuchs

Introducción



Objetivos de la clase:

Reforzar el concepto de equivalencia entre funciones y el concepto de función mínima.

Realizar la optimización de un circuito lógico que posibilite obtener la performance adecuada en velocidad, complejidad, costo y consumo de energía.

Aplicar métodos sistematizados para la obtención de funciones mínimas.

Implementar funciones lógicas mediante un solo tipo de compuertas aplicando las leyes de De Morgan.

Analizar los riesgos de un circuito lógico combinacional.

Función mínima - Costo lógico



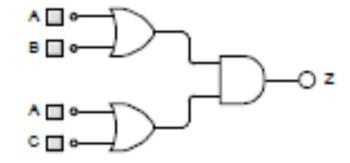
Para una cierta TV, la **función mínima** es la que tiene el menor **costo lógico**. Para comparar funciones equivalentes verificamos los siguientes criterios:

- 1) Menor cantidad de niveles
- 2) Menor cantidad de compuertas
- 3) Menor cantidad de entradas

Resultando: mayor velocidad, menor consumo, menor tamaño, menor costo.

$$Z = A + B \bullet C$$

$$Z = (A + B) \bullet (A + C)$$



Síntesis de funciones lógicas



Estamos en condiciones de realizar la **síntesis** de circuitos lógicos aplicando los postulados y propiedades del **Álgebra de Boole**.

$$Z = ABC + AB\overline{C} + A\overline{B}C + A\overline{B}\overline{C} + \overline{A}BC$$

$$Z = AB (C + \overline{C}) + A\overline{B} (C + \overline{C}) + \overline{A}BC + ABC$$

$$Z = AB + A\overline{B} + (\overline{A} + A) BC$$

$$Z = A (B + \overline{B}) + 1 BC$$

$$Z = A + BC$$

Estos mismos **agrupamientos** de **minitérminos** podemos realizarlos en forma gráfica si los disponemos en celdas **adyacentes** cuando solo difieran en una variable. Lo mismo podríamos hacer operando a partir de los **maxitérminos** de la función.

Métodos de minimización



Veremos en profundidad el método de **Veitch – Karnaugh,** uno de los métodos sistemáticos para la minimización, simplificación o síntesis de funciones lógicas. La ubicación de las celdas (**minitérminos** o **maxitérminos**) para 2, 3 y 4 variables quedará por ejemplo:

A B	0	1
0	0	1
1	2	3

A	00	01	11	10
0	0	1	3	2
1	4	5	7	6
			-	

AB CD	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

CD

	Α	В	Z
0	0	0	?
1	0	1	?
2	1	0	?
3	1	1	?

Otros métodos algorítmicos de minimización utilizados:

Método de Consenso (mayormente 2 o 3 variables)

Método de Quine – McCluskey (mayormente más de 5 variables)

Mapa de Karnaugh



Si decimos que dos **celdas** son **adyacentes** cuando comparten un lado pero no cuando comparten un vértice, vemos que dos celdas adyacentes solo difieren en una variable por lo tanto puedo agruparlas eliminando la variable diferente. Notar que la última columna es adyacente a la primera.

Para la TV de la función de 3 variables ya estudiada con anterioridad tendremos que disponer los 1s y 0s de la siguiente forma, es decir que solo hemos transcripto la TV al mapa K.

	Α	В	С	Z
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

Α		
В	Circuito	Z
С	Combinacional	
,		

A BC	00	01	11	10
0	0	0	1	0
1	1	1	1	1

Mapa de Karnaugh



Si resuelvo agrupando 1s voy a obtener una (o más) **SP** (no necesariamente minitérminos) que será la/s **SP mínima/s**, mientras que si resuelvo agrupando 0s voy a obtener un (o más) **PS** (no maxitérminos) que será el/los **PS mínimo/s**.

La **función mínima** será la/s menor/es de todas ellas, es decir que para obtenerla debo resolver por 1s y por 0s.

Para resolver por **SP** (por 1s) es conveniente colocar sólo los 1s en el diagrama y para resolver por **PS** (por 0s) es conveniente solo colocar los 0s.

A BC	00	01	11	10
0			1	
1	1	1	1	1

A BC	00	01	11	10
0	0	0		0
1				

Definición de Implicantes



Implicante (I) de **orden n** es todo agrupamiento de **2**ⁿ **celdas** (0s o 1s) que me permite eliminar **n variables**.

Implicante primo (IP) es todo implicante que **no puede ser contenido** por otro de mayor orden.

Implicante primo esencial (IPE) es todo implicante primo que tiene al menos una celda que solo él contiene.

IP de orden 0 >>> minitérmino (o maxitérmino)

Debo encontrar todos los **IP** e **IPE** y **nominarlos**, todos los IPE formarán parte de la solución, si quedan celdas sin cubrir se deberá tomar la menor cantidad de IP para cubrirlas.

Resolviendo por **1s**, los IP resultan productos de las variables que no cambian, si la variable es 1 se debe tomar sin negar, si vale 0 se debe tomar negada. La solución será una suma de los IPE (+IP), resultando una **SP**.

Resolviendo por **0s**, los IP resultan sumas de las variables que no cambian, si la variable es 0 se debe tomar sin negar, si vale 1 se debe tomar negada. La solución será un producto de los IPE (+IP), resultando un **PS**.

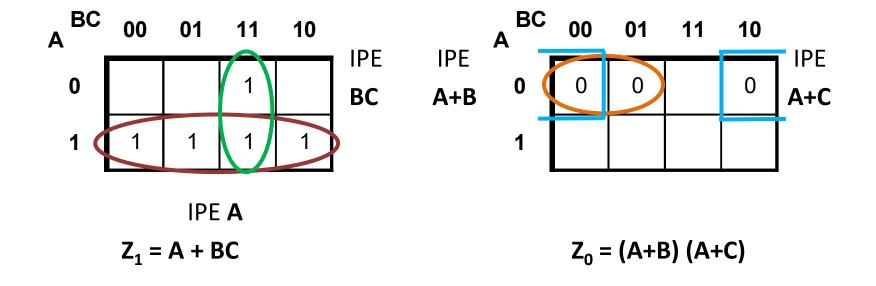
Determinación de los IP e IPE



Resolviendo por 1s encontramos 2 IPE:

- * el vertical, de orden 1, cambia A, por lo tanto se elimina, y como B y C ambas valen 1 en las 2 celdas que lo componen, van sin negar: **BC**
- * el horizontal, de orden 2, cambian B y C, por lo tanto se eliminan, y como A vale 1 en las 4 celdas, va sin negar: A

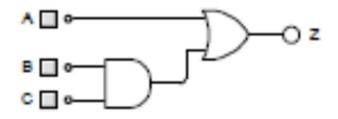
 Z_1 será la suma de los 2 IPEs, y de esta forma tengo cubiertos todos los 1s.



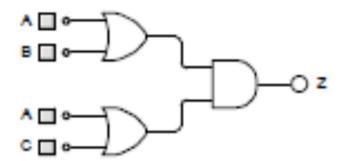
Determinación de la Función mínima



$$Z_1 = A + B C$$



$$Z_0 = (A + B) (A + C)$$



Observamos que resolviendo por 1s tenemos una sola función mínima de tipo **SP** (2 niveles).

Resolviendo por 0s también tenemos una sola función mínima pero de tipo **PS** (2 niveles).

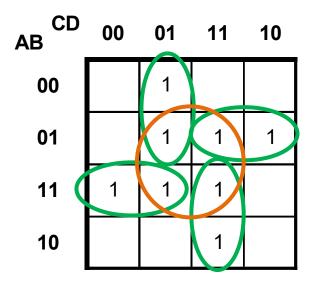
Para este ejemplo vemos que de ambas, la solución por 1s es la **mínima**, ya que tiene menor cantidad de compuertas.

Asumimos la disponibilidad de todas las variables y sus complementos.

IP de mayor orden no significa IPE



En este ejemplo el IP de mayor orden no es IPE.



El IP **BD** (orden 2) no es IPE, y como con los 4 IPE (orden 1) cubro todos los 1s, colocar a BD en la solución haría que ya no sea mínima.

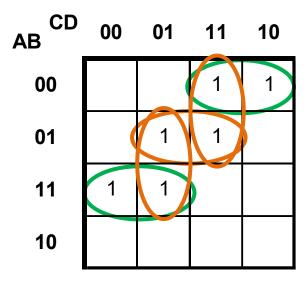
La función mínima por 1s resulta entonces:

$$Z = \overline{ACD} + \overline{ABC} + AB\overline{C} + ACD$$

Caso con IPEs e IPs



En este ejemplo tenemos 2 IPE, el resto son solo IPs.



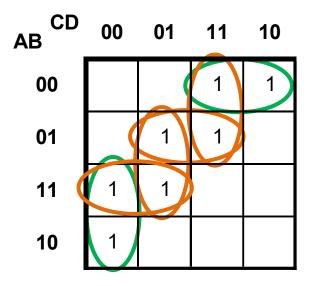
Con los 2 IPE cubro cuatro 1s, me quedan dos 1s sin cubrir, el menor costo lo obtengo usando un solo IP para cubrirlos. La función mínima por 1s resulta:

IPE IPE IP
$$Z = \overline{A}\overline{B}C + AB\overline{C} + \overline{A}BD$$

Caso con soluciones múltiples



Aquí también tenemos 2 IPE, el resto son solo IPs.



Con los 2 IPE cubro cuatro 1s, me quedan tres 1s sin cubrir, el menor costo lo obtengo tomando 2 IPs para cubrirlos. Las funciones mínimas por 1s resultan:

$$\begin{split} & \boldsymbol{Z}_1 = \overline{\boldsymbol{A}} \overline{\boldsymbol{B}} \boldsymbol{C} + \boldsymbol{A} \overline{\boldsymbol{C}} \overline{\boldsymbol{D}} + \overline{\boldsymbol{A}} \boldsymbol{B} \boldsymbol{D} + \boldsymbol{A} \boldsymbol{B} \overline{\boldsymbol{C}} \\ & \boldsymbol{Z}_2 = \overline{\boldsymbol{A}} \overline{\boldsymbol{B}} \boldsymbol{C} + \boldsymbol{A} \overline{\boldsymbol{C}} \overline{\boldsymbol{D}} + \overline{\boldsymbol{A}} \boldsymbol{C} \boldsymbol{D} + \boldsymbol{B} \overline{\boldsymbol{C}} \boldsymbol{D} \\ & \boldsymbol{Z}_3 = \overline{\boldsymbol{A}} \overline{\boldsymbol{B}} \boldsymbol{C} + \boldsymbol{A} \overline{\boldsymbol{C}} \overline{\boldsymbol{D}} + \overline{\boldsymbol{A}} \boldsymbol{B} \boldsymbol{D} + \boldsymbol{B} \overline{\boldsymbol{C}} \boldsymbol{D} \end{split}$$

Mapa K de 5 variables



Λ	_	$\mathbf{\Omega}$
A	=	U

DE BC A = 1

BC DE	00	01	11	10
00	16	17	19	18
01	20	21	23	22
11	28	29	31	30
10	24	25	27	26

Mapa K de 6 variables

A = 0



$$B = 0$$

EF CD	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

		1
u	_	
\mathbf{D}	_	

CD EF	00	01	11	10
00	16	17	19	18
01	20	21	23	22
11	28	29	31	30
10	24	25	27	26

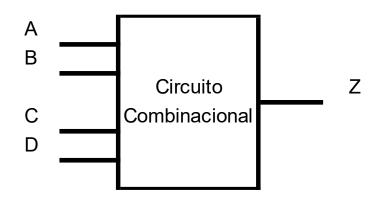
CD EF	00	01	11	10
00	48	49	51	50
01	52	53	55	54
11	60	61	63	62
10	56	57	59	58

Funciones no totalmente definidas



Veamos el caso de una función que tiene algunas combinaciones de sus entradas no especificadas, por ejemplo la siguiente **proposición**:

Sintetizar un circuito que recibe un dígito decimal (0 a 9) codificado en binario (BCD) y que su salida presente un 1 si el número recibido es **primo**.



	Α	В	С	D	Z
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	Х
11	1	0	1	1	X
12	1	1	0	0	Х
13	1	1	0	1	X
14	1	1	1	0	Х
15	1	1	1	1	X

Funciones no totalmente definidas



Tengo **6 combinaciones** que **nunca** se van a dar (a menos que haya errores o ruidos). No me importa que valor tomaría la salida en esos hipotéticos casos (don't care o redundancias).

Otra forma de expresar las canónicas:

$$Z(A, B, C, D) = \Sigma_m(2, 3, 5, 7) + d(10, 11, 12, 13, 14, 15)$$

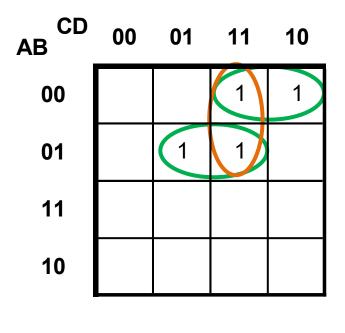
$$Z(A, B, C, D) = \prod_{M} (0, 1, 4, 6, 8, 9) + d(10, 11, 12, 13, 14, 15)$$

Es decir que podemos tener la misma información de la TV expresada como la **sumatoria** de los **minitérminos** o como la **productoria** de los **maxitérminos**, más en ambos casos los términos indiferentes si existen.

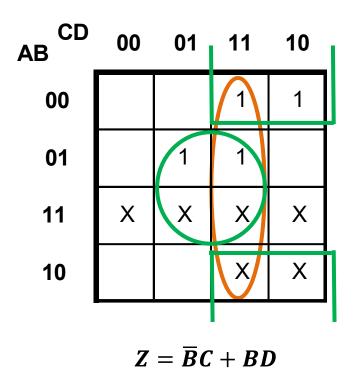
Funciones no totalmente definidas



Tomando las X como 0 o 1 según más me convenga para minimizar obtengo funciones de **menor costo lógico**.



$$Z = \overline{A}\overline{B}C + \overline{A}BD$$

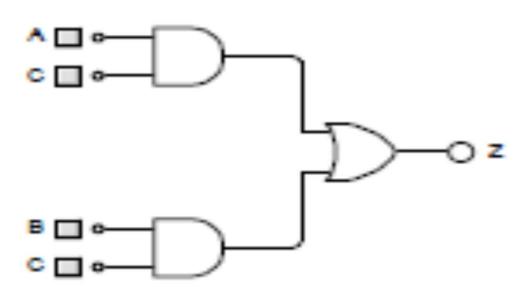


Ambas funciones son **equivalentes** (responden a la misma TV) pero **solo** en el rango donde la **función está definida**, no necesariamente en el resto.

Implementación monocompuerta



En muchos casos resulta conveniente implementar las funciones obtenidas como SP (AND – OR) o PS (OR – AND) con un único tipo de compuertas, solo NAND o solo NOR respectivamente.



Aplicando De Morgan:

$$Z = AC + BC$$

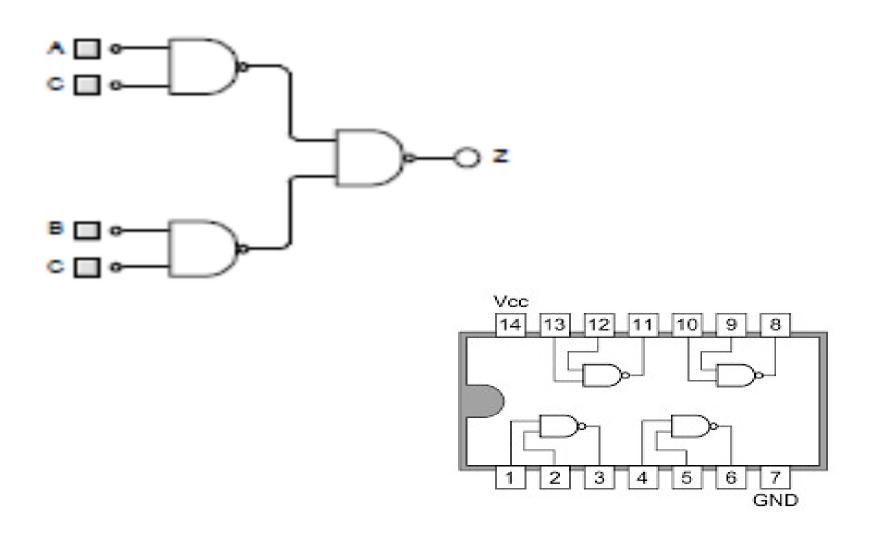
$$Z = \overline{AC + BC}$$

$$Z = \overline{AC} \cdot \overline{BC}$$

Implementación monocompuerta



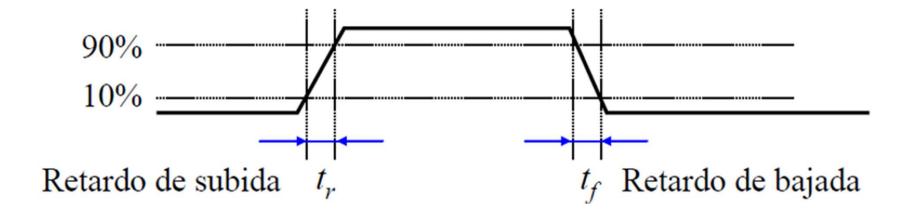
Implementación con solo NAND (un solo CI 74ALS00)



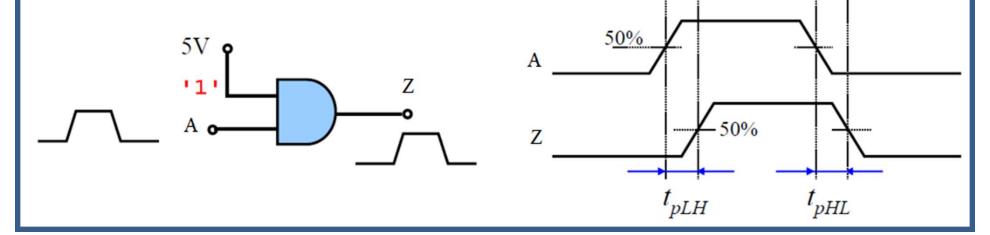
Retardos



La conmutación de 0 a 1 o de 1 a 0 no son instantáneas, existe un **retardo de conmutación**.



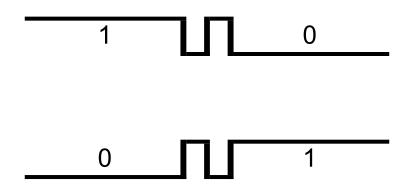
Asimismo, cuando se produce un cambio en una entrada, si corresponde un cambio en la salida, no es instantáneo, existe un **retardo de propagación**.



Riesgos dinámicos



Un **riesgo dinámico** es la posibilidad de que en un circuito lógico, luego de un cambio en una de sus entradas que debería producir un único cambio en la salida, se produzcan 3 cambios en la misma. Esto es debido a los retardos de los diferentes caminos de la señal.



Teorema:

Una función implementada en 2 niveles (SP o PS) está libre de riesgos dinámicos.

Riesgos estáticos



Un **riesgo estático en los 1s** (o de 1s) es la posibilidad de que una salida de un circuito, luego de un cambio en una de sus entradas, produzca una interferencia 0 (glitch o pulso espurio) cuando debería permanecer en 1 sin cambio alguno. Es debido a los diferentes retardos de las compuertas.



En forma dual podemos definir un riesgo estático en los 0s (o de 0s).

0 0

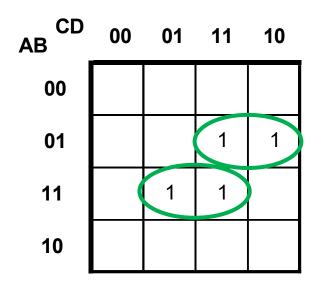
Teoremas:

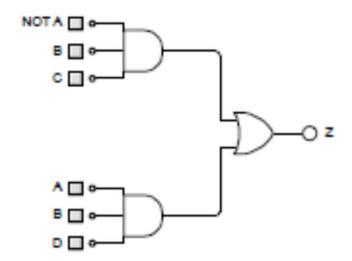
Una función implementada por 1s (SP) está libre de riesgos estáticos en los 0s. Una función implementada por 0s (PS) está libre de riesgos estáticos en los 1s.

Riesgos estáticos



Para el siguiente mapa obtenemos la función mínima por 1s.





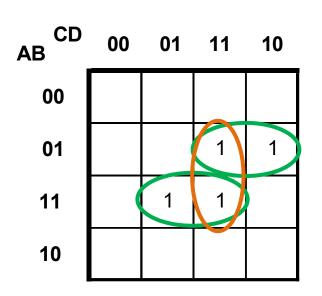
$$Z = \overline{A}BC + ABD$$

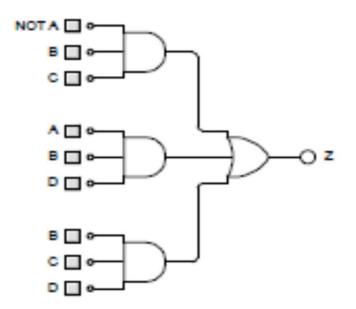
La función implementada **NO es libre de riesgos**, ya que si en la combinación **0**111 (Z = 1), cambia A pasando a **1**111 (Z = 1), existe el riesgo de que Z (debe valer 1 en ambos casos) tenga un 0 espurio o **riesgo estático** en los 1s.

Riesgos estáticos



Para que la implementación sea **libre de riesgos**, debemos garantizar Z = 1 durante la transición.





$$Z = \overline{A}BC + ABD + \overline{B}CD$$

La función implementada es la función mínima (SP) libre de riesgos.



