

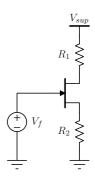
## DISPOSITIVOS SEMICONDUCTORES http://materias.fi.uba.ar/6625/

Evaluación Final 25 de julio de 2018

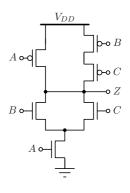


Nombre y apellido:	Padrón:
e-mail:	Cuatrimestre de cursada:

- Para aprobar deben contestarse bien 6 puntos del total.
- Cada pregunta otorga una cantidad de puntos especificada entre corchetes sobre el margen izquierdo.
- Si la pregunta es respondida correctamente suma el puntaje especificado.
- Si la pregunta tiene opciones y es respondida incorrectamente resta el puntaje especificado.
- Si la pregunta no es respondida no se asignan puntos.
- [½ pt.] 1) Una muestra de silicio que está dopada simultáneamente con  $N_D=2\times 10^{15}\,\mathrm{at/cm^3}$  y  $N_A=8\times 10^{15}\,\mathrm{at/cm^3}$ , tiene una longitud  $L=0.1\,\mu\mathrm{m}$  y un área  $A=10\,\mu\mathrm{m^2}$ . Calcular la corriente **que entrega** una fuente de  $V=1\,\mathrm{V}$  conectada entre los extremos de la muestra. (Considerar  $\mu_n=1200\,\mathrm{cm^2/Vs}$  y  $\mu_p=450\,\mathrm{cm^2/Vs}$ )
- [½ pt.] 2) Calcular la caída de tensión en el óxido ( $\Delta V_{ox} = V(-t_{ox}) V(0)$  [V]) de una juntura MOS fabricada con polysilicio dopado tipo P y sustrato dopado con  $N_D = 5 \times 10^{14} \, \mathrm{at/cm^3}$ ,  $C'_{ox} = 1,37 \times 10^{-7} \, \mathrm{F/cm^2}$ , cuando se aplica  $V_{GB} = 2 \, \mathrm{V}$ .
- [½ pt.] 3) Dado un diodo de silicio P<sup>+</sup>N con  $N_D=10^{14}\,\mathrm{at/cm^3},\,A=0.03\,\mathrm{mm^2}$  y  $C_{j0}=1\,\mathrm{pF},\,\mathrm{hallar}$   $\phi_p\,[\mathrm{mV}]$ .
- [½ pt.] 4) Un transistor MOSFET de canal P con parámetros  $\mu$   $C_{ox} = 120 \,\mu\text{A/V}^2$ ,  $W = 100 \,\mu\text{m}$ ,  $L = 5 \,\mu\text{m}$ ,  $V_T = -0.9 \,\text{V}$  y  $\lambda = 0 \,\text{V}^{-1}$ , está polarizado con una tensión  $V_{GS} = -1.3 \,\text{V}$  y con una resistencia conectada al drain  $R_D = 10 \,\text{k}\Omega$ . Sabiendo que existe una variación en la tensión de gate  $v_g = 50 \,\text{mV}$ , calcule la variación en corriente  $(i_d)$  utilizando el modelo de pequeña señal para bajas frecuencias. El circuito está alimentado con  $V_{DD} = 5 \,\text{V}$ .
- [½ pt.] 5) Para un transistor TBJ PNP en modo activo directo: ¿Qué tipo de portador libre y a qué fenómeno de transporte contribuye a la corriente de colector en la zona quasi neutral de la base?
- [½ pt.] 6) Calcule la tensión  $V_f$  necesaria para que la caída de tensión en  $R_1$  sea 2,35 V. Los parámetros del JFET son  $V_P = -1$  V,  $I_{Dss} = 5$  mA,  $\lambda = 0$ , y considerar que  $R_1 = 470\,\Omega$ ,  $R_2 = 200\,\Omega$  y  $V_{sup} = 5$  V.



- [½ pt.] 7) Realizar el corte lateral de un inversor CMOS en un proceso de fabricación de sustrato tipo P. Indicar claramente los materiales, los dopajes, los terminales de los transistores, y las conexiones.
- [½ pt.] 8) ¿Qué función lógica sintetiza el circuito CMOS de la figura?



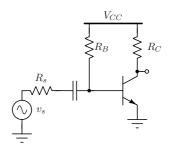


## DISPOSITIVOS SEMICONDUCTORES http://materias.fi.uba.ar/6625/

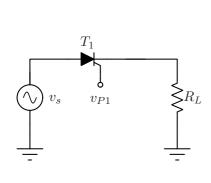
Evaluación Final 25 de julio de 2018

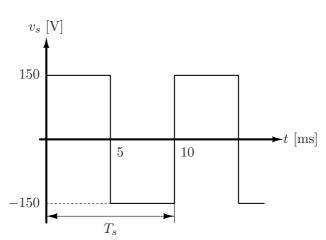


- [1 pt.] 9) Considere un amplificador source común polarizado con un divisor resistivo compuesto por una resistencia de  $300\,\mathrm{k}\Omega$  entre  $V_{DD}$  y Gate y otra de  $100\,\mathrm{k}\Omega$  entre GND y Gate. La tensión de alimentación  $V_{DD}$  es  $3,6\,\mathrm{V}$ . La resistencia de Drain es  $3,9\,\mathrm{k}\Omega$ . La fuente de señal posee una resistencia serie de  $25\,\mathrm{k}\Omega$  y se conecta al nodo de gate a través de un capacitor de desacople. Los datos del MOSFET son:  $\mu_n$   $C'_{ox} = 100\,\mu\mathrm{A/V^2}, V_T = 0,6\,\mathrm{V}, W/L = 100, \lambda = 4/90\,\mathrm{V^{-1}}$ . Hallar los parámetros del modelo de amplificador de tensión:  $A_{vo}$ ,  $R_{IN}$ ,  $R_{OUT}$  y  $A_{vs}$ .
- $[\frac{1}{2}$  pt.] 10) Para el amplificador de la pregunta 9 ¿qué ocurre si aumenta el W del transistor, manteniendo el resto del circuito igual?
- [1 pt.] 11) Para el amplificador de la figura, determinar el máximo  $v_s$  (pico) admisible. Datos:  $\beta=100,\ V_A\to\infty,\ V_{BE,on}=0.7\ {\rm V},\ V_{CE,sat}=0.2\ {\rm V};\ V_{CC}=3.3\ {\rm V},\ R_B=26\ {\rm k}\Omega,\ R_C=270\ \Omega,\ R_s=500\ \Omega.$



- [½ pt.] 12) Un amplificador emisor común está polarizado con una única resistencia de base  $(R_B)$  y una única resistencia de colector  $(R_C)$  y tiene a la entrada una fuente de señal que se puede representar con una fuente ideal  $v_s$  y una resistencia serie  $R_s$ . Si se observa que la señal de salida distorsiona por alinealidad, ¿cómo puedo solucionarlo desde el diseño?
- [1 pt.] 13) Para el circuito de la figura y considerando una fuente con una tensión con una forma de onda según se muestra en la misma figura, calcular la potencia disipada en el tiristor y el la resistencia térmica del disipador que se debe adosar al mismo para su correcto funcionamiento, si en la resistencia se disipan 160 W. Considere  $R = 20 \Omega$ ,  $V_{AK} = 2 \text{ V}$  cuando el tiristor está conduciendo y que el período de la señal de disparo es la mitad del período de la señal  $v_s$ . Además, para el tiristor considere  $T_{j,max} = 125^{\circ}\text{C}$ ,  $\theta_{ja} = 100^{\circ}\text{C/W}$ ,  $\theta_{jc} = 15^{\circ}\text{C/W}$  y que la temperatura máxima del ambiente es 75°C.







## DISPOSITIVOS SEMICONDUCTORES http://materias.fi.uba.ar/6625/

Evaluación Final 25 de julio de 2018



[1 pt.] 14) Dado el circuito de la figura donde los parámetros del diodo Zener son  $V_Z=5,1\,\mathrm{V},\,|I_{z,\mathrm{min}}|=1\,\mathrm{mA},\,|I_{z,\mathrm{max}}|=100\,\mathrm{mA},\,\mathrm{la}$  tensión no regulada oscila entre los valores  $V_{NR,\mathrm{min}}=8\,\mathrm{V}$  y  $V_{NR,\mathrm{max}}=12\,\mathrm{V},\,\mathrm{y}$  la carga es  $R_L=1\,\mathrm{k}\Omega,\,\mathrm{hallar}$  el rango de valores posibles de R  $(R_{\mathrm{min}},\,R_{\mathrm{max}}).$ 

