

« ارزش مار آزمایش شماره ۱ »

« آزمایشگاه دیجیتال ۱ »

تاریخ: ۱۳۹۴، ۱۱، ۱۹
روز: شنبه - ساعت: ۱۳:۴۰
شماره: ۸

شرح آزمایش
- رسانایی آزمایش
- خواص الکترونیکی
- دیتور

۱- بررسی میزان مقاومت و ترانس

شماره اثر و ترانس در برابر دیتور، مقاومت الکتریکی از دیتور نشان می دهد و رسانایی بیشتر از دیتور

شماره	ترانس	دیتور	مقاومت
۱	۴۰۳ k-2	۲۶۰-2	۷۵,۳ k-2
۲	۴۰۳ k-2	۲۶۰-2	۷۵,۳ k-2

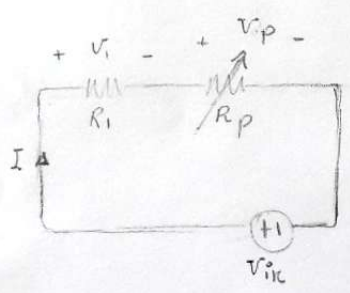
مقاومت دیتور: ۲۰۰ k-2

۲- بررسی پتانسیومتر با معانی دیتور



مقاومت بین پایه های ۱ و ۳ + ۴۹,۲۱ k-2
مقاومت بین پایه های ۱ و ۲ + ۴۹,۲۱ k-2
مقاومت بین پایه های ۲ و ۳ + ۴۹,۲۱ k-2

۳- بررسی فرکانس و ولتاژ در یک آزمایش تقسیم ولتاژ با استفاده از پتانسیومتر



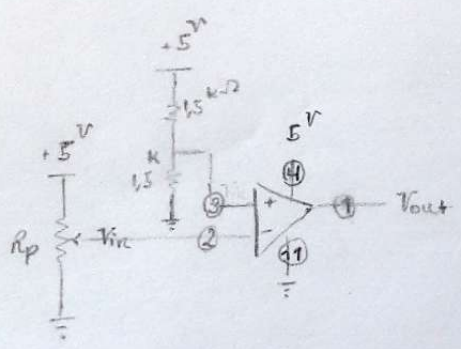
$V_{ilk} = 5V$
 $R_1 = 1,5 k\Omega$

$R_p (k\Omega)$	$V_i (V)$	$V_{Rp} (V)$
1 : 31,4	0,227	4,773
2 : 17,1	0,4	4,6
3 : 8,5	0,747	4,253

رابطه تقسیم ولتاژ : $V_{ilk} = V_i + V_{Rp}$
 $V_{ilk} = I(R_1 + R_p) \rightarrow \begin{cases} V_i = \frac{R_1}{R_1 + R_p} V_{ilk} \\ V_{Rp} = \frac{R_p}{R_1 + R_p} V_{ilk} \end{cases}$

۴- پیاده کردن مدار مقایسه کننده

از پایه های ۱ و ۲ و ۳ برای آرایه استفاده کردیم.
 (۱) : شماره پایه های ۱ و ۲ و ۳ که استفاده کردیم.

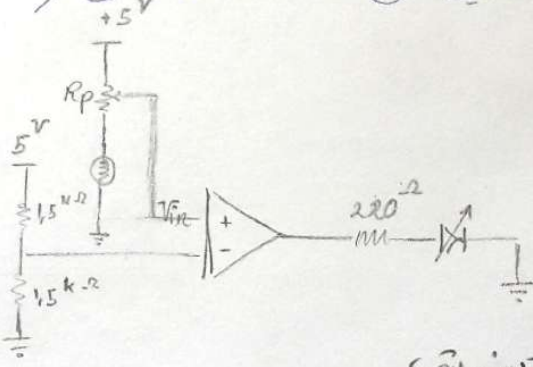


$R_p (k\Omega)$	$V_{out} (V)$
24,96	4,999 ± 5,006
$R_p \gg 24,96$	1,257

اگر R_p بزرگتر شود
 این ولتاژ کمتر می شود
 اگر R_p بزرگتر شود
 این ولتاژ کمتر می شود

این مدار مقایسه کننده عمل می کند و خروجی آن را می توانیم مشاهده کنیم.

۵- مدار ای مداری که با روشن شدن هوا، LED فشرش شود و یا تاریک شدن هوا، LED روشن گردد.
(عبارت قاعده از مدار مقایسه کننده سطح پتانسیل)



→ با توجه به داده های جدول داده برای R_p ،
می توان میزان حساسیت این مدار را برابر
فیلتر داد.

به مدار کلی، حلقه های مقاومت پتانسیومتر را اضافه می کنیم،
حساسیت مدار پایین تر می آید و با کمتر شدن میزان مقاومت پتانسیومتر،
حساسیت مدار بالاتر می آید.

توضیح → میزان این بالا رفتن و پایین رفتن با حساسیتی که در این مدار به کار می آید،
دستگاه LED روشن یا فشرش باشد.

برنامه ۱
« ارزش های مدار آزمایش دوم »

آزمایش شماره ۱ : نشان دادن برد با پیروی با استفاده از DIP switch و LED :

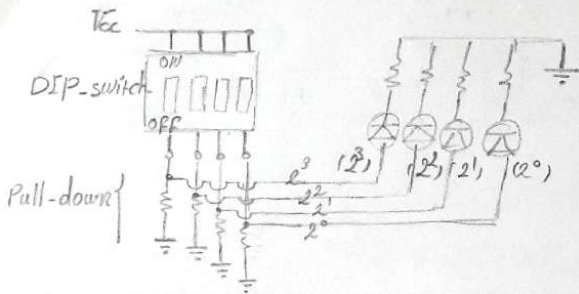
شرح آزمایش : در این تجربیه اسن بر با استفاده از DIP switch و LED ، یک مدار pull-up و یک مدار pull-down (pull-down)

سیس با فروری گرفتن از DIP switch ها و اتصال switch به LED ها می توان برد با پیروی را مشاهده کرد

در این ادش هر LED ارزش با پیروی فاش

فود را دارد. در نشان دادن عدد دینزادور = ۱

ماه لا هدی است ۲۰

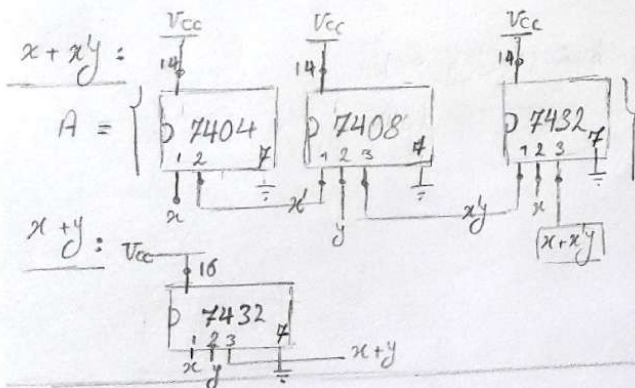


آزمایش شماره ۲ :

شرح آزمایش : هدف : پیاده سازی عبارات بولی $x+y$ ، $x+xy$ با استفاده از لیت های منطقی

در این آزمایش با استفاده از لیت های 7404 (NOT) ، 7408 (AND) و 7432 (OR)

اقدام به پیس مدارهای کنیم



* در ورودی x و y را با استفاده از Vcc (به عنوان ۱)

و لیت (به عنوان ۰) در نظر گرفته و با استفاده از لیت و نتا

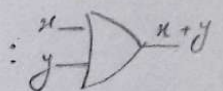
فروری مدارها، جدول لیت را تکمیل کرد و نتا بیا مشاهده می شود در با استفاده از نتوی سازماری دارد

$x+y$	x	y
0	0	0
1	0	1
1	1	0
1	1	1

ساده سازی $A \equiv x+y$

تقریب قانون شید برزب

$x+y$	x	y	P
0	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

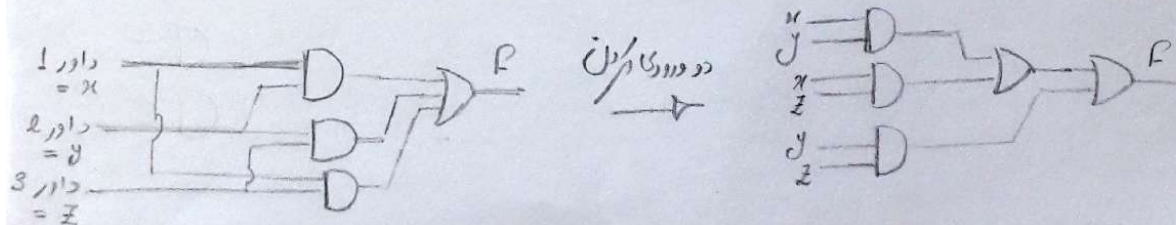


آزمایش شماره ۳ :

شرح آزمایش : طراحی و پیاده سازی مدار رای لیری میان سه مدار مسابقان ورزشی با لیت های دودوری

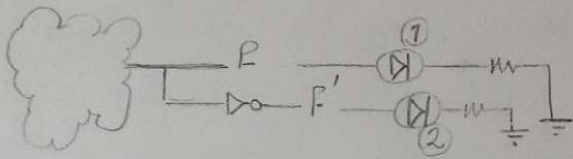
درستی درات ورزشی و جدول نتیج در ازای رای اکثرین میان این سه مدار است

با استفاده از مدار طراحی شده در پیش ارزش ، به مدار و جدول لیت زیر می رسم :



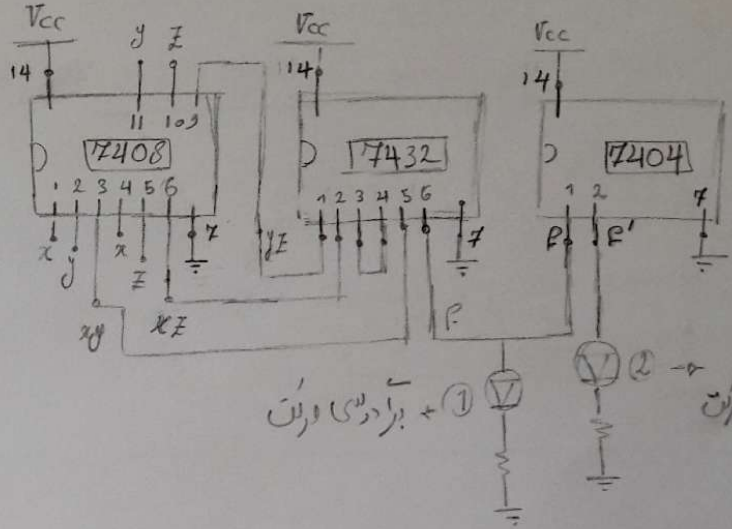
اگر فرض کنیم با دو ورودی نشان دهیم، برآورد باید نشان پیروزی باشد و دیگری باید نشان عدم درستی فرات

اگر قرار داریم در دایره 1 درستی فرات و دایره 2 درستی نادرست
 باید NOT گرفتن از خروجی مدار قبلی داریم:



جدول حقیقت

x	y	z	f	f'
0	0	0	0	1
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	0



برای نادرستی فرات
 1 - برآوردی فرات

بررسی و نتایج
«تأثیرشماره، آزمایش سوم»

آزمایش اول :

شرح : - بررسی و تأثیر فروبی در سه شده از آبی سی 4400 صفتی نیاز بلی از لیست ها استفاده کنیم .
در ورودی آن لیست را به هم وصل می کنیم .
و تأثیر را از 0 تا آبی و در هر مرحله به اندازه ی 2^۷ زیاد کرده تا به نیاز به سی برسیم .
فروبی همان لیست را باید اندازه گرفت :

نتیجه :

تأثیر فروبی (تا)	0	2	4	6	8	1	1,2	1,4	1,6	1,8	2	2,2	2,4	2,6
« فروبی در »	4,420	"	"	"	"	4,390	4,385	4,3	3,7	9,520	9,505	9,470	9,465	9,469

4 - ابل	2,8	3	3,2	3,4	3,6	3,8	4	4,2	4,4	4,6	4,8	5
4 - ابل	9,460	9,460	9,460	"	"	"	9,444	9,439	9,420	9,418	9,405	9,340

اداری IC شماره 4011 :

و به همان روش مشام

تأثیر ورودی	0	2	4	6	8	1	1,2	1,4	1,6	1,8	2	2,2	2,4	2,6	2,8
تأثیر خروجی	5,014	"	5,013	5,011	5,002	5,014	5,012	5,010	5,008	5,001	"	4,999	4,998	4,820	9,130

3	3,2	3,4	3,6	3,8	4	4,2	4,4	4,6	4,8	5
9,126	"	"	"	9,125	9,180	9,160	9,009	9,006	"	"

C1405

14; 12

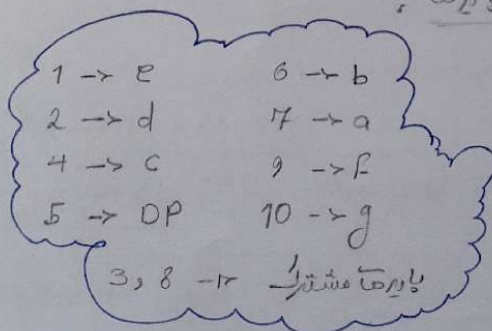
تدوین :

(جیلو) 5 - 7 0/017

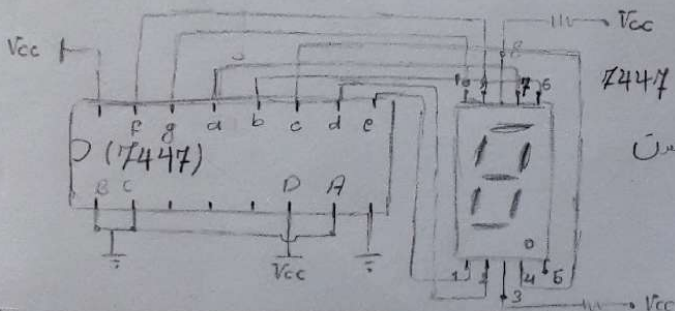
شعبہ آزمائش :

ندیم :

④ مرمره 2 : شفق کربن باورها :



12/ فروردین : فاش شده ی ریز :



شماره ی سیزده: ۸ - بازبینی و ترمیم در بخش بزرگ ۷۴۴۷
استفاده از در ۷۴۴۷ و در ۷۴۴۸، بیت درونی کمالش A است
بیت بزرگش D است.
۹ - سیستم مدار تعامل با نمایش عدد ۸:

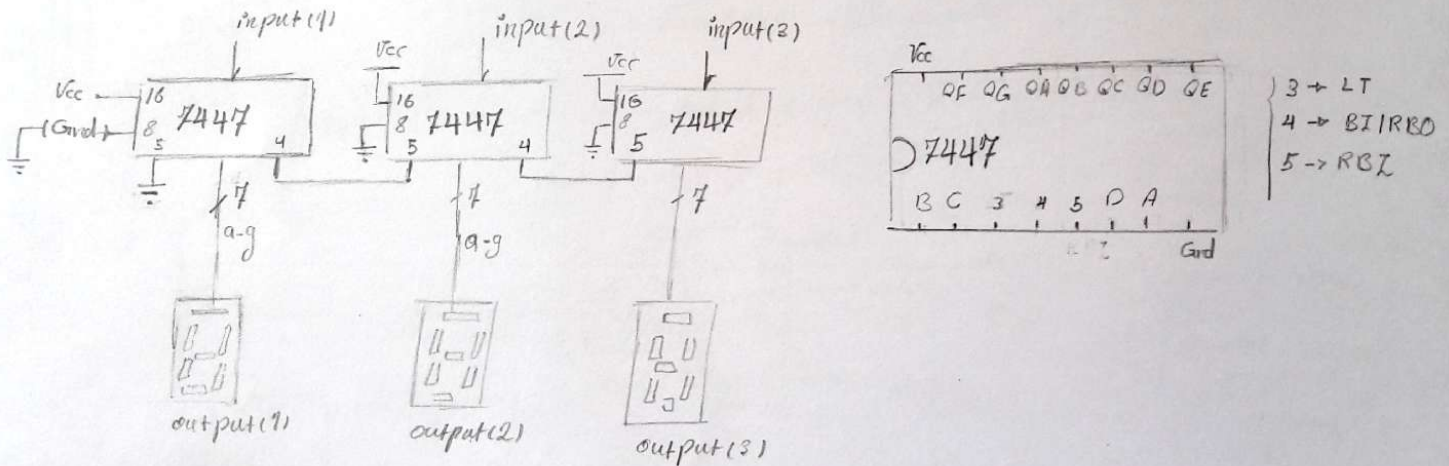
آزمایش پنجم : شرح آزمایش : نمایش منطقی اعداد ۰ بین ترتیب در آنها رقم های ممکن دارد و ارزش دار نمایش داده شود.

مثال $\left\{ \begin{array}{l} 6 \rightarrow 006 \\ 16 \rightarrow 0160 \\ 60 \rightarrow 060 \end{array} \right.$

۳ نمایش ترنزیستور در صورت آلودگی (در عدد ورودی داریم)
۳ در عدد ۷-segment Z_c : BCD To 7-segment

۴ مدار و پیاده سازی مدار :
۵ Active Low) در صورت فعال بودن، منفیست کاره تر است
۴ BI/RBO (4) در صورت فعال بودن، منفیست کاره تر است
۵ RBI (5) در صورت فعال بودن، منفیست کاره تر است
۴ BCD To 7-segment برای نمایش اعداد ۰ تا ۹
۵ در این مدار، RBI و BI/RBO می توانند این مدار را فعال کنند

۴ برای هر یک از ۷-segment های ۰ تا ۹ از ۷۴۴۷ استفاده می کنیم :
(در آلودگی ۳، برقی به علنی پایه های ۷۴۴۷ می دهیم)



$\left\{ \begin{array}{l} A > B \rightarrow f_1 = 1 \\ A = B \rightarrow f_2 = 0 \\ A < B \rightarrow f_3 = 1 \end{array} \right.$

آزمایش پنجم : شرح آزمایش : مقایسه دو عدد دودویی $A_1 A_0$ و $B_1 B_0$ و

۴ در عددی دودویی A و B و سرخرابی داریم
۴ یا با ۷۴۸۵ که این IC در این مدار استفاده شده
۴ راه دیگر: مدار مقایسه کننده :

آزمایش اول:

شرح آزمایش: جمع کردن یک عدد دو بیتی و یک عدد سه بیتی و نمایش خروجی هفت سگمنت.

در این آزمایش هرگاه حاصل جمع برابر با یک عدد دین (مثل ششده نیز) شود با استفاده از LED مربوطه به DP روشن شود. علت دو بیت و سه بیت بودن نیز این است که حاصل جمع از ۱۵ تا ۲۰ باشد برای 7-segment قابل نمایش باشد.

ایجاد نمایش: 7483 + جمع ایزن

7485 + مقایسه کننده (برای روشن شدن DP)

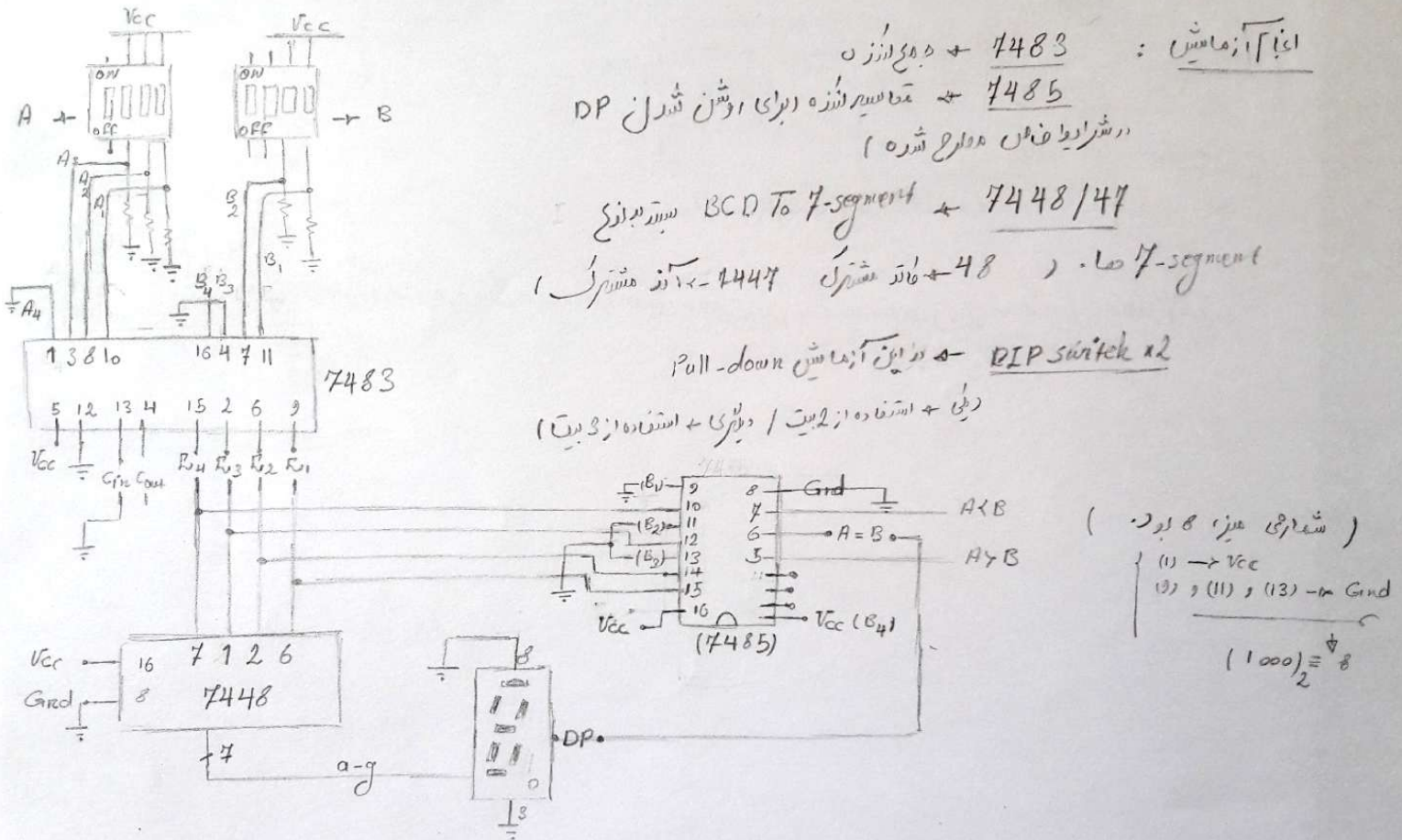
در شرایط خاص مدار شده

7448/47 + BCD To 7-segment تبدیل کننده

7-segment ۷ صا. 48 + مانند مشترک 4447 - مانند مشترک

2 DIP switch - برای نمایش pull-down

دیتی + استفاده از ۲ بیت / دیتی + استفاده از ۳ بیت



(شماری نیز ۸ بود)
(I) → Vcc
(II) و (III) → Gnd
8 = 1000 / 2

آزمایش دوم: شرح آزمایش: طراحی مدار تقریباً کننده دو عدد BCD تک رقمی بدون علامت

و بدون: A - B. اعداد بدون علامت هستند. لذا اگر بخواهیم

(B) را با سیستم مطلق ۲ حساب کنیم، باید به دو روش در مطلق ۲ گرفتن، بیت XOR

این امکان را برای ما فراهم می آورد. (7486-IC) حال اگر A را با (B) -

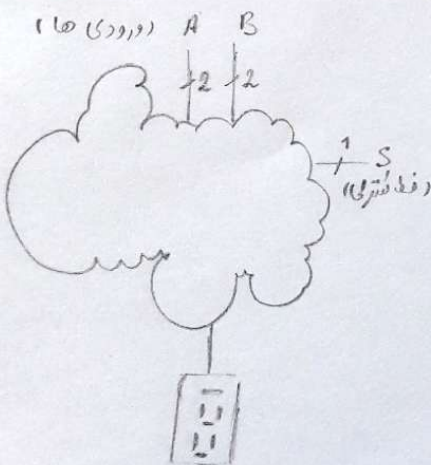
جمع کنیم (7483-IC) نتیجه درست می آید.

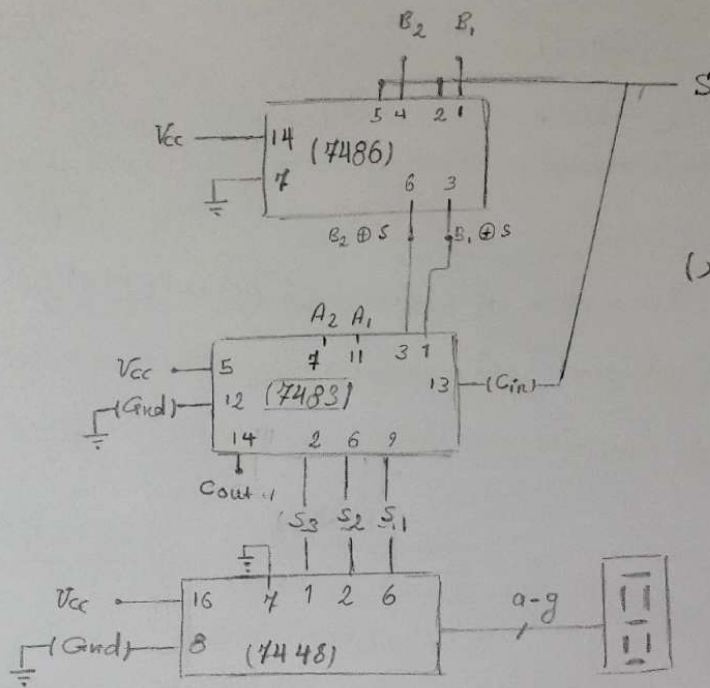
و حالا انتقال می: ی کنترل می اندازیم مدار جمع کننده باشد یا تقریبی کننده.

اگر ۰ = S - جمع کننده (حاصل XOR از عددی شود)

اگر ۱ = S - تقریبی کننده (حاصل 1 از بیت ۱ در 7483 با 1 جمع می شود و حاصل A-B)

به شکل صحیح بودن می آید. = مطلق ۲





مدار آمایش دو رقمی با استفاده از آی سی مقایسه :

(اعداد باینری A و B ، دویته دو رقمی مقایسه می شود)
 (برای اعدادی فارسی ، دانته $A \geq B$ فرض شود)
 ($A < B$)

شرح : طراحی مدار تفریق کننده دو عدد دویته علامت دار با سیستم مطلق 2 + نمایش علامت منفی

سن آف آزمایش ۱۲: طراحی مدار آزمون پنجم

آزمایش ۱:

شرح: ساخت F.A با دو H.A

از هر دو نیز ترانشرهای ساخته می شود و H.A نیز باید در اقل تعداد باشند

آنها باید H.A را طراحی کرد:

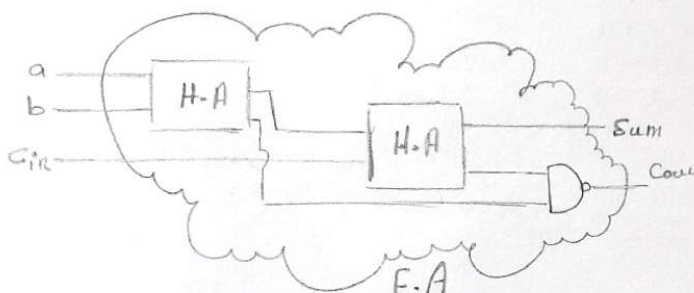
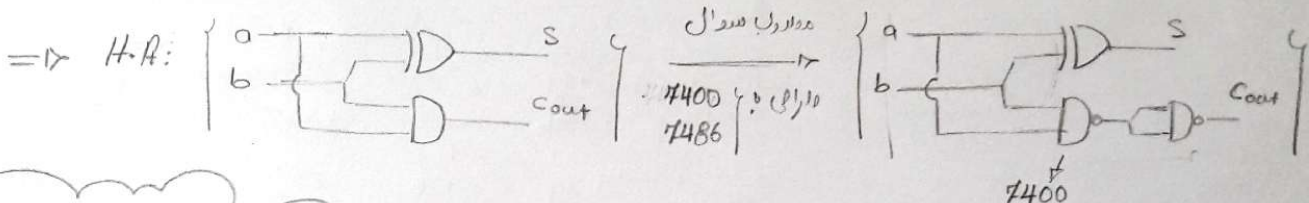
اگر دو بیت a و b را بخواهیم جمع کنیم:

a	b	Out	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	1

در اقل ترانشرها

$$S = a \oplus b \quad \rightarrow (7486)$$

$$C_{out} = ab \quad \rightarrow (7408)$$



برای سادگی کار این مدار را با

H.A

بشناسیم:

a	b	Cin	Cout	Sum
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

رسم جدول صحت و کفایت نتیجه

آزمایش دوم:

شرح آزمایش: طراحی مداری برای نمایش عدد BCD گرفته شده از DIP-switch

۱- باید مداری طراحی کرد که عدد باینری گرفته شده از DIP-switch را به BCD تبدیل کند.

۲- نمایش روی سئون سه گانه ها.

BCD → باینری
0011 → 0011
1100 → 0001 0010

تبدیل هایت →

	Bin	BCD
0 -	0 0 0 0	0 0 0 0
1 -	0 0 0 1	0 0 0 1
↓	↓	↓
9 -	1 0 0 1	1 0 0 1
10 -	1 0 1 0	0 0 0 0
11 -	1 0 1 1	0 0 0 1
12 -	1 1 0 0	0 0 1 0
13 -	1 1 0 1	0 0 1 1
14 -	1 1 1 0	0 1 0 0
15 -	1 1 1 1	0 1 0 1

طراحی مدار →

(به بدلیل استفاده در نمایش ها قبلی از شمارنده پادیه های IC و شماره های آن دزدکاری نکردیم)

لحظه وقوع شیت

مکانیزم از آن جهت (باز کردن)

