第一章

1, $(101.011)_{2} = (5.375)_{10}$ 2, $(79)_{10} = (1001111)_{2}$

3, $(0110.1001)_{2} = (6.9)_{16}$

5, $(17)_{10} = (11)_{16}$

7, $(250)_{10} = (001001010000)_{8421BCD}$

9、(+00110)2的原码 、反码 及补码

10、(-1101) 2的原码、 反码及补码

第二章

1. 逻辑函数的描述有多种,下面(

A. 逻辑函数表达式

B. 卡诺图

C. 逻辑图

D. 文字说明

2、以下的说法中, (A)是正确的。

A 一个逻辑函数全部最小项之和恒等于 1

B 一个逻辑函数全部最小项之和恒等于 0

C 一个逻辑函数全部最大项之积恒等于 1

D 一个逻辑函数全部最小项之积恒等于 1

3、写出下图所示电路的输出逻辑函数式

$$2$$
, (79) $_{10}$ = (1001111) $_2$

4、 (8F. FF) ₁₆= (10001111. 111111111) ₂

6, (8F) $_{16}$ = (143) $_{10}$

8, $(123)_{10}$ = $(234)_{7}$

000110 000110 000110 10011 11101 10010

)描述是唯一的。

$$C \longrightarrow D$$

A.
$$((A+B)C)' \oplus (C'D)'$$

B.
$$((A+B)'C)' \oplus (C'D)'$$

$$C. ((A+B)'C)' \oplus (CD)'$$

D.
$$((A+B)'C)' \oplus (CD')'$$

4、将下面函数式化为最小项之和

$$Y = A'BC + AC + B'C$$

$$Y = \sum_{m(0,3,5,7)}$$

$$F = \sum_{m(1,3,5)}$$

$$Y = \sum_{m(1.3,5,7)}$$

$$Y = \sum_{m(0,2,4,7)}$$

5. 将下面函数式化为最大项之积

$$Y = A'BC' + B'C + AB'C$$

$$Y = \prod_{i} M (3,4,6,7)$$

$$Y = M (0,1,4,6,7)$$

$$Y = M (0,3,4,5,7)$$

$$Y = \prod M (0,3,4,6,7)$$

6. 用逻辑代数的基本公式和常用公式将下列逻辑函数式化为最简与或形式

$$Y = BC' + ABC'E + B'(A'D' + AD)' + B(AD' + A'D)$$

$$_{A}Y = BC' + A'D' + AD$$

$$_{\mathsf{B}} \mathbf{Y} = \mathbf{BC'} + (\mathbf{A} \oplus \mathbf{D})$$

$$\mathbf{Y} = \mathbf{BC'} + \mathbf{A'D} + \mathbf{AD'}$$

$$\mathbf{Y} = \mathbf{BC'} + \mathbf{A} + \mathbf{D}$$

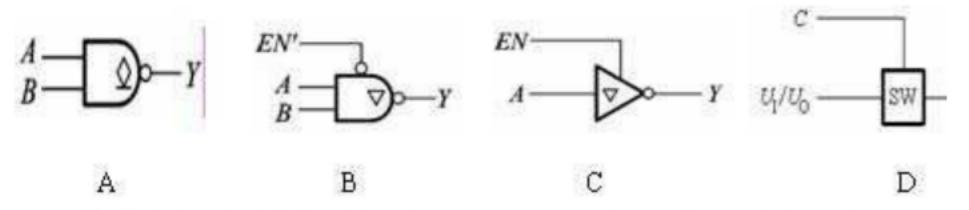
7. 将下列具有无关项的逻辑函数化为最简与或形式

$Y(A,B,C,D) = \sum m(3.5.6,7,10) + d(0,1,2,4,8)$

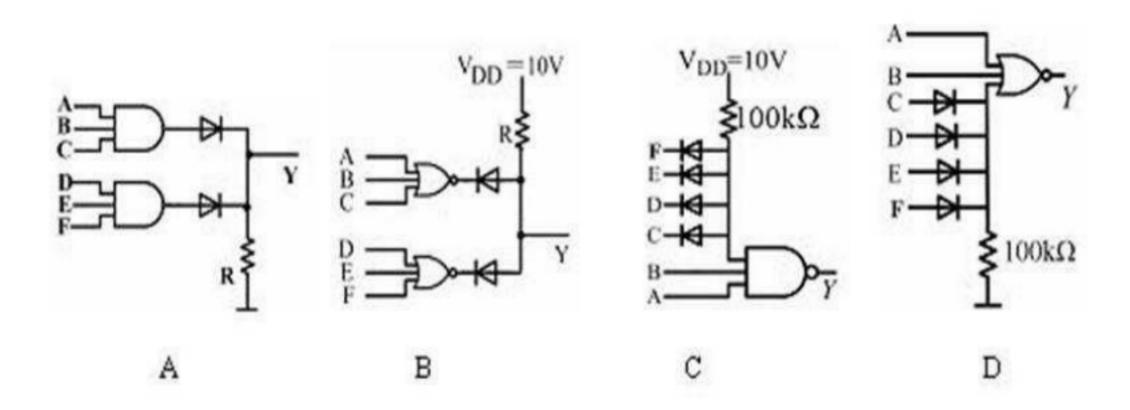
- A. Y=A+A' C' D' +A' CD'
- B. Y=A+D
- C. Y=A' +B' D'
- D. Y=A+C+D
- 8、1001 个"1"连续异或的结果是1 对
- 9、已知 A+B=A+C, 则 B=C 错
- 10、函数 Y 连续取 100 次对偶, Y 不变 对

第三章

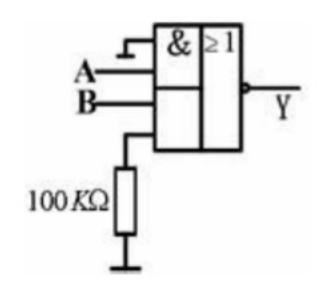
- 1、一个门电路的输出端所能连接的下一级同类门电路的个数称为该电路的(C)。
- A 输出特性 B 输入特性 C 扇出系数 D 线与
- 2、门电路的输出端可以实现线与功能的有(A)。
- A OC 门和 OD 门 B OC 门和 TS 门 C OD 门和 TS 门 D TTL 非门和 OC 门
- 3、在数字逻辑电路中,场效应管主要工作在(A)和()两个区域。
- A 放大区和饱和区 B 截止区和放大区 C 夹断区和可变电阻区 D 恒流区和夹断区
- 4、门电路的输出端可以并联使用的有(C)。
- A OC 门、OD 门和推拉式非门 B 推拉式非门、OC 门和 TS 门
- C OD 门、TS 门和 OC 门 D CMOS 非门和 OC 门
- 5、下面的图形符号中 OC 门的符号是 (A)。



6、下面的几个图中的门电路为 CMOS 门, 能实现 Y=(ABCDEF)'函数关系的是(C)。



- 7、TS门的输出有(3)种状态。
- 8、图中的门电路为 74 系列 TTL 电路 , 该图的输出为 (Y=B') 。

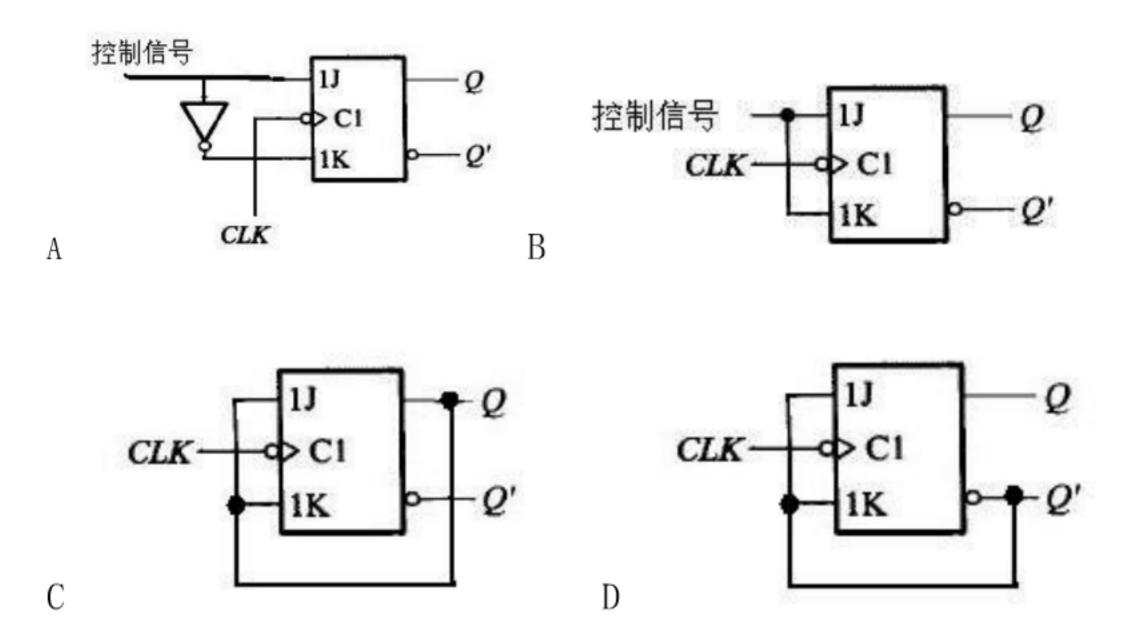


- 9、若上题图中的门电路为 74HC 系列的 CMOS 电路,则该图的输出为 (Y=1)。
- 10、0C 门的输出有(2)种状态。

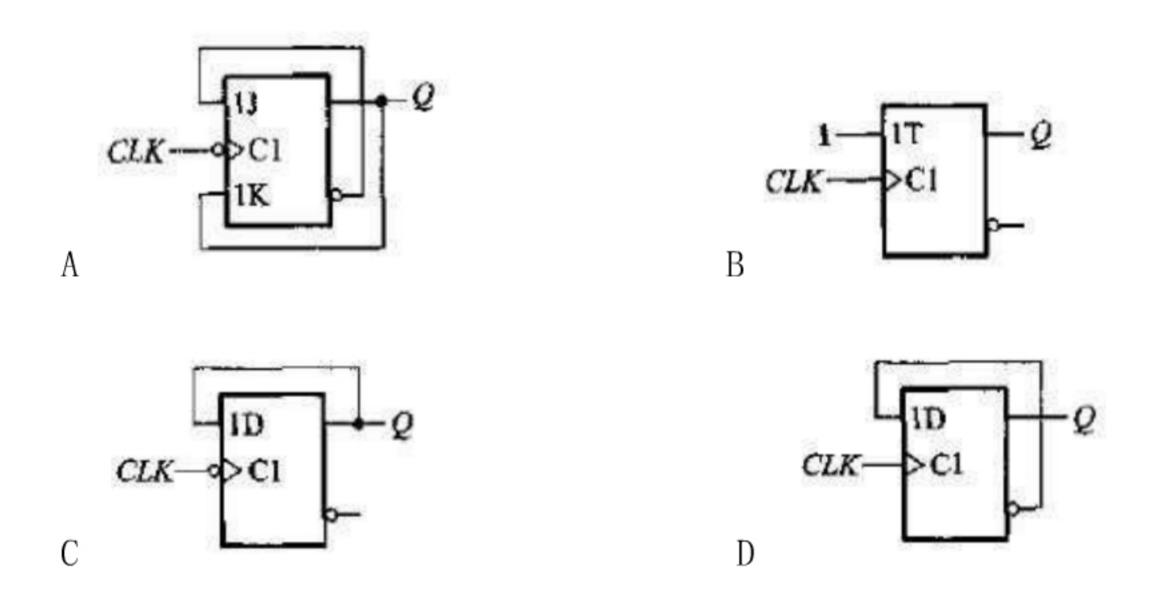
第四章

- 1、如果对72个符号进行二进制编码,则至少需要(7)位二进制代码。
- 2、一个具有 N个地址端的数据选择器的功能是(2^{N} 选1)。
- 3、在下列各种电路中,属于组合电路的有(A)
- A 编码器 B 触发器 C 寄存器 D 计数器
- 4、欲将 74HC138 扩展为 4 线—16 线译码器,则需要(2)片。
- 5、能将输入的每一个高、低电平信号编译成一个对应的二进制代码的是(编码器)。
- 6、一片具有 n 位地址输入的数据选择器, 最多可以产生组合逻辑函数的输入变量数为(n+1)
- 7、下列函数式中不存在竞争-冒险的是(C)。
- A Y=AB+A'C B Y=(A+B) (B'+C) C Y=AB+C D Y=AB+B'C
- 8、一片具有 n 位地址输入的译码器, 最多可以产生组合逻辑函数的输入变量数为(n)。
- 9、74HC138 是 3 线-8 线译码器,译码输出为低电平有效,若输入 A₂A₁A₀=100 时,输出 Y₁' Y₂' Y₁' Y₃' Y₂' Y₁' Y₀' = (11101111)。
- 10、以下几种优先编码器中,属于CMOS集成电路的是(A)。
- A、74HC148 B、74148 C、74LS148 D、54LS148 第五章
- 1、按触发方式分, 触发器不包含下列哪种类型? A
- A 电流触发 B 电平触发 C 边沿触发 D 脉冲出发
- 2、下列哪种电路没有不定状态? C
- A 同步 SR 触发器 B 主从 SR 触发器 C 主从 JK 触发器 D SR 锁存器

- 3、描述触发器逻辑功能的方法有特性方程、特性表和____ 状态转换图
- 4、下列哪个电路把 JK 触发器转换成了 T 触发器? (B)



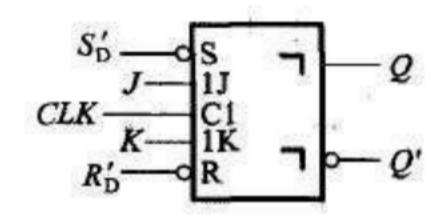
5、下图是哪个电路的波形图? A



- 6、下列触发器中,哪种触发器的特性方程有约束条件? A
- A SR 触发器 B、D 触发器 C、D 触发器 D、T 触发器
- 7、脉冲触发器的动作特点是什么? C
- A 输入信号直接改变输出状态。
- B CLK 为有效电平时,触发器按照输入信号置成相应的状态。
- C 在 CLK=1 期间主触发器接收输入端的信号,被置成相应的状态,从触发器保持不变; CLK下降沿到来时从触发器按照主触发器的状态翻转。
- D 触发器的次态仅取决于时钟信号的上升沿或下降沿到达时输入的逻辑状态,而在这以前或以后, 触发器状态保持不便。
- 8、JK 触发器在 J=1, K=1 的情况下,完成的功能是(翻转)。
- 9、触发器的触发信号是指(C)。

A、输入信号 B、输出信号 C、时钟信号 D、异步置 0 和置 1 信号

10、根据下图触发器的逻辑符号,对其描述**不**正确的是(A)。



- A、该触发器为电平触发方式。 B、该触发器为脉冲触发方式。

- C、该触发器是 JK 触发器 D、 S' D为异步置 1 信号, 且是 0 有效。

第六章 时序逻辑电路

- 1、n 位二进制计数器的最大计数容量为 2 -1 。
- 2、一片 N 进制计数器可对输入信号进行 1/N 分频。
- 3、时序逻辑电路的电路结构是由组合电路和存储电路 组成
- 4、时序电路的特点是__当时输入和以前输入__共同决定输出状态。
- 5、以下不属于时序电路的逻辑电路是(D)。
- A、计数器 B、寄存器 C、移位寄存器 D、数据选择器

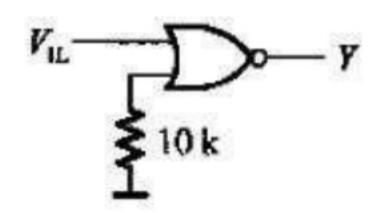
第十章 (两错)

- 1、矩形脉冲的占空比是指 脉冲宽度与脉冲周期之比。
- 2、下列电路不能对脉冲进行整形的电路是____多谐振荡器
- 3、在图 1 由 555 定时器构成的多谐振荡器电路中,振荡周期约为_0.7(R1+2R2)C1
- 4、上题图 1 电路中,占空比 q 为____(R1+R2)/(R1+2R2)
- 5、在图 2 由 555 定时器构成的施密特触发器电路中,已知 $V_{cc}=9V$,则 V_{T+} 、 V_{T-} 和回差电压分别为 6V、 3V, 3V
- 6、上题图 2 电路中,若在 555 定时器 5 脚外接控制电压 $V_{co}=4V$,则 V_{T+} 、 V_{T-} 和回差电压分别为 4V、 2V, 2V .
- 7、在图 3 由 555 构成的单稳态触发器电路中,触发方式和输出脉冲宽度分别为_下降沿触 发 1.1RC 。
- 8、在将多谐振荡器作为数字钟的脉冲源使用时,为保证计时的准确性,应选用 石英晶体多谐振 荡器。
- 9、下列叙述中,哪种说法是错误的?
- 单稳态触发器在暂稳态时经过一定时间能自动回到稳态。
- 10、施密特触发器的应用不包含 波形变换 。

综一

- 1、在数字电路中三极管一般工作在饱和和截止状态,所以数字电路只有(2)种状态。
- 2、一个门电路的输出端能带同类门的个数称为(扇出系数)
- 3、SR、JK、D和T四种触发器中,唯有(SR)触发器存在输入信号的约束条件
- $4, (01101)_2 = (13)_{10}$
- 5、用 555 构成的施密特触发器,当 V_{cc} =18V 时, V_{co} 悬空, ΔV_{r} =(6) V 。
- 6. 已知 Y= (A+B) C, 其对偶式 Y[□]= (AB+C)。
- 7、写出 JK 触发器的特性方程 Q*=(JQ'+K'Q)。
- 8、如果对 72 个符号进行二进制编码,则至少需要(7)位二进制代码。
- 9、TTL三态门的输出有三种状态: 高电平、低电平和(高阻)态。
- 10、要构成13进制计数器,至少需要(4)个触发器。

- 11、两片同步四位二进制加计数器 74161 最多能实现(256) 进制计数器。
- 12、根据逻辑功能的不同特点,可以把数字电路分为组合逻辑电路和(时序)逻辑电路两大类
- 13、四个相邻的最小项合并,能消掉(2)个变量。
- 14、图中电路完成的(或)逻辑功能。
- 15、三变量 A、B、C 的最小项共有(8)个。
- 16、图中 TTL 门电路输出端的状态为(低) 电平。
- 17、若图中为 CMOS 门电路, 其输出状态为(高)电平。



- 18、若存储器的容量为 512×4 位,则地址线为(9)条。
- 19、5 变量 A、B、C、D、E 的全体最小项之和为(1)。
- 20、使用或非门时,对于多余的输入端应接(低)电平。 综合 2
- 1、多谐振荡器是脉冲波形的整形电路。(错)
- 2 、TTL 与非门输入端可接任意电阻,但逻辑功能不受影响。(错)
- 3、组合电路的特点是输出状态只与输入信号有关。(对)
- 4、TTL与非门输出端可以并联使用。(错)
- 5、译码器、计数器、全加器、寄存器都是组合逻辑电路。(错)
- 6、单稳态触发器暂稳态维持时间的长短取决于外界触发脉冲。(错)
- 7、将 D 触发器的 Q'端与 D 端连接就可构成 T'触发器。(对)
- 8、若存储器的容量为 256×4 位,则地址线为 4 条。(错)
- 9、触发器的工作状态有稳态、暂稳态之分。(错)
- 10、任意 2 个最小项的乘积为 0。(对)

综合3(错一个)

- 1、一个具有 N 个地址端的数据选择器的功能是 2^x选 1
- 2、当 JK 触发器在时钟 CP 作用下, 欲使 Q* =Q', 则必须使 J=K=1。
- 3、在 4 变量函数 F (A, B, C, D) 中, 和最小项 AB'CD' 相邻的项是 AB'C'D' 。
- 4、下列一组数中, (②和③) 是等值的。① (A7) 16 ② (10100110) 2 ③ (166) 10
- 5、施密特触发器常用于对脉冲波形的 整形与变换。
- 6、今测得 NPN 三极管各电极对地的电位分别为 V_c =6V, V_s =-0.6V, V_s =0V,该三极管工作状态为<u>截</u> 止状态。
- 7、能实现输出端线与的门电路是(OC 门)。
- 8、在最小项的重要性质中有:全体最小项之和为(1);任意两个最小项的乘积为(0)。
- 9、时序逻辑电路基本单元为(触发器)。
- 10、以下哪项是时序电路(D)。
- A、加法器 B、比较器 C、译码器 D、计数器
- 11、关于(-10100)2的原码和补码,下列正确的是(110100,101100)。
- 12、若某 TTL 电路输出低电平能驱动 10 个同类门电路,输出高电平能驱动 5 个同类门电路,则该 TTL 门电路能驱动同类门电路的个数为(5)。
- 13、四变量的最小项 A B C D 的相邻项有(4)个。
- 14、用 1K*1 的 RAM 组成 2K*4 的 ROM 需要(8 片)。
- 15、同步四位二进制计数器 74LS161 的 R₀端为(异步清零端)。
- 16、在下列几种电路中,属于组合电路的是 A 。

A编码器 B触发器 C寄存器 D计数器

17、74LS138 是 3 线-8 线译码器,译码输出为低电平有效,若输入 A₂A₁A₀=100 时,

输出Y'₇Y'₆Y'₅Y'₄Y'₃Y'₂Y'₁Y'₀=___11101111____。

- 18、SR 触发器当 R=S=0 时, Q*=_Q___。
- 19、图中电路为(下降沿 JK)触发器。
- 20、2009 个 A 异或结果为(1)