

EC20 R2.1 参考设计手册

LTE 系列

版本: EC20_R2.1_参考设计手册_Rev.A

日期: 2018-01-16

状态: 受控文件



上海移远通信技术股份有限公司始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司

上海市徐汇区虹梅路 1801 号宏业大厦 7 楼 邮编：200233

电话：+86 21 51086236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：

<http://quectel.com/cn/support/sales.htm>

如需技术支持或反馈我司技术文档中的问题，可随时登陆如下网址：

<http://quectel.com/cn/support/technical.htm>

或发送邮件至：support@quectel.com

前言

上海移远通信技术股份有限公司提供该文档内容用以支持其客户的产品设计。客户须按照文档中提供的规范、参数来设计其产品。由于客户操作不当而造成的人身伤害或财产损失，本公司不承担任何责任。在未声明前，上海移远通信技术股份有限公司有权对该文档进行更新。

版权申明

本文档版权属于上海移远通信技术股份有限公司，任何人未经我司允许而复制转载该文档将承担法律责任。

版权所有 ©上海移远通信技术股份有限公司 2018，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2018.

文档历史

修订记录

版本	日期	作者	变更表述
A	2018-01-16	徐利/吴清	初始版本

目录

文档历史 2

目录 3

1 说明 4

 1.1. 引言 4

 1.2. 原理图 4

1 说明

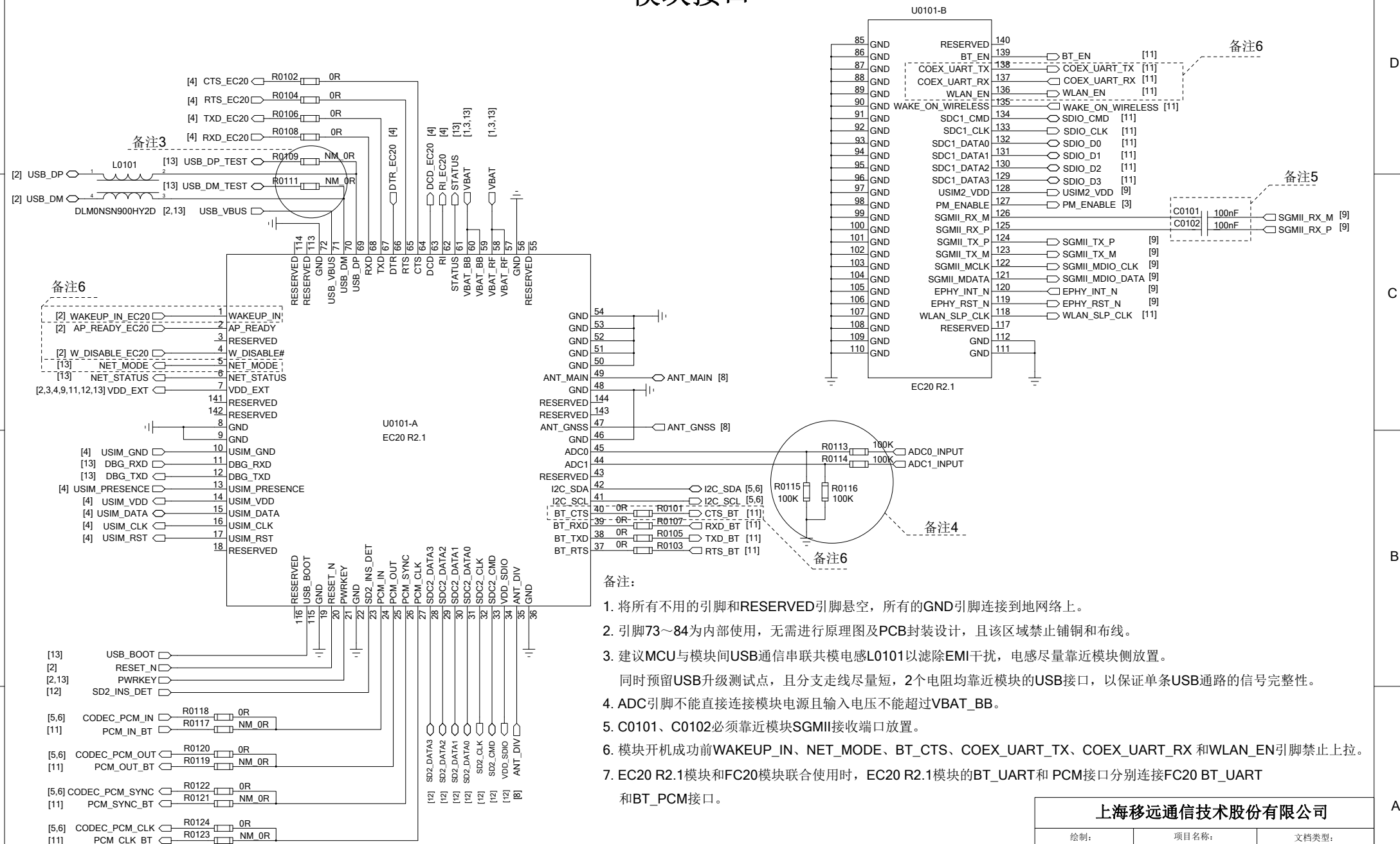
1.1. 引言

本文档为 EC20 R2.1 模块的参考设计，主要包含模块、主控制器、电源、(U)SIM、串口、音频、天线、FC20 等接口设计。

1.2. 原理图

如下为 EC20 R2.1 模块的设计原理图。本设计仅做参考。

模块接口

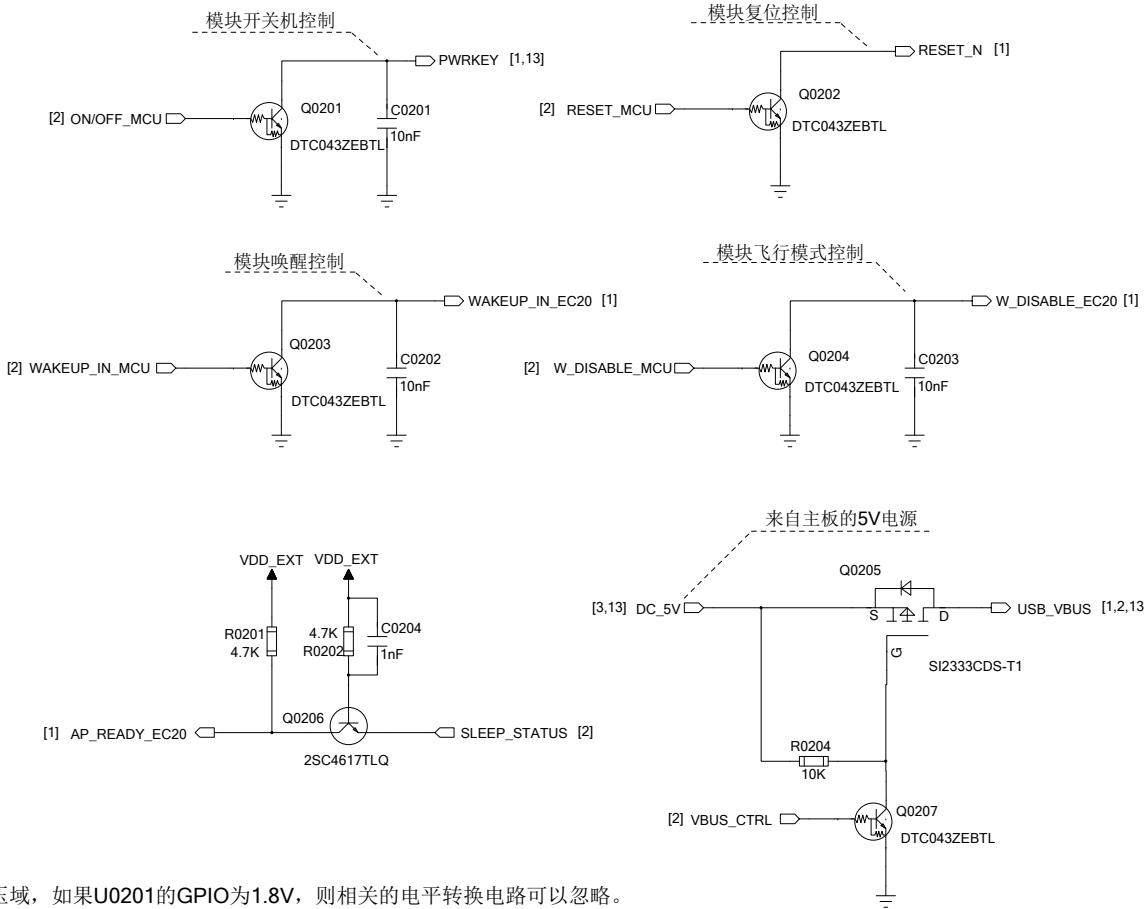
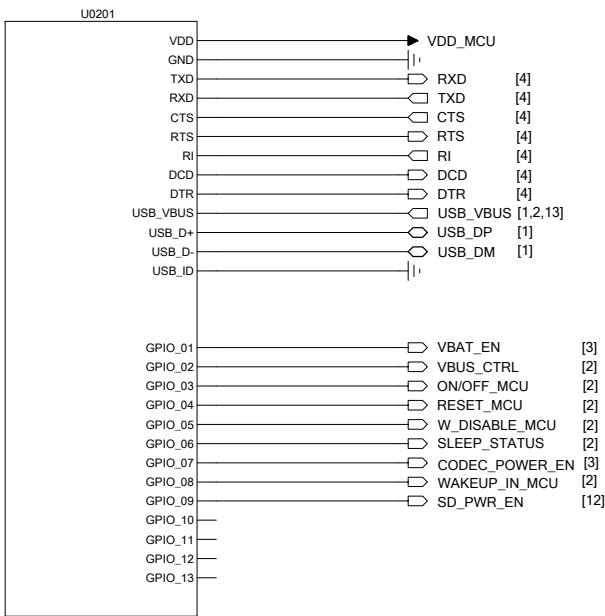


备注:

1. 将所有不用的引脚和RESERVED引脚悬空，所有的GND引脚连接到地网络上。
2. 引脚73~84为内部使用，无需进行原理图及PCB封装设计，且该区域禁止铺铜和布线。
3. 建议MCU与模块间USB通信串联共模电感L0101以滤除EMI干扰，电感尽量靠近模块侧放置。
同时预留USB升级测试点，且分支走线尽量短，2个电阻均靠近模块的USB接口，以保证单条USB通路的信号完整性。
4. ADC引脚不能直接连接模块电源且输入电压不能超过VBAT_BB。
5. C0101、C0102必须靠近模块SGMII接收端口放置。
6. 模块开机成功前WAKEUP_IN、NET_MODE、BT_CTS、COEX_UART_TX、COEX_UART_RX 和WLAN_EN引脚禁止上拉。
7. EC20 R2.1模块和FC20模块联合使用时，EC20 R2.1模块的BT_UART和 PCM接口分别连接FC20 BT_UART和BT_PCM接口。

上海移远通信技术股份有限公司		
绘制： 徐利	项目名称： EC20 R2.1	文档类型： 参考设计
审核： 吴清	尺寸： A2	版本： A
	页码： 1 / 13	日期： 2018/1/16

主控制器接口



备注:

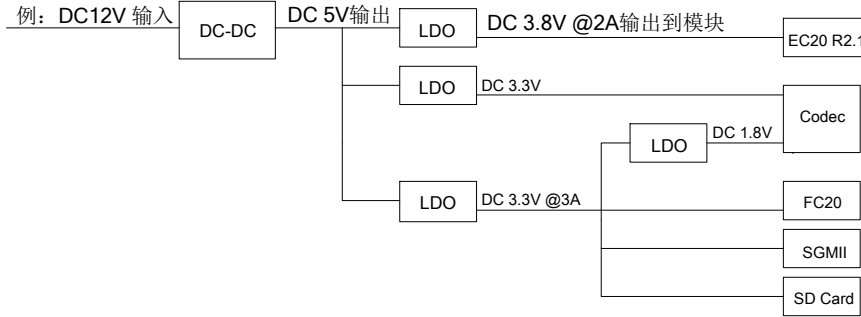
- U0201指代客户的控制器。EC20 R2.1模块的GPIO类型接口是1.8V电压域，如果U0201的GPIO为1.8V，则相关的电平转换电路可以忽略。
- EC20 R2.1模块的USB只能作为从设备，支持USB2.0 高速和全速模式，因此主控制器必须支持USB host或者OTG功能。
模块和主控制器的USB_VBUS作为输入源，需要由外部提供。模块的VBUS为USB检测功能。
VBUS_CTRL用来控制USB_VBUS电源的通断。
- AP_READY用于检测主控制器的睡眠状态。如果整机需要睡眠应用，请参考文档 *Quectel_EC20_R2.1_硬件设计手册* 获取睡眠应用设计的详情。
- 模块成功开机前，WAKEUP_IN_EC20引脚需保持低电平。

上海移远通信技术股份有限公司		
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码: 2/13		日期: 2018/1/16

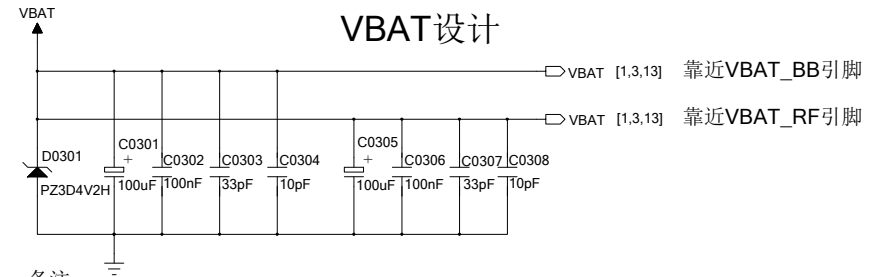
电源设计

DC-DC应用方案

当输入电压超过7V时，使用DC-DC将输入电压转换成5V，通过LDO生成3.8V、3.3V和1.8V。



VBAT设计

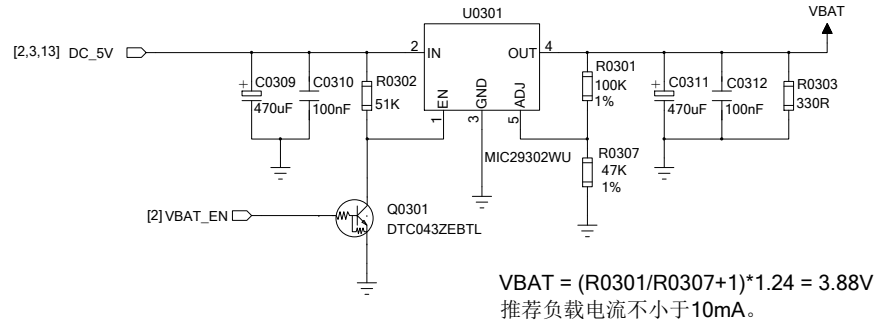


备注：

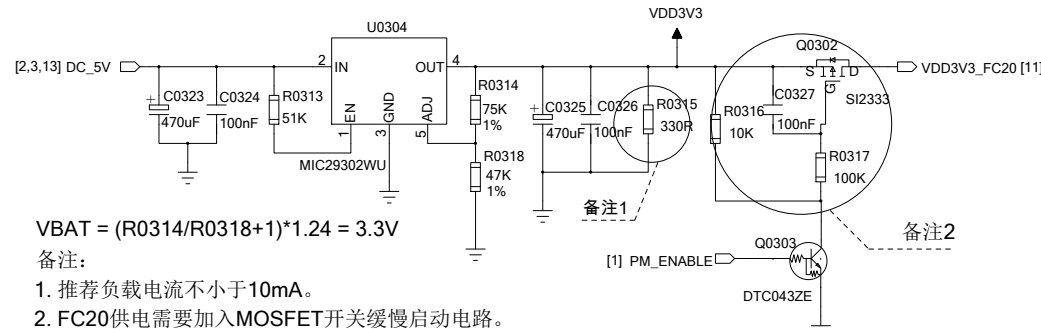
- VBAT供电电流需满足2.0A的额定输出能力。
- VBAT走线应该采用星型结构连接到引脚VBAT_BB和VBAT_RF。
- VBAT工作电压范围3.3V~4.3V。

LDO应用方案

当输入电压低于7V时，可以通过LDO产生3.8V给模块供电。



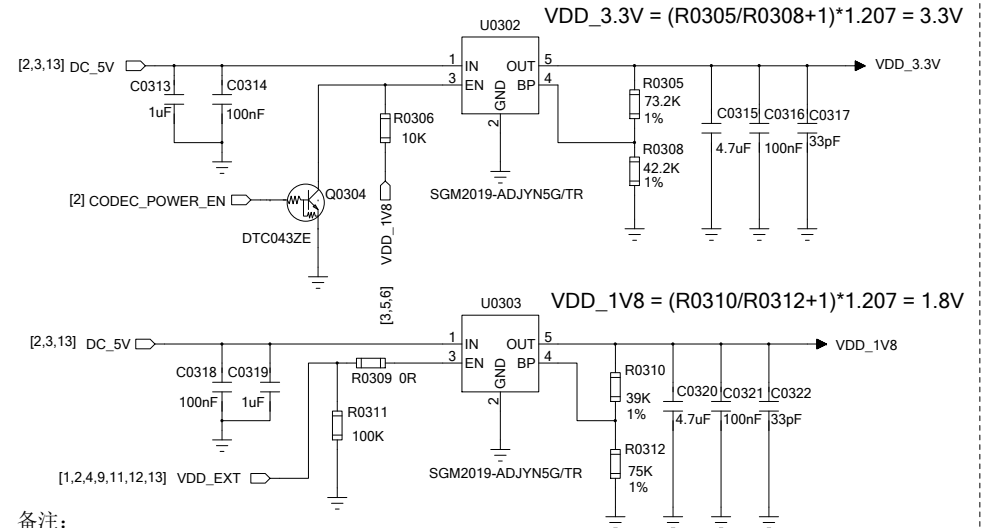
供电给FC20、SGMII和SD卡



$$VBAT = (R0314/R0318+1)*1.24 = 3.3V$$

- 备注：
- 推荐负载电流不小于10mA。
 - FC20供电需要加入MOSFET开关缓慢启动电路。

PCM Codec供电方案



备注：

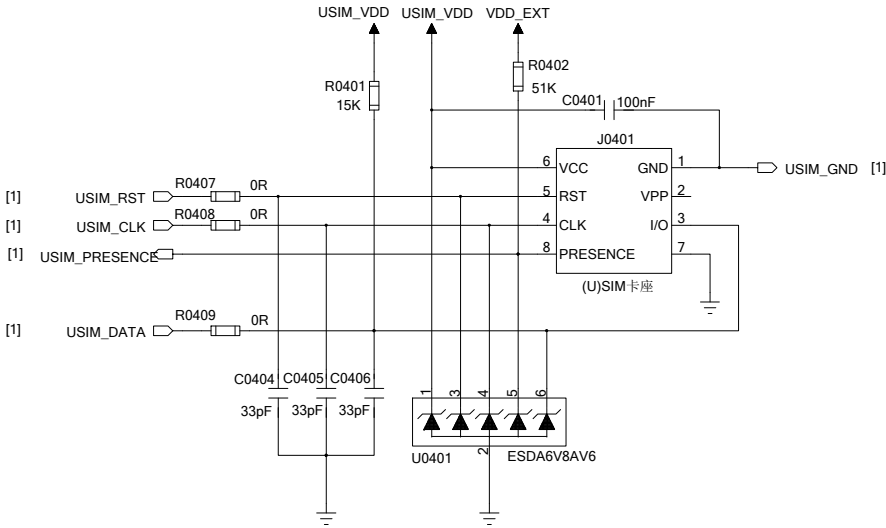
- CODEC_PWR_EN为低电平时可确保VDD_3.3V的正常输出；为高电平时，将关闭VDD_3.3V输出。
- 下面的上/下电时序用于确保Codec工作正常：
上电顺序：先上电VDD_1V8，然后VDD_3.3V。
下电顺序：先下电VDD_3.3V，然后VDD_1V8。

上海移远通信技术股份有限公司

绘制： 徐利	项目名称： EC20 R2.1	文档类型： 参考设计
审核： 吴清	尺寸： A2	版本： A
页码： 3/13	日期： 2018/1/16	

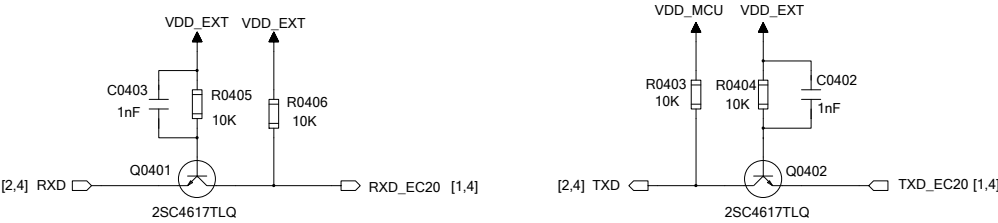
(U)SIM接口和串口设计

(U)SIM接口设计

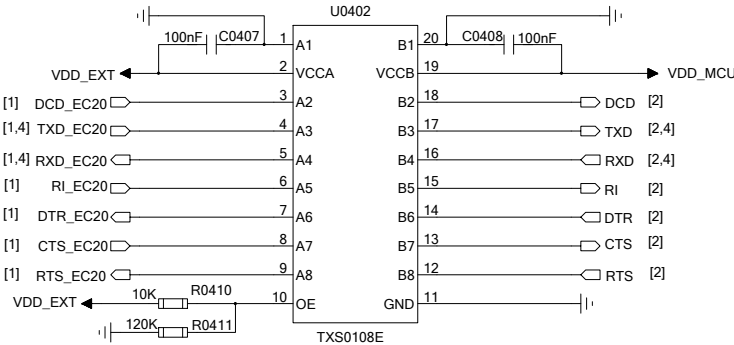


- 备注:
- (U)SIM卡座需增加ESD防护器件U0401，器件的寄生电容需不超过15pF。
 - (U)SIM卡座的GND建议连接到模块的USIM_GND引脚，避免(U)SIM卡座的地被干扰。
如果客户PCB的GND很完整，也可以直接接到PCB的GND。
 - 上拉电阻R0401有助于提高(U)SIM卡的抗干扰性能，建议靠近(U)SIM卡座放置。
 - R0407~R0409用于调试；电容C0404~C0406可用于滤除GSM900干扰。
 - 电容C0401的容值须小于1uF，并靠近(U)SIM卡座放置。
 - 布局走线可参考文档 *Quectel_EC20_R2.1_硬件设计手册*。

串口三极管转换方案



串口转换芯片方案

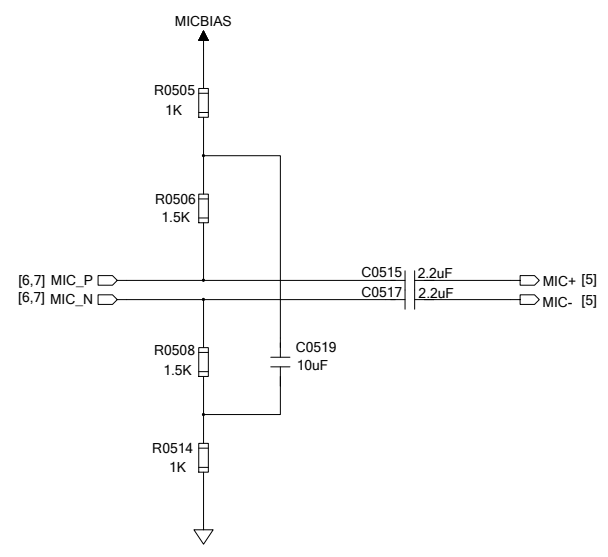
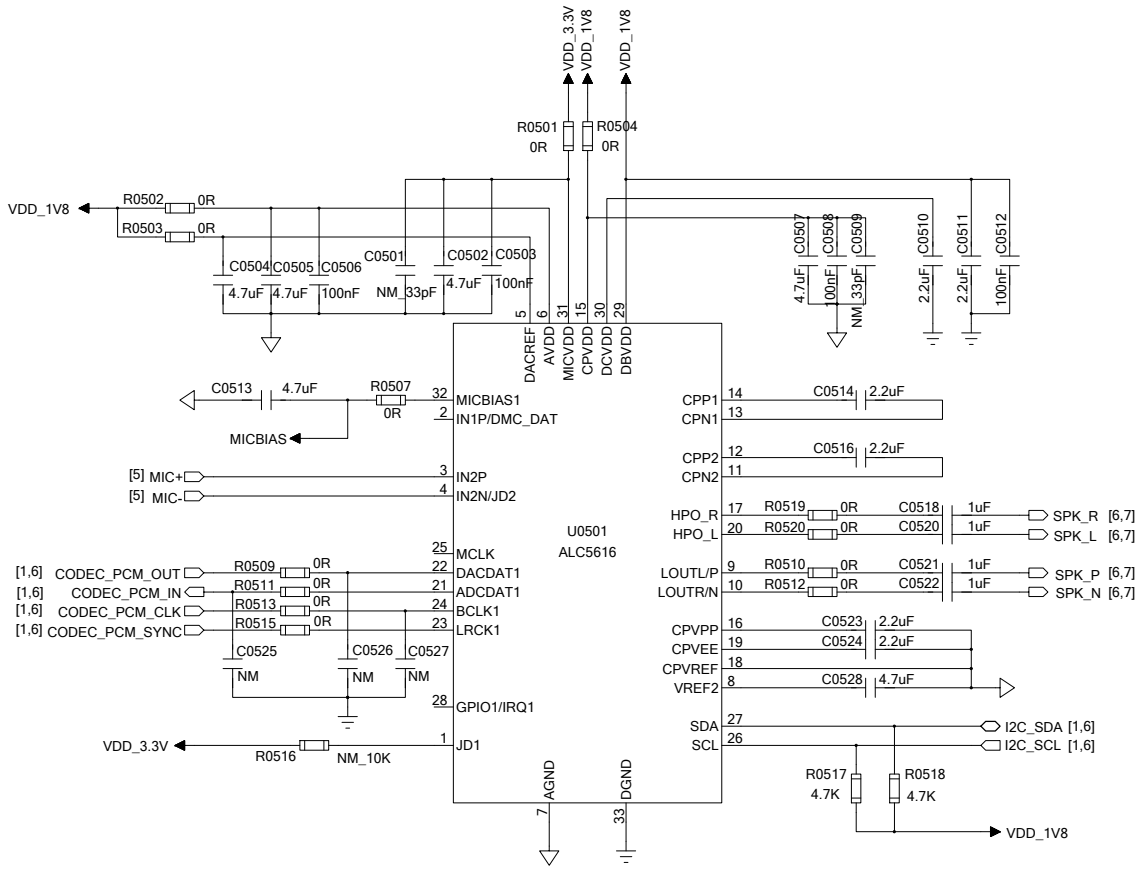


- 备注:
- 本设计中串口的电平转换电路提供了三极管转换方案和串口转换芯片方案，推荐使用串口转换芯片方案。
 - TXS0108E要求VCCA必须小于等于VCCB，更多设计细节可参考TXS0108E芯片数据手册。
 - 三极管方案适用于波特率低于460Kbps的应用场合，1nF电容有助于改善信号质量。
 - RTS和DTR三极管电平转换电路与RXD电路相同。
CTS、RI和DCD三极管电平转换电路与TXD电路相同。

上海移远通信技术股份有限公司

绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码: 4/13		日期: 2018/1/16

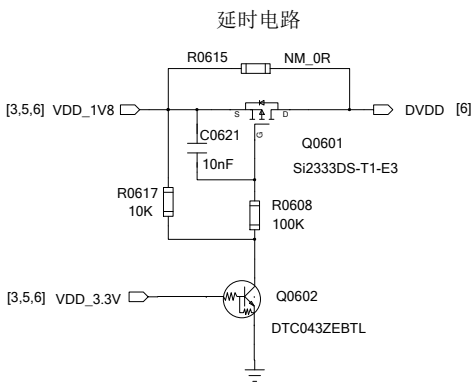
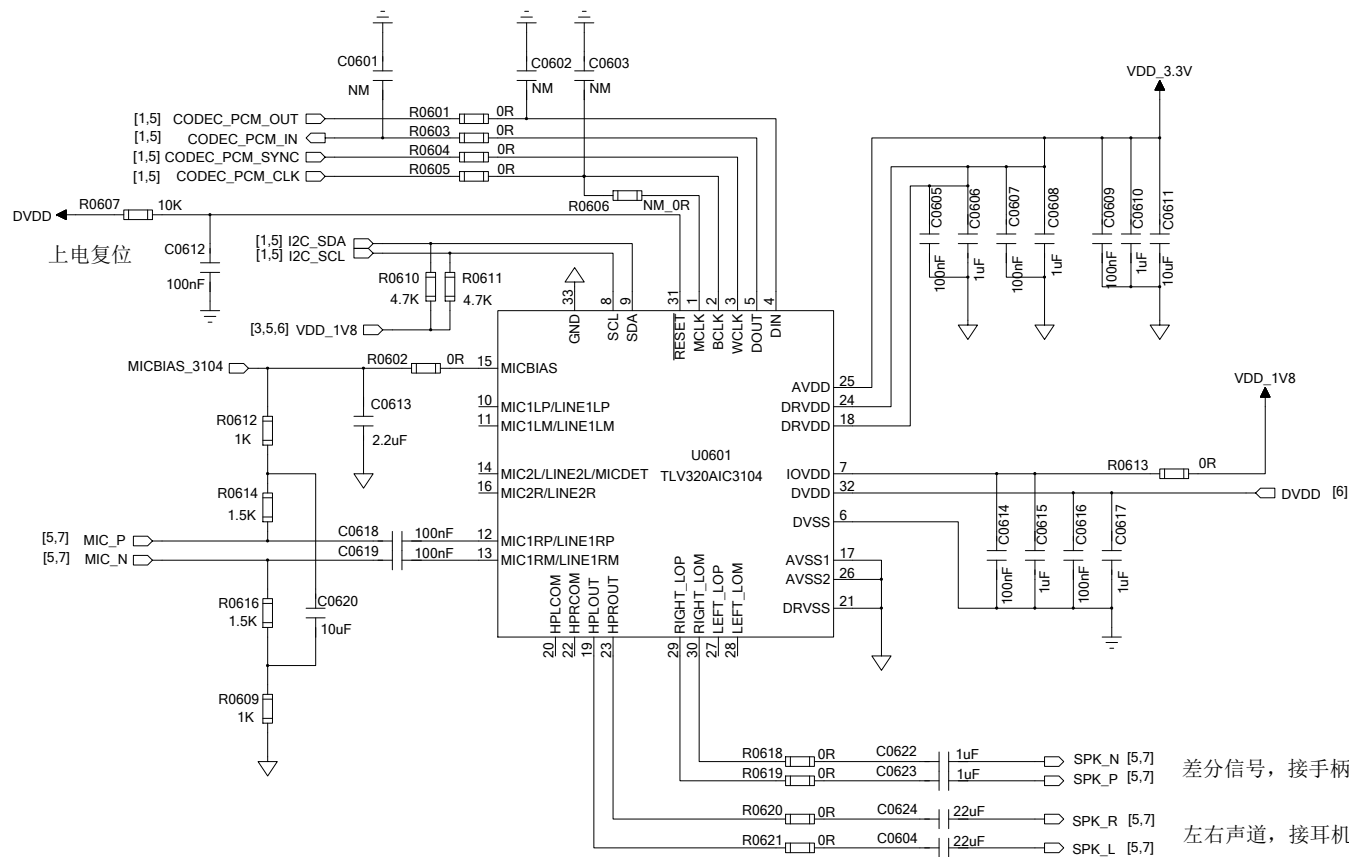
音频Codec设计（ALC5616）



- 备注:
- 1. ALC5616上电顺序: DBVDD/I2C上拉电源/AVDD/DACREF/CPVDD上电 → MICVDD上电 → 软件初始化配置。
 - 2. ALC5616下电顺序: 软件关闭所有Codec功能 → MICVDD下电 → DBVDD/I2C上拉电源/AVDD/DACREF/CPVDD下电。
 - 3. 模块在PWRKEY被拉低开机之后会自动通过I2C初始化Codec, 所以在此之前Codec所有电源均需要上电。

上海移远通信技术股份有限公司		
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码:	5/13	日期: 2018/1/16

音频Codec设计（TLV320AIC3104）



差分信号，接手柄和功放
左右声道，接耳机

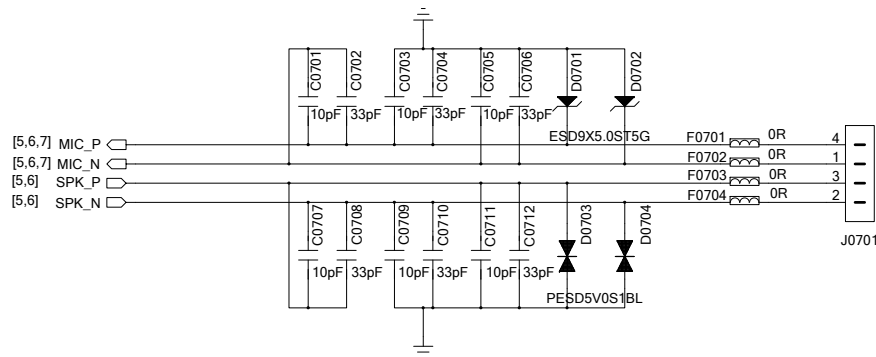
- 备注：
1. TLV320AIC3104上电顺序：IOVDD上电 → AVDD/DRVDD上电 → DVDD上电 → 软件初始化配置。
 2. C0621、R0608组成的RC电路，用于确保AVDD与DVDD上电时间差在5ms之内。
 3. RESET在DVDD完全上电之后至少需要保持10ns低电平。
 4. 模块在PWRKEY被拉低开机之后会自动通过I2C初始化Codec，所以在此之前Codec所有电源均需要上电。

上海移远通信技术股份有限公司

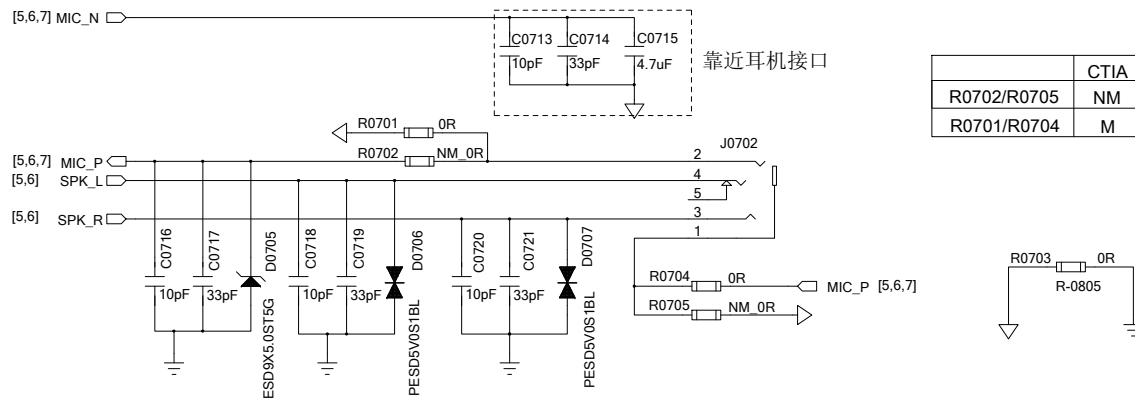
绘制： 徐利	项目名称： EC20 R2.1	文档类型： 参考设计
审核： 吴清	尺寸： A2	版本： A
页码： 6/13		日期： 2018/1/16

音频接口设计

手柄应用



耳机应用



	CTIA	OMTP
R0702/R0705	NM	M
R0701/R0704	M	NM

备注:

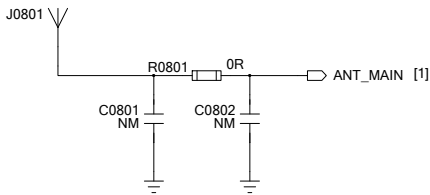
1. 音频Codec的模拟输出只能驱动耳机和话机手柄, 对于喇叭等其他大功率负载应用, 设计上需考虑增加音频功放。
2. 手柄应用中, MIC和SPK信号均需要差分走线。
3. 耳机应用中, MIC信号需要差分走线。
4. 所有MIC和SPK信号均需要上下左右立体包地, 远离干扰源。
5. 音频Codec设计中, ALC5616和TLV320AIC3104不能同时使用。

上海移远通信技术股份有限公司

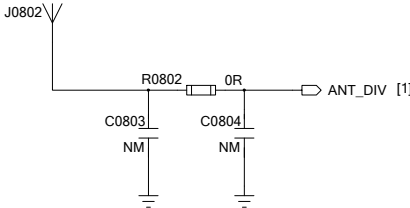
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码: 7/13	日期: 2018/1/16	

天线设计

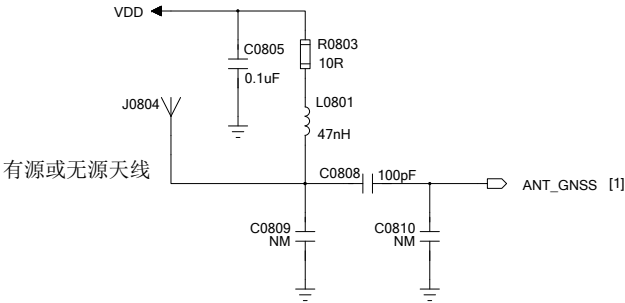
主天线电路



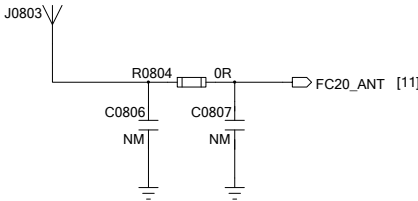
分集接收天线电路



GNSS天线电路



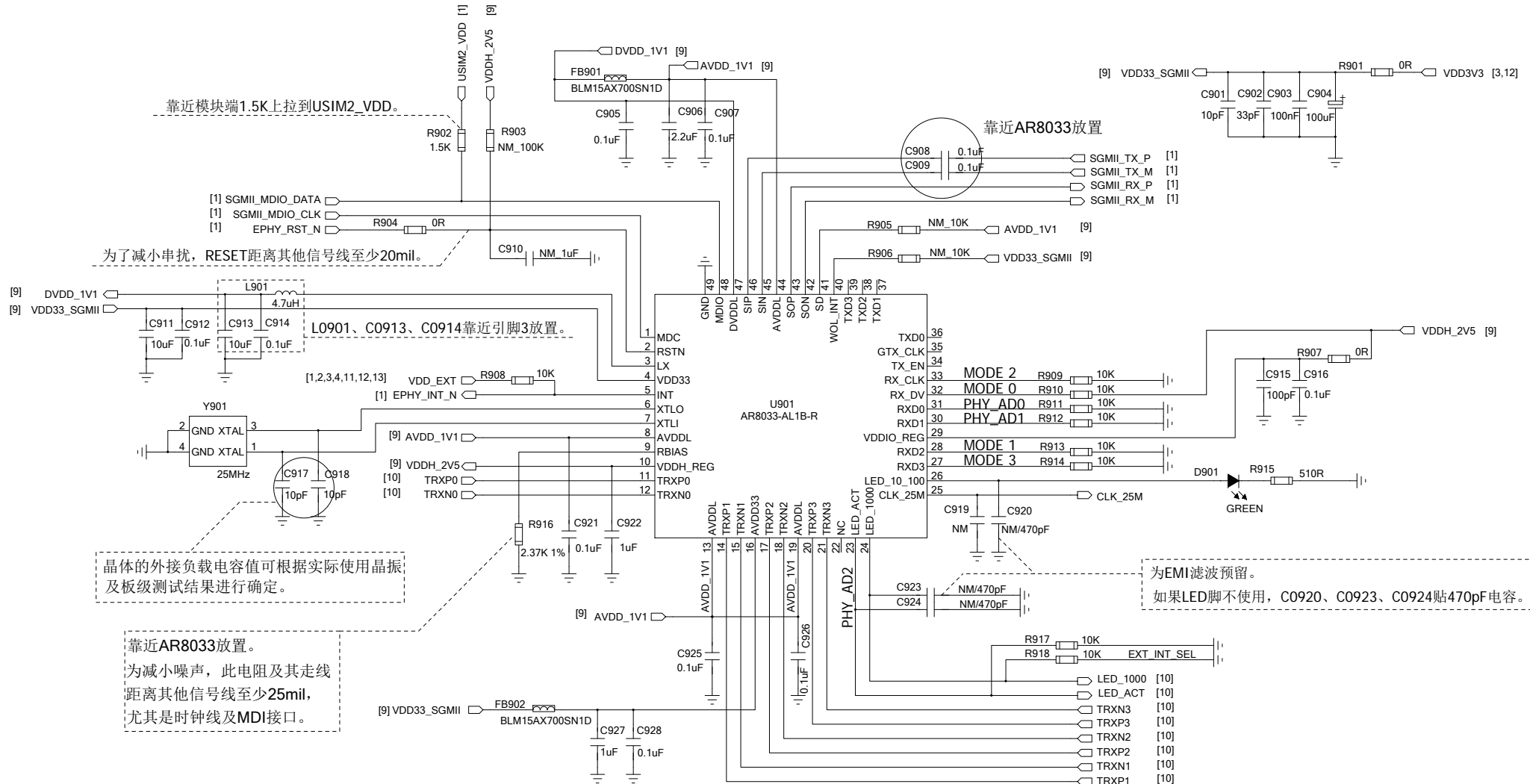
FC20天线设计



- 备注:
- 1. 强烈建议主天线、分集接收天线及FC20天线电路预留PI型电路，便于后期调试。
 - 2. 分集接收功能默认打开，如果不使用分集天线，需使用AT命令关闭分集接收功能。
 - 3. 如果GNSS天线选择有源天线，则需要VDD供电电路；若选择无源天线，该供电电路可以不贴。
GNSS的供电电源VDD需要根据有源天线的要求来选择。
 - 4. 射频天线的单端阻抗为50Ω。

上海移远通信技术股份有限公司		
绘制： 徐利	项目名称： EC20 R2.1	文档类型： 参考设计
审核： 吴清	尺寸： A2	版本： A
页码： 8/13	日期： 2018/1/16	

以太网PHY设计



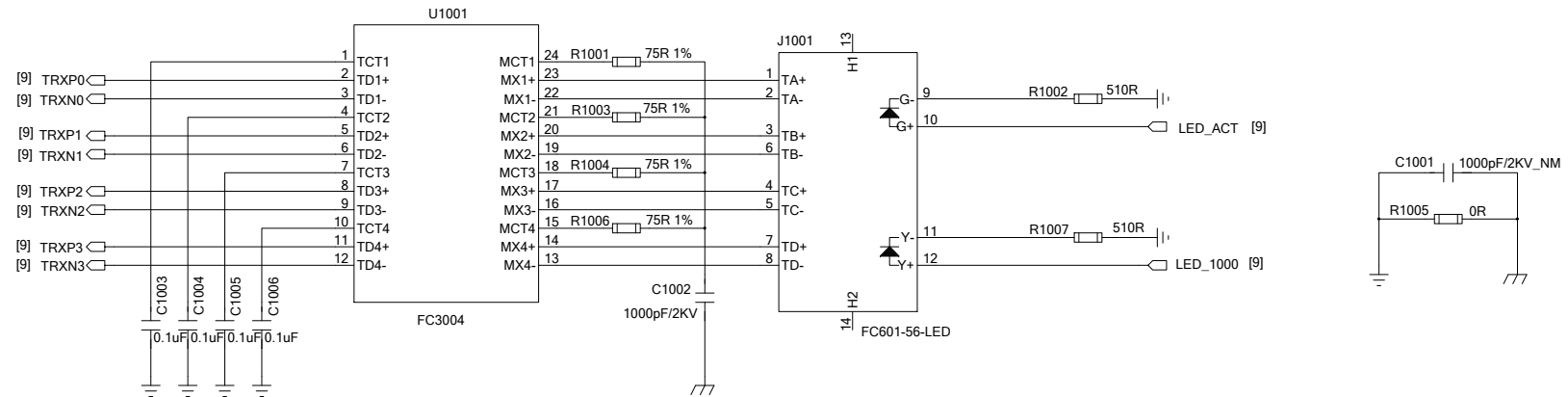
备注:

- 下文描述中, SGMII数据信号指SGMII TX/RX差分对, SGMII控制信号指SGMII_MDIO_CLK/SGMII_MDIO_DATA/EHY_RST_N/EHY_INT_N。
- SGMII数据和控制信号走线需要严格包地处理, 且远离敏感信号如射频、模拟信号, 以及时钟、DCDC等噪声信号。
- SGMII数据信号走线长度最大不能超过25.4cm, TX与RX信号的长度相差不能超过0.7mm。
- SGMII数据信号阻抗控制在 $100\Omega \pm 10\%$, 并且保证完整参考地平面。
- SGMII TX与RX走线间距至少为3倍线宽, SGMII信号线与其他信号线的距离也至少保持为3倍线宽。
- 模块与AR8033建议放在同一个板子上, AR8033外围电路在layout时必须走4层板, 第二层必须是完整的参考地。
- RJ45、网络变压器、AR8033和模块的SGMII接口之间摆件要紧凑。

上海移远通信技术股份有限公司

绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码: 9/13	日期: 2018/1/16	

以太网网口设计



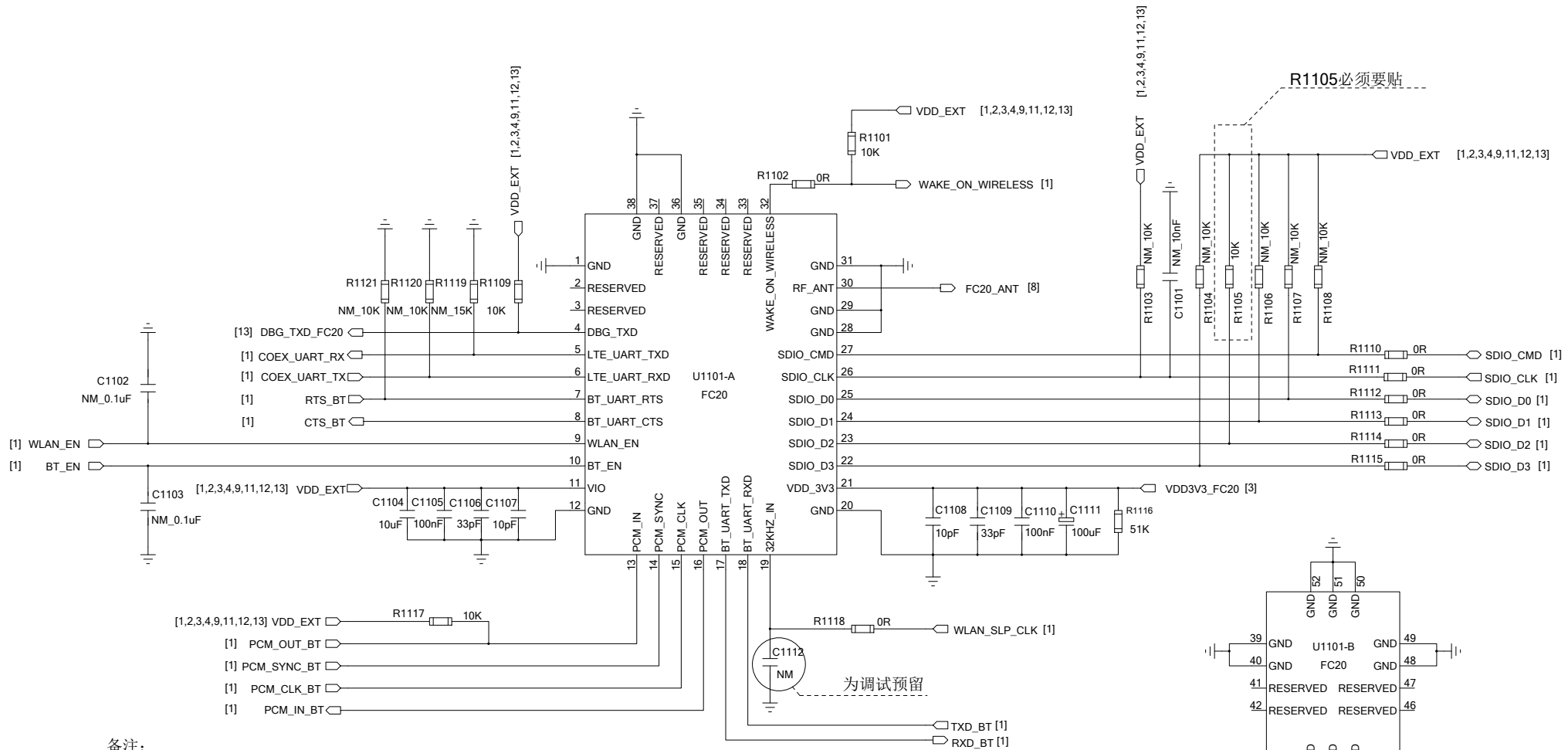
PHY core configuration signal	Description	Default internal weak pull-up/down	Application external weak pull-up/down
PHY_AD2	PHY_AD[2:0] set the lower three bits of the physical address. The upper two bits of the physical address are set to 00.	1	0
PHY_AD1		0	0
PHY_AD0		0	0
MODE 3	Mode select bit 3	0	0
MODE 2	Mode select bit 2	0	0
MODE 1	Mode select bit 1	0	0
MODE 0	Mode select bit 0	0	1
EXT_INT_SEL	An external 10K pull-down resistor is required.	1	0

0 = Pull-down, 1 = Pull-up.

- 备注:
- MDI接口差分线阻抗需要控制在 $100\Omega\pm 10\%$ ，并保证完整的参考地平面。
 - MDI接口差分线匹配长度误差小于0.5mm，走线最大长度不能超过25.4cm。
 - 为了减小串扰，同一层内的差分对走线间距需要保持至少1mm。

上海移远通信科技股份有限公司		
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码: 1013	日期: 2018/1/16	

FC20设计

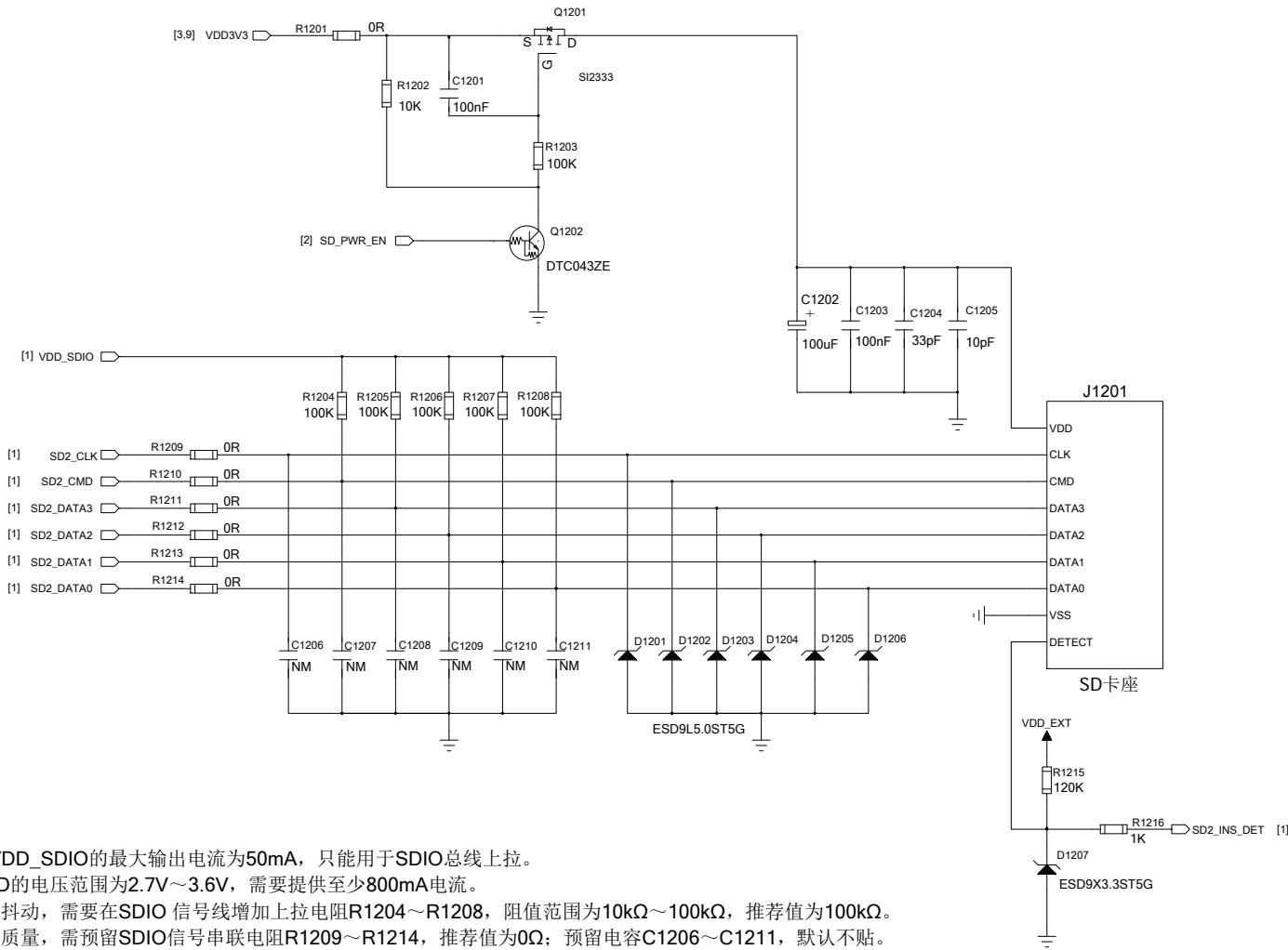


备注:

1. 将所有不用的引脚和RESERVED引脚悬空。
2. FC20模块BT功能在开发中。
3. SDIO信号走线应远离噪声信号（如CLK、DCDC），同时，其他敏感电路也要远离SDIO接口信号。
4. SDIO信号线阻抗需要控制在 $50\Omega \pm 10\%$ ，需要立体包地，布线长度小于50mm。
5. SDIO信号走线需做等长处理，CLK、DATA和CMD之间的走线长度误差须小于1mm。
6. SDIO信号线距离其他信号线必须大于2倍线宽，总线负载电容小于15pF。
7. 当FC20-N用于此处时，需要将引脚5~8，10，13~18悬空。
8. FC20的VIO需要在VDD_3V3之前上电。

上海移远通信技术有限公司		
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
	页码: 11/13	日期: 2018/1/16

SD卡接口设计

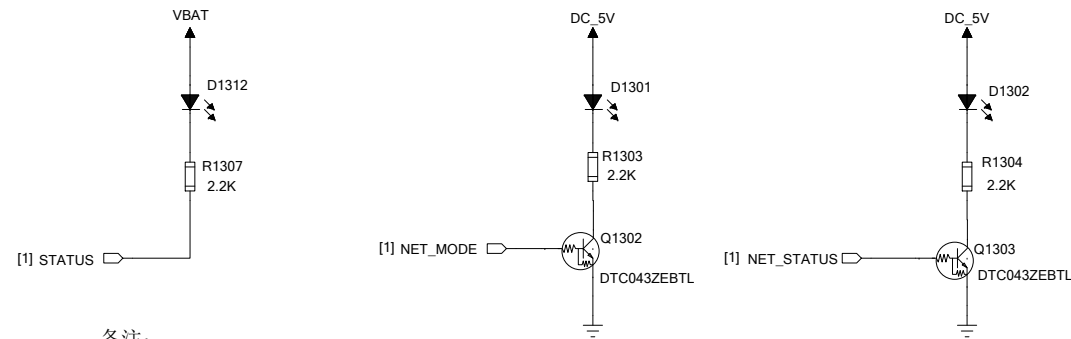


- 备注:
- 模块34引脚 VDD_SDIO的最大输出电流为50mA，只能用于SDIO总线上拉。
 - SD卡电源VDD的电压范围为2.7V~3.6V，需要提供至少800mA电流。
 - 为了避免总线抖动，需要在SDIO 信号线增加上拉电阻R1204~R1208，阻值范围为10kΩ~100kΩ，推荐值为100kΩ。
 - 为了调节信号质量，需预留SDIO信号串联电阻R1209~R1214，推荐值为0Ω；预留电容C1206~C1211，默认不贴。
 - 为了确保良好的ESD性能，建议在SD卡引脚增加ESD器件。ESD器件寄生电容需小于15pF。
 - SDIO信号线需要远离敏感信号如射频、模拟信号，以及时钟、DCDC等噪声信号。
 - SDIO信号线阻抗需要控制在50Ω±10%，需要立体包地，布线长度小于23mm。
 - SDIO信号走线需做等长处理，CLK、DATA和CMD之间的走线长度误差须小于1mm。
 - SDIO信号线与其他信号线之间的间距需大于2倍线宽，并且确保总线负载小于15pF。

上海移远通信技术股份有限公司		
绘制: 徐利	项目名称: EC20 R2.1	文档类型: 参考设计
审核: 吴清	尺寸: A2	版本: A
页码:	12 / 13	日期: 2018/1/16

其他设计

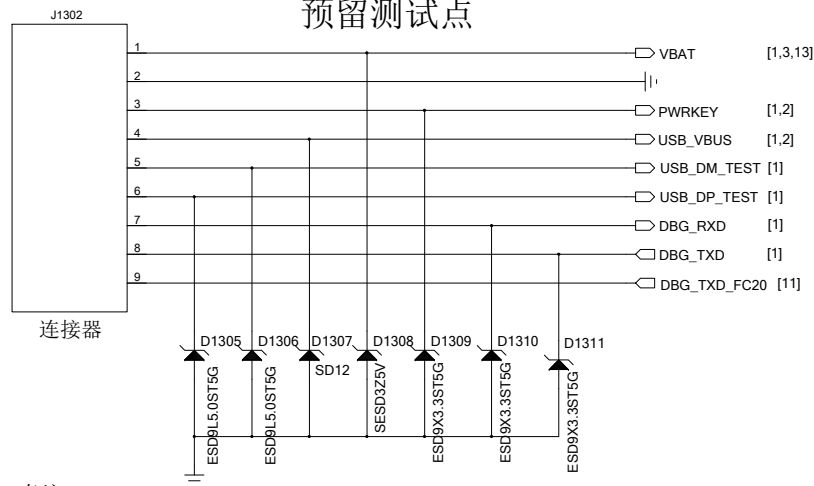
指示灯



备注：

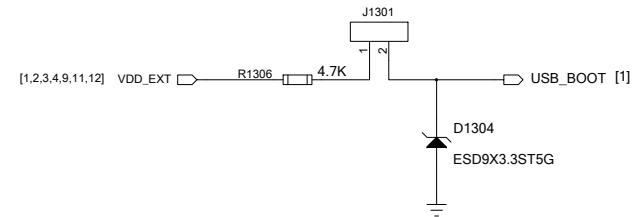
1. 模块的STATUS引脚为开漏输出结构，灌入电流需要小于1mA。
2. NET_MODE和NET_STATUS的指示详情，可参考文档 *Quectel_EC20_R2.1_硬件设计手册*。
3. 客户端对整机休眠电流有要求时，可将STATUS、NET_MODE、NET_STATUS指示灯电源 VBAT和DC_5V更换为外部可控电源，并在模块休眠时关断，以减小休眠功耗。

预留测试点



备注：

1. 模块的USB和DEBUG UART接口都预留用于软件抓取log。
2. USB接口还可以预留用于模块软件升级。
3. USB信号线上的ESD寄生电容需小于1pF。
4. DEBUG UART接口电平1.8V，与3.3V系统连接时需要电平转换芯片。



备注：

1. 强烈建议客户预留USB_BOOT设计。
2. USB_BOOT默认悬空，当位于高电平时，强制模块进入下载模式。

上海移远通信技术股份有限公司

绘制： 徐利	项目名称： EC20 R2.1	文档类型： 参考设计
审核： 吴清	尺寸： A2	版本： A
页码： 13/13	日期： 2018/1/16	