

# INTERFAZ WEB PARA LA GESTIÓN DE SONDAS DE RED DE ALTAS PRESTACIONES

Trabajo de Fin de Grado

---

Juan Sidrach de Cardona Mora

Tutor: Dr. Sergio López Buedo

Junio 2015



- Introducción
- Estado del arte
- Definición del proyecto
- Aplicación propuesta
- Conclusiones
- Líneas de Trabajo Futuro

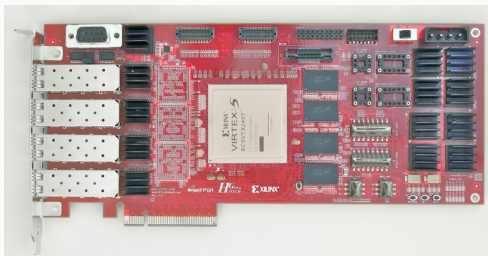
# INTRODUCCIÓN

---

- Dispositivos capaces de capturar y/o inyectar tráfico de red
- Principales usos
  - Análisis de las trazas capturadas por la sonda
  - Realización de pruebas sobre redes, plataformas y aplicaciones
- Diferentes tipos sobre ordenadores convencionales
  - Tarjetas Ethernet estándar
  - Tarjetas a medida basadas en FPGAs

# SONDA UTILIZADA - NETFPGA 10G

- Sonda a medida basada en FPGA
  - Modelo Xilinx Virtex-5
  - Cuatro interfaces SFP+ de hasta 10Gbps
  - Conectada por PCI Express
- Permite capturar y reproducir tráfico de red
- Rendimiento máximo de 10 Gbps por línea (cuatro en total)
- Gestionada por línea de comandos



## ESTADO DEL ARTE

---

- Sistema de captura y reproducción de código abierto
- Basado en una FPGA del mismo modelo que la empleada en este TFG
- Gestionada desde una interfaz sobre el propio servidor
- Se han identificado algunos aspectos mejorables
- El rendimiento puede verse limitado por la velocidad del disco
  - Provee información exclusivamente de la FPGA
  - Interfaz poco intuitiva
  - Se maneja desde el propio servidor
- Otras aplicaciones consideradas
  - tcpdump/libpcap
  - Wireshark
  - Detect-Pro

# THE OPEN SOURCE NETWORK TESTER - INTERFAZ

The image shows two windows from the OSNT (Open Source Network Tester) application. The top window is the 'OSNT Monitor' and the bottom is the 'OSNT Generator'.

**OSNT Monitor - STATS**

Port	Pkt Cnt	Vlan Cnt	IP Cnt	UDP Cnt	TCP Cnt	Pkts/s	Bits/s
0	0	0	0	0	0	0.0	0.0
1	0	0	0	0	0	0.0	0.0
2	0	0	0	0	0	0.0	0.0
3	200	0	200	200	0	0.0	0.0

**OSNT Generator**

**Replay Section:**

Cap File	Replay Cnt	Replay Cnt Display	Mem_addr_low	Mem_addr_high
128.cap	100	100	0x0	0x5
Select Pcap File	0	0	0x5	0x8
Select Pcap File	0	0	0x8	0x8
Select Pcap File	0	0	0x8	0x8

**RATE LIMITER**

Interface	Rate Input	Rate Display	Enable	Reset
0	8.65Gbps	100.0000%	Enable	Reset
1	7.62Gbps	100.0000%	Enable	Reset
2	9.87Gbps	100.0000%	Enable	Reset
3	9.87Gbps	100.0000%	Enable	Reset

**INTER PACKET DELAY**

Interface	Delay Source	Delay Reg Input	Delay Reg Display	Enable	Reset
-----------	--------------	-----------------	-------------------	--------	-------

**PROTO MASK**

0x0
N/A
N/A
N/A
N/A
N/A
N/A
N/A



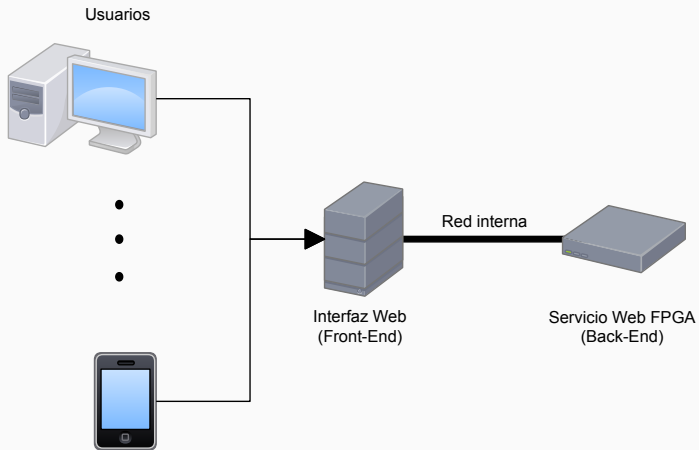
## DEFINICIÓN DEL PROYECTO

---

- Motivación
  - Simplificación en la gestión de la sonda de red
  - Mayor control sobre otros elementos del sistema
- Objetivos
  - Crear una arquitectura base extensible a sondas similares
  - Desarrollar una interfaz web para manejar la sonda de red
  - Facilitar la gestión de aspectos relacionados
  - Registrar estadísticas de uso de la aplicación

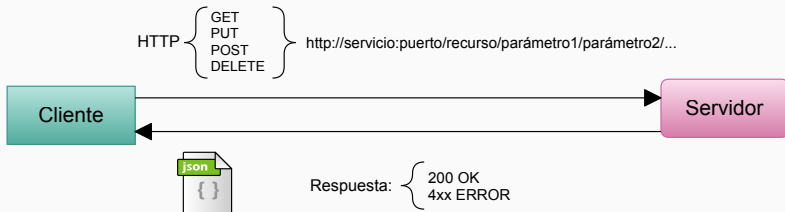
## APLICACIÓN PROPUESTA

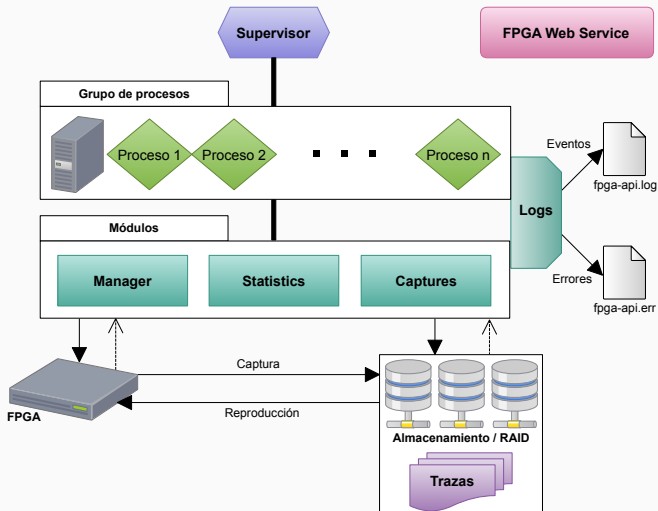
---



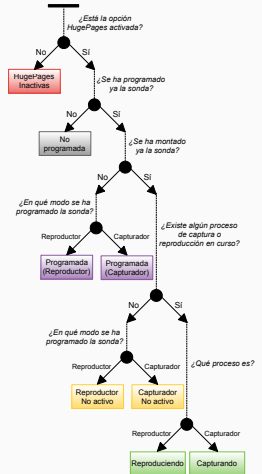
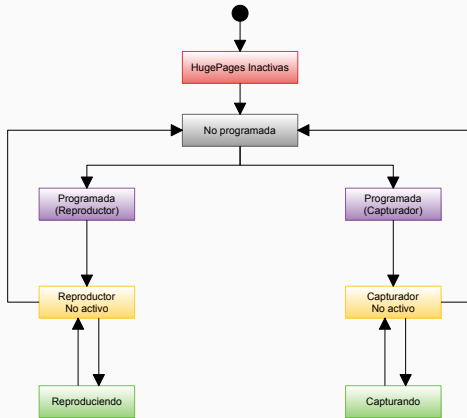
- Back-End
  - JavaScript
  - node.js
  - express, async, nodemon
- Front-End
  - PHP (HTML, JavaScript, CSS)
  - Framework propio
  - Bootstrap, jQuery

- Formalizar y exponer la funcionalidad de la FPGA
- Permite conocer el estado de la misma y de aspectos relacionados
- Implementación REST-like



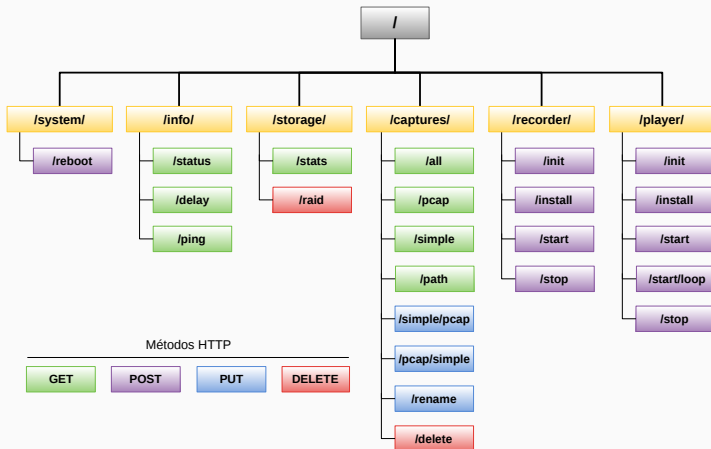


- Formaliza el estado de la FPGA de forma no persistente

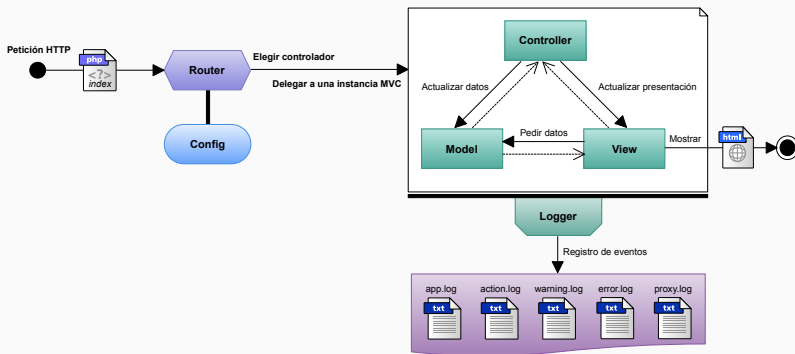




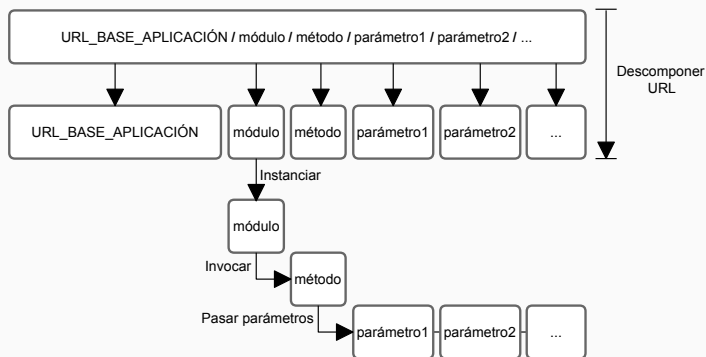
- API REST-like - Métodos accesibles por HTTP



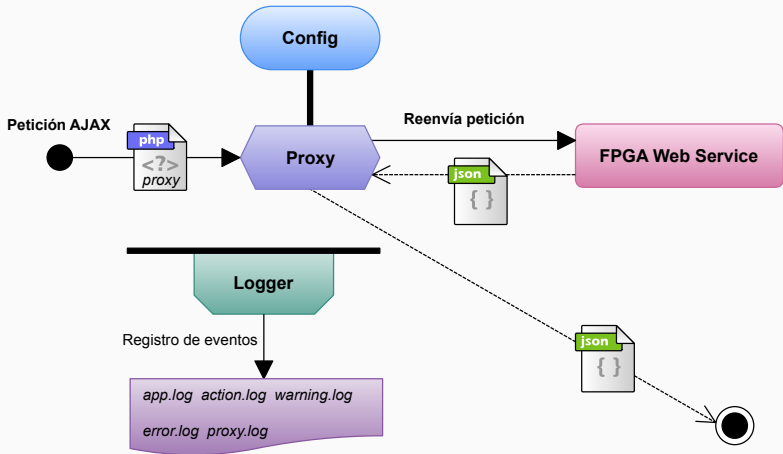
- Framework propio - únicamente la funcionalidad necesaria



- Carga el módulo/método correspondiente para cada petición HTTP



- Comunicación con el Servicio Web FPGA



NetWatcher

Gestor

Almacenamiento

Capturas

Configuración

Todas

Simple

Pcap

Actualizar Automáticamente

Buscar

Nombre	Tipo	Tamaño	Fecha
802.1Q_tunneling.cap	pcap	5126	2015-03-13 09:25:53
CAIDA_64B.simple	simple	310804096	2015-03-12 13:58:16
CAIDA_64B_buena.simple	simple	3975138984	2015-03-12 15:01:16
CAIDA_mac.pcap	pcap	3980856803	2015-03-09 11:10:30
CAIDA_mac2.pcap	pcap	1693706197	2015-03-06 11:25:28
CAIDA_mac2.simple	simple	1691322772	2015-03-11 16:14:28
CAIDA_r.pcap	pcap	301204612	2015-03-12 13:29:01
ICMP_across_dot1q.cap	pcap	1710	2015-03-13 09:54:48
correos_0.pcap	pcap	2181661448	2015-03-06 16:10:45
equinix_con_crc.simple	simple	11016889148	2015-02-16 08:17:16
test2	pcap	1710	2015-04-03 16:08:17

Añade trazas adicionales generadas fuera de NetWatcher copiando el archivo de traza (o añadiendo un enlace simbólico a él) al directorio de las trazas en el servidor FPGA remoto.

```
scp <capture_name> <user>@<FPGA_server>:/home/hpcn/Desktop/Trazas
```

Selecciona una traza de la tabla

Convertir

Nombre de la traza convertida

OK

Renombrar

Nuevo nombre

OK

Borrar

Borrar esta traza (permanentemente)

NetWatcher

Gestor

Almacenamiento

Capturas

Configuración

☐ Actualizar Automáticamente

Selecciona una traza para reproducir

Nombre	Tipo	Tamaño	Fecha
CAIDA_64B.simple	simple	310804096	2015-03-12 13:58:16
CAIDA_64B_buena.simple	simple	3975138984	2015-03-12 15:01:16
CAIDA_mac2.simple	simple	1691322772	2015-03-11 16:14:28
equinix_con_crc.simple	simple	11016889148	2015-02-16 08:17:16
test5	simple	1668	2015-04-03 16:35:07
test7	simple	1668	2015-04-03 16:35:54

☐ Reproducir la traza en bucle


Máscara de salida (conjunto de puertos)  
☒ 0 ☐ 0-1 ☐ 0-1-2 ☐ 0-1-2-3

Interframe Gap (deselecciona para tasa original)  
☐

Empezar

[← Volver a seleccionar modo](#)

- Diseño *responsive* - adaptado a cada dispositivo

NetWatcher 

## Configuración del Servidor

**Dirección base de la API FPGA**

✓

## Configuración de Aplicación

**Idioma**

▼

**Tema**

▼

[Guardar](#)

HPCN · [Estado](#) · [Wiki](#) · [Código](#) · [Licencia](#)

NetWatcher [Gestor](#) [Almacenamiento](#) [Capturas](#) [Configuración](#)

## Configuración del Servidor

**Dirección base de la API FPGA**

✓

## Configuración de Aplicación

**Idioma**

▼

**Tema**

▼

[Guardar](#)

High-Performance Computing and Networking · [Estado](#) · [Wiki](#) · [Código](#) · [Licencia](#)

## CONCLUSIONES

---



- Gestión del sistema completo mediante una interfaz web
  - Control de la FPGA de forma intuitiva
  - Administración de las trazas
- Trabajo extensible a otras sondas de red
  - Arquitectura base
  - Módulos independientes del modelo de sonda

- Proyecto disponible en GitHub
  - Liberado bajo licencia MIT
  - Documentación extensiva
- Proyecto europeo de federación Fed4FIRE
  - Integración con el testbed de la FPGA
- The Open Source Network Tester
  - Posible incorporación de la interfaz desarrollada

## LÍNEAS DE TRABAJO FUTURO

---

- Extensión a más modelos de sondas de red
- Módulo de identificación y acreditación
- Soporte a más tipos de trazas
- Registro de estadísticas de rendimiento
- Traducción de la interfaz a más idiomas

# PREGUNTAS