ALGO
QCM

1. **Dans un graphe non orienté, s'il existe une arête $x - y$ pour tout couple de sommet $\{x, y\}$ le graphe est ?**
   (a) complet
   (b) partiel
   (c) parfait
   (d) connexe

2. **Calculer la fermeture transitive d'un graphe sert à ?**
   (a) Déterminer si un graphe est fortement connexe
   (b) Déterminer les composantes connexes d'un graphe
   (c) Déterminer si un graphe est complet

3. **Deux sommets d'un graphe non orienté sont dits adjacents si ?**
   (a) il existe une chaîne les joignant
   (b) ils ont au moins une extrémité commune
   (c) s'il existe une arête les joignant

4. **Un chemin qui ne contient pas plusieurs fois un même sommet est ?**
   (a) élémentaire
   (b) optimal
   (c) plus court
   (d) une chaîne

5. **Dans un graphe non orienté, une chaîne dont toutes les arêtes sont distinctes deux à deux et tel que les deux extrémités coïncident est ?**
   (a) un circuit
   (b) un cycle
   (c) connexe
   (d) fortement connexe
   (e) un chemin

6. **Dans un graphe non orienté, s'il existe une chaîne reliant x et y pour tout couple de sommet $\{x, y\}$ le graphe est ?**
   (a) complet
   (b) fortement connexe
   (c) parfait
   (d) connexe

7. **Soit un graphe G connexe, sa fermeture transitive est ?**
   (a) Un sous-graphe
   (b) Un graphe partiel
   (c) Un graphe complet

1

8. **Si *Pref[i]* retourne le Numéro d'ordre préfixe de rencontre d'un sommet, dans la forêt couvrante associée au parcours en profondeur d'un graphe orienté G, les arcs x→y tels que pref[y] est inférieur à Pref[x] dans la forêt sont appelés ?**
   (a) Arcs couvrants
   (b) Arcs en arrière
   (c) Arcs croisés
   (d) Arcs en Avant

9. **L'algorithme de Warshall est utilisable sur ?**
   (a) Les graphes orientés évolutifs
   (b) Les graphes non orientés statiques
   (c) Les graphes non orientés évolutifs

10. **Un graphe partiel G' d'un graphe orienté G=<S,A> est défini par ?**
   (a) <S,A'> avec A' ⊆ A
   (b) <S',A> avec S' ⊆ S
   (c) <A,S>

2

QCM N°8

lundi 16 janvier 2017

Question 11

a. $\displaystyle\int_{-\infty}^{+\infty} t\,\mathrm{d}t = 0$

b. $\displaystyle\int_{-\infty}^{+\infty} t\,\mathrm{d}t$ diverge

c. $\displaystyle\int_{-\infty}^{+\infty} t\,\mathrm{d}t$ converge car $\displaystyle\int_{-x}^{x} t\,\mathrm{d}t$ admet une limite quand x tend vers $+\infty$.

d. rien de ce qui précède

Question 12

Soit f continue sur $]a,b[$ où $-\infty \leqslant a < b \leqslant +\infty$. Supposons qu'il existe $c \in]a,b[$ tel que $\displaystyle\int_c^b f(t)\,\mathrm{d}t$ diverge. Alors on peut directement en conclure que $\displaystyle\int_a^b f(t)\,\mathrm{d}t$ diverge.

a. vrai

b. faux

Question 13

a. $\displaystyle\int_0^{+\infty} e^{-t}\,\mathrm{d}t$ diverge

b. $\displaystyle\int_0^{+\infty} e^{-t}\,\mathrm{d}t$ converge et est égale à -1

c. $\displaystyle\int_0^{+\infty} e^{-t}\,\mathrm{d}t$ converge et est égale à 1

d. rien de ce qui précède

3

Question 14

Soit f continue et positive sur $[1, +\infty[$ quelconque telle que $tf(t) \to 0$ quand $t \to +\infty$. Alors

a. $\displaystyle\int_1^{+\infty} f(t)\mathrm{d}t$ converge

b. $\displaystyle\int_1^{+\infty} f(t)\mathrm{d}t$ diverge

c. on ne peut rien dire sur la nature de $\displaystyle\int_1^{+\infty} f(t)\mathrm{d}t$

Question 15

a. $\forall \alpha > 1$, $\displaystyle\int_0^1 \frac{\mathrm{d}t}{t^\alpha}$ converge

b. $\forall \alpha < 1$, $\displaystyle\int_0^1 \frac{\mathrm{d}t}{t^\alpha}$ converge

c. $\forall \alpha \in \mathbb{R}$, $\displaystyle\int_0^1 \frac{\mathrm{d}t}{t^\alpha}$ diverge

d. $\forall \alpha \in \mathbb{R}$, $\displaystyle\int_0^1 \frac{\mathrm{d}t}{t^\alpha}$ converge

e. rien de ce qui précède

Question 16

Soient $A \in \mathscr{M}_2(\mathbb{R})$, λ et μ deux valeurs propres réelles distinctes de A. Alors

a. $\mathbb{R}^2 = E_\lambda \oplus E_\mu$

b. E_λ et E_μ sont en somme directe

c. A est diagonalisable

d. rien ce de qui précède

4

Question 17

Soit $A \in \mathscr{M}_n(\mathbb{R})$ (où $n \geqslant 2$) telle que $A^2 = A - I_n$ où I_n est la matrice identité d'ordre n. Alors

a. $X^2 - 1$ est un polynôme annulateur de A

b. $X^2 - X + 1$ est un polynôme annulateur de A

c. $X^3 - X^2 + X$ est un polynôme annulateur de A

d. $X^2 - X$ est un polynôme annulateur de A.

e. rien de ce qui précède

Question 18

Soient E un $\mathbb{R}$-ev, $u \in \mathscr{L}(E)$, λ une valeur propre de u. Alors $x \in E_\lambda$ signifie

a. $u(\lambda x) = \lambda u(x)$

b. $u(x) = \lambda x$

c. $u(x) - \lambda x \neq 0$

d. $x \in \mathrm{Im}(u - \lambda\, id)$

e. rien de ce qui précède

Question 19

Soit $A = \begin{pmatrix} 0 & 1 & 0 \\ -1 & 2 & 0 \\ 3 & 2 & 2 \end{pmatrix}$. Alors

a. -2 est une valeur propre de A

b. 1 est une valeur propre de A

c. 2 est une valeur propre de A

d. -1 est une valeur propre de A

e. rien de ce qui précède

5

Question 20

Soient $E = \mathbb{R}_3[X]$ et $F = \text{Vect}\big(\{1 - X, 1 + X, 1 - X^2, 1 - X^3\}\big)$. Alors

a. F est un sev de E

b. La famille $(1 - X, 1 + X, 1 - X^2, 1 - X^3)$ est libre

c. $\dim(F) = \dim(E)$

d. $F = E$

e. rien de ce qui précède

6

QCM Azar Chap13 (Adjec clause ex 37)

Choose the changes correct that are correct for the following sentences. More than one answer is possible.

21. Roger and Tim who didn't go to basketball practice yesterday explained their absence to the coach.
a. **Who** cannot be changed to **that**
b. Add commas.
c. Pauses are used in speaking.
d. **Whom** is possible instead of **who**.

22. The members of parliament who did not come to the debate yesterday explained their absence to the president.
a. **Who** cannot be changed to **that**.
b. Add one comma.
c. No commas are possible.
d. **Who** can be changed to **which**.

23. A river which is polluted is not safe for swimming.
a. **Which** can be changed to **that**.
b. Add commas.
c. No commas are possible.
d. One commas is possible.

24. Goats which were first tamed more than 9,000 years ago in Asia have provided people with milk, meat, and wool since prehistoric times.
a. Add commas.
b. **That** is possible instead of **which**.
c. Pauses are used in speaking.
d. **Who** is possible instead of **which**.

25. Mr. Nguyen whom son won the spelling contest is very proud of his son's achievement.
a. **Whom** must be changed to **who**.
b. **Whom** must be changed to **whose**.
c. Add commas.
d. No change at all.

26. The man whose the daughter won the science contest is also very pleased and proud.
a. Remove **the** in "the daughter".
b. **Whose** must be changed to **whom**.
c. Add commas.
d. No change at all.

27. People who live in glass houses should not throw stones.
a. **Who** cannot be changed to **that**.
b. Add one comma.
c. **Who** can be changed to **whom**.
d. No change at all.

In 28- 30, the two sentences have been combined for you. Which is the correct logical combination? (Punctuation is taken into account.)

28. Suzanne Vega teaches singing to a class of students. Their native language is not English.
a. Suzanne Vega teaches singing to a class of students that their native language is not English.
b. Suzanne Vega teaches singing to a class of students whom their native language is not English.
c. Suzanne Vega teaches singing to a class of students whose native language is not English.
d. Suzanne Vega teaches singing to a class of students their native language is not English.

29. The man is standing over there. Anne brought him to the party.
a. The man standing over there is whom Anne brought to the party.
b. The man standing over there is the man whom Anne brought to the party.
c. That is the man whose Anne brought to the party, standing over there.
d. None of the above.

30. Did you read about the candidate? He is accused of tax evasion.
a. Did you read about the candidate whom is accused of tax evasion?
b. Did you read about the candidate that is accused of tax evasion?
c. Did you read about the candidate whose accused of tax evasion?
d. All of the above.

31. Economics is
    a. the study of the market for stocks and bonds.
    b. the study of choice under conditions of scarcity.
    c. the study of business firms.
    d. fundamentally the same as sociology.

32. People and organizations have to make choices about how to allocate time and money because of
    a. government rules and regulations.
    b. religious values.
    c. scarcity of time and money.
    d. corporate control of our lives.

33. The three categories of economic resources are
    a. land, labour and money.
    b. cost, people and capital.
    c. land, labour and capital.
    d. None of the above

34. Due to a scarcity of resources,
    a. every society must choose among competing use of available resources.
    b. every society must undertake central planning.
    c. some members of each society must live in poverty.
    d. the government must decide how to allocate available resources.

35. In every economic system, scarcity imposes restrictions on
    a. households and business firms but not the governments
    b. households, governments, and banks
    c. business firms, banks, and foreign traders
    d. households, business firms, and governments

36. The three groups of decision makers in the economy are
    a. banks, business firms, and governments.
    b. households, business firms, and governments.
    c. business firms, governments, and foreign traders.
    d. banks, governments, and households.

37. The opportunity cost of a particular activity
    a. is the same for everyone pursuing this activity.
    b. may include both monetary costs and forgone income.
    c. always decreases as more of that activity is pursued.
    d. measures the direct benefits of that activity.

38. After graduating from high school, Eric had three choices, listed in order of preference: (1) be enrolled at our campus, (2) work in a printed circuit board factory, or (3) attend a rival college. His opportunity cost of going to college here includes which of the following?
    a. the cost of books and supplies at the rival college
    b. the income he could have earned at the printed circuit board factory plus the direct cost of attending college here (tuition, textbooks, etc.)
    c. the benefits he could have received from going to the rival college
    d. cannot be determined from the given information

39. Suppose your friends take you out for dinner on your birthday and you have a much better time than you would have had doing anything else. There is still an opportunity cost, even though they will not let you pay for anything.
    a. True
    b. False
    c. Impossible to know

40. Opportunity costs arise in production because
    a. resources are unlimited.
    b. wants are limited in the society.
    c. resources must be shifted away from producing one good in order to produce another.
    d. monetary costs of inputs usually outweigh non-monetary costs.

S4
2016/2017

Q.C.M n°8 de Physique

41- Le champ créé par une sphère chargée avec une densité surfacique constante est :

a) quelconque b) radial c) suivant $\overrightarrow{u_\varphi}$

42- Un fil infini et uniformément chargé crée un vecteur champ électrique en un point M extérieur au fil de direction radiale. En utilisant le théorème de Gauss, quelle surface choisir ?

a) un cylindre b) une sphère c) un cône

43- En considérant la distribution sphérique de charge suivante $\rho(r) = \rho_0\left(1 - a\frac{r^2}{R^2}\right)$ où a et ρ_0 sont des constantes, quel est le champ électrique créé en un point M extérieur à la boule de rayon R :

a) $\vec{E}(M) = \vec{0}$ b) $\vec{E}(M) = \frac{kQ_{int}}{r^2}\overrightarrow{u_r}$ c) $\vec{E}(M) = \rho_0\left(1 - a\frac{r^2}{R^2}\right)\overrightarrow{u_r}$

44- Le flux à travers une surface de Gauss cylindrique de hauteur h et de rayon r d'un champ électrostatique $E_r(r)$, (vecteur divergent) s'écrit :

a) $\Phi(\vec{E}) = E_r(r).\pi.r^2$

b) $\Phi(\vec{E}) = E_r(r).\pi.r.h$

c) $\Phi(\vec{E}) = E_r(r).2\pi.r.h$

45- Le théorème de Gauss permet de montrer que le champ $\vec{E}(M)$ créé par un cylindre creux infini et de rayon R chargé uniformément en surface, en un point M situé à l'intérieur de celui-là est

a) $\vec{E}(M) = \vec{0}$ b) non nul mais constant c) $\vec{E}(M) = k\sigma\frac{R}{r}\overrightarrow{u_r}$

46- A l'aide du théorème de Gauss, on montre que pour un cylindre creux infini, chargé avec une densité surfacique σ constante et positive le champ électrique E(r > R) est

a) $E_r(r > R) = 0$

b) $E_r(r > R) = \dfrac{\sigma R}{\varepsilon_0.r}$

c) $E_r(r > R) = \dfrac{\sigma R}{\varepsilon_0.r^2}$

10

47- Le vecteur densité de courant $\vec{J}$ vérifie :

a) colinéaire et de même sens que le vecteur vitesse des électrons
b) de sens opposé au sens du courant I
c) colinéaire et de sens opposé au vecteur vitesse des électrons
d) perpendiculaire au vecteur vitesse des porteurs de charges

48- Lorsque le vecteur densité de courant $\vec{J}$ est uniforme alors le courant I qui traverse une section circulaire de rayon R d'un conducteur s'écrit :

a) $I = J.\pi R^2$
b) $I = J.2\pi R^2$
c) $I = J.2\pi R$

49- La résistance d'un fil conducteur de longueur L et de section S est définie par :

a) $R = \rho.\frac{L}{S}$; où ρ est la densité de charges volumique

b) $R = \rho.\frac{L}{S}$; où ρ est la résistivité du fil

c) $R = \gamma.\frac{L}{S}$; où γ est la conductivité du fil

50- Un cylindre de rayon R est traversé par une densité de courant $\vec{J}$ variable d'expression $J(r) = J_0 \frac{r}{R}$ (Où J_0 et R sont des constantes), le courant total I du conducteur est

a) $I = J_0.\pi.R^2$ b) $I = J_0.2\pi\frac{R}{3}$ c) $I = J_0.2\pi\frac{R^2}{3}$

11

47- Le vecteur densité de courant $\vec{J}$ vérifie :

a) colinéaire et de même sens que le vecteur vitesse des électrons
b) de sens opposé au sens du courant I
c) colinéaire et de sens opposé au vecteur vitesse des électrons
d) perpendiculaire au vecteur vitesse des porteurs de charges

48- Lorsque le vecteur densité de courant $\vec{J}$ est uniforme alors le courant I qui traverse une section circulaire de rayon R d'un conducteur s'écrit :

a) $I = J.\pi R^2$
b) $I = J.2\pi R^2$
c) $I = J.2\pi R$

49- La résistance d'un fil conducteur de longueur L et de section S est définie par :

a) $R = \rho.\frac{L}{S}$; où ρ est la densité de charges volumique
b) $R = \rho.\frac{L}{S}$; où ρ est la résistivité du fil
c) $R = \gamma.\frac{L}{S}$; où γ est la conductivité du fil

50- Un cylindre de rayon R est traversé par une densité de courant $\vec{J}$ variable d'expression $J(r) = J_0 \frac{r}{R}$ (Où J_0 et R sont des constantes), le courant total I du conducteur est

a) $I = J_0.\pi.R^2$ b) $I = J_0.2\pi\frac{R}{3}$ c) $I = J_0.2\pi\frac{R^2}{3}$

QCM Electronique – InfoS4

Pensez à bien lire les questions ET les réponses proposées (attention à la numérotation des réponses)

Si le gain en courant β d'un transistor est 200 et le courant collecteur de 100mA, alors :

Q1. le courant de base vaut :

a- 0,5mA b- 2mA c- 2A d- 20A

Q2. le courant d'émetteur vaut :

a- 100,5mA b- 102mA c- 2,1A d- 20,1A

Q3. Le modèle petits signaux d'un transistor bipolaire est:

a- Un dipôle b- Un quadripôle

Q4. En sortie et dans la zone linéaire, le transistor est considéré comme :

a- Une source de tension b- Une source de courant c- Une diode

Q5. Lorsque le transistor est polarisé dans sa zone de fonctionnement linéaire, il ne peut pas être considéré comme un quadripôle pour les petits signaux car il ne comprend que 3 bornes.

a- VRAI b- FAUX

Q6. Un amplificateur doit être une fonction linéaire car :

a- sinon, il ne pourra pas amplifier le courant

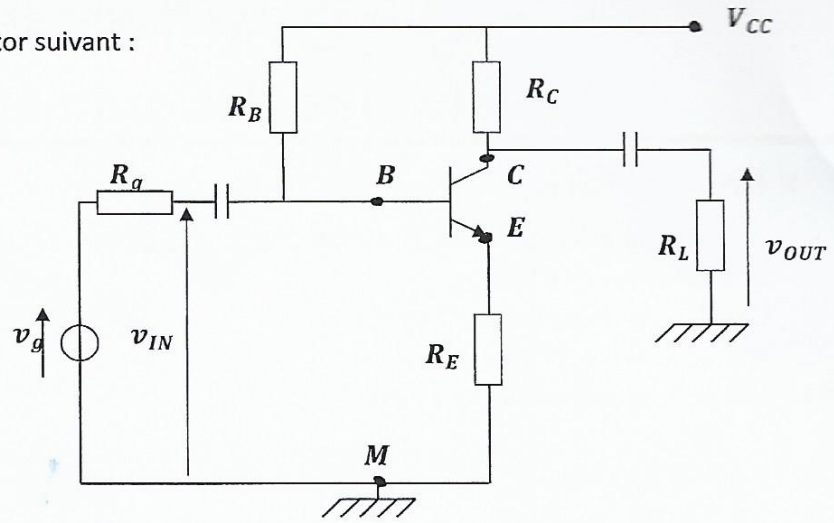
b- sinon, il ne pourra pas amplifier la tension du signal

c- sinon, il y aura distorsion de l'information portée par le signal

d- il n'y a pas de raison physique à ce choix

12

Soit l'amplificateur à transistor suivant :



Q7. A quoi sert la source de tension continue V_{cc}?

a- A rien.

b- A bloquer le transistor.

c- A polariser le transistor dans sa zone linéaire.

d- A saturer le transistor.

Q8. Les condensateurs sont des condensateurs de :

a- découplage

b- liaison.

c- covalence

d- recombination.

Q9. Rôle des condensateurs :

a- Ils ne servent à rien.

b- Ils permettent de couper les composantes variables, car ils sont équivalents à des interrupteurs ouverts en régime variable.

c- Ils bloquent tout type de signal.

d- Ils permettent de couper les composantes continues, car ils sont équivalents à des interrupteurs ouverts en régime continu.

Q10. Pour déterminer le schéma équivalent petits signaux de l'amplificateur :

a- On annule la source de tension variable v_g et on remplace les condensateurs par des fils

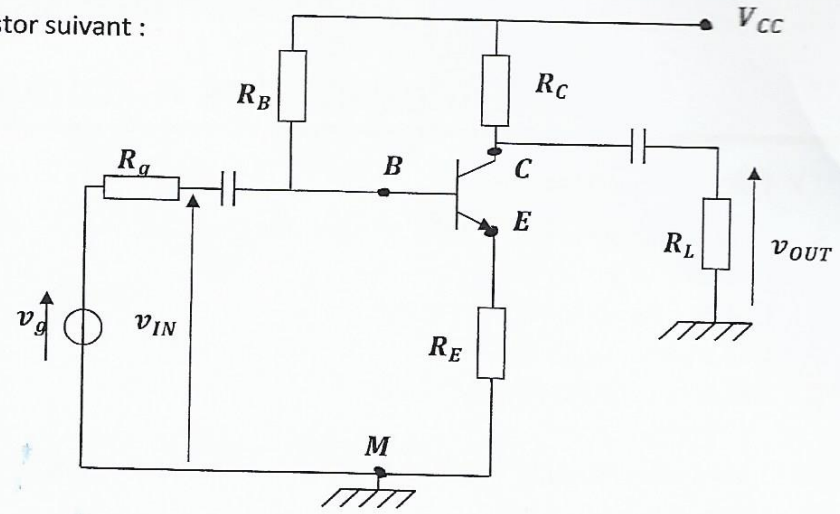
b- On annule la source de tension variable v_g et on remplace les condensateurs par des interrupteurs ouverts.

c- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des fils.

d- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des interrupteurs ouverts.

13

Soit l'amplificateur à transistor suivant :



Q7. A quoi sert la source de tension continue V_{cc}?

a- A rien.

b- A bloquer le transistor.

c- A polariser le transistor dans sa zone linéaire.

d- A saturer le transistor.

Q8. Les condensateurs sont des condensateurs de :

a- découplage

b- liaison.

c- covalence

d- recombination.

Q9. Rôle des condensateurs :

a- Ils ne servent à rien.

b- Ils permettent de couper les composantes variables, car ils sont équivalents à des interrupteurs ouverts en régime variable.

c- Ils bloquent tout type de signal.

d- Ils permettent de couper les composantes continues, car ils sont équivalents à des interrupteurs ouverts en régime continu.

Q10. Pour déterminer le schéma équivalent petits signaux de l'amplificateur :

a- On annule la source de tension variable v_g et on remplace les condensateurs par des fils

b- On annule la source de tension variable v_g et on remplace les condensateurs par des interrupteurs ouverts.

c- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des fils.

d- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des interrupteurs ouverts.

QCM Electronique – InfoS4

Pensez à bien lire les questions ET les réponses proposées (attention à la numérotation des réponses)

Si le gain en courant β d'un transistor est 200 et le courant collecteur de 100mA, alors :

Q1. le courant de base vaut :

a- 0,5mA b- 2mA c- 2A d- 20A

Q2. le courant d'émetteur vaut :

a- 100,5mA b- 102mA c- 2,1A d- 20,1A

Q3. Le modèle petits signaux d'un transistor bipolaire est:

a- Un dipôle b- Un quadripôle

Q4. En sortie et dans la zone linéaire, le transistor est considéré comme :

a- Une source de tension b- Une source de courant c- Une diode

Q5. Lorsque le transistor est polarisé dans sa zone de fonctionnement linéaire, il ne peut pas être considéré comme un quadripôle pour les petits signaux car il ne comprend que 3 bornes.

a- VRAI b- FAUX

Q6. Un amplificateur doit être une fonction linéaire car :

a- sinon, il ne pourra pas amplifier le courant

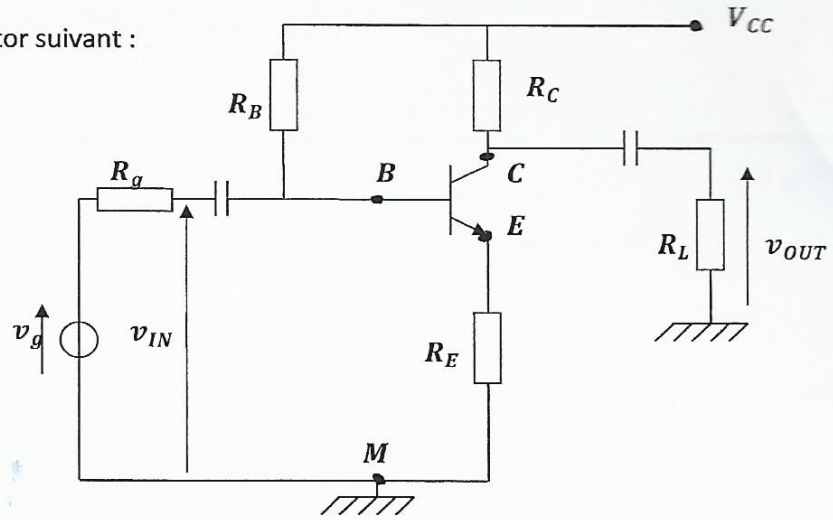
b- sinon, il ne pourra pas amplifier la tension du signal

c- sinon, il y aura distorsion de l'information portée par le signal

d- il n'y a pas de raison physique à ce choix

12

Soit l'amplificateur à transistor suivant :



Q7. A quoi sert la source de tension continue V_{cc}?

a- A rien.

b- A bloquer le transistor.

c- A polariser le transistor dans sa zone linéaire.

d- A saturer le transistor.

Q8. Les condensateurs sont des condensateurs de :

a- découplage

b- liaison.

c- covalence

d- recombination.

Q9. Rôle des condensateurs :

a- Ils ne servent à rien.

b- Ils permettent de couper les composantes variables, car ils sont équivalents à des interrupteurs ouverts en régime variable.

c- Ils bloquent tout type de signal.

d- Ils permettent de couper les composantes continues, car ils sont équivalents à des interrupteurs ouverts en régime continu.

Q10. Pour déterminer le schéma équivalent petits signaux de l'amplificateur :

a- On annule la source de tension variable v_g et on remplace les condensateurs par des fils

b- On annule la source de tension variable v_g et on remplace les condensateurs par des interrupteurs ouverts.

c- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des fils.

d- On annule la source de tension continue V_{cc} et on remplace les condensateurs par des interrupteurs ouverts.

QCM 1
Architecture des ordinateurs

Lundi 16 janvier 2017

11. Soit l'instruction suivante : `MOVE.L #$5C48,D0`. Que représente la valeur `$5C48` ?
    A. Une adresse sur 16 bits.
    B. Une donnée immédiate sur 16 bits.
    C. Une adresse sur 32 bits.
    D. Une donnée immédiate sur 32 bits.

12. Soit l'instruction suivante : `MOVE.W $5C48,D0`. Que représente la valeur `$5C48` ?
    A. Une adresse sur 16 bits.
    B. Une donnée immédiate sur 16 bits.
    C. Une adresse sur 32 bits.
    D. Une donnée immédiate sur 32 bits.

13. Soit l'instruction suivante : `MOVE.W -1(A0),D0`
    A. A0 est décrémenté de 1.
    B. A0 est décrémenté de 2.
    C. A0 est décrémenté de 4.
    D. A0 ne change pas.

14. Les étapes pour empiler une donnée sont :
    A. Écrire la donnée dans (A7) puis décrémenter A7.
    B. Lire la donnée dans (A7) puis incrémenter A7.
    C. Incrémenter A7 puis lire la donnée dans (A7).
    D. Décrémenter A7 puis écrire la donnée dans (A7).

15. Après l'exécution d'une instruction `RTS`, le pointeur de pile est :
    A. Incrémenté de deux.
    B. Décrémenté de quatre.
    C. Décrémenté de deux.
    D. Incrémenté de quatre.

14

16. Soient les deux instructions suivantes :

```
CMP.L D1,D2
BLO   NEXT
```

Branchement à NEXT si (une ou plusieurs réponses sont possibles) :

A. D1 = $FF0000FF et D2 = $FF0000FF
B. D1 = $FF0000FF et D2 = $00FFFF00
C. D1 = $00FFFF00 et D2 = $FF0000FF
D. D1 = $00FFFF00 et D2 = $00FFFF00

17. Soient les deux instructions suivantes :

```
CMP.L D1,D2
BLT   NEXT
```

Branchement à NEXT si (une ou plusieurs réponses sont possibles) :

A. D1 = $FF0000FF et D2 = $FF0000FF
B. D1 = $FF0000FF et D2 = $00FFFF00
C. D1 = $00FFFF00 et D2 = $FF0000FF
D. D1 = $00FFFF00 et D2 = $00FFFF00

18. Soient les deux instructions suivantes :

```
CMP.W D1,D2
BLE   NEXT
```

Branchement à NEXT si (une ou plusieurs réponses sont possibles) :

A. D1 = $FF0000FF et D2 = $FF0000FF
B. D1 = $FF0000FF et D2 = $00FFFF00
C. D1 = $00FFFF00 et D2 = $FF0000FF
D. D1 = $00FFFF00 et D2 = $00FFFF00

19. Soient les deux instructions suivantes :

```
CMP.B D1,D2
BLE   NEXT
```

Branchement à NEXT si (une ou plusieurs réponses sont possibles) :

A. D1 = $FF0000FF et D2 = $FF0000FF
B. D1 = $FF0000FF et D2 = $00FFFF00
C. D1 = $00FFFF00 et D2 = $FF0000FF
D. D1 = $00FFFF00 et D2 = $00FFFF00

20. Soient les deux instructions suivantes :

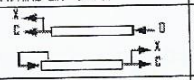
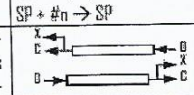
```
CMP.B D1,D2
BNE   NEXT
```

Branchement à NEXT si (une ou plusieurs réponses sont possibles) :

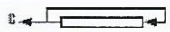
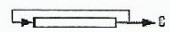
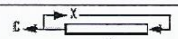
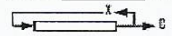
A. D1 = $FF0000FF et D2 = $FF0000FF
B. D1 = $FF0000FF et D2 = $00FFFF00
C. D1 = $00FFFF00 et D2 = $FF0000FF
D. D1 = $00FFFF00 et D2 = $00FFFF00

15

EASy68K Quick Reference v1.8 http://www.wowgwep.com/EASy68K.htm Copyright © 2004-2007 By: Chuck Kelly

Opcode	Size	Operand	CCR	Effective Address s=source, d=destination, e=either, i=displacement												Operation	Description
	BWL	s,d	XNZVC	Dn	An	(An)	(An)+	-(An)	(i,An)	(i,An,Rn)	abs.W	abs.L	(i,PC)	(i,PC,Rn)	#n		
ABCD	B	Dy,Dx	*U*U*	e	–	–	–	–	–	–	–	–	–	–	–	$Dy_{10} + Dx_{10} + X \rightarrow Dx_{10}$	Add BCD source and eXtend bit to
		-(Ay),-(Ax)		–	–	–	–	e	–	–	–	–	–	–	–	$-(Ay)_{10} + -(Ax)_{10} + X \rightarrow -(Ax)_{10}$	destination. BCD result
ADD [4]	BWL	s,Dn	*****	e	s	s	s	s	s	s	s	s	s	s	s^4	s + Dn → Dn	Add binary (ADDI or ADDQ is used when
		Dn,d		e	d^4	d	d	d	d	d	d	d	–	–	–	Dn + d → d	source is #n. Prevent ADDQ with #n.L)
ADDA [4]	WL	s,An	.....	s	e	s	s	s	s	s	s	s	s	s	s	s + An → An	Add address (.W sign-extended to .L)
ADDI [4]	BWL	#n,d	*****	d	–	d	d	d	d	d	d	d	–	–	s	#n + d → d	Add immediate to destination
ADDQ [4]	BWL	#n,d	*****	d	d	d	d	d	d	d	d	d	–	–	s	#n + d → d	Add quick immediate (#n range: 1 to 8)
ADDX	BWL	Dy,Dx	*****	e	–	–	–	–	–	–	–	–	–	–	–	Dy + Dx + X → Dx	Add source and eXtend bit to destination
		-(Ay),-(Ax)		–	–	–	–	e	–	–	–	–	–	–	–	-(Ay) + -(Ax) + X → -(Ax)	
AND [4]	BWL	s,Dn	–**00	e	–	s	s	s	s	s	s	s	s	s	s^4	s AND Dn → Dn	Logical AND source to destination
		Dn,d		e	–	d	d	d	d	d	d	d	–	–	–	Dn AND d → d	(ANDI is used when source is #n)
ANDI [4]	BWL	#n,d	–**00	d	–	d	d	d	d	d	d	d	–	–	s	#n AND d → d	Logical AND immediate to destination
ANDI [4]	B	#n,CCR	=====	–	–	–	–	–	–	–	–	–	–	–	s	#n AND CCR → CCR	Logical AND immediate to CCR
ANDI [4]	W	#n,SR	=====	–	–	–	–	–	–	–	–	–	–	–	s	#n AND SR → SR	Logical AND immediate to SR (Privileged)
ASL	BWL	Dx,Dy	*****	e	–	–	–	–	–	–	–	–	–	–	–		Arithmetic shift Dy by Dx bits left/right
ASR		#n,Dy		d	–	–	–	–	–	–	–	–	–	–	s		Arithmetic shift Dy #n bits L/R (#n: 1 to 8)
	W	d		–	–	d	d	d	d	d	d	d	–	–	–		Arithmetic shift ds 1 bit left/right (.W only)
Bcc	BW [3]	address [2]	.....	–	–	–	–	–	–	–	–	–	–	–	–	if cc true then	Branch conditionally (cc table on back)
																address → PC	(8 or 16-bit ± offset to address)
BCHG	B L	Dn,d	..*...	e^1	–	d	d	d	d	d	d	d	–	–	–	NOT(bit number of d) → Z	Set Z with state of specified bit in d then
		#n,d		d^1	–	d	d	d	d	d	d	d	–	–	s	NOT(bit n of d) → bit n of d	invert the bit in d
BCLR	B L	Dn,d	..*...	e^1	–	d	d	d	d	d	d	d	–	–	–	NOT(bit number of d) → Z	Set Z with state of specified bit in d then
		#n,d		d^1	–	d	d	d	d	d	d	d	–	–	s	0 → bit number of d	clear the bit in d
BRA	BW [3]	address [2]	.....	–	–	–	–	–	–	–	–	–	–	–	–	address → PC	Branch always (8 or 16-bit ± offset to addr)
BSET	B L	Dn,d	..*...	e^1	–	d	d	d	d	d	d	d	–	–	–	NOT(bit n of d) → Z	Set Z with state of specified bit in d then
		#n,d		d^1	–	d	d	d	d	d	d	d	–	–	s	1 → bit n of d	set the bit in d
BSR	BW [3]	address [2]	.....	–	–	–	–	–	–	–	–	–	–	–	–	PC → -(SP); address → PC	Branch to subroutine (8 or 16-bit ± offset)
BTST	B L	Dn,d	..*...	e^1	–	d	d	d	d	d	d	d	d	d	–	NOT(bit Dn of d) → Z	Set Z with state of specified bit in d
		#n,d		d^1	–	d	d	d	d	d	d	d	d	d	s	NOT(bit #n of d) → Z	Leave the bit in d unchanged
CHK	W	s,Dn	–*UUU	e	–	s	s	s	s	s	s	s	s	s	s	if Dn<0 or Dn>s then TRAP	Compare Dn with 0 and upper bound (s)
CLR	BWL	d	–0100	d	–	d	d	d	d	d	d	d	–	–	–	0 → d	Clear destination to zero
CMP [4]	BWL	s,Dn	–****	e	s^4	s	s	s	s	s	s	s	s	s	s^4	set CCR with Dn – s	Compare Dn to source
CMPA [4]	WL	s,An	–****	s	e	s	s	s	s	s	s	s	s	s	s	set CCR with An – s	Compare An to source
CMPI [4]	BWL	#n,d	–****	d	–	d	d	d	d	d	d	d	–	–	s	set CCR with d - #n	Compare destination to #n
CMPM [4]	BWL	(Ay)+,(Ax)+	–****	–	–	–	e	–	–	–	–	–	–	–	–	set CCR with (Ax) - (Ay)	Compare (Ax) to (Ay); Increment Ax and Ay
DBcc	W	Dn,addres [2]	.....	–	–	–	–	–	–	–	–	–	–	–	–	if cc false then { Dn-1 → Dn	Test condition, decrement and branch
																if Dn <> -1 then addr →PC }	(16-bit ± offset to address)
DIVS	W	s,Dn	–***0	e	–	s	s	s	s	s	s	s	s	s	s	±32bit Dn / ±16bit s → ±Dn	Dn= [16-bit remainder, 16-bit quotient]
DIVU	W	s,Dn	–***0	e	–	s	s	s	s	s	s	s	s	s	s	32bit Dn / 16bit s → Dn	Dn= [16-bit remainder, 16-bit quotient]
EOR [4]	BWL	Dn,d	–**00	e	–	d	d	d	d	d	d	d	–	–	s^4	Dn XOR d → d	Logical exclusive OR Dn to destination
EORI [4]	BWL	#n,d	–**00	d	–	d	d	d	d	d	d	d	–	–	s	#n XOR d → d	Logical exclusive OR #n to destination
EORI [4]	B	#n,CCR	=====	–	–	–	–	–	–	–	–	–	–	–	s	#n XOR CCR → CCR	Logical exclusive OR #n to CCR
EORI [4]	W	#n,SR	=====	–	–	–	–	–	–	–	–	–	–	–	s	#n XOR SR → SR	Logical exclusive OR #n to SR (Privileged)
EXG	L	Rx,Ry	.....	e	e	–	–	–	–	–	–	–	–	–	–	register ←→ register	Exchange registers (32-bit only)
EXT	WL	Dn	–**00	d	–	–	–	–	–	–	–	–	–	–	–	Dn.B → Dn.W | Dn.W → Dn.L	Sign extend (change .B to .W or .W to .L)
ILLEGAL			.....	–	–	–	–	–	–	–	–	–	–	–	–	PC→-(SSP); SR→-(SSP)	Generate Illegal Instruction exception
JMP		d	.....	–	–	d	–	–	d	d	d	d	d	d	–	↑d → PC	Jump to effective address of destination
JSR		d	.....	–	–	d	–	–	d	d	d	d	d	d	–	PC → -(SP); ↑d → PC	push PC, jump to subroutine at address d
LEA	L	s,An	.....	–	e	s	–	–	s	s	s	s	s	s	–	↑s → An	Load effective address of s to An
LINK		An,#n	.....	–	–	–	–	–	–	–	–	–	–	–	–	An → -(SP); SP → An;	Create local workspace on stack
																SP + #n → SP	(negative n to allocate space)
LSL	BWL	Dx,Dy	***0*	e	–	–	–	–	–	–	–	–	–	–	–		Logical shift Dy, Dx bits left/right
LSR		#n,Dy		d	–	–	–	–	–	–	–	–	–	–	s		Logical shift Dy, #n bits L/R (#n: 1 to 8)
	W	d		–	–	d	d	d	d	d	d	d	–	–	–		Logical shift d 1 bit left/right (.W only)
MOVE [4]	BWL	s,d	–**00	e	s^4	e	e	e	e	e	e	e	s	s	s^4	s → d	Move data from source to destination
MOVE	W	s,CCR	=====	s	–	s	s	s	s	s	s	s	s	s	s	s → CCR	Move source to Condition Code Register
MOVE	W	s,SR	=====	s	–	s	s	s	s	s	s	s	s	s	s	s → SR	Move source to Status Register (Privileged)
MOVE	W	SR,d	.....	d	–	d	d	d	d	d	d	d	–	–	–	SR → d	Move Status Register to destination
MOVE	L	USP,An	.....	–	d	–	–	–	–	–	–	–	–	–	–	USP → An	Move User Stack Pointer to An (Privileged)
		An,USP		–	s	–	–	–	–	–	–	–	–	–	–	An → USP	Move An to User Stack Pointer (Privileged)
	BWL	s,d	XNZVC	Dn	An	(An)	(An)+	-(An)	(i,An)	(i,An,Rn)	abs.W	abs.L	(i,PC)	(i,PC,Rn)	#n		

16

Opcode	Size	Operand	CCR	Effective Address s=source, d=destination, e=either, i=displacement												Operation	Description
	BWL	s,d	XNZVC	Dn	An	(An)	(An)+	-(An)	(i,An)	(i,An,Rn)	abs.W	abs.L	(i,PC)	(i,PC,Rn)	#n		
MOVEA[4]	WL	s,An	------	s	e	s	s	s	s	s	s	s	s	s	s	s → An	Move source to An (MOVE s,An use MOVEA)
MOVEM[3]	WL	Rn-Rn,d	------	-	-	d	-	d	d	d	d	d	-	-	-	Registers → d	Move specified registers to/from memory
		s,Rn-Rn		-	-	s	s	-	s	s	s	s	s	s	-	s → Registers	(.W source is sign-extended to .L for Rn)
MOVEP	WL	Dn,(i,An)	------	s	-	-	-	-	d	-	-	-	-	-	-	Dn → (i,An)...(i+2,An)...(i+4,A.	Move Dn to/from alternate memory bytes
		(i,An),Dn		d	-	-	-	-	s	-	-	-	-	-	-	(i,An) → Dn...(i+2,An)...(i+4,A.	(Access only even or odd addresses)
MOVEQ[1]	L	#n,Dn	-**00	d	-	-	-	-	-	-	-	-	-	-	s	#n → Dn	Move sign extended 8-bit #n to Dn
MULS	W	s,Dn	-**00	e	-	s	s	s	s	s	s	s	s	s	s	±16bit s * ±16bit Dn → ±Dn	Multiply signed 16-bit; result: signed 32-bit
MULU	W	s,Dn	-**00	e	-	s	s	s	s	s	s	s	s	s	s	16bit s * 16bit Dn → Dn	Multiply unsig'd 16-bit; result: unsig'd 32-bit
NBCD	B	d	*U*U*	d	-	d	d	d	d	d	d	d	-	-	-	0 - d_{10} - X → d	Negate BCD with eXtend, BCD result
NEG	BWL	d	*****	d	-	d	d	d	d	d	d	d	-	-	-	0 - d → d	Negate destination (2's complement)
NEGX	BWL	d	*****	d	-	d	d	d	d	d	d	d	-	-	-	0 - d - X → d	Negate destination with eXtend
NOP			------	-	-	-	-	-	-	-	-	-	-	-	-	None	No operation occurs
NOT	BWL	d	-**00	d	-	d	d	d	d	d	d	d	-	-	-	NOT(d) → d	Logical NOT destination (1's complement)
OR[4]	BWL	s,Dn	-**00	e	-	s	s	s	s	s	s	s	s	s	s[2]	s OR Dn → Dn	Logical OR
		Dn,d		e	-	d	d	d	d	d	d	d	-	-	-	Dn OR d → d	(ORI is used when source is #n)
ORI[4]	BWL	#n,d	-**00	d	-	d	d	d	d	d	d	d	-	-	s	#n OR d → d	Logical OR #n to destination
ORI[4]	B	#n,CCR	=====	-	-	-	-	-	-	-	-	-	-	-	s	#n OR CCR → CCR	Logical OR #n to CCR
ORI[4]	W	#n,SR	=====	-	-	-	-	-	-	-	-	-	-	-	s	#n OR SR → SR	Logical OR #n to SR (Privileged)
PEA	L	s	------	-	-	s	-	-	s	s	s	s	s	s	-	↑s → -(SP)	Push effective address of s onto stack
RESET			------	-	-	-	-	-	-	-	-	-	-	-	-	Assert RESET Line	Issue a hardware RESET (Privileged)
ROL	BWL	Dx,Dy	-**0*	e	-	-	-	-	-	-	-	-	-	-	-		Rotate Dy, Dx bits left/right (without X)
ROR		#n,Dy		d	-	-	-	-	-	-	-	-	-	-	s		Rotate Dy, #n bits left/right (#n: 1 to 8)
	W	d		-	-	d	d	d	d	d	d	d	-	-	-		Rotate d 1-bit left/right (.W only)
ROXL	BWL	Dx,Dy	***0*	e	-	-	-	-	-	-	-	-	-	-	-		Rotate Dy, Dx bits L/R, X used then updated
ROXR		#n,Dy		d	-	-	-	-	-	-	-	-	-	-	s		Rotate Dy, #n bits left/right (#n: 1 to 8)
	W	d		-	-	d	d	d	d	d	d	d	-	-	-		Rotate destination 1-bit left/right (.W only)
RTE			=====	-	-	-	-	-	-	-	-	-	-	-	-	(SP)+ → SR; (SP)+ → PC	Return from exception (Privileged)
RTR			=====	-	-	-	-	-	-	-	-	-	-	-	-	(SP)+ → CCR, (SP)+ → PC	Return from subroutine and restore CCR
RTS			------	-	-	-	-	-	-	-	-	-	-	-	-	(SP)+ → PC	Return from subroutine
SBCD	B	Dy,Dx	*U*U*	e	-	-	-	-	-	-	-	-	-	-	-	Dx_{10} - Dy_{10} - X → Dx_{10}	Subtract BCD source and eXtend bit from
		-(Ay),-(Ax)		-	-	-	-	e	-	-	-	-	-	-	-	-$(Ax)_{10}$ - -$(Ay)_{10}$ - X → -$(Ax)_{10}$	destination, BCD result
Scc	B	d	------	d	-	d	d	d	d	d	d	d	-	-	-	If cc is true then 1's → d else 0's → d	If cc true then d.B = 11111111 else d.B = 00000000
STOP		#n	=====	-	-	-	-	-	-	-	-	-	-	-	s	#n → SR; STOP	Move #n to SR, stop processor (Privileged)
SUB[4]	BWL	s,Dn	*****	e	s	s	s	s	s	s	s	s	s	s	s[2]	Dn - s → Dn	Subtract binary (SUBI or SUBQ used when
		Dn,d		e	d[4]	d	d	d	d	d	d	d	-	-	-	d - Dn → d	source is #n. Prevent SUBQ with #n.L)
SUBA[4]	WL	s,An	------	s	e	s	s	s	s	s	s	s	s	s	s	An - s → An	Subtract address (.W sign-extended to .L)
SUBI[4]	BWL	#n,d	*****	d	-	d	d	d	d	d	d	d	-	-	s	d - #n → d	Subtract immediate from destination
SUBQ[4]	BWL	#n,d	*****	d	d	d	d	d	d	d	d	d	-	-	s	d - #n → d	Subtract quick immediate (#n range: 1 to 8)
SUBX	BWL	Dy,Dx	*****	e	-	-	-	-	-	-	-	-	-	-	-	Dx - Dy - X → Dx	Subtract source and eXtend bit from
		-(Ay),-(Ax)		-	-	-	-	e	-	-	-	-	-	-	-	-(Ax) - -(Ay) - X → -(Ax)	destination
SWAP	W	Dn	-**00	d	-	-	-	-	-	-	-	-	-	-	-	bits[31:16]←→bits[15:0]	Exchange the 16-bit halves of Dn
TAS	B	d	-**00	d	-	d	d	d	d	d	d	d	-	-	-	test d→CCR; 1 →bit7 of d	N and Z set to reflect d, bit7 of d set to 1
TRAP		#n	------	-	-	-	-	-	-	-	-	-	-	-	s	PC→-(SSP);SR→-(SSP); (vector table entry) → PC	Push PC and SR, PC set by vector table #n (#n range: 0 to 15)
TRAPV			------	-	-	-	-	-	-	-	-	-	-	-	-	If V then TRAP #7	If overflow, execute an Overflow TRAP
TST	BWL	d	-**00	d	-	d	d	d	d	d	d	d	-	-	-	test d → CCR	N and Z set to reflect destination
UNLK		An	------	-	d	-	-	-	-	-	-	-	-	-	-	An → SP; (SP)+ → An	Remove local workspace from stack
	BWL	s,d	XNZVC	Dn	An	(An)	(An)+	-(An)	(i,An)	(i,An,Rn)	abs.W	abs.L	(i,PC)	(i,PC,Rn)	#n		

Condition Tests (+ OR, ! NOT, ⊕ XOR; [u] Unsigned, [a] Alternate cc)					
cc	Condition	Test	cc	Condition	Test
T	true	1	VC	overflow clear	!V
F	false	0	VS	overflow set	V
HI[u]	higher than	!(C + Z)	PL	plus	!N
LS[u]	lower or same	C + Z	MI	minus	N
HS[u],CC[a]	higher or same	!C	GE	greater or equal	!(N ⊕ V)
LO[u],CS[a]	lower than	C	LT	less than	(N ⊕ V)
NE	not equal	!Z	GT	greater than	!((N ⊕ V) + Z)
EQ	equal	Z	LE	less or equal	(N ⊕ V) + Z

Revised by Peter Csaszar, Lawrence Tech University – 2004-2006

An Address register (16/32-bit, n=0-7)
Dn Data register (8/16/32-bit, n=0-7)
Rn any data or address register
s Source, **d** Destination
e Either source or destination
#n Immediate data, **i** Displacement
BCD Binary Coded Decimal
↑ Effective address
1 Long only; all others are byte only
2 Assembler calculates offset
3 Branch sizes: **.B** or **.S** -128 to +127 bytes, **.W** or **.L** -32768 to +32767 bytes
4 Assembler automatically uses A, I, Q or M form if possible. Use #n.L to prevent Quick optimization

SSP Supervisor Stack Pointer (32-bit)
USP User Stack Pointer (32-bit)
SP Active Stack Pointer (same as A7)
PC Program Counter (24-bit)
SR Status Register (16-bit)
CCR Condition Code Register (lower 8-bits of SR)
N negative, **Z** zero, **V** overflow, **C** carry, **X** extend
* set according to operation's result, = set directly
\- not affected, **0** cleared, **1** set, **U** undefined

Distributed under the GNU general public use license.

17