

Proyecto Final - Circuitos Digitales II

MDIO

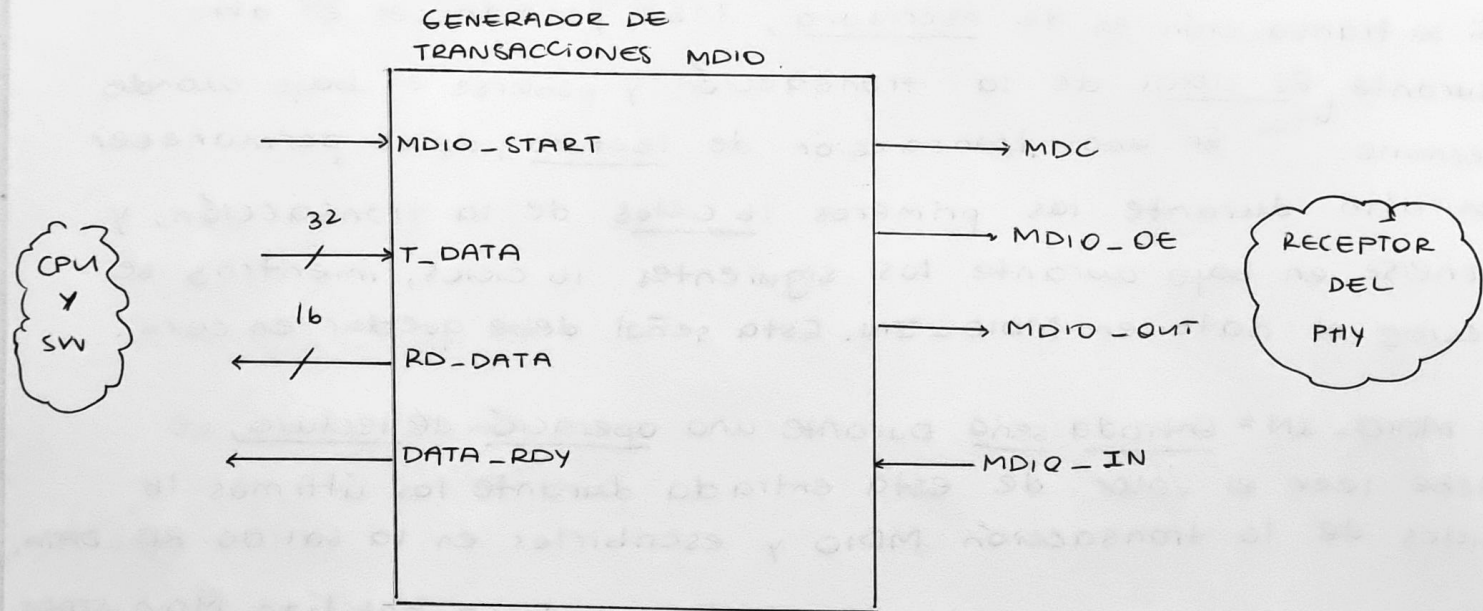
Cantidad de personas:

Fecha de entrega: 1 Julio a las 11:59 PM.

Parte 1. Generador de transacciones MDIO

1. Diseñe un generador de transacciones de acuerdo a lo clausula 22 del estándar IEEE 802.3, las secciones 22.2.2.13 (MII) y 22.2.2.14 (MDIO)

Imagen del generador de transacciones.



SEÑALES

1. CLK (NO ESTÁ EN LA FIGURA) = Entrada que llega al generador de transacciones desde el CPU con una frecuencia determinada.
2. MDC = SALIDA de reloj para el MDIO, que deberá tener una frecuencia de la mitad de la frecuencia de la entrada del CLK. Se debe generar MDC con la frecuencia correcta para cualquier valor de la frecuencia de entrada ~~de~~ CLK.
3. RESET (NO ESTÁ EN LA FIGURA) = Entrada de inicio del generador. Si RESET = 1 el generador funciona normalmente. De lo contrario vuelve

al estado inicial y todas las salidas toman el valor de cero.

4. MDIO-START = Pulso de un ciclo de reloj. Indica al generador que se ha cargado un valor en la entrada T-DATA y que se debe iniciar la transmisión de los datos a través de la salida serial. (MDIO-OUT)

5. MDIO-OUT = salida serial. Cuando se habilita MDIO-START = 1, se envía a través de la salida MDIO-OUT los bits que se observan en la entrada T-DATA, empezando por el bit más significativo y hasta completar los 32 bits.

6. MDIO-OE = Habilitación de MDIO-OUT. Esta salida debe detectar si la transacción ~~de escritura~~, ~~debe~~ es de lectura o escritura. Si la transacción es de escritura, debe permanecer en alto durante 32 ciclos de la transacción y ponerse en bajo cuando termine. ^{las} En una transacción de lectura, debe permanecer en alto durante los primeros 16 ciclos de la transacción, y ponerse en bajo durante los siguientes 16 ciclos, mientras se recibe el dato en MDIO-IN. Esta señal debe quedar en cero.

7. MDIO-IN = Entrada serie. Durante una operación de lectura, se debe leer el valor de esta entrada durante los últimos 16 ciclos de la transacción MDIO y escribirlos en la salida RD-DATA.

8. T-DATA [31:0] = Entrada paralela. Cuando se habilita MDIO-START, en el siguiente ciclo de reloj se transmite el bit T-DATA [31] por la salida MDIO-OUT y durante los siguientes ciclos se transmite un bit por ciclo hasta completar el envío de la palabra completa.

9. RD-DATA [15:0] = Esta salida debe producir los 16 bits que se reciben desde el PHY durante una transacción de lectura recibida en MDIO-IN. El valor de RD-DATA solo es válido cuando DATA-RDY es igual a 1.

10. DATA - RDY = Salida se pone en 1 cuando se ha completado la recepción de una palabra serial completa durante una transacción de lectura.

2. Escriba un código ~~de~~ ~~en~~ en Verilog del generador de transacciones MDIO, para esto debe realizar también un tester y un testbench. En archivos separados.

2.a El tester debe cubrir las siguientes pruebas

→ ESCRITURA

→ LECTURA

→ CONDICIÓN DE RESET.