

目录

I、模块介绍.....	1
1、主控&信号源模块.....	2
2、2号模块 数字终端&时分多址模块.....	8
3、3号模块 信源编译码模块.....	10
4、6号模块 信道编译码模块.....	13
5、7号模块 时分复用&时分交换模块.....	16
6、8号模块 基带传输编译码模块.....	19
7、9号模块 数字调制解调模块.....	21
8、13号模块 载波同步及位同步模块.....	24
9、21号模块 PCM 编译码及语音终端模块.....	27
II、实验基本操作说明.....	29
第一章 信源编码技术.....	30
实验一 抽样定理实验.....	30
实验二 PCM 编译码实验.....	37
实验三 ADPCM 编译码实验.....	44
实验四 Δm 及 CVSD 编译码实验.....	46
实验五 PAM 孔径效应及其应对方法.....	52
第二章 基带传输编译码技术.....	55
实验六 AMI 码型变换实验.....	55
实验七 HDB3 码型变换实验.....	60
实验八 CMI/BPH 码型变换实验.....	65
第三章 基本数字调制技术.....	69
实验九 ASK 调制及解调实验.....	69
实验十 FSK 调制及解调实验.....	71
实验十一 BPSK 调制及解调实验.....	74

实验十二 DBPSK 调制及解调实验.....	77
实验十三 QPSK/OQPSK 数字调制实验	85
第四章 信道编译码技术	91
实验十四 汉明码编译码实验	91
实验十五 BCH 码编译码实验	94
实验十六 循环码编译码实验	97
实验十七 卷积码编译码实验	101
实验十八 卷积交织及解交织实验	105
第五章 同步技术	108
实验十九 滤波法及数字锁相环法位同步提取实验.....	108
实验二十 模拟锁相环实验	116
实验二十一 载波同步实验	118
实验二十二 帧同步提取实验	120
第六章 时分复用及解复用技术	122
实验二十三 时分复用与解复用实验.....	122
第七章 综合实验	127
实验二十四 HDB3 线路编码通信系统综合实验	127

I、模块介绍

本实验平台采用模块化设计，下面主要介绍通信原理实验平台中的九个标配模块，以便了解各模块的具体功能及作用。标配模块包括有：

主控&信号源模块

2 号模块 数字终端&时分多址模块

3 号模块 信源编译码模块

6 号模块 信道编译码模块

7 号模块 时分复用&时分交换模块

8 号模块 基带传输编译码模块

9 号模块 数字调制解调模块

13 号模块 载波同步及位同步模块

21 号模块 PCM 编译码及语音终端模块

1、主控&信号源模块

一、按键及接口说明

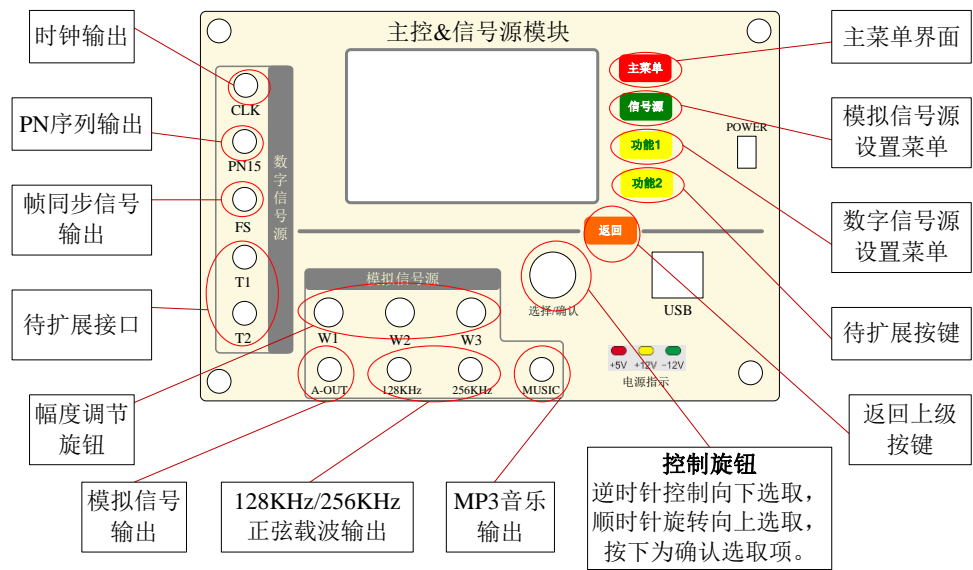


图 1 主控&信号源按键及接口说明

二、功能说明

该模块可以完成如下五种功能的设置，具体设置方法如下：

1、模拟信号源功能

模拟信号源菜单由“信号源”按键进入，该菜单下按“选择/确定”键可以依次设置：“输出波形”→“输出频率”→“调节步进”→“音乐输出”→“占空比”（只有在输出方波模式下才出现）。在设置状态下，选择“选择/确定”就可以设置参数了。菜单如下图所示：

模拟信号源	模拟信号源
输出波形：正弦波	输出波形：方波
输出频率：0001.00KHz	输出频率：0001.00KHz
调节步进：10Hz	调节步进：10Hz
音乐输出：音乐1	音乐输出：音乐1
	占空比：50%

(a) 输出正弦波时没有占空比选项

(b) 输出方波时有占空比选项

图 2 模拟信号源菜单示意图

注意：上述设置是有顺序的。例如，从“输出波形”设置切换到“音乐输出”需要按 3 次“选择/确定”键。

下面对每一种设置进行详细说明：

a. “输出波形”设置

一共有 6 种波形可以选择：

正弦波：输出频率 10Hz~2MHz

方波：输出频率 10Hz~200KHz

三角波：输出频率 10Hz~200KHz

DSBFC（全载波双边带调幅）：

由正弦波作为载波，音乐信号作为调制信号。输出全载波双边带调幅。

DSBSC（抑制载波双边带调幅）：

由正弦波作为载波，音乐信号作为调制信号。输出抑制载波双边带调幅。

FM：载波固定为 20KHz，音乐信号作为调制信号。

b. “输出频率”设置

“选择/确定”顺时针旋转可以增大频率，逆时针旋转减小频率。频率增大或减小的步进值根据“调节步进”参数来。

在“输出波形”DSBFC 和 DSBSC 时，设置的是调幅信号载波的频率；

在“输出波形”FM 时，设置频率对输出信号无影响。

c. “调节步进”设置

“选择/确定”顺时针旋转可以增大步进，逆时针旋转减小步进。步进分为：“10Hz”、“100Hz”、“1KHz”、“10KHz”、“100KHz”五档。

d. “音乐输出”设置

设置“MUSIC”端口输出信号的类型。有三种信号输出“音乐 1”、“音乐 2”、“3K+1K 正弦波”三种。

e. “占空比”设置

“选择/确定”顺时针旋转可以增大占空比，逆时针旋转减小占空比。占空比调节范围

10%~90%，以 10%为步进调节。

2、数字信号源功能

数字信号源菜单由“功能 1”按键进入，该菜单下按“选择/确定”键可以设置：“PN 输出频率”和“FS 输出”。菜单如下图所示：

数字信号源	
PN输出频率：	4K
FS输出：	模式1

图 3 数字信号源菜单

a. “PN 输出频率”设置

设置“CLK”端口的频率及“PN”端口的码速率。频率范围：1KHz~2048KHz。

b. “FS 输出”设置

设置“FS”端口输出帧同步信号的模式：

模式 1： 帧同步信号保持 8KHz 的周期不变，帧同步的脉宽为 CLK 的一个时钟周期。

（要求“PN 输出频率”不小于 16KHz，主要用于 PCM、ADPCM 编译码帧同步及时分复用实验）

模式 2： 帧同步的周期为 8 个 CLK 时钟周期，帧同步的脉宽为 CLK 的一个时钟周期。

（主要用于汉明码编译码实验）

模式 3： 帧同步的周期为 15 个 CLK 时钟周期，帧同步的脉宽为 CLK 的一个时钟周

期。（主要用于 BCH 编译码实验）

3、通信原理实验菜单功能

按“主菜单”按键后的第一个选项“通信原理实验”，再确定进入各实验菜单。如下图所示：

主菜单	通信原理实验
1 通信原理实验	1 抽样定理
2 模块设置	2 PCM编码
3 系统升级	3 ADPCM编码
	4 Δm 及CVSD编译码
	5 ASK数字调制解调
	6 FSK数字调制解调

(a) 主菜单

(b) 进入通信原理实验菜单

图 4 设置为“通信原理实验”

进入“通信原理实验”菜单后，逆时针旋转光标会向下走，顺时针旋转光标会向上走。按下“选择/确认”时，会设置光标所在实验的功能。有的实验有会跳转到下级菜单，有的则没有下级菜单，没有下级菜单的会在实验名称前标记“√”符号。

在选中某个实验时，主控模块会向实验所涉及到的模块发命令。因此，需要这些模块电源开启，否则，设置会失败。实验具体需要哪些模块，在实验步骤中均有说明，详见具体实验。

4、模块设置功能*（该功能只在自行设计实验时用到）

按“主菜单”按键后的第二个选项“模块设置”，再确定进入模块设置菜单。在“模块设置”菜单中可以对各个模块的参数分别进行设置。如下图所示：

模块设置
1号 语音终端&用户接口
2号 数字终端&时分多址
3号 信源编译码
7号 时分复用&时分交换
5 ASK数字调制解调
6 FSK数字调制解调

图 5 “模块设置”菜单

a. 1 号 语音终端&用户接口

设置该模块两路 PCM 编译码模块的编译码规则是 A 律还是 μ 律。

b. 2 号 数字终端&时分多址

设置该模块 BSOUT 的时钟频率。

c. 3号 信源编译码

可设置该模块 FPGA 工作于“PCM 编译码”、“ADPCM 编译码”、“LDM 编译码”、“CVSD 编译码”、“FIR 滤波器”、“IIR 滤波器”、“反 SINC 滤波器”等功能。由于模块的端口会在不同功能下有不同用途，下面对每一种功能进行说明：

i. PCM 编译码

FPGA 完成 PCM 编译码功能，同时完成 PCM 编码 A/ μ 律或 μ /A 律转换的功能。其子菜单还能够设置 PCM 编译码 A/ μ 律及 A/ μ 律转换的方式。端口功能如下：

- 编码时钟： 输入编码时钟。
- 编码帧同步： 输入编码帧同步。
- 编码输入： 输入编码的音频信号。
- 编码输出： 输出编码信号。
- 译码时钟： 输入译码时钟。
- 译码帧同步： 输入译码帧同步。
- 译码输入： 输入译码的 PCM 信号。
- 译码输出： 输出译码的音频信号。
- A/ μ -In： A/ μ 律转换输入端口。
- A/ μ -Out： A/ μ 律转换输出端口。

ii. ADPCM 编译码

FPGA 完成 ADPCM 编译码功能，端口功能和 PCM 编译码一样。

iii. LDM 编译码

FPGA 完成简单增量调制编译码功能，端口除了“编码帧同步”和“译码帧同步”是没用到的（LDM 编译码不需要帧同步），其他端口功能与 PCM 编译码一样。

iv. CVSD 编译码

FPGA 完成 CVSD 编译码功能，端口除了“编码帧同步”和“译码帧同步”是没用到的（CVSD 编译码不需要帧同步），其他端口功能与 PCM 编译码一样。

v. FIR 滤波器

FPGA 完成 FIR 数字低通滤波器功能（采用 100 阶汉明窗设计，截止频率为 3KHz）。该功能主要用于抽样信号的恢复。端口说明如下：

编码输入： FIR 滤波器输入口。

译码输出： FIR 滤波器输出口。

vi. IIR 滤波器

FPGA 完成 IIR 数字低通滤波器功能（采用 8 阶椭圆滤波器设计，截止频率为 3KHz）。该功能主要用于抽样信号的恢复。端口与 FIR 滤波器相同。

vii. 反 SINC 滤波器

FPGA 完成反 SINC 数字低通滤波器。该功能主要用于消除抽样的孔径效应。端口与 FIR 滤波器相同。

d. 7 号 时分复用&时分交换

功能一是设置时分复用的速率 256Kbps/2048Kbps。功能二是当复用速率为 2048Kbps 时，调整 DIN4 时隙。

e. 8 号 基带编译码

设置该模块 FPGA 工作在“AMI”、“HDB3”、“CMI”、“BPH”编译码模式。

5、系统升级

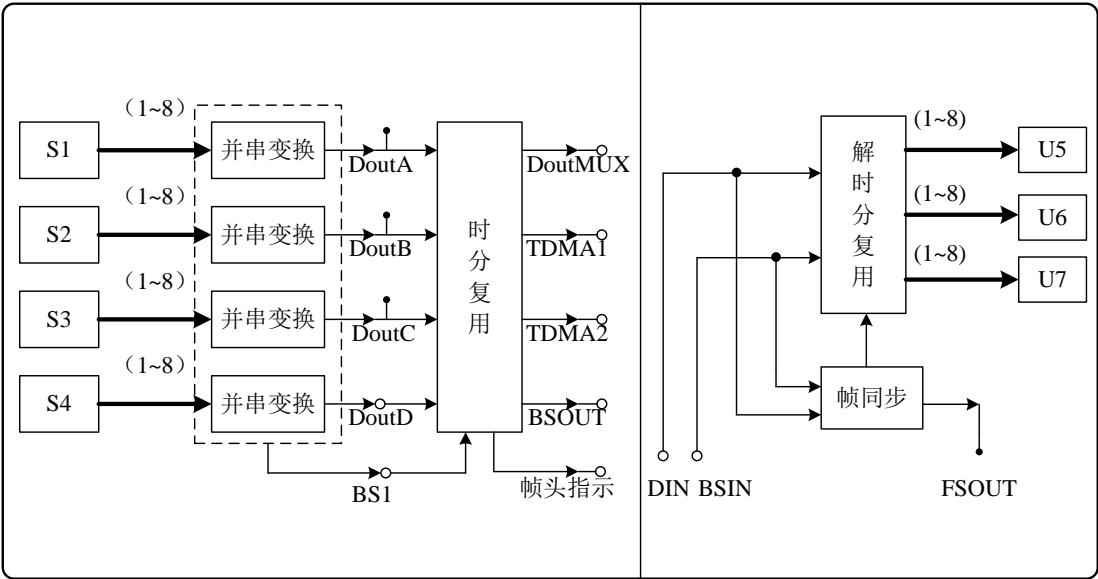
此选项用于模块内部程序升级时使用。

三、注意事项

- 1、实验开始时要将所需模块固定在实验箱上，并确定接触良好，否则菜单无法设置成功。
- 2、信号源设置中，模拟信号源输出步进可调节，便于不同频率变化调节。

2、2 号模块 数字终端&时分多址模块

一、模板框图



二、模块简介

时分复用 (TDMA) 适用于数字信号的传输。由于信道的位传输率超过每一路信号的数据传输率,因此可将信道按时间分成若干片段轮换地给多个信号使用。每一时间片由复用的一个信号单独占用,在规定的时间内,多个数字信号都可按要求传输到达,从而也实现了一条物理信道上传输多个数字信号。

三、模块功能说明

1、时分复用。通过拨码开关设置 4 组数字信号源 (S1、S2、S3、S4) 的数据,任选一组设置为帧同步码 “01110010”,其它三组设置易于观察的数据。四组数据分别经过并串变换后进入 CPLD 完成时分复用。

2、解时分复用。将时分复用后的信号输入到解时分复用模块,同时加载一个帧同步信号就得到解复用的信号,通过 3 组 LED 行阵显示除帧同步码的数字信号。

四、端口说明

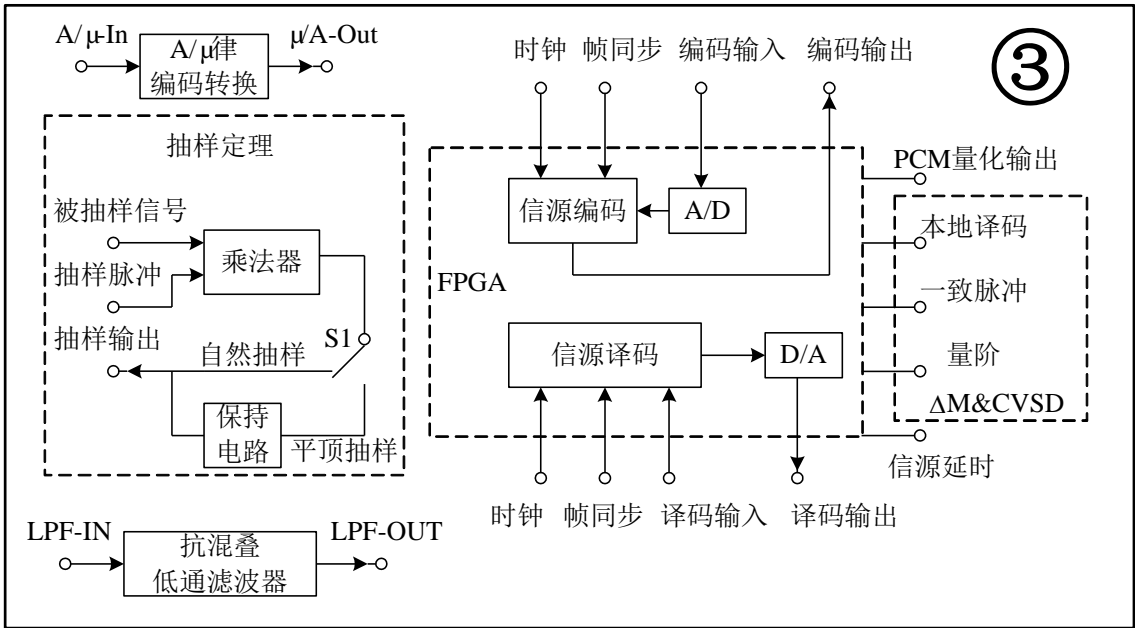
模块	端口名称	端口功能
时分复用	S1-S4	数字信号拨码输入
	U1-U4	显示对应的数字输入信号
	DoutA-DoutC	对应数字信号观测点
	DoutD	对应数字信号观测点/8 位数字信号输出
	BS1	位同步时钟信号输入
	DoutMUX	时分复用输出（DoutA、DoutB、DoutC、DoutD）
	TDMA1	时分复用输出（01110010、00110011、DoutA、DoutB）
	TDMA2	时分复用输出（01110010、01010101、DoutC、DoutD）
	BSOUT	位同步信号输出
	帧头指示	帧头指示信号（仅用于信道编码时的辅助观测）
解复用	DIN	时分复用信号输入
	BSIN	位同步信号输入
	FSOUT	帧同步信号观测点
	U5-U7	显示解复用的信号

五、可调参数说明

拨码开关 S1-S4。每一组都有 8 位开关，1 号开关对应数字信号的最高位。拨码开关上拨表示数字信号“1”，下拨表示数字信号“0”。

3、3 号模块 信源编译码模块

一、模块框图



二、模块简介

在信源→信源编码→信道编码→信道传输（调制/解调）→信道译码→信源译码→新宿的整个信号传播连路中,本模块功能属于信源编码与信源译码(A/D 与 D/A)环节,通过 ALTERA 公司的 FPGA (EP2C5T144C8N) 完成包括抽样定理、抗混叠低通滤波、A/μ 律转换、PCM 编译码、ΔM&CVSD 编译码的功能与应用。帮助实验者学习并理解信源编译码的概念和具体过程,并可用于二次开发。

三、模块功能说明

1、抽样定理

被抽样信号与抽样脉冲的相乘所得信号可以选择是否经过保持电路,以输出自然抽样或平顶抽样。

2、低通混叠滤波

该滤波器为 3.4KHz 的 8 阶巴特沃斯低通滤波器,可用于抽样信号的恢复及信源编码的前置抗混滤波。

3、A/ μ 律转换

针对不同应用需求，本模块提供 A 律与 μ 律的转换。

4、PCM 编译码

编码输入信号默认采用本模块抽样输出信号，亦可以二次开发采用外部信号，同时提供时钟脉冲与帧同步信号，即可实现译码端的信号输出。

5、 Δm &CVSD 编译码

增量调制编译码功能提供本地译码、一致脉冲以及量阶调整的信号引出观测，方便实验者了解并掌握增量调制的具体过程。

四、端口说明

端口名称	说明
S3	模块总开关。
被抽样信号	可输入信号源的正弦波信号。
抽样脉冲	输入信号源的方波信号。
S1	保持电路切换开关，实现自然抽样/平顶抽样。
抽样输出	输出抽样后信号。
LPF-IN	抗混叠低通滤波器输入。
LPF-OUT	抗混叠低通滤波器输出。
A/ μ -In	A 律或 μ 律输入。
A/ μ -Out	μ 律或 A 律输出。
时钟（编码）	待编码信号的时钟输入。
帧同步（编码）	待编码信号的帧同步信号输入。
编码输入	待编码信号输入。
编码输出	已编码信号输出。
时钟（译码）	待译码信号的时钟输入。
帧同步（译码）	待译码信号的帧同步信号输入。
译码输入	待译码信号输入。

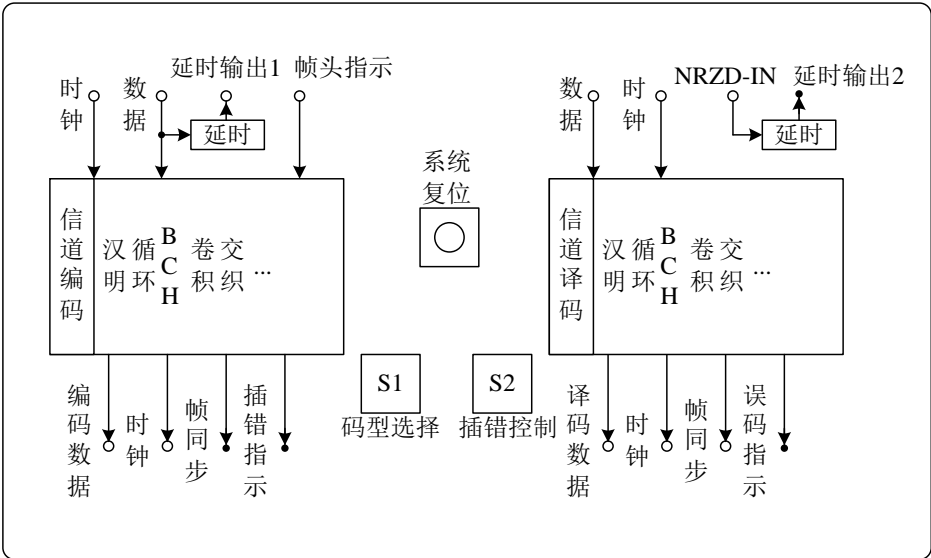
译码输出	已译码信号输出。
PCM 量化输出	PCM 编码输出之后，G.711 协议变换之前的信号输出。
本地译码	$\Delta M\&CVSD$ 编码当中的本地译码器输出。
一致脉冲	CVSD 编码当中量阶调整时的一致脉冲输出。
量阶	$\Delta M\&CVSD$ 编码当中量阶调整时的量阶输出。
信源延时	$\Delta M\&CVSD$ 编码之前的信源延时输出，供辅助观测。

五、可调参数说明

S1 开关可切换自然抽样/平顶抽样。

4、6 号模块 信道编译码模块

一、模块框图



二、模块简介

数字信号在传输中往往由于各种原因，使得在传送的数据流中产生误码，从而使接收端产生图象跳跃、不连续、出现马赛克等现象。所以通过信道编码这一环节，对数码流进行相应的处理，使系统具有一定的纠错能力和抗干扰能力，可极大地避免码流传送中误码的发生，这就使得信道编译码过程显得尤为重要。

三、模块功能说明

- 1、汉明码。汉明码利用了奇偶校验位的概念，通过在数据位后面增加一些比特，不仅可以验证数据是否有效，还能在数据出错的情况下指明错误位置。
- 2、循环码。具有某种循环特性的线性分组码。每位代码无固定权值，任何相邻的两个码组中，仅有一位代码不同。
- 3、BCH 码。BCH 码解决了生成多项式与纠错能力的关系问题，可以在给定纠错能力要求的条件下寻找到码的生成多项式。
- 4、卷积码。卷积码是一种非分组码，通常适用于前向纠错。
- 5、交织码。交织编码的目的是把一个较长的突发差错离散成随机差错，改善移动通信的传输特性。

四、端口说明

模块	端口名称	端口说明
编码	时钟	编码时钟输入
	数据	数据输入
	编码数据	编码数据输出
	时钟	编码时钟输出
	帧头指示	帧头指示信号观测点
	延时输出 1	延时输出信号观测点
	帧同步	帧同步信号观测点
	插错指示	插错指示观测点
译码	数据	数据输入
	时钟	译码时钟输入
	译码数据	译码数据输出
	时钟	译码时钟输出
	帧同步	帧同步信号输出
	NRZD-IN	延时输入
	延时输出 2	延时输出信号观测点
	误码指示	误码指示观测点
系统	系统复位	系统复位按键
	码型选择	码型选择 4 位拨码开关
	插错控制	插错控制 4 位拨码开关

五、可调参数说明

1、拨码开关 S1，码型选择说明。

码型	汉明	循环	BCH	卷积编码	卷积译码	卷积编码+交织	卷积译码+解交织
编码	0001	0010	0011	0100	0101	1100	1101

2、拨码开关 S2，插错控制说明。在不同的码型下，S2 的功能有所不同。

(1) 汉明&循环

编码	0000	0001	0010	0011	0100
插错	无错	单个错	两个错	3 个错模式 1	3 个错模式 2

(2) BCH

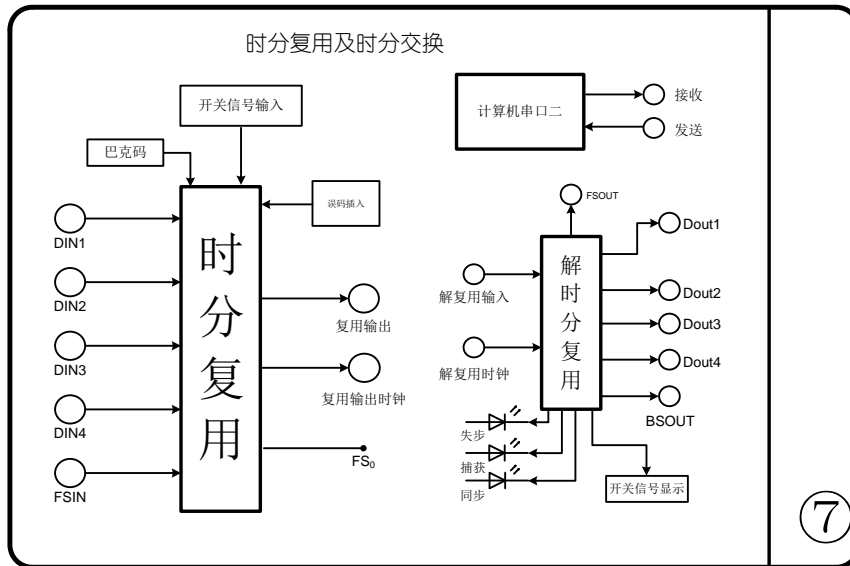
编码	0000	0001	0010	0011	0100	0101	0110	0111	1000
插错	无错	单个错	两个错	3 个错	4 个错	5 个错	6 个错	7 个错 模式 1	7 个错 模式 2

(3) 卷积&交织

编码	0000	0001	0010
插错	无错	突发错	连续错

5、7 号模块 时分复用&时分交换模块

一、模块框图



二、模块简介

复用是通信系统中较为重要的一环节，复用目的是为了实现多路信号在同一信道上传输以达到减少对资源的占用。应用于信道编码与基带传输编码中间，将一物理信道分为一个个的物理碎片，周期性的利用某一时隙，最后将其组合起来，形成以一完整的信号。时分交换是在时分复用中的一个过程，而时分复用与时分交换模块也可应用于程控交换通信系统中。

三、模块功能说明

1、时分复用

当复用输出的为模式 256K 时，只用来观测 3 路帧同步（即时隙 0、1、2，这三路信号就是对应的巴克码、DIN1 和 DIN2 的接收数据），开关信号在 3 时隙。由于 256K 模式复用只能提供 4 个时隙。因此，DIN3 和 DIN4 在 256K 复用模式下是无效的。

若模式为 2048K 时（速率为 2M 的 E1 传输），巴克码、DIN1、DIN2、DIN3、DIN4 分别在 0~4 时隙。开关信号默认在第 5 时隙，但其所在时隙可以由主控模块进行设置。

2、解时分复用

解时分复用与时分复用是相对应的一部分，用于基带传输编译码与先到译码模块之间，把配置在分立周期间隔上的时分复用信号解开，在解复用输入与解复用时钟输入处接入信

号，最后由 Dout1-Dout4 整理输出，与复用时的输入 DIN1-DIN4 始终相互对应的。

3、计算机串口二

与计算机连接的一接口，为 RS232 串口，当电平为 1 时，将输入±15v 的电压转换为 TTL 电平，电平为 0 时，将-15v 的电压转换为 0v)。

四、端口说明

模块	端口名称	端口说明
时分复用	开关信号输入	输入电平信号
	巴克码	内部自己给的，复用时放在 0 时隙（01110010）
	误码插入	在做帧同步实验时进行误码的插入
	DIN1	复用时放于第一时隙
	DIN2	复用时放于第二时隙
	DIN3	复用时放于第三时隙
	DIN4	复用时放于第四时隙
	FSIN	固定信号源，FS 端口；与 PCM 编码数据对齐
	复用输出	输出复用后信号
	复用输出时钟	输出复用后时钟信号
	FS ₀	第 0 时隙帧同步信号
解时分复用	解复用输入	输入复用信号
	解复用时钟	输入复用时钟信号
	FSOUT	为解复用模块提取帧同步，主要用于 PCM 译码
	Dout1	解复用时调整输出第一时隙
	Dout2	解复用时调整输出第二时隙
	Dout3	解复用时调整输出第三时隙
	Dout4	解复用时调整输出第四时隙
	BSOUT	为解复用模块提取位同步
	开关信号显示	将开关信号显示于光条上

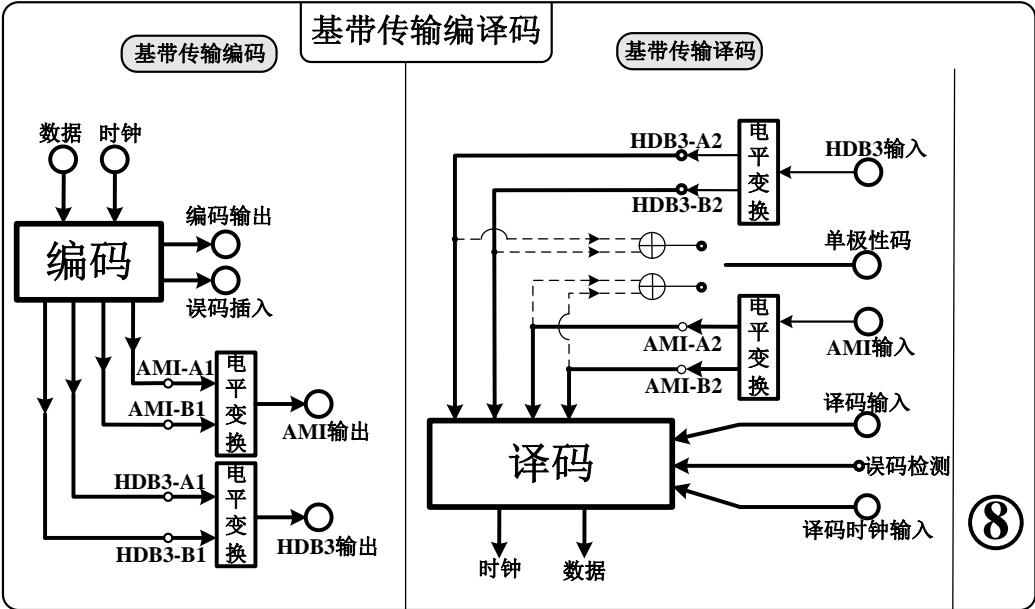
计算机串口二	接收	电压接入
	发送	电压输出

五、可调参数说明

- 1、开关信号输入是由一组八键二电平的拨码开关构成的，相应电平的选择即为相应模式。
- 2、开关信号显示是一组由八个发光二极管构成，其中灯亮为高电平 1，灯灭为低电平 0。
- 3、误码插入，在做帧同步实验时进行误码的插入，其中有两种出入方式，一是“短按”，即插入单次误码；二是“长按”，即插入多次误码。

6、8 号模块 基带传输编译码模块

一、模块框图



二、模块简介

基带传输，一种不搬移基带信号频谱的传输方式，在线路中直接传送数字信号的电脉冲。未对载波调制的待传信号称为基带信号，它所占的频带称为基带，基带的高限频率与低限频率之比通常远大于 1。一般用于工业生产中。模式为：服务器—终端服务器—电话线—基带—终端，ISO 中属于物理层设备。这是一种最简单的传输方式，近距离通信的局域网都采用基带传输。

三、模块功能说明

1、基带传输编码

完成 AMI、HDB3、CMI、BPH 等基带传输码型的编码工作。其中，由于 AMI 和 HDB3 是 3 极性码。FPGA 在完成 AMI 及 HDB3 编码后，需要进行电平变换。另外，还有误码插入功能，是为了验证基带传输编码是否具有误码告警的能力。

2、基带传输译码

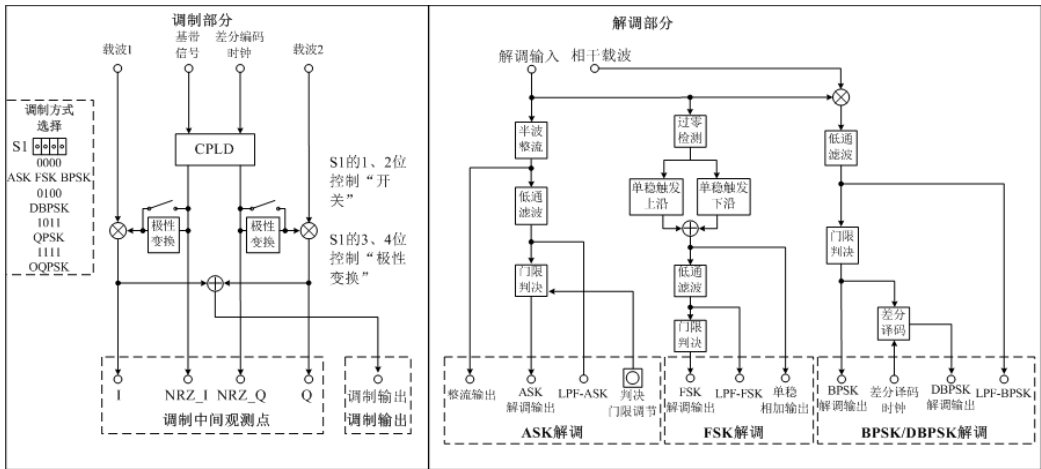
完成 AMI、HDB3、CMI、BPH 等基带码型的译码工作。其中，由于 AMI 及 HDB3 是 3 极性码。在 FPGA 译码前需要加入电平反变换功能。

四、端口说明

模块	端口名称	端口说明
基带传输编码	数据	数据信号输入
	时钟	时钟信号输入
	编码输出	编码信号输出
	误码插入	误码数据插入观测点，指示编码端错误
	AMI-A1	AMI-A1 信号编码后波形观测点
	AMI-B1	AMI-B1 信号编码后波形观测点
	AMI 输出	AMI 信号编码后输出
	HDB3-A1	HDB3-A1 信号编码后波形观测点
	HDB3-B1	HDB3-B1 信号编码后波形观测点
	HDB3 输出	HDB3 信号编码后输出
基带传输译码	HDB3 输入	HDB3 编码后的信号输入
	HDB3-A2	HDB3-A2 电平变换后波形观测点
	HDB3-B2	HDB3-B2 电平变换后波形观测点
	单极性码	单极性码输出
	AMI 输入	AMI 编码后的信号输入
	AMI-A2	AMI-A2 电平变换后波形观测点
	AMI-B2	AMI-B2 电平变换后波形观测点
	译码输入	译码信号输入
	译码时钟输入	译码时钟信号输入
	误码检测	检测插入的误码
	时钟	译码后时钟信号输出
	数据	译码后数据信号输出

7、9 号模块 数字调制解调模块

一、模块框图



二、模块简介

在信源→信源编码→信道编码→信道传输（调制/解调）→信道译码→信源译码→信宿的整个信号传播连路中，本模块功能属于数字调制解调环节，通过 CPLD 完成 ASK、FSK、BPSK/DBPSK 的调制解调实验。帮助实验者学习并理解数字调制解调的概念和具体过程，并可分别单独用于二次开发。

三、模块功能说明

1、调制方式说明

本模块可以支持：ASK/FSK/BPSK/DBPSK/QPSK/OQPSK。其中调制方式与载波频率对应表如下：

	载波 1	载波 2
ASK	128KHz	无
FSK	256KHz	128KHz
其他	256KHz	256KHz

2、调制部分

所有调制方式的待调制的基带信号、时钟以及载波统一在此部分对应端口输入输出。

3、调制中间观测点部分

此部分可观测到调制过程产生的 NRZ_I, NRZ_Q 以及 I, Q 信号。

4、解调部分

所有待解调信号以及相干载波统一在此部分对应端口输入，并且：

- (1) ASK 解调输出部分，观测点包括整流输出和低通滤波输出，以及门限调节。
- (2) FSK 解调输出部分，观测点包括单稳相加输出和低通滤波输出。
- (3) BPSK/DBPSK 解调输出部分，观测点有低通滤波输出，并且输出 BPSK 解调信号（可观测）后还可以继续通过差分译码（需差分译码时钟输入）得到 DBPSK 相干解调输出。

四、端口说明

端口名称		说明
总开关	S2	模块总开关。
调制输入输出部分	基带信号	输入待调制的信号源。
	差分编码时钟	输入差分编码时钟。
	载波 1	输入 1 号载波。
	载波 2	输入 2 号载波。
	调制输出	调制信号输出端口。
调制中间观测点	NRZ_I	调制过程 NRZ_I 分量输出。
	NRZ_Q	调制过程 NRZ_Q 分量输出。
	I	NRZ_I 与载波 1 相乘所得 I 信号观测点。
	Q	NRZ_Q 与载波 2 相乘所得 Q 信号观测点。
解调输入部分	解调输入	输入调制信号
	相干载波	输入相干载波信号
ASK 解调	整流输出	半波整流后的输出观测点。
	LPF-ASK	低通滤波后的输出观测点。
	ASK 解调输出	ASK 解调输出端口。
	判决门限调节	调节门限判决的门限值。
FSK 解调	单稳相加输出	单稳触发上下沿相加所得输出。
	LPF-FSK	低通滤波后的输出观测点。

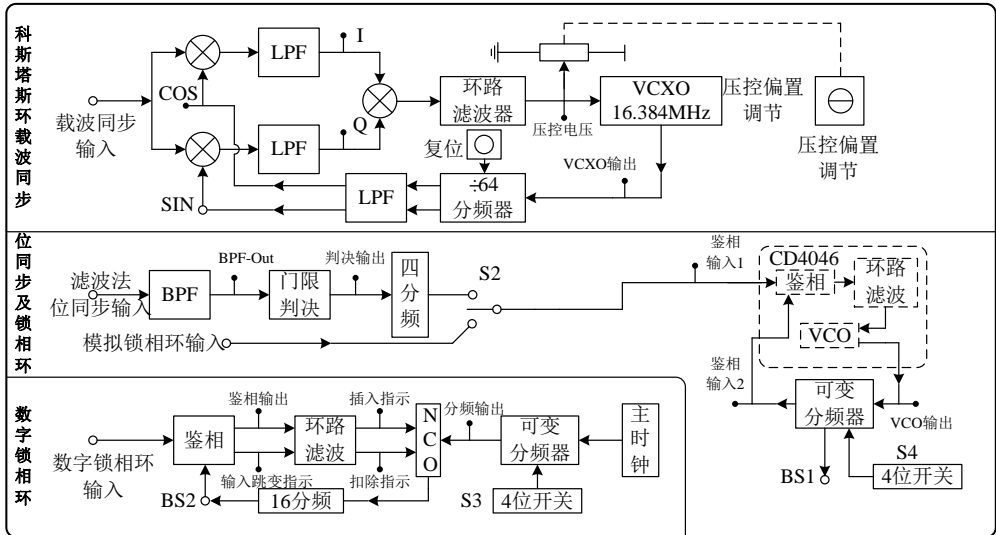
	FSK 解调输出	FSK 解调输出端口。
BPSK/DBPSK 解调	LPF-BPSK	低通滤波后的输出观测点。
	BPSK 解调输出	BPSK 解调输出端口。
	差分译码时钟	输入差分译码时钟信号。
	DBPSK 解调输出	DBPSK 解调输出端口。

五、可调参数说明

- 1、S1:通过 S1 拨码开关选择:0000ASK/FSK/BPSK, 0100DBPSK, 1011QPSK, 1111OQPSK。
- 2、W1: 通过 W1 调节门限判决的门限值。

8、13 号模块 载波同步及位同步模块

一、模块框图



二、模块简介

同步是通信系统中一个重要的实际问题。当采用同步解调或相干检测时，接收端需要提供一个与发射端调制载波同频同相的相干载波，这就需要载波同步。在最佳接收机结构中，需要对积分器或匹配滤波器的输出进行抽样判决。接收端必须产生一个用作抽样判决的定时脉冲序列，它和接收码元的终止时刻应对齐。这就需要位同步。

三、模块功能说明

1、科斯塔斯环载波同步

在科斯塔斯环载波同步模块中，压控振荡器输出信号供给一路相乘器，压控振荡器输出经 90° 移相后的信号则供给另一路。两者相乘以后可以消除调制信号的影响，经环路滤波器得到仅与压控振荡器输出和理想载波之间相位差有关的控制电压，从而准确地对压控振荡器进行调整，恢复出原始的载波信号。

2、位同步及锁相环

滤波法位同步提取，信号经一个窄带滤波器，滤出同步信号分量，通过门限判决和四分频后提取位同步信号。锁相法位同步提取，在接收端利用锁相环电路比较接收码元和本地产生的位同步信号的相位，并调整位同步信号的相位，最终获得准确的位同步信号。

3、数字锁相环

压控振荡器的频率变化时，会引起相位的变化，在鉴相器中与参考相位比较，输出一个与相位误差信号成比例的误差电压，再经过低通滤波器，取出其中缓慢变动数值，将压控振荡器的输出频率拉回到稳定的值上来，从而实现了相位稳定。

四、端口说明

模块	端口名称	端口说明
科斯塔斯环载波同步	载波同步输入	载波同步信号输入
	COS	余弦信号观测点
	SIN	正弦信号输入
	I	信号和 $\pi/2$ 相载波相乘滤波后的波形观测点
	Q	信号和 0 相载波相乘滤波后的波形观测点
	压控电压	误差电压观测点
	VCXO	压控晶振输出
	复位	分频器重定开关
	压控偏置调节	压控偏置电压调节
位同步及锁相环	滤波法位同步输入	滤波法位同步基带信号输入
	模拟锁相环输入	模拟锁相环信号输入
	S2	位同步方法选择开关
	鉴相输入 1	接收位同步信号观测点
	鉴相输入 2	本地位元元同步信号观测点
	VCO 输出	压控振荡器输出信号观测点
	BS1	合成频率信号输出
	分频设置	设置分频频率
数字锁相环	数字锁相环输入	数字锁相环信号输入
	BS2	分频信号输出
	鉴相输出	输出鉴相信号观测点

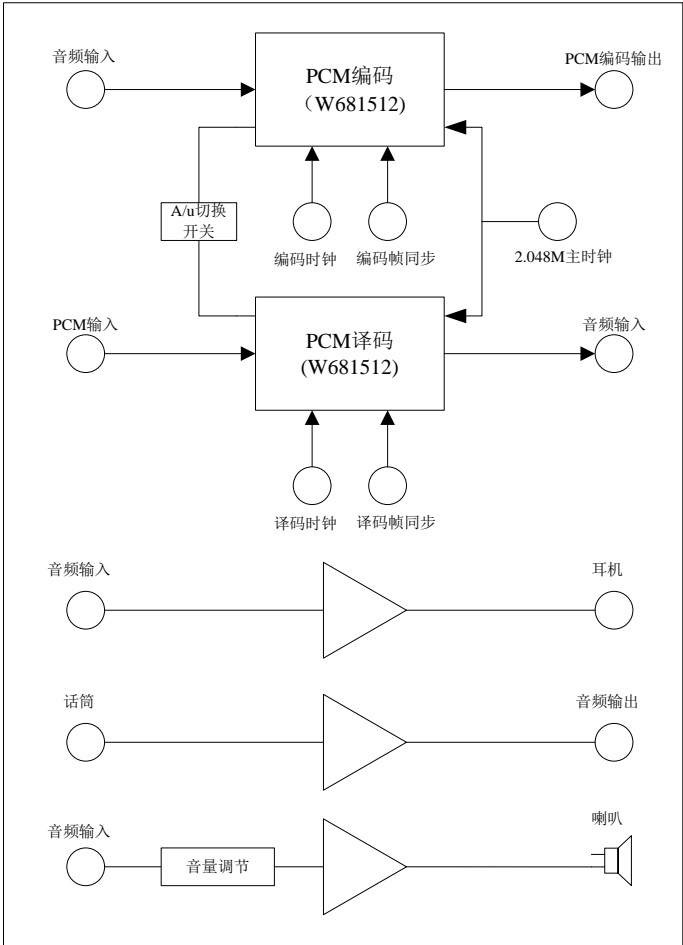
	输入跳变指示	信号跳变观测点
	插入指示	插入信号观测点
	扣除指示	扣除信号观测点
	分频输出	时钟分频信号观测点
	分频设置	设置分频频率

五、可调参数说明

- 1、S2，向上拨动，选择滤波法位同步电路；向下拨动，选择锁相环频率合成电路。
- 2、压控偏置调节，调节压控偏置电压。
- 3、分频设置，设置分频频率，“0000”输出 4096KHz 频率，“0011”输出 512KHz 频率，“0100”输出 256KHz 频率，“0111”输出 32KHz 频率。

9、21 号模块 PCM 编译码及语音终端模块

一、模块框图



二、模块简介

在通信原理实验中，语音信号的编译码过程十分重要。整个通话过程就是一个最基本的数字通信过程，在实际生活中具有广泛的应用。该模块采用 PCM 编译码专用集成芯片 W681512 完成信源编译码功能，并提供了耳机和话筒的接口，同时融入了扬声器。

三、模块功能说明

1、PCM 编译码单元（W681512 集成芯片）

包含有 PCM 编码及译码功能，可通过开关切换 A 律或 μ 律编译码方式。

2、话筒接口单元

可将耳麦的话筒端接入话筒接口，用于将话音信号送入实验传输系统中。

3、耳机接口单元

可将耳麦的耳机端接至耳机接口，用于反馈实验传输系统中的话音信号。

4、扬声器单元

将模拟语音信号经功放，送入扬声器播放。

四、端口说明

端口名称	端口功能
主时钟	W681512 芯片工作时钟输入
音频输入（TH5）	语音信号终端输入
编码时钟	PCM 编码时钟脉冲输入
编码帧同步	PCM 编码帧同步信号输入
PCM 编码输出	PCM 编码信号输出
PCM 译码输入	PCM 译码信号输入
译码时钟	PCM 译码时钟脉冲输入
译码帧同步	PCM 译码帧同步信号输入
音频输出	语音信号终端输出
MIC1	话筒插座
话筒输出	话筒信号输出
耳机输入	耳机信号输入
PHONE1	耳机插座
音频输入（TH12）	扬声器信号输入
音量	调节输出语音音量

五、可调参数说明

1、音量 W1：旋转音量旋钮调节功放的放大倍数，实现音频信号输出频率的大小调节。

II、实验基本操作说明

本说明适用于创新实训平台，阐述了实验前期模块准备、参数设置、波形观测等一系列基本操作，为实验者提供了一定的操作参考方法。

1、实验前先检查所需模块是否固定好，供电是否良好。在未连线的情况下打开实验箱总电源开关及各模块电源开关，模块左边电源指示灯应全亮；若不亮，请关电后拧紧模块四角的螺丝再检查。

2、准备工作做完后，请在断电情况下根据实验指导书步骤进行连线。

3、打开电源开关后需要先进行菜单设置再进行实验。开电后，首先弹出的是 LOGO 界面，然后自动进入到主菜单界面，旋转控制旋钮选择所需实验课程，按下旋钮进入实验课程，再在实验课程中选择所需实验。选择所需实验时会弹出响应的实验信息提示，按下确定键，提示框即消失，进入所选实验界面。

4、实验观测前，需要调节信号源输出信号相关参数。用示波器探头夹夹住导线的金属头，将导线另一头连接待测信号源输出端口，再调节相应旋钮和按键开关。

5、观测实验波形时，有三种基本测试方法。

(1) 对于测试勾，可直接用示波器探头夹夹住测试后并确定夹紧即可；

(2) 或将示波器探头夹取下来，直接用探头夹接触测试点，观察波形时需要注意固定好示波器探头；

(3) 对于台阶插座，可用导线连接台阶座与示波器探头夹子，连接方法与实验基础操作说明第四点中的叙述相同。

6、本实验指导书中实验步骤基本分为四点：

(1) 连线；

(2) 实验初始状态设置，此设置中包含菜单设置，实验前模块拨码开关设置以及信号源输出设置等；

(3) 实验初始状态说明，统一说明了实验中各信号源初始状态及实验环境；

(4) 观测，针对各实验项目要求，用示波器等辅助仪器观测并记录实验结果。

第一章 信源编码技术

实验一 抽样定理实验

一、实验目的

- 1、 了解抽样定理在通信系统中的重要性。
- 2、 掌握自然抽样及平顶抽样的实现方法。
- 3、 理解低通采样定理的原理。
- 4、 理解实际的抽样系统。
- 5、 理解低通滤波器的幅频特性对抽样信号恢复的影响。
- 6、 理解低通滤波器的相频特性对抽样信号恢复的影响。
- 7、 理解带通采样定理的原理。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、3 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图

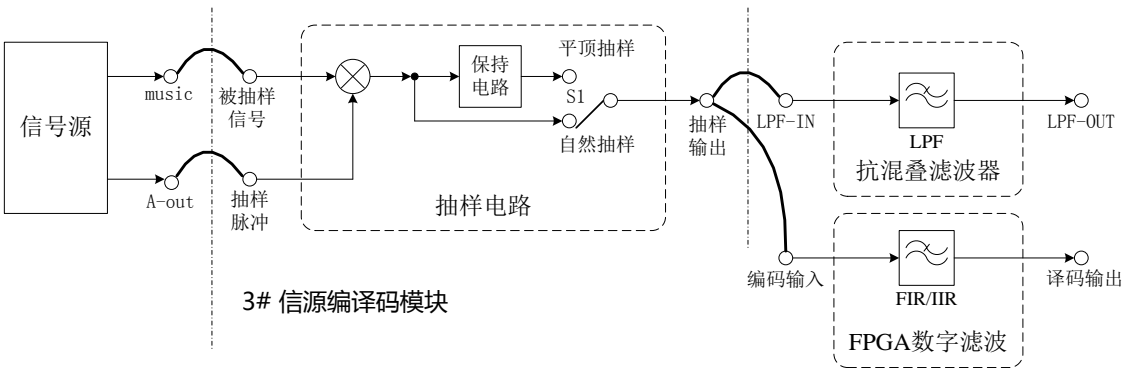


图1-1 抽样定理实验框图

2、实验框图说明

抽样信号由抽样电路产生。将输入的被抽样信号与抽样脉冲相乘就可以得到自然抽样信号，自然抽样的信号经过保持电路得到平顶抽样信号。平顶抽样和自然抽样信号是通过开关

S1切换输出的。

抽样信号的恢复是将抽样信号经过低通滤波器，即可得到恢复的信号。这里滤波器可以选用抗混叠滤波器（8阶3.4kHz的巴特沃斯低通滤波器）或FPGA数字滤波器（有FIR、IIR两种）。反sinc滤波器不是用来恢复抽样信号的，而是用来应对孔径失真现象。

要注意，这里的数字滤波器是借用的信源编译码部分的端口。在做本实验时与信源编译码的内容没有联系。

四、实验步骤

实验项目一 抽样信号观测及抽样定理验证

概述：通过不同频率的抽样时钟，从时域和频域两方面观测自然抽样和平顶抽样的输出波形，以及信号恢复的混叠情况，从而了解不同抽样方式的输出差异和联系，验证抽样定理。

1、关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：MUSIC	模块 3：TH1(被抽样信号)	将被抽样信号送入抽样单元
信号源：A-OUT	模块 3：TH2(抽样脉冲)	提供抽样时钟
模块 3：TH3(抽样输出)	模块 3：TH5(LPF-IN)	送入模拟低通滤波器

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【抽样定理】。调节主控模块的W1使A-out输出峰峰值为3V。

3、此时实验系统初始状态为：被抽样信号MUSIC为幅度4V、频率3K+1K正弦合成波。抽样脉冲A-OUT为幅度3V、频率9KHz、占空比20%的方波。

4、实验操作及波形观测。

（1）观测并记录自然抽样前后的信号波形：设置开关S1^{3#}为“自然抽样”档位，用示波器分别观测MUSIC^{主控&信号源}和抽样输出^{3#}。

（2）观测并记录平顶抽样前后的信号波形：设置开关S1^{3#}为“平顶抽样”档位，用示波器分别观测MUSIC^{主控&信号源}和抽样输出^{3#}。

（3）观测并对比抽样恢复后信号与被抽样信号的波形：设置开关S1^{3#}为“自然抽样”档位，用示波器观测MUSIC^{主控&信号源}和LPF-OUT^{3#}，以100Hz的步进减小A-OUT^{主控&信号源}的频

率，比较观测并思考在抽样脉冲频率多小的情况下恢复信号有失真。

(4) 用频谱的角度验证抽样定理 (选做)：用示波器频谱功能观测并记录被抽样信号 MUSIC 和抽样输出频谱。以 100Hz 的步进减小抽样脉冲的频率，观测抽样输出以及恢复信号的频谱。(注意：示波器需要用 250kSa/s 采样率 (即每秒采样点为 250K)，FFT 缩放调节为 $\times 10$)。

注：通过观测频谱可以看到当抽样脉冲小于 2 倍被抽样信号频率时，信号会产生混叠。

实验项目二 滤波器幅频特性对抽样信号恢复的影响

概述：该项目是通过改变不同抽样时钟频率，分别观测和绘制抗混叠低通滤波器和 fir 数字滤波的幅频特性曲线，并比较抽样信号经这两种滤波器后的恢复效果，从而了解和探讨不同滤波器幅频特性对抽样信号恢复的影响。

1、测试抗混叠低通滤波器的幅频特性曲线。

(1) 关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：A-OUT	模块 3：TH5(LPF-IN)	将信号送入模拟滤波器

(2) 开电，设置主控模块，选择【信号源】→【输出波形】和【输出频率】，通过调节相应旋钮，使 A-OUT^{主控&信号源} 输出频率 5KHz、峰峰值为 3V 的正弦波。

(3) 此时实验系统初始状态为：抗混叠低通滤波器的输入信号为频率 5KHz、幅度 3V 的正弦波。

(4) 实验操作及波形观测。

用示波器观测 LPF-OUT^{3#}。以 100Hz 步进减小 A-OUT^{主控&信号源} 输出频率，观测并记录 LPF-OUT^{3#} 的频谱。记入如下表格：

A-OUT 频率/Hz	基频幅度/V
5K	
...	
4.5K	
...	

3.4K	
...	
3.0K	
...	

由上述表格数据，画出模拟低通滤波器幅频特性曲线。

思考：对于3.4KHz 低通滤波器，为了更好的画出幅频特性曲线，我们可以如何调整信号源输入频率的步进值大小？

2、测试 fir 数字滤波器的幅频特性曲线。

(1) 关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：A-OUT	模块 3：TH13(编码输入)	将信号送入数字滤波器

(2) 开电，设置主控菜单：选择【主菜单】→【通信原理】→【抽样定理】→【FIR 滤波器】。调节【信号源】，使 A-out 输出频率 5KHz、峰峰值为 3V 的正弦波。

(3) 此时实验系统初始状态为：fir 滤波器的输入信号为频率 5KHz、幅度 3V 的正弦波。

(4) 实验操作及波形观测。

用示波器观测译码输出^{3#}，以 100Hz 的步进减小 A-OUT^{主控&信号源}的频率。观测并记录译码输出^{3#}的频谱。记入如下表格：

A_out 的频率/Hz	基频幅度/V
5K	
...	
4K	
...	
3K	
...	
2K	
...	

由上述表格数据，画出 fir 低通滤波器幅频特性曲线。

思考：对于 3KHz 低通滤波器，为了更好的画出幅频特性曲线，我们可以如何调整信号源输入频率的步进值大小？

3、分别利用上述两个滤波器对被抽样信号进行恢复，比较被抽样信号恢复效果。

(1) 关电，按表格所示进行连线：

源端口	目标端口	连线说明
信号源：MUSIC	模块 3：TH1(被抽样信号)	提供被抽样信号
信号源：A-OUT	模块 3：TH2(抽样脉冲)	提供抽样时钟
模块 3：TH3(抽样输出)	模块 3：TH5(LPF-IN)	送入模拟低通滤波器
模块 3：TH3(抽样输出)	模块 3：TH13(编码输入)	送入 FIR 数字低通滤波器

(2) 开电，设置主控菜单，选择【主菜单】→【通信原理】→【抽样定理】→【FIR 滤波器】。调节 W1 ^{主控&信号源} 使信号 A-OUT 输出峰峰值为 3V 左右。

(3) 此时实验系统初始状态为：待抽样信号 MUSIC 为 3K+1K 正弦合成波，抽样时钟信号 A-OUT 为频率 9KHz、占空比 20%的方波。

(4) 实验操作及波形观测。对比观测不同滤波器的信号恢复效果：用示波器分别观测 LPF-OUT^{3#}和译码输出^{3#}，以 100Hz 步进减小抽样时钟 A-OUT 的输出频率，对比观测模拟滤波器和 FIR 数字滤波器在不同抽样频率下信号恢复的效果。（频率步进可以根据实验需求自行设置。）思考：不同滤波器的幅频特性对抽样恢复有何影响？

实验项目三 滤波器相频特性对抽样信号恢复的影响。

概述：该项目是通过改变不同抽样时钟频率，从时域和频域两方面分别观测抽样信号经 fir 滤波和 iir 滤波后的恢复失真情况，从而了解和探讨不同滤波器相频特性对抽样信号恢复的影响。

1、观察被抽样信号经过 fir 低通滤波器与 iir 低通滤波器后，所恢复信号的频谱。

(1) 关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：MUSIC	模块 3：TH1(被抽样信号)	提供被抽样信号

信号源：A-OUT	模块 3：TH2(抽样脉冲)	提供抽样时钟
模块 3：TH3(抽样输出)	模块 3：TH13(编码输入)	将信号送入数字滤波器

(2) 开电，设置主控菜单，选择【主菜单】→【通信原理】→【抽样定理】。调节 W1^主 控&信号源使信号 A-OUT 输出峰峰值为 3V 左右。

(3) 此时实验系统初始状态为：待抽样信号 MUSIC 为 3K+1K 正弦合成波，抽样时钟信号 A-OUT 为频率 9KHz、占空比 20% 的方波。

(4) 实验操作及波形观测。

a、观测信号经 fir 滤波后波形恢复效果：设置主控模块菜单，选择【抽样定理】→【FIR 滤波器】；设置【信号源】使 A-OUT 输出的抽样时钟频率为 7.5KHz；用示波器观测恢复信号译码输出^{3#}的波形和频谱。

b、观测信号经 iir 滤波后波形恢复效果：设置主控模块菜单，选择【抽样定理】→【IIR 滤波器】；设置【信号源】使 A-OUT 输出的抽样时钟频率为 7.5KHz；用示波器观测恢复信号译码输出^{3#}的波形和频谱。

c、探讨被抽样信号经不同滤波器恢复的频谱和时域波形：

被抽样信号与经过滤波器后恢复的信号之间的频谱是否一致？如果一致，是否就是说原始信号能够不失真的恢复出来？用示波器分别观测 fir 滤波恢复和 iir 滤波恢复情况下，译码输出^{3#}的时域波形是否完全一致，如果波形不一致，是失真呢？还是有相位的平移呢？如果相位有平移，观测并计算相位移动时间。

注：实际系统中，失真的现象不一定是错误的，实际系统中有这样的应用。

2、观测相频特性

(1) 关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：A-OUT	模块 3：TH13(编码输入)	使源信号进入数字滤波器

(2) 开电，设置主控菜单，选择【主菜单】→【通信原理】→【抽样定理】→【FIR 滤波器】。

(3) 此时系统初始实验状态为： A-OUT 为频率 9KHz、占空比 20% 的方波。

(4) 实验操作及波形观测。

对比观测信号经 fir 滤波后的相频特性：设置【信号源】使 A-OUT 输出频率为 5KHz、峰值为 3V 的正弦波；以 100Hz 步进减小 A-OUT 输出频率，用示波器对比观测 A-OUT 和译码输出 3# 的时域波形。相频特性测量就是改变信号的频率，测输出信号的延时（时域上观测）。记入如下表格：

A-OUT 的频率/Hz	被抽样信号与恢复信号的相位延时/ms
3.5K	
3.4K	
3.3K	
...	

五、实验报告

- 1、分析电路的工作原理，叙述其工作过程。
- 2、绘出所做实验的电路、仪表连接调测图。并列所测各点的波形、频率、电压等有关数据，对所测数据做简要分析说明。必要时借助于计算公式及推导。
- 3、分析以下问题：滤波器的幅频特性是如何影响抽样恢复信号的？简述平顶抽样和自然抽样的原理及实现方法。
- 4、思考一下，实验步骤中采用 3K+1K 正弦合成波作为被抽样信号，而不是单一频率的正弦波，在实验过程中波形变化的观测上有什么区别？对抽样定理理论和实际的研究有什么意义？

实验二 PCM 编译码实验

一、实验目的

- 1、掌握脉冲编码调制与解调的原理。
- 2、掌握脉冲编码调制与解调系统的动态范围和频率特性的定义及测量方法。
- 3、了解脉冲编码调制信号的频谱特性。
- 4、熟悉了解 W681512。

二、实验器材

- | | |
|-----------------------|-----|
| 1、主控&信号源模块、3 号、21 号模块 | 各一块 |
| 2、双踪示波器 | 一台 |
| 3、连接线 | 若干 |

三、实验原理

1、实验原理框图

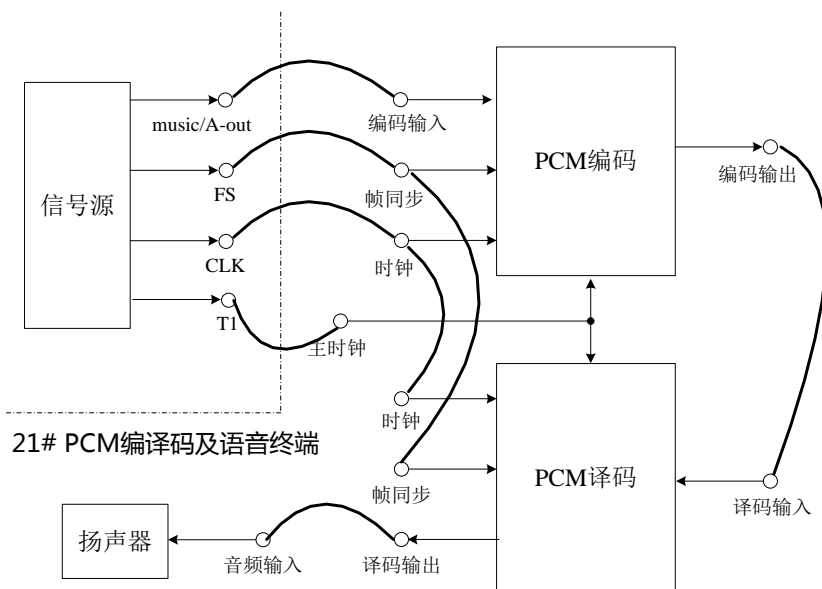


图2-1 21号模块W681512芯片的PCM编译码实验

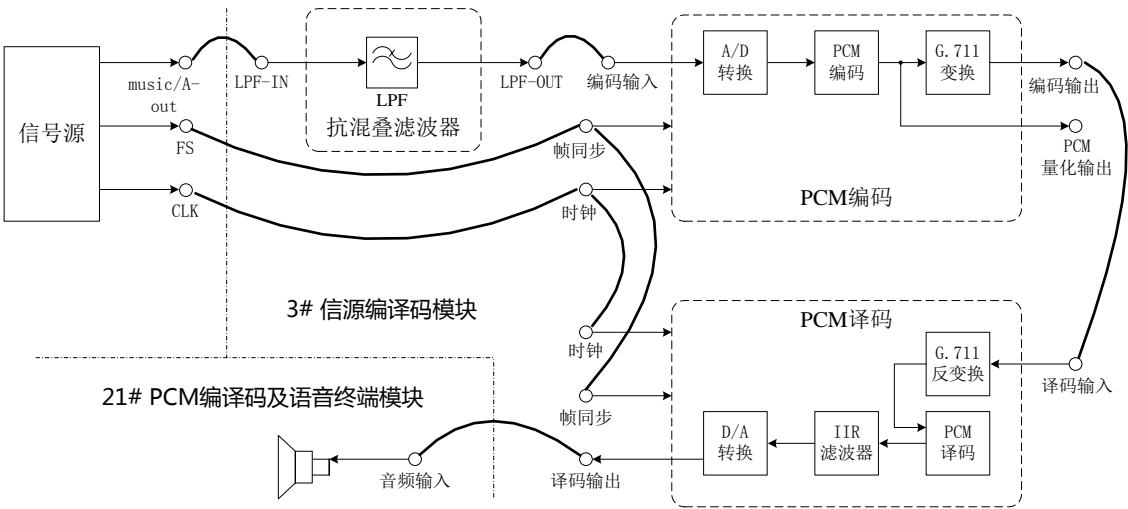


图2-2 3号模块的PCM编译码实验

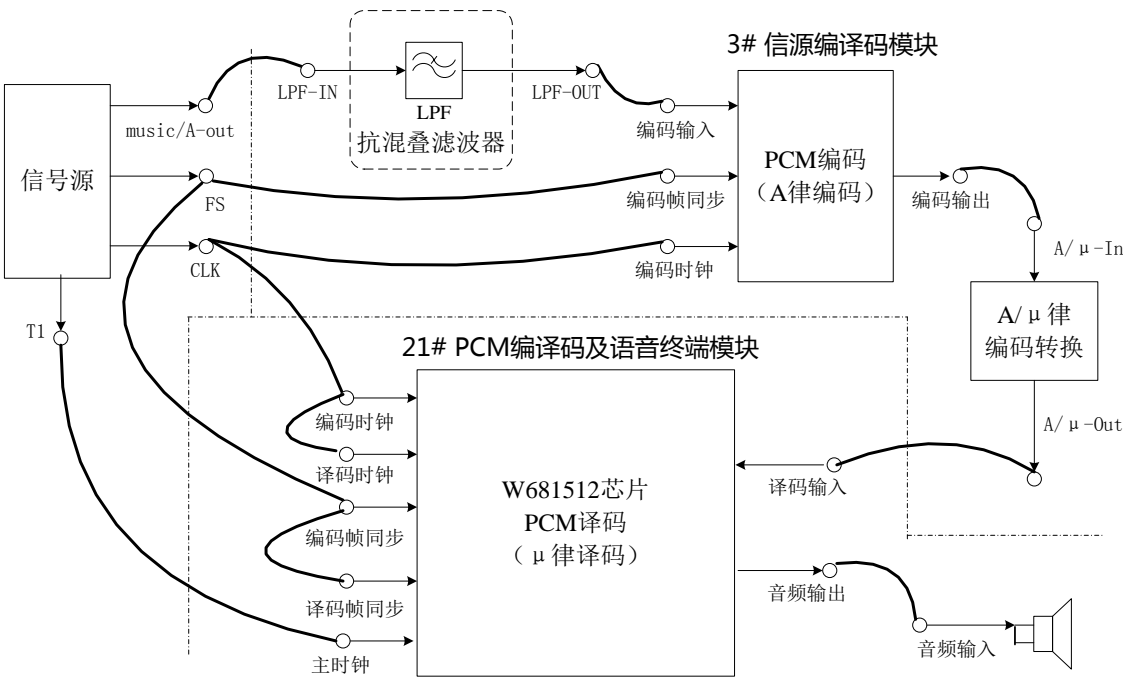


图2-3 A/μ律编码转换实验

2、实验框图说明

图2-1中描述的是信号源经过芯片W681512经行PCM编码和译码处理。W681512的芯片工作主时钟为2048KHz，根据芯片功能可选择不同编码时钟进行编译码。在本实验的项目一中以编码时钟取64K为基础进行芯片的幅频特性测试实验。

图2-2中描述的是采用软件方式实现PCM编译码，并展示中间变换的过程。PCM编码过程是将音乐信号或正弦波信号，经过抗混叠滤波（其作用是滤波3.4kHz以外的频率，防止A/D转换时出现混叠的现象）。抗混滤波后的信号经A/D转换，然后做PCM编码，之后由于G.711协议规定A律的奇数位取反， μ 律的所有位都取反。因此，PCM编码后的数据需要经G.711协议的变换输出。PCM译码过程是PCM编码逆向的过程，不再赘述。

A/ μ 律编码转换实验中，如实验框图 2-3 所示，当菜单选择为 A 律转 μ 律实验时，使用 3 号模块做 A 律编码，A 律编码经 A 转 μ 律转换之后，再送至 21 号模块进行 μ 律译码。同理，当菜单选择为 μ 律转 A 律实验时，则使用 3 号模块做 μ 律编码，经 μ 转 A 律变换后，再送入 21 号模块进行 A 律译码。

四、实验步骤

实验项目一 测试 W681512 的幅频特性

概述: 该项目是通过改变输入信号频率，观测信号经 W681512 编译码后的输出幅频特性，了解芯片 W681512 的相关性能。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：A-OUT	模块 21：TH5(音频接口)	提供音频信号
信号源：T1	模块 21：TH1(主时钟)	提供芯片工作主时钟
信号源：CLK	模块 21：TH11(编码时钟)	提供编码时钟信号
信号源：CLK	模块 21：TH18(译码时钟)	提供译码时钟信号
信号源：FS	模块 21：TH9(编码帧同步)	提供编码帧同步信号
信号源：FS	模块 21：TH10(译码帧同步)	提供译码帧同步信号
模块 21：TH8(PCM 编码输出)	模块 21：TH7(PCM 译码输入)	接入译码输入信号

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【PCM 编码】→【A 律编码观测实验】。调节 W1^{主控&信号源}使信号 A-OUT 输出峰峰值为 3V 左右。将模块 21 的开关 S1 拨至“A-Law”，即完成 A 律 PCM 编译码。

3、此时实验系统初始状态为：设置音频输入信号为峰峰值 3V，频率 1KHz 正弦波；PCM

编码及译码时钟 CLK 为 64KHz 方波；编码及译码帧同步信号 FS 为 8KHz。

4、实验操作及波形观测。

(1) 调节模拟信号源输出波形为正弦波，输出频率为 50Hz，用示波器观测 A-out，设置 A-out 峰峰值为 3V。

(2) 将信号源频率从 50Hz 增加到 4000Hz，用示波器接模块 21 的音频输出，观测信号的幅频特性。

注：频率改变时可根据实验需求自行改变频率步进，例如 50Hz~250Hz 间以 10Hz 的频率为步进，超过 250Hz 后以 100Hz 的频率为步进。

思考：W681512PCM 编解码器输出的 PCM 数据的速率是多少？在本次实验系统中，为什么要给 W681512 提供 64KHz 的时钟，改为其他时钟频率的时候，观察的时序有什么变化？

认真分析 W681512 主时钟与 8KHz 帧收、发同步时钟的相位关系。

实验项目二 PCM 编码规则验证

概述：该项目是通过改变输入信号幅度或编码时钟，对比观测 A 律 PCM 编译码和 μ 律 PCM 编译码输入输出波形，从而了解 PCM 编码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：A-OUT	模块 3：TH5(LPF-IN)	信号送入前置滤波器
模块 3：TH6(LPF-OUT)	模块 3：TH13(编码-编码输入)	提供音频信号
信号源：CLK	模块 3：TH9(编码-时钟)	提供编码时钟信号
信号源：FS	模块 3：TH10(编码-帧同步)	提供编码帧同步信号
模块 3：TH14(编码-编码输出)	模块 3：TH19(译码-输入)	接入译码输入信号
信号源：CLK	模块 3：TH15(译码-时钟)	提供译码时钟信号
信号源：FS	模块 3：TH16(译码-帧同步)	提供译码帧同步信号

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【PCM 编码】→【A 律编码观测实验】。调节 W1^{主控&信号源}使信号 A-OUT 输出峰峰值为 3V 左右。

3、此时实验系统初始状态为：设置音频输入信号为峰峰值 3V，频率 1KHz 正弦波；PCM

编码及译码时钟 CLK 为 64KHz；编码及译码帧同步信号 FS 为 8KHz。

4、实验操作及波形观测。

(1) 观测编码输入波形。示波器的 DIV（扫描时间）档调节为 100us。将正弦波幅度最大处调节到示波器的正中间，记录波形。

注意，记录波形后不要调节示波器，因为正弦波的位置需要和编码输出的位置对应。

(2) 在保持示波器设置不变的情况下，观察 PCM 量化输出，记录波形。

(3) 观察并记录 PCM 编码的 A 律编码输出波形，填入下表中。整个过程中，保持示波器设置不变。

(4) 再通过主控中的模块设置，把 3 号模块设置为【PCM 编译码】→【μ 律编码观测实验】，重复步骤 (1) (2) (3)。将记录 μ 律编码相关波形，填入下表中。

	A 律波形	μ 律波形
帧同步信号		
编码输入信号		
PCM 量化输出信号		
PCM 编码输出信号		

(5) 对比观测编码输入信号和译码输出信号。

思考1：改变基带信号幅度时，波形是否变化？改变时钟信号频率时，波形是否发生变化？

思考2：当编码输入信号的频率大于 3400Hz 或小于 300Hz 时，分析脉冲编码调制和解调波形。

实验项目三 PCM 编码时序观测

概述：该项目是从时序角度观测 PCM 编码输出波形。

1、连线和主菜单设置同实验项目二。

2、用示波器观测 FS 信号与编码输出信号，并记录二者对应的波形。

思考：为什么实验时观察到的 PCM 编码信号码型总是变化的？

实验项目四 PCM 编码 A/μ 律转换实验

概述：该项目是对比观测 A 律 PCM 编码和 μ 律 PCM 编码的波形，从而了解二者区别与联系。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：A-out	模块 3：TH5(LPF-IN)	信号送入前置滤波器
模块 3：TH6(LPF-OUT)	模块 3：TH13(编码-编码输入)	送入 PCM 编码
信号源：CLK	模块 3：编码-时钟	提供编码时钟信号
信号源：FS	模块 3：编码-帧同步	提供编码帧同步信号
模块 3：编码输出	模块 3：A/μ 律--in	接入编码输出信号
模块 3：A/μ --out	模块 21：PCM 译码输入	将转换后的信号送入译码单元
信号源：CLK	模块 21：译码时钟	提供译码时钟信号
信号源：FS	模块 21：译码帧同步	提供译码帧同步信号
信号源：CLK	模块 21：编码时钟	提供 W681512 芯片 PCM 编译码功能 所需的其他工作时钟
信号源：FS	模块 21：编码帧同步	
信号源：T1	模块 21：主时钟	

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【PCM 编码】→【A 转 μ 律转换实验】。调节 W1 主控&信号源使信号 A-OUT 输出峰峰值为 3V 左右。将 21 号模块的开关 S1 拨至 μ-LAW，即此时完成 μ 律译码。

3、此时实验系统初始状态为：设置音频输入信号为峰峰值 3V，频率 1KHz 正弦波；PCM 编码及译码时钟 CLK 为 64KHz；编码及译码帧同步信号 FS 为 8KHz。

4、用示波器对比观测编码输出信号与 A/μ 律转换之后的信号，观察两者的区别，加以总结。再对比观测原始信号和恢复信号。

5、设置主控菜单，选择【μ 转 A 律转换实验】，并将 21 号模块对应设置成 A 律译码。然后按上述步骤观测实验波形情况。

五、实验报告

- 1、分析实验电路的工作原理，叙述其工作过程。
- 2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。（注意对应相位关系）
- 3、对实验思考题加以分析，做出回答。

实验三 ADPCM 编译码实验

一、实验目的

- 1、 理解自适应差值脉冲编码调制（ADPCM）的工作原理。
- 2、 了解 ADPCM 编译码电路组成和工作原理。
- 3、 加深对 PCM 编译码的理解。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、3 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图

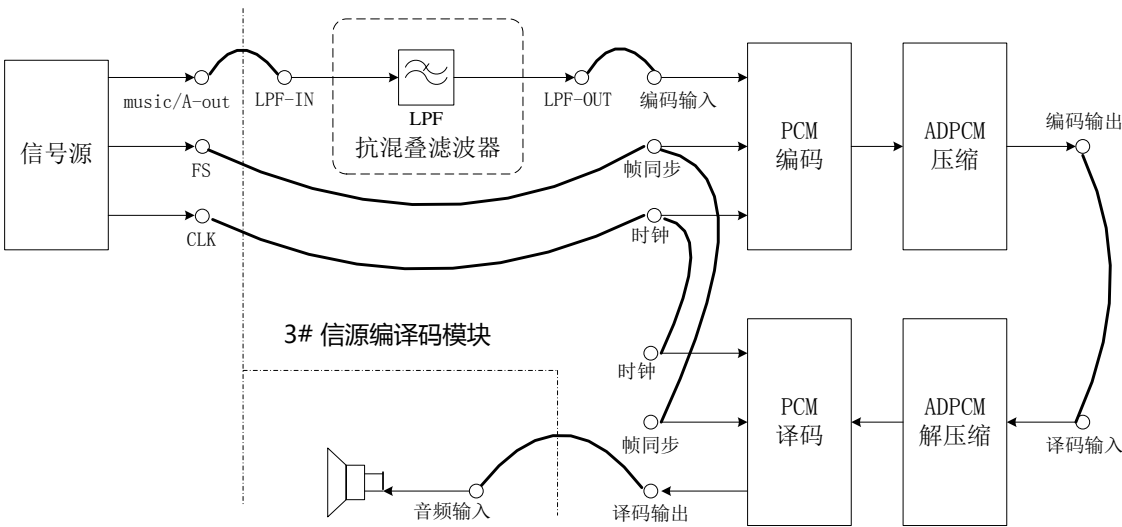


图3-1 ADPCM编译码实验原理框图

2、实验框图说明

ADPCM码是在PCM编码后再进行压缩，将64kbps的传输速率降低为32kbps，这样信道的利用率更高。

四、实验步骤

实验项目 ADPCM 编码实验

概述：该项目是通过改变不同输入信号及频率，对比观测输入信号的 ADPCM 编码和译码输出，从而了解和验证 ADPCM 编码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：A-OUT	模块 3：TH5(LPF-IN)	信号送入前置滤波器
模块 3：TH6(LPF-OUT)	模块 3：TH13(编码-编码输入)	编码输入
信号源：FS	模块 3：TH10(编码-帧同步)	提供帧同步信号
信号源：CLK	模块 3：TH9(编码-时钟)	提供时钟信号
模块 3：TH14(编码-编码输出)	模块 3：TH19(译码-输入)	提供译码数据
信号源：FS	模块 3：TH16(译码-帧同步)	提供译码帧同步
信号源：CLK	模块 3：TH15(译码-时钟)	提供译码时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【ADPCM 编码】→【复位电路】。调节 W1^{主控&信号源}使信号 A-OUT 输出峰峰值为 3V 左右。

3、此时系统初始状态为：设置音频输入信号为峰峰值 3V、频率 1KHz 正弦波。编码时钟为 64KHz。

4、实验操作及波形观测。

- (1) 对比观测 ADPCM 编码输入和输出：用示波器分别接 A-OUT^{信号源}和编码输出 TH14^{3#}。
- (2) 对比观测 ADPCM 编码输入和输出：用示波器分别接 A-OUT^{信号源}和译码输出 TH20^{3#}。
- (3) 学生可以自行改变编码输入的频率以及输入信号，观测不同的输入信号验证 ADPCM 编码规则。

五、实验报告

- 1、分析 ADPCM 编译码与 PCM 编译码的区别。
- 2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。

实验四 Δm 及 CVSD 编译码实验

一、实验目的

- 1、掌握简单增量调制的工作原理。
- 2、理解量化噪声及过载量化噪声的定义，掌握其测试方法。
- 3、了解简单增量调制与 CVSD 工作原理不同之处及性能上的差别。

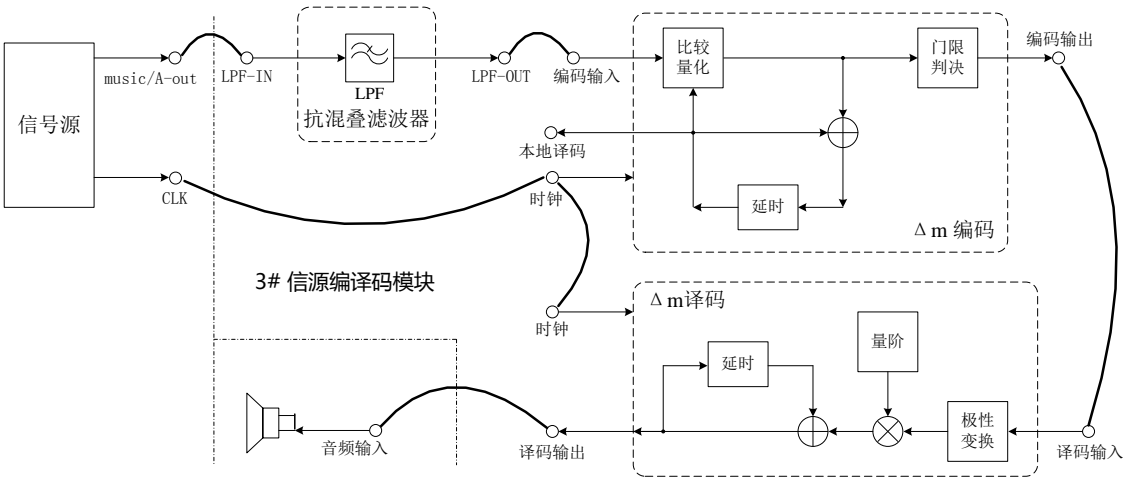
二、实验器材

- | | |
|-----------------------|-----|
| 1、主控&信号源模块、21 号、3 号模块 | 各一块 |
| 2、双踪示波器 | 一台 |
| 3、连接线 | 若干 |

三、实验原理

1、 Δm 编译码

(1) 实验原理框图



图一 Δm 编译码框图

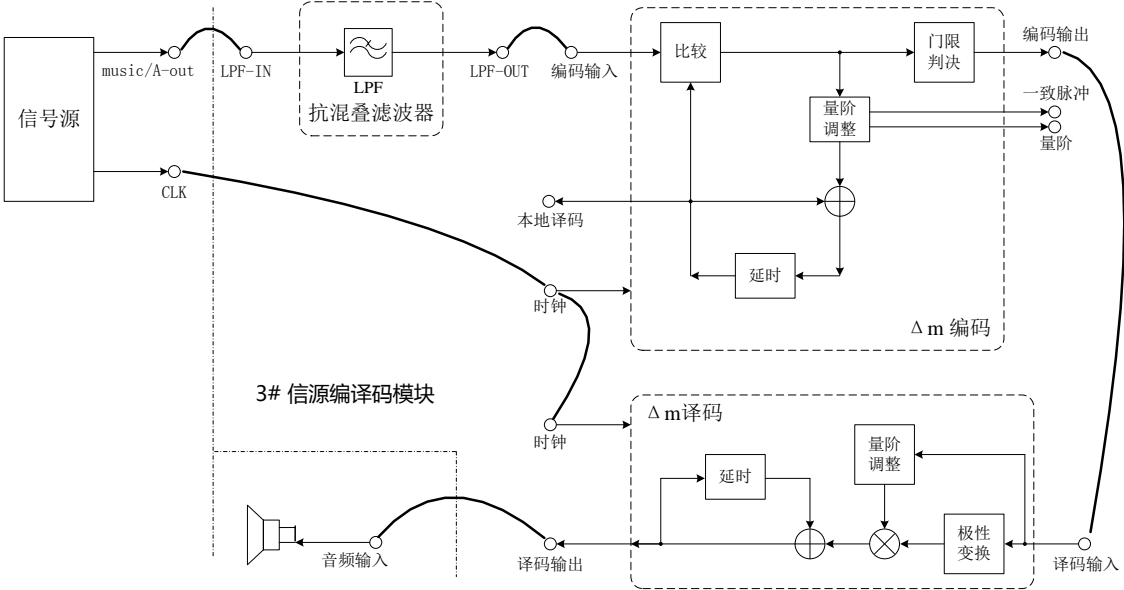
(2) 实验框图说明

编码输入信号与本地译码的信号相比较，如果大于本地译码信号则输出正的量阶信号，如果小于本地译码则输出负的量阶。然后，量阶会对本地译码的信号进行调整，也就是编码部分“+”运算。编码输出是将正量阶变为1，负量阶变为0。

Δm 译码的过程实际上就是编码的本地译码的过程。

2、CVSD编译码

(1) 实验原理框图



图二 CVSD编译码框图

(2) 实验框图说明

与 Δm 相比，CVSD多了量阶调整的过程。而量阶是根据一致脉冲进行调整的。一致性脉冲是指比较结果连续三个相同就会给出一个脉冲信号，这个脉冲信号就是一致脉冲。其他的编译码过程均与 Δm 一样。

四、实验步骤

实验项目一 ΔM 编码规则实验

概述：该项目是通过改变输入信号幅度，观测 ΔM 编译码输出波形，从而了解和验证 ΔM 增量调制编码规则。

1、关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：CLK	模块 3：TH9(编码-时钟)	提供编码时钟
信号源：CLK	模块 3：TH15(译码-时钟)	提供译码时钟
信号源：A-OUT	模块 3：TH5(LPF-IN)	送入低通滤波器

模块 3: TH6(LPF-OUT)	模块 3: TH13(编码-编码输入)	提供编码信号
模块 3: TH14(编码-编码输出)	模块 3: TH19(译码-译码输入)	提供译码信号

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【 Δm 编码规则验证】。调节信号源 W1 使 A-OUT 的峰峰值为 1V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 1V，频率为 400Hz；编码和译码时钟为 32KHz 方波。

4、实验操作及波形观测。

对比观测模块 3 的 TP4(信源延时)和 TH14(编码输出)，然后对比 TP4(信源延时)和 TP3(本地译码)。

实验项目二 量化噪声观测

概述：该项目是通过比较观测输入信号和 ΔM 编译码输出信号波形，记录量化噪声波形，从而了解 ΔM 编译码性能。

1、实验连线同项目一。

2、开电，设置主控菜单，选择【主菜单】→【 Δm 及 CVSD 编译码】→【 Δm 量化噪声观测(400Hz)】→【设置量阶 1000】。调节信号源 W1 使 A-OUT 的峰峰值为 1V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 1V，频率为 400Hz；编码和译码时钟为 32KHz 方波。

4、实验操作及波形观测。

示波器的 CH1 测试“信源延时”，CH2 测试“本地译码”。利用示波器的“减法”功能，所观测到的波形即是量化噪声。记录量化噪声的波形。

实验项目三 不同量阶 ΔM 编译码的性能

概述：该项目是通过改变不同 ΔM 编码量阶，对比观测输入信号和 ΔM 编译码输出信号的波形，记录量化噪声，从而了解和分析不同量阶情况下 ΔM 编译码性能。

1、实验连线和菜单设置同项目二。

2、调节信号源 W1 使 A-OUT 的峰峰值为 3V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 3V，频率为 400Hz；编码和译

码时钟为 32KHz 方波。

4、实验操作及波形观测。

示波器的 CH1 测试“信源延时”，CH2 测试“本地译码”。利用示波器的“减法”功能，所观测到的波形即是量化噪声。记录量化噪声的波形。

(1) 选择“设置量阶 3000”，调节正弦波峰峰值为 1V，测量并记录量化噪声的波形。

(2) 保持“设置量阶 3000”，调节正弦波峰峰值为 3V，测量并记录量化噪声的波形。

(3) 选择“设置量阶 6000”，调节正弦波峰峰值为 1V，测量并记录量化噪声的波形。

(4) 保持“设置量阶 6000”，调节正弦波峰峰值为 3V，测量并记录量化噪声的波形。

思考：比较分析不同量阶，不同幅度情况下，量化噪声有什么不同。

实验项目四 ΔM 编译码语音传输系统

概述：该项目是通过改变不同 ΔM 编码量阶，直观感受音乐信号的输出效果，从而体会 ΔM 编译码语音传输系统的性能。

1、关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：CLK	模块 3：TH9(编码-时钟)	提供编码时钟
信号源：CLK	模块 3：TH15(译码-时钟)	提供译码时钟
信号源：MUSIC	模块 3：TH5(LPF-IN)	送入低通滤波器
模块 3：TH6(LPF-OUT)	模块 3：TH13(编码-编码输入)	提供编码信号
模块 3：TH14(编码-编码输出)	模块 3：TH19(译码-译码输入)	提供译码信号
模块 3：TH20(译码-译码输出)	模块 21：TH12(音频输入)	送入扬声器

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【 ΔM 语音信号传输】→【设置量阶 1000】。

3、此时系统初始状态为：编码输入信号为音乐信号。

4、实验操作及波形观测。

调节 21 号模块“音量”旋钮，使音乐输出效果最好。分别“设置量阶 3000”、“设置量阶 6000”，比较 3 种量阶情况下声音的效果。

实验项目五 CVSD 量阶观测

概述：该项目是通过改变输入信号的幅度，观测 CVSD 编码输出信号的量阶变化情况，了解 CVSD 量阶变化规则。

1、连线同项目一。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【CVSD 量阶观测】。调节信号源 W1 使 A-OUT 的峰峰值为 1V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 1V，频率为 400Hz。编码时钟频率为 32KHz。

4、实验操作及波形观测。

观测“量阶”。调节“A-OUT”的幅度，观测量阶的变化。

实验项目六 CVSD 一致脉冲观测

概述：该项目是观测 CVSD 编码的一致性脉冲输出，了解 CVSD 一致性脉冲的形成机理。

1、连线参照项目一。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【CVSD 一致脉冲观测】。调节信号源 W1 使 A-OUT 的峰峰值为 1V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 1V，频率为 2KHz。编码时钟频率为 32KHz。

4、实验操作及波形观测。

观测“一致脉冲”。

思考：在什么情况下会输出一致脉冲信号。

实验项目七 CVSD 量化噪声观测

概述：该项目是通过分别改变输入信号幅度和频率，观测并记录输入与输入之间的量化噪声，从而了解 CVSD 编译码的性能。

1、连线参照项目一。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【CVSD 量化噪声观测(400Hz)】。调节信号源 W1 使 A-OUT 的峰峰值为 1V。

3、此时系统初始状态为：模拟信号源为正弦波，幅度为 1V，频率为 400Hz。编码时钟频率为 32KHz。

4、实验操作及波形观测。

(1) 调节正弦波峰峰值为 1V，测量并记录量化噪声的波形。

(2) 调节正弦波峰峰值为 3V，测量并记录量化噪声的波形。

(3) 在主控&信号源模块中设置 CVSD 量化噪声观测(2KHz)。

(4) 调节正弦波峰峰值为 1V，测量并记录量化噪声的波形。

(5) 调节正弦波峰峰值为 3V，测量并记录量化噪声的波形。

(6) 对比 Δm 在输入信号为 400Hz 及 2KHz 时的量化噪声，进行分析。

实验项目八 CVSD 码语音传输系统

概述：该项目是通过调节输入音乐的音量大小，直观感受音乐信号经 CVSD 编译码后的输出效果，从而体会 CVSD 编译码语音传输系统的性能。

1、连线参照项目四。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【 Δm 及 CVSD 编译码】→【CVSD 语音传输】。

3、此时系统初始状态为：模拟信号源为音乐。编码时钟频率为 32KHz。

4、实验操作及波形观测。

调节 21 号模块的“音量”，使音乐的效果最好。

对比 ΔM 语音传输的效果进行分析。

五、实验报告

1、思考，分析 ΔM 与 CVSD 编译码的区别。

2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。

实验五 PAM 孔径效应及其应对方法

一、实验目的

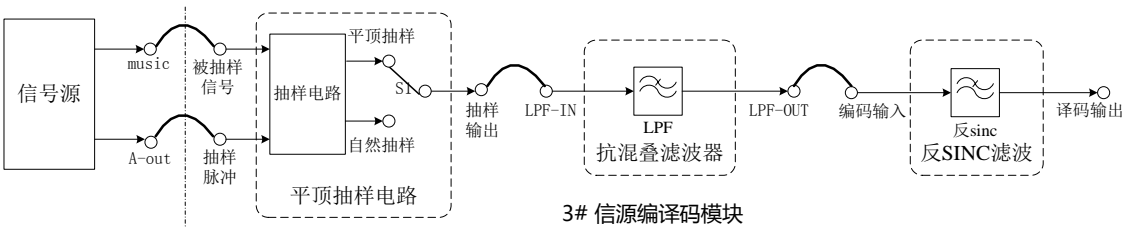
- 1、 理解平顶抽样产生孔径失真的原理。
- 2、 了解孔径失真的应对方法。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、3 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



孔径效应及其应对方法实验框图

2、实验框图说明

PAM信号频谱是在理想抽样信号的基础上有一频率加权，引起频率失真。为克服孔径失真的影响，解调时除了用低通滤波器外，应再加入一补偿网络。

在保持被抽样信号和抽样时钟的频率不变的情况下，实验中将被抽样信号经过平顶抽样处理输出，再经抗混叠滤波器进行恢复，当增大改变抽样时钟的占空比时，会出现孔径失真现象，所以在最后加入一反SINC滤波作为应对处理。

四、实验步骤

实验项目 孔径失真现象观测及应对

概述：抽样脉冲与被抽样信号的频率均不改变，逐渐增大抽样脉冲的占空比，同时观测抽样信号的频谱，可以观测到孔径失真现象展现出来。

- 1、 关电，按表格所示进行连线：

源端口	目标端口	连线说明
信号源: MUSIC	模块 3: TH1(被抽样信号)	提供被抽样信号
信号源: A-OUT	模块 3: TH2(抽样脉冲)	提供抽样时钟
模块 3: TH3(抽样输出)	模块 3: TH5(LPF-IN)	将抽样信号送入低通滤波
模块 3: TH6(LPF-OUT)	模块 3: TH13(编码输入)	送入反 SINC 滤波处理

2、开电，设置主控菜单，选择【通信原理】→【抽样定理】→【反 SINC 滤波器】。调节 W1 主控&信号源，使信号 A-OUT 输出峰峰值为 3V 左右。将开关 S1^{3#} 拨至“平顶抽样”。

3、此时系统初始状态为：待抽样信号 MUSIC 为 3K+1K 正弦合成波，抽样时钟信号 A-OUT 为频率 8KHz、占空比 80% 的方波。

4、实验操作及波形观测。

(1) 示波器探头接模块 3 的 TH6(LPF-OUT)，观测恢复信号时域波形的幅度。

思考：与被抽样信号幅度相比是否有较大改变，怎么去解决这个问题（可以从信噪比的角度出发去讨论这个问题）。

注：抽样脉冲的占空比决定了抽样脉冲的能量，噪声通常是一定的，进而影响恢复信号能量。

(2) 设置【信号源】，逐渐改变抽样脉冲的占空比，用示波器去观测时域波形的幅度变化情况，记录表格如下。

抽样时钟占空比	恢复信号波形峰峰值/V
10%	
20%	
30%	
...	

占空比逐渐增大过程中，我们可以在频谱中观测到孔径失真现象。

(3) 用示波器分别接模块 3 的 TH6(LPF-OUT)和 TH20(译码输出)，从频域角度，对比观测并记录各频率分量幅度的变化情况。

注：（选做）感兴趣的同学可以查阅反 sin 函数的频谱特性及作用，另外可以利用本实验箱结合实验感性的了解如何改善孔径失真现象。

五、实验报告

- 1、观测并记录实验数据，分析实验结果。
- 2、思考一下，为什么方波的占空比的变化会影响恢复信号的？

第二章 基带传输编译码技术

实验六 AMI 码型变换实验

一、实验目的

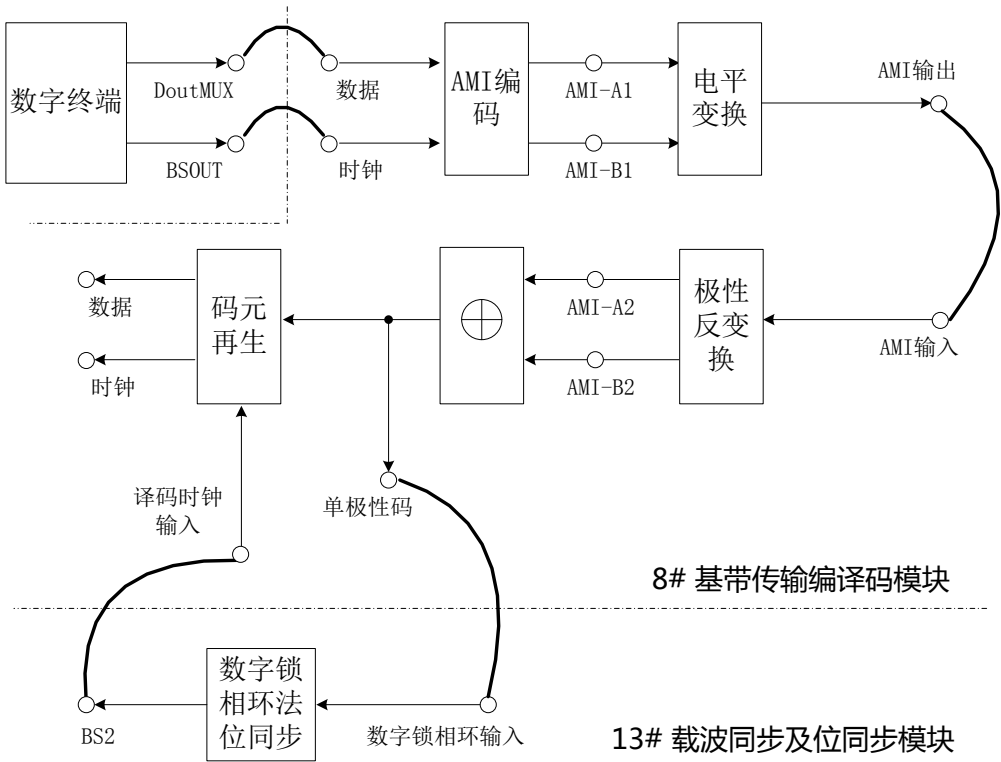
- 1、 了解几种常用的数字基带信号的特征和作用。
- 2、 掌握 AMI 码的编译规则。
- 3、 了解滤波法位同步在的码型变换过程中的作用。

二、实验器材

- | | |
|--------------------------|-----|
| 1、 主控&信号源、2 号、8 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、AMI编译码实验原理框图



AMI 编译码实验原理框图

2、实验框图说明

AMI编码规则是遇到0输出0，遇到1则交替输出+1和-1。实验框图中编码过程是将信号源经程序处理后，得到AMI-A1和AMI-B1两路信号，再通过电平转换电路进行变换，从而得到AMI编码波形。

AMI译码只需将所有的±1变为1，0变为0即可。实验框图中译码过程是将AMI码信号送入到电平逆变换电路，再通过译码处理，得到原始码元。

四、实验步骤

实验项目一 AMI 编译码（归零码实验）

概述：本项目通过选择不同的数字信源，分别观测编码输入及时钟，译码输出及时钟，观察编译码延时以及验证 AMI 编译码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 8：TH3(编码输入-数据)	基带信号输入
信号源：CLK	模块 8：TH4(编码输入-时钟)	提供编码位时钟
模块 8：TH11(AMI 输出)	模块 8：TH2(AMI 输入)	将数据送入译码模块
模块 8：TH5(单极性码)	模块 13：TH7(数字锁相环输入)	数字锁相环位同步提取
模块 13：TH5(BS2)	模块 8：TH9(译码时钟输入)	提供译码位时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【AMI 编译码】→【归零码实验】。将模块 13 的开关 S3 分频设置拨为 0011，即提取 512K 同步时钟。

3、此时系统初始状态为：编码输入信号为 256K 的 PN 序列。

4、实验操作及波形观测。

（1）用示波器分别观测编码输入的数据 TH3 和编码输出的数据 TH11(AMI 输出)，观察记录波形，有数字示波器的可以观测编码输出信号频谱，验证 AMI 编码规则。

注：观察时注意码元的对应位置。

（2）保持示波器测量编码输入数据 TH3 的通道不变，另一通道测量中间测试点 TP5 (AMI-A1)，观察基带码元的奇数位的变换波形。

(3) 保持示波器测量编码输入数据 TH3 的通道不变, 另一通道测量中间测试点 TP6 (AMI-B1), 观察基带码元的偶数位的变换波形。

(4) 用示波器分别观测模块 8 的 TP5 (AMI-A1)和 TP6(AMI-B1), 可从频域角度观察信号所含 256KHz 频谱分量情况; 或用示波器减法功能观察 AMI-A1 与 AMI-B1 相减后的波形情况, 并与 AMI 编码输出波形相比较。

(5) 用示波器对比观测编码输入的数据和译码输出的数据, 观察记录 AMI 译码波形与输入信号波形。

思考: 译码过后的信号波形与输入信号波形相比延时多少?

(6) 用示波器分别观测 TP9(AMI-A2)和 TP11(AMI-B2), 从时域或频域角度了解 AMI 码经电平变换后的波形情况。

(7) 用示波器分别观测模块 8 的 TH2(AMI 输入)和 TH5(单极性码), 从频域角度观测双极性码和单极性码的 256KHz 频谱分量情况。

(8) 用示波器分别观测编码输入的时钟和译码输出的时钟, 观察比较恢复出的位时钟波形与原始位时钟信号的波形。

思考: 此处输入信号采用的单极性码, 可较好的恢复出位时钟信号, 如果输入信号采用的是双极性码, 是否能观察到恢复的位时钟信号, 为什么?

实验项目二 AMI 编译码 (非归零码实验)

概述: 本项目通过观测 AMI 非归零码编译码相关测试点, 了解 AMI 编译码规则。

1、保持实验项目一的连线不变。

2、开电, 设置主控菜单, 选择【主菜单】→【通信原理】→【AMI 编译码】→【非归零码实验】。将模块 13 的开关 S3 分频设置拨为 0100, 即提取 256K 同步时钟。

3、此时系统初始状态为: 编码输入信号为 256KHz 的 PN 序列。

4、实验操作及波形观测。参照项目一的 256KHz 归零码实验项目的步骤, 进行相关测试。

实验项目三 AMI 码对连 0 信号的编码、直流分量以及时钟信号提取观测

概述: 本项目通过设置和改变输入信号的码型, 观测 AMI 归零码编码输出信号中对长连 0 码信号的编码、含有的直流分量变化以及时钟信号提取情况, 进一步了解 AMI 码的特性。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
模块 2: DoutMUX	模块 8: TH3(编码输入-数据)	基带信号输入
模块 2: BSOUT	模块 8: TH4(编码输入-时钟)	提供编码位时钟
模块 8: TH11(AMI 输出)	模块 8: TH2(AMI 输入)	将数据送入译码模块
模块 8: TH5(单极性码)	模块 13: TH7(数字锁相环输入)	数字锁相环位同步提取
模块 13: TH5(BS2)	模块 8: TH9(译码时钟输入)	提供译码位时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【AMI 编译码】→【归零码实验】。将模块 13 的开关 S3 分频设置拨为 0011，即提取 512K 同步时钟。将模块 2 的开关 S1、S2、S3、S4 全部置为 11110000，使 DoutMUX 输出码型中含有连 4 个 0 的码型状态。（或自行设置其他码值也可。）

3、此时系统初始状态为：编码输入信号为 256K 的 32 位拨码信号。

4、实验操作及波形观测。

(1) 观察含有长连 0 信号的 AMI 编码波形。用示波器观测模块 8 的 TH3(编码输入-数据) 和 TH11(AMI 编码输出)，观察信号中出现长连 0 时的波形变化情况。

注：观察时注意码元的对应位置。

(2) 观察 AMI 编码信号中是否含有直流分量。将模块 2 的开关 S1、S2、S3、S4 拨为 00000000 00000000 00000000 00000011，用示波器分别观测编码输入数据和编码输出数据，编码输入时钟和译码输出时钟，调节示波器，将信号耦合状况置为交流，观察记录波形。保持连线，拨码开关由 0 到 1 逐位拨起，直到模块 2 的拨动开关置为 00111111 11111111 11111111 11111111，观察拨码过程中编码输入数据和编码输出数据波形的变化情况。

(3) 观察 AMI 编码信号所含时钟频谱分量。将模块 2 的开关 S1、S2、S3、S4 全部置 0，用示波器先分别观测编码输入数据和编码输出数据，再分别观测编码输入时钟和译码输出时钟，观察记录波形。再将模块 2 的开关 S1、S2、S3、S4 全部置 1，观察记录波形。

思考：数据和时钟是否能恢复？注：有数字示波器的可以观测编码输出信号 FFT 频谱。

五、实验报告

- 1、分析实验电路的工作原理，叙述其工作过程。
- 2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。

实验七 HDB3 码型变换实验

一、实验目的

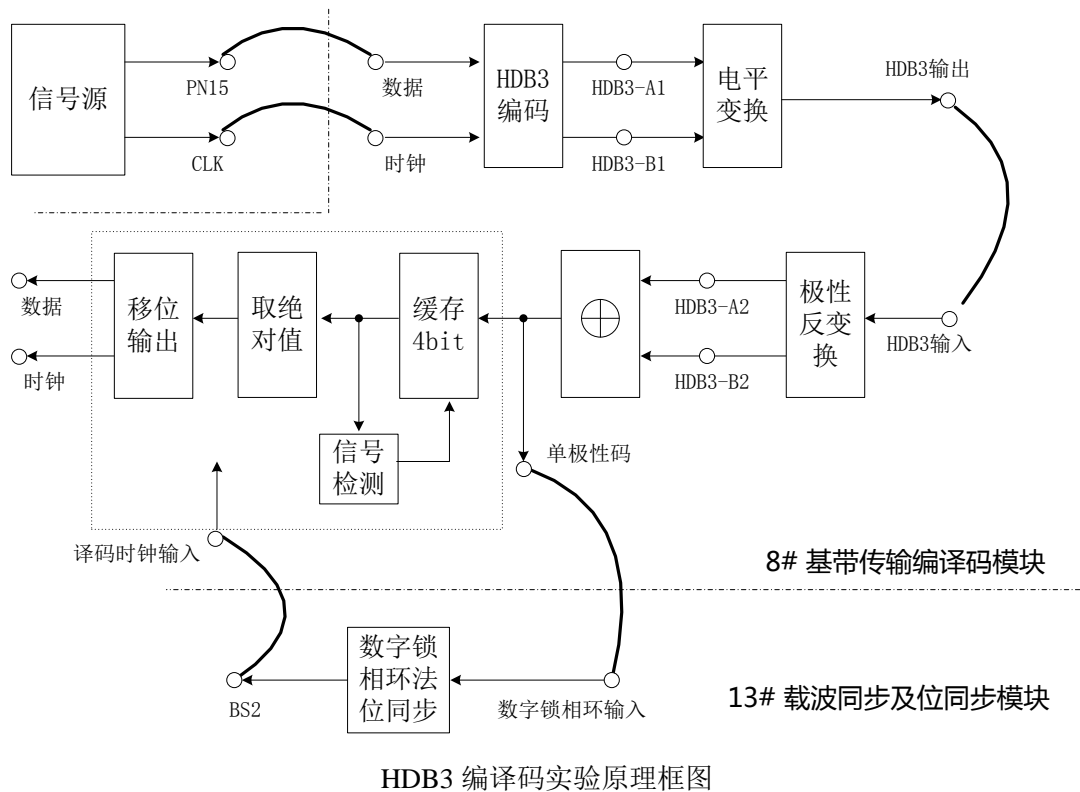
- 1、了解几种常用的数字基带信号的特征和作用。
- 2、掌握 HDB3 码的编译规则。
- 3、了解滤波法位同步在的码型变换过程中的作用。

二、实验器材

- | | |
|--------------------------|-----|
| 1、 主控&信号源、2 号、8 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、HDB3编译码实验原理框图



2、实验框图说明

我们知道AMI编码规则是遇到0输出0，遇到1则交替输出+1和-1。而HDB3编码由于需要插

入破坏位B，因此，在编码时需要缓存3bit的数据。当没有连续4个连0时与AMI编码规则相同。当4个连0时最后一个0变为传号A，其极性与前一个A的极性相反。若该传号与前一个1的极性不同，则还要将这4个连0的第一个0变为B，B的极性与A相同。实验框图中编码过程是将信号源经程序处理后，得到HDB3-A1和HDB3-B1两路信号，再通过电平转换电路进行变换，从而得到HDB3编码波形。

同样AMI译码只需将所有的±1变为1，0变为0即可。而HDB3译码只需找到传号A，将传号和传号前3个数都清0即可。传号A的识别方法是：该符号的极性与前一极性相同，该符号即为传号。实验框图中译码过程是将HDB3码信号送入到电平逆变换电路，再通过译码处理，得到原始码元。

四、实验步骤

实验项目一 HDB3 编译码（256KHz 归零码实验）

概述：本项目通过选择不同的数字信源，分别观测编码输入及时钟，译码输出及时钟，观察编译码延时以及验证 HDB3 编译码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 8：TH3(编码输入-数据)	基带信号输入
信号源：CLK	模块 8：TH4(编码输入-时钟)	提供编码位时钟
模块 8：TH1(HDB3 输出)	模块 8：TH7(HDB3 输入)	将数据送入译码模块
模块 8：TH5(单极性码)	模块 13：TH7(数字锁相环输入)	数字锁相环位同步提取
模块 13：TH5(BS2)	模块 8：TH9(译码时钟输入)	提供译码位时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【HDB3 编译码】→【归零码实验】。将模块 13 的开关 S3 分频设置拨为 0011，即提取 512K 同步时钟。

3、此时系统初始状态为：编码输入信号为 256K 的 PN 序列。

4、实验操作及波形观测。

（1）用示波器分别观测编码输入的数据 TH3 和编码输出的数据 TH1(HDB3 输出)，观察记录波形，有数字示波器的可以观测编码输出信号频谱，验证 HDB3 编码规则。

注：观察时注意码元的对应位置。

(2) 保持示波器测量编码输入数据 TH3 的通道不变，另一通道测量中间测试点 TP2 (HDB3-A1)，观察基带码元的变换波形。

(3) 保持示波器测量编码输入数据 TH3 的通道不变，另一通道测量中间测试点 TP3 (HDB3-B1)，观察基带码元的变换波形。

(4) 用示波器分别观测模块 8 的 TP2(HDB3-A1)和 TP3(HDB3-B1)，可从频域角度观察信号所含 256KHz 频谱分量情况；或用示波器减法功能观察 HDB3-A1 与 HDB3-B1 相减后的波形情况，并与 HDB3 编码输出波形相比较。

(5) 用示波器对比观测编码输入的数据和译码输出的数据，观察记录 HDB3 译码波形与输入信号波形。

思考：译码过后的信号波形与输入信号波形相比延时多少？

(6) 用示波器分别观测 TP4(HDB3-A2)和 TP8(HDB3-B2)，从时域或频域角度了解 HDB3 码经电平变换后的波形情况。

(7) 用示波器分别观测模块 8 的 TH7(HDB3 输入)和 TH5(单极性码)，从频域角度观测双极性码和单极性码的 256KHz 频谱分量情况。

(8) 用示波器分别观测编码输入的时钟和译码输出的时钟，观察比较恢复出的位时钟波形与原始位时钟信号的波形。

思考：此处输入信号采用的单极性码，可较好的恢复出位时钟信号，如果输入信号采用的是双极性码，是否能观察到恢复的位时钟信号，为什么？

实验项目二 HDB3 编译码（256KHz 非归零码实验）

概述：本项目通过观测 HDB3 非归零码编译码相关测试点，了解 HDB3 编译码规则。

1、保持实验项目一的连线不变。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【HDB3 编译码】→【非归零码实验】。将模块 13 的开关 S3 分频设置拨为 0100，即提取 256K 同步时钟。

3、此时系统初始状态为：编码输入信号为 256K 的 PN 序列。

4、实验操作及波形观测。参照前面的 256KHz 归零码实验项目的步骤，进行相关测试。

实验项目三 HDB3 码对连 0 信号的编码、直流分量以及时钟信号提取观测

概述：本项目通过设置和改变输入信号的码型，观测 HDB3 归零码编码输出信号中对长连 0 码信号的编码、含有的直流分量变化以及时钟信号提取情况，进一步了解 HDB3 码特性。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
模块 2: DoutMUX	模块 8: TH3(编码输入-数据)	基带信号输入
模块 2: BSOUT	模块 8: TH4(编码输入-时钟)	提供编码位时钟
模块 8: TH1(HDB3 输出)	模块 8: TH7(HDB3 输入)	将数据送入译码模块
模块 8: TH5(单极性码)	模块 13: TH7(数字锁相环输入)	数字锁相环位同步提取
模块 13: TH5(BS2)	模块 8: TH9(译码时钟输入)	提供译码位时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【HDB3 编译码】→【归零码实验】。将模块 13 的开关 S3 分频设置拨为 0011，即提取 512K 同步时钟。将模块 2 的开关 S1、S2、S3、S4 全部置为 11110000，使 DoutMUX 输出码型中含有连 4 个 0 的码型状态。（或自行设置其他码值也可。）

3、此时系统初始状态为：编码输入信号为 256KHz 的 32 位拨码信号。

4、实验操作及波形观测。

（1）观察含有长连 0 信号的 HDB3 编码波形。用示波器观测模块 8 的 TH3(编码输入-数据)和 TH1(HDB3 输出)，观察信号中出现长连 0 时的波形变化情况。

注：观察时注意码元的对应位置。

思考：HDB3 编码与 AMI 编码波形有什么差别？

（2）观察 HDB3 编码信号中是否含有直流分量。将模块 2 的开关 S1、S2、S3、S4 拨为 00000000 00000000 00000000 00000011，用示波器分别观测编码输入数据和编码输出数据，编码输入时钟和译码输出时钟，调节示波器，将信号耦合状况置为交流，观察记录波形。保持连线，拨码开关由 0 到 1 逐位拨起，直到模块 2 的拨动开关置为 00111111 11111111 11111111 11111111，观察拨码过程中编码输入数据和编码输出数据波形的变化情况。

思考：HDB3 码是否存在直流分量？

(3) 观察 HDB3 编码信号所含时钟频谱分量。将模块 2 的开关 S1、S2、S3、S4 全部置 0，用示波器先分别观测编码输入数据和编码输出数据，再分别观测编码输入时钟和译码输出时钟，观察记录波形。再将模块 2 的开关 S1、S2、S3、S4 全部置 1，观察记录波形。

思考：数据和时钟是否能恢复？注：有数字示波器的可以观测编码输出信号 FFT 频谱。在恢复时钟方面 HDB3 码与 AMI 码比较有哪一个更好？比较不同输入信号时两种码型的时钟恢复情况并联系其编码信号频谱分析原因。

五、实验报告

- 1、分析实验电路的工作原理，叙述其工作过程。
- 2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。

实验八 CMI/BPH 码型变换实验

一、实验目的

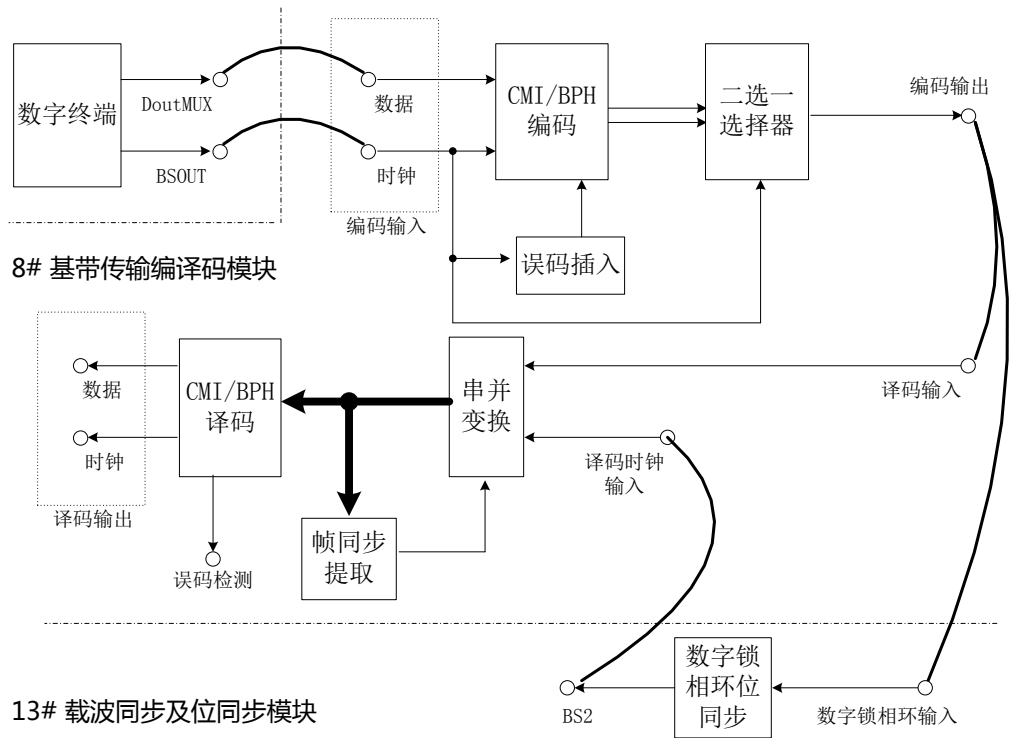
- 1、 了解 CMI 码、BPH 码的编码规则。
- 2、 观察输入全 0 码或全 1 码时各编码输出码型，了解是否含有直流分量。
- 3、 观察 CMI 码、BPH 码经过码型反变换后的译码输出波形及译码输出后的时间延迟。
- 4、 测试 CMI 码和 BPH 码的检错功能。
- 5、 BPH 码的译码同步观测。

二、实验器材

- | | |
|--------------------------|-----|
| 1、 主控&信号源、2 号、8 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



CMI/BPH 编译码实验原理框图

2、实验框图说明

CMI 和 BPH 编译码实验框图基本一致。CMI 编码规则是遇到 0 编码 01，遇到 1 则交替编码 11 和 00。由于 1bit 编码后变成 2bit，输出时用时钟的 1 输出高 bit，用时钟的 0 输出低 bit，也就是选择器的功能。BPH 编码编码规则不同，是 0 编码为 01，1 编码为 10，后面的选择器输出与 CMI 编码一致。CMI、BPH 译码首先也是需要找到分组的信号，才能正确译码。CMI 码只要出现下降沿了，就表示分组的开始，BPH 译码只要找到连 0 或连 1，就表示分组的开始。找到分组信号后，对信号分组译码就可以得到译码的数据了。

四、实验步骤

实验项目一 CMI 码型变换实验

概述：本项目通过改变输入数字信号的码型，分别观测编码输入输出波形与译码输出波形，测量 CMI 编译码延时，验证 CMI 编译码原理并验证 CMI 码是否存在直流分量。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 8：TH3(编码输入-数据)	基带传输信号输入
信号源：CLK	模块 8：TH4(编码输入-时钟)	提供编码位时钟
模块 8：TH6(编码输出)	模块 13：TH7(数字锁相环输入)	数字锁相环法位同步提取输入
模块 13：TH5(BS2)	模块 8：TH9(译码时钟输入)	提供译码位时钟
模块 8：TH6(编码输出)	模块 8：TH10(译码输入)	将数据送入译码模块

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【CMI 码】→【无误码】。

13 号模块的开关 S3 置为 0011，即提取 512K 同步时钟。

3、此时系统初始状态为：PN 为 256K。

4、实验操作及波形观测。

（1）观测编码输入的数据和编码输出的数据：用示波器分别观测和记录 TH3^{8#}和 TH6^{8#}的波形，验证 CMI 编码规则。

（2）观测编码输入的数据和译码输出的数据：用示波器分别观测和记录 TH3^{8#}和 TH13^{8#}的波形，测量 CMI 码的时延。

(3) 断开电源，更改连线及设置。

源端口	目的端口	连线说明
模块 2: DoutMUX	模块 8: TH3(编码输入-数据)	码基带传输信号输入
模块 2: BSOUT	模块 8: TH4(编码输入-时钟)	提供编码位时钟
模块 8: TH6(编码输出)	模块 13: TH7(数字锁相环输入)	数字锁相环法位同步提取
模块 13: TH5(BS2)	模块 8: TH9(译码时钟输入)	提供译码位时钟
模块 8: TH6(编码输出)	模块 8: TH10(译码输入)	将数据送入译码模块

开电，设置主控菜单，选择【主菜单】→【通信原理】→【CMI 码】→【无误码】。将模块 13 的开关 S3 置为 0011 即提取 512K 同步时钟。

将模块 2 的开关置为 00000000 00000000 00000000 00000011，用示波器分别观测编码输入的数据和编码输出的数据，调节示波器，将信号耦合状况置为交流，观察记录波形。保持连线，拨码开关由 0 到 1 逐位拨起，直到模块 2 的拨动开关置为 00111111 11111111 11111111 11111111，观察比较波形 0 和 1 示波器波形的变化情况。

思考：CMI 码是否存在直流分量？

(4) 验证 CMI 的误码检测功能：设置主控&信号源模块，在 CMI 实验中插入误码，用示波器对比观测误码插入与误码检测。

思考：CMI 码是否可以纠错？

实验项目二 曼切斯特（BPH）码型变换实验

概述：本项目通过改变输入数字信号的码型，分别观测编码输入输出波形与译码输出波形，对比 CMI 编码，分析两种编码规则的异同，验证 BPH 编译码原理并验证 BPH 码是否存在直流分量。

1、关电，连线和开关 S3 的设置与实验项目一 CMI 码型变换实验相同。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPH 码】→【无误码】。

3、此时系统初始状态为：PN 为 256K。

4、类似实验项目一 CMI 码型变换的操作步骤，进行 BPH 码编码规则观测和 BPH 码直流分量观测。

五、实验报告

- 1、分析实验电路的工作原理，叙述其工作过程。
- 2、根据实验测试记录，画出各测量点的波形图，并分析实验现象。
- 3、对实验中两种编码的直流分量观测结果如何？联系数字基带传输系统知识分析若含有编码中直流分量将会对通信系统造成什么影响？
- 4、比较两种编码的优劣。
- 5、写出完成本次实验后的心得体会以及对本次实验的改进建议。

第三章 基本数字调制技术

实验九 ASK 调制及解调实验

一、实验目的

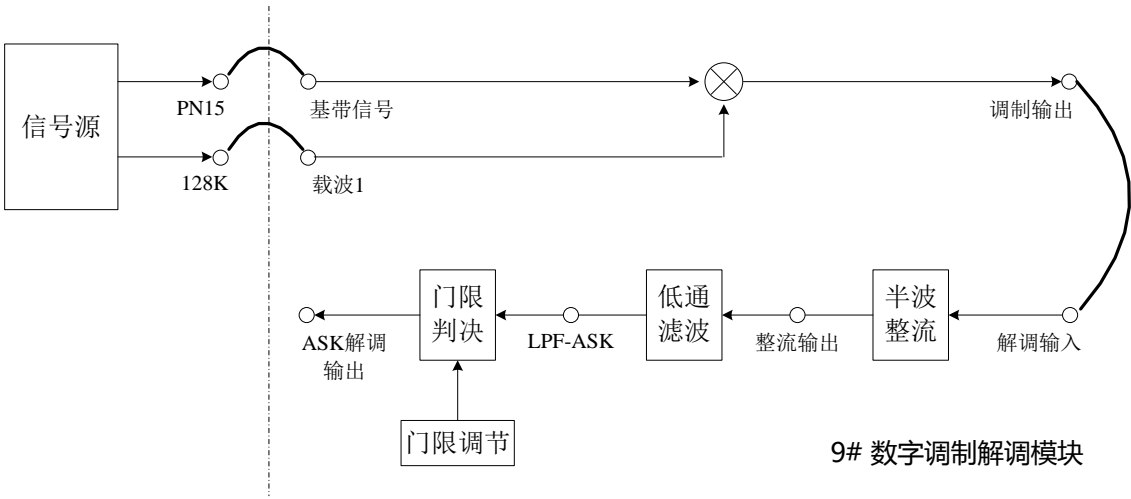
- 1、 掌握用键控法产生 ASK 信号的方法。
- 2、 掌握 ASK 非相干解调的原理。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、9 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



ASK调制及解调实验原理框图

2、实验框图说明

ASK调制是将基带信号和载波直接相乘。已调信号经过半波整流、低通滤波后，通过门限判决电路解调出原始基带信号。

四、实验步骤

实验项目一 ASK 调制

概述：ASK 调制实验中，ASK（振幅键控）载波幅度是随着基带信号的变化而变化。在

本项目中，通过调节输入 PN 序列频率或者载波频率，对比观测基带信号波形与调制输出波形，观测每个码元对应的载波波形，验证 ASK 调制原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9：TH1(基带信号)	调制信号输入
信号源：128KHz	模块 9：TH14(载波 1)	载波输入
模块 9：TH4(调制输出)	模块 9：TH7(解调输入)	解调信号输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【ASK 数字调制解调】。将 9 号模块的 S1 拨为 0000。

3、此时系统初始状态为：PN 序列输出频率 32KHz，调节 128KHz 载波信号峰峰值为 3V。

4、实验操作及波形观测。

（1）分别观测调制输入和调制输出信号：用示波器同时观测 9 号模块 TH1 和 TH4，验证 ASK 调制原理。

（2）将 PN 序列输出频率改为 64KHz，观察载波个数是否发生变化。

实验项目二 ASK 解调

概述：实验中通过对比观测调制输入与解调输出，观察波形是否有延时现象，并验证 ASK 解调原理。观测解调输出的中间观测点，如：TP4（整流输出），TP5（LPF-ASK），深入理解 ASK 解调过程。

1、保持实验项目一中的连线及初始状态。

2、对比观测调制信号输入以及解调输出：用示波器同时观测 9 号模块 TH1 和 TH6，调节 W1 直至二者波形相同；再观测 TP4（整流输出）、TP5（LPF-ASK）两个中间过程测试点，验证 ASK 解调原理。

五、实验报告

1、分析实验电路的工作原理，简述其工作过程；

2、分析 ASK 调制解调原理。

实验十 FSK 调制及解调实验

一、实验目的

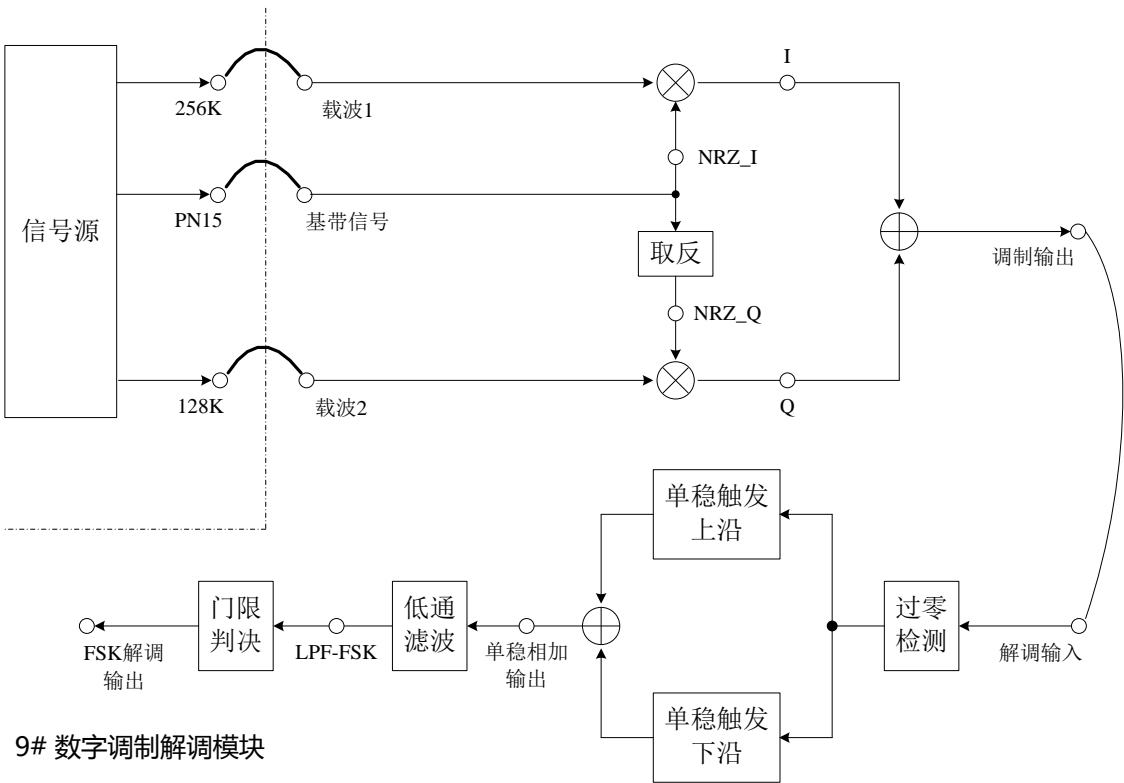
- 1、 掌握用键控法产生 FSK 信号的方法。
- 2、 掌握 FSK 非相干解调的原理。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、9 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



FSK 调制及解调实验原理框图

2、实验框图说明

基带信号与一路载波相乘得到1电平的ASK调制信号，基带信号取反后再与二路载波相乘

得到0电平的ASK调制信号，然后相加合成FSK调制输出；已调信号经过过零检测来识别信号中载波频率的变化情况，通过上、下沿单稳触发电路再相加输出，最后经过低通滤波和门限判决，得到原始基带信号。

四、实验步骤

实验项目一 FSK 调制

概述：FSK 调制实验中，信号是用载波频率的变化来表征被传信息的状态。本项目中，通过调节输入 PN 序列频率，对比观测基带信号波形与调制输出波形来验证 FSK 调制原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9：TH1(基带信号)	调制信号输入
信号源：256KHz(载波)	模块 9：TH14(载波 1)	载波 1 输入
信号源：128KHz(载波)	模块 9：TH3(载波 2)	载波 2 输入
模块 9：TH4(调制输出)	模块 9：TH7(解调输入)	解调信号输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【FSK 数字调制解调】。将 9 号模块的 S1 拨为 0000。调节信号源模块的 W2 使 128KHz 载波信号的峰峰值为 3V，调节 W3 使 256KHz 载波信号的峰峰值也为 3V。

3、此时系统初始状态为：PN 序列输出频率 32KH。

4、实验操作及波形观测。

(1) 示波器 CH1 接 9 号模块 TH1 基带信号，CH2 接 9 号模块 TH4 调制输出，对比观测 FSK 调制输入及输出，验证 FSK 调制原理。

(2) 将 PN 序列输出频率改为 64KHz，观察载波个数是否发生变化。

实验项目二 FSK 解调

概述：FSK 解调实验中，采用的是非相干解调法对 FSK 调制信号进行解调。实验中通过对比观测调制输入与解调输出，观察波形是否有延时现象，并验证 FSK 解调原理。观测解调输出的中间观测点，如 TP6（单稳相加输出），TP7（LPF-FSK），深入理解 FSK 解调过程。

1、保持实验项目一中的连线及初始状态。

2、对比观测调制信号输入以及解调输出：用示波器分别观测 9 号模块 TH1 和 TP6（单稳相加输出）、TP7（LPF-FSK）、TH8（FSK 解调输出），验证 FSK 解调原理。

3、观测 9 号模块 LPF-FSK，观测眼图。

五、实验报告

1、分析实验电路的工作原理，简述其工作过程；

2、分析 FSK 调制解调原理。

实验十一 BPSK 调制及解调实验

一、实验目的

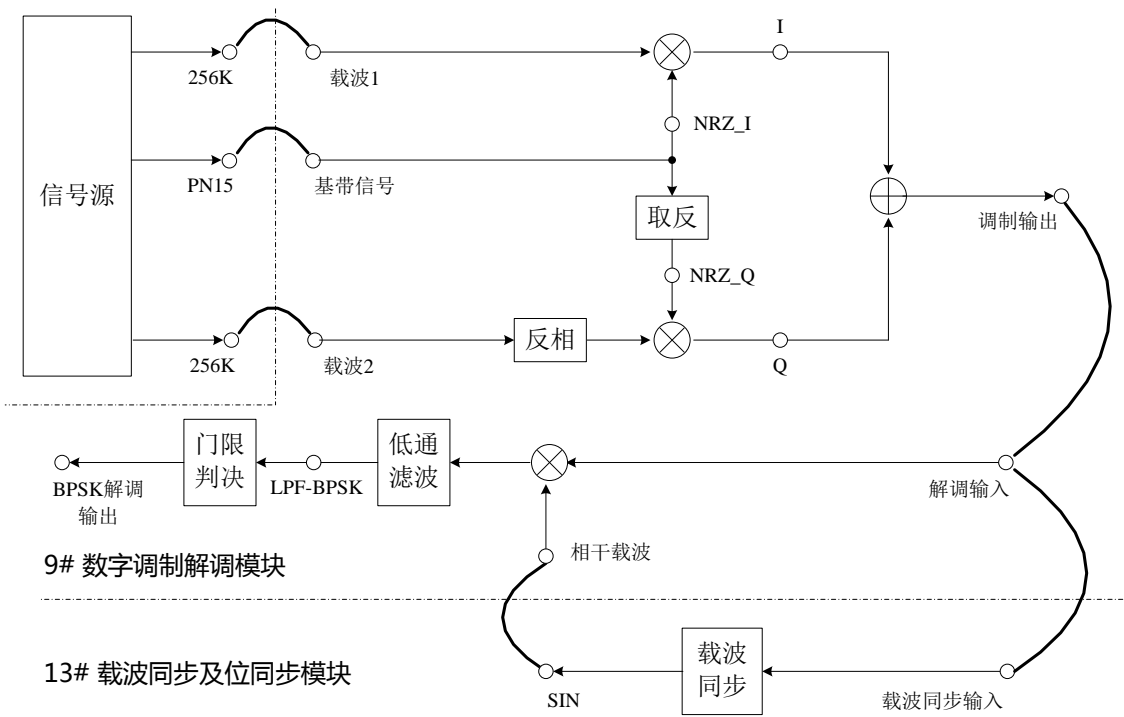
- 1、 掌握 BPSK 调制和解调的基本原理；
- 2、 掌握 BPSK 数据传输过程，熟悉典型电路；
- 3、 了解数字基带波形时域形成的原理和方法，掌握滚降系数的概念；
- 4、 熟悉 BPSK 调制载波包络的变化；
- 5、 掌握 BPSK 载波恢复特点与位定时恢复的基本方法；

二、实验器材

- | | |
|----------------------|-----|
| 1、 主控&信号源、9 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、BPSK调制解调（9号模块）实验原理框图



PSK调制及解调实验原理框图

2、BPSK调制解调（9号模块）实验框图说明

基带信号的1电平和0电平信号分别与256KHz载波及256KHz反相载波相乘，叠加后得到BPSK调制输出；已调信号送入到13模块载波提取单元得到同步载波；已调信号与相干载波相乘后，经过低通滤波和门限判决后，解调输出原始基带信号。

四、实验步骤

实验项目一 BPSK 调制信号观测（9 号模块）

概述：BPSK 调制实验中，信号是用相位相差 180° 的载波变换来表征被传递的信息。本项目通过对比观测基带信号波形与调制输出波形来验证 BPSK 调制原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9：TH1(基带信号)	调制信号输入
信号源：256KHz	模块 9：TH14(载波 1)	载波 1 输入
信号源：256KHz	模块 9：TH3(载波 2)	载波 2 输入
模块 9：TH4(调制输出)	模块 13：TH2(载波同步输入)	载波同步模块信号输入
模块 13：TH1(SIN)	模块 9：TH10(相干载波输入)	用于解调的载波
模块 9：TH4(调制输出)	模块 9：TH7(解调输入)	解调信号输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】。将 9 号模块的 S1 拨为 0000，调节信号源模块 W3 使 256 KHz 载波信号峰峰值为 3V。

3、此时系统初始状态为：PN 序列输出频率 32KHz。

4、实验操作及波形观测。

- （1）观测 “I”；
- （2）观测 “Q”。
- （3）观测 “调制输出”。

思考：分析以上观测的波形，分析与ASK有何关系？

实验项目二 BPSK 解调观测（9 号模块）

概述：本项目通过对比观测基带信号波形与解调输出波形，观察是否有延时现象，并且

验证 BPSK 解调原理。观测解调中间观测点 TP8，深入理解 BPSK 解调原理。

- 1、保持实验项目一中的连线。将 9 号模块的 S1 拨为“0000”。
- 2、观测 13 号模块的“SIN”，调节 13 号模块的 W1 使“SIN”的波形稳定，即恢复出载波。
- 3、观测 TH12 “BPSK 解调输出”，多次单击 13 号模块的“复位”按键。观测“BPSK 解调输出”的变化。

思考：“BPSK 解调输出”是否存在相位模糊的情况？为什么会有相位模糊的情况？

五、实验报告

- 1、分析实验电路的工作原理，简述其工作过程；
- 2、分析 BPSK 调制解调原理。

实验十二 DBPSK 调制及解调实验

一、实验目的

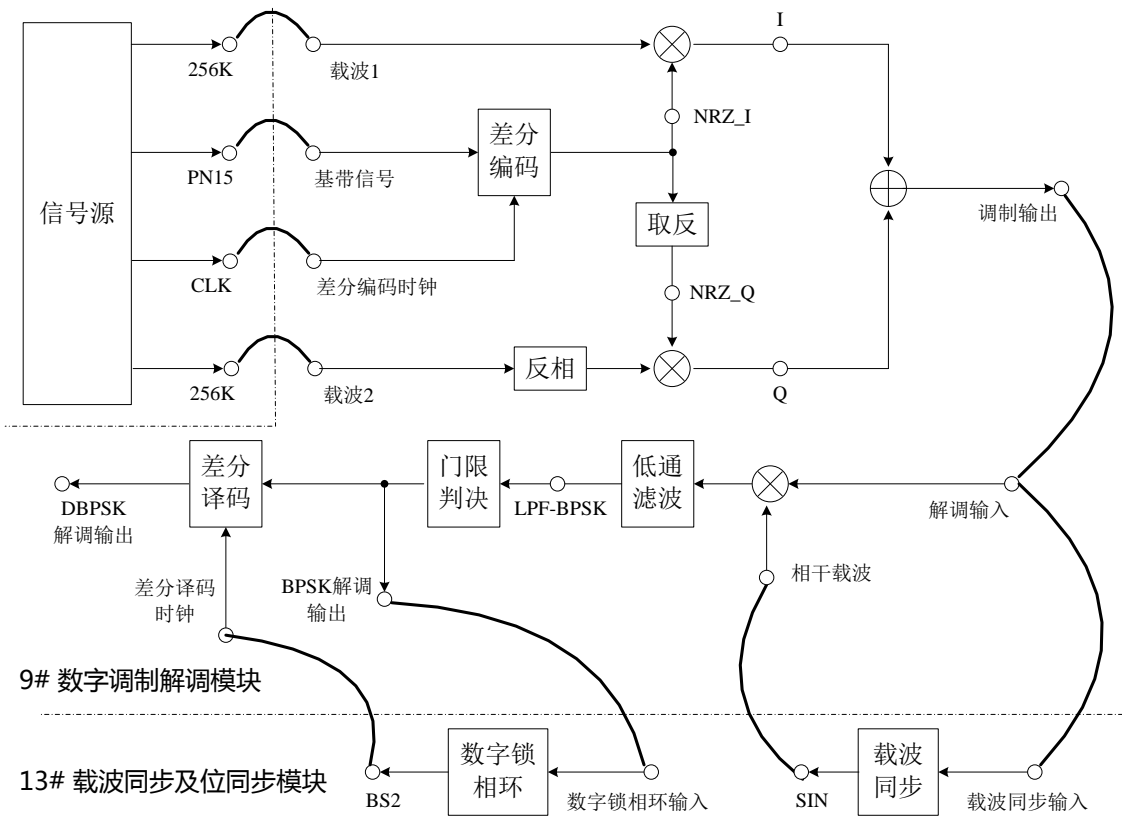
- 1、 掌握 DBPSK 调制和解调的基本原理；
- 2、 掌握 DBPSK 数据传输过程，熟悉典型电路；
- 3、 熟悉 DBPSK 调制载波包络的变化；

二、实验器材

- | | |
|----------------------|-----|
| 1、 主控&信号源、9 号、13 号模块 | 各一块 |
| 2、 10 号（选）、11 号模块（选） | 各一块 |
| 3、 双踪示波器 | 一台 |
| 4、 连接线 | 若干 |

三、实验原理

1、 DBPSK调制解调（9号模块）实验原理框图



DBPSK 调制及解调实验原理框图

2、DBPSK调制解调（9号模块）实验框图说明

基带信号先经过差分编码得到相对码，再将相对码的1电平和0电平信号分别与256K载波及256K反相载波相乘，叠加后得到DBPSK调制输出；已调信号送入到13模块载波提取单元得到同步载波；已调信号与相干载波相乘后，经过低通滤波和门限判决后，解调输出原始相对码，最后经过差分译码恢复输出原始基带信号。其中载波同步和位同步由13号模块完成。

四、实验步骤

实验项目一 DBPSK 调制信号观测（9 号模块）

概述：DBPSK 调制实验中，信号是用相位相差 180° 的载波变换来表征被传递的信息。本项目通过对比观测基带信号波形与调制输出波形来验证 DBPSK 调制原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9：TH1(基带信号)	调制信号输入
信号源：256KHz	模块 9：TH14(载波 1)	载波 1 输入
信号源：256KHz	模块 9：TH3(载波 2)	载波 2 输入
信号源：CLK	模块 9：TH2(差分编码时钟)	调制时钟输入
模块 9：TH4(调制输出)	模块 13：TH2(载波同步输入)	载波同步模块信号输入
模块 13：TH1(SIN)	模块 9：TH10(相干载波输入)	用于解调的载波
模块 9：TH4(调制输出)	模块 9：TH7(解调输入)	解调信号输入
模块 9：TH12(BPSK 解调输出)	模块 13：TH7(数字锁相环输入)	数字锁相环信号输入
模块 13：TH5(BS2)	模块 9：TH11(差分译码时钟)	用作差分译码时钟

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】。将 9 号模块的 S1 拨为 0100，13 号模块的 S3 拨为 0111。

3、此时系统初始状态为：PN 序列输出频率 32KHz，调节信号源模块的 W3 使 256KHz 载波信号的峰峰值为 3V。

4、实验操作及波形观测。

（1）观测 “I”；

(2) 观测“Q”。

(3) 观测“调制输出”。

思考：分析以上观测的波形，分析与ASK有何关系？

实验项目二 DBPSK 差分信号观测（9 号模块）

概述：本项目通过对比观测基带信号波形与 NRZ-I 输出波形，观察差分信号，验证差分变换原理。

- 1、保持实验项目一中的连线。
- 2、将 9 号模块的 S1 拨为“0100”。
- 3、观测“NRZ-I”。记录波形，并分析差分编码规则。

实验项目三 DBPSK 解调观测（9 号模块）

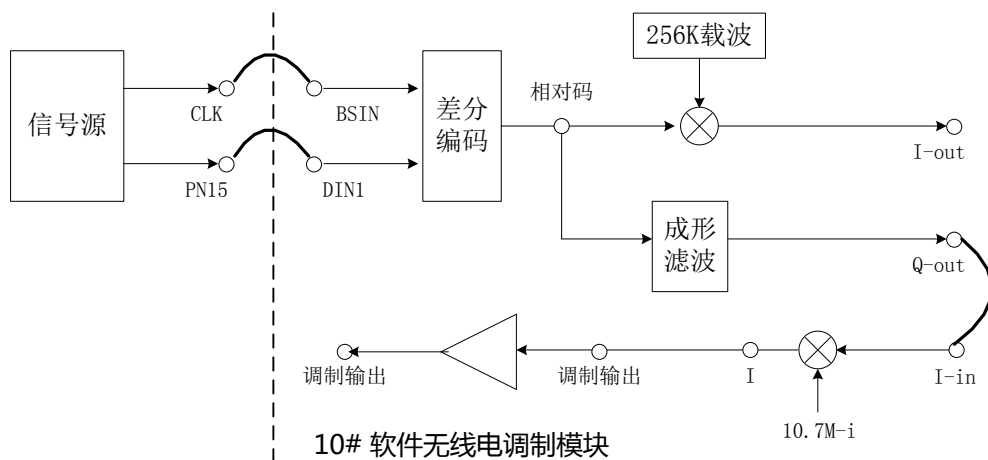
概述：本项目通过对比观测基带信号波形与 DBPSK 解调输出波形，验证 DBPSK 解调原理。

- 1、保持实验项目一中的连线。将 9 号模块的 S1 拨为“0100”。
- 2、观测 13 号模块的“SIN”，调节 13 号模块的 W1 使“SIN”的波形稳定，即恢复出载波。观测“DBPSK 解调输出”，多次单击 13 号模块的“复位”按键。观测“DBPSK 解调输出”的变化。

（选做）选配 10 号和 11 号模块时，可进行如下实验操作

（一）实验原理

- 1、DBPSK实验原理框图

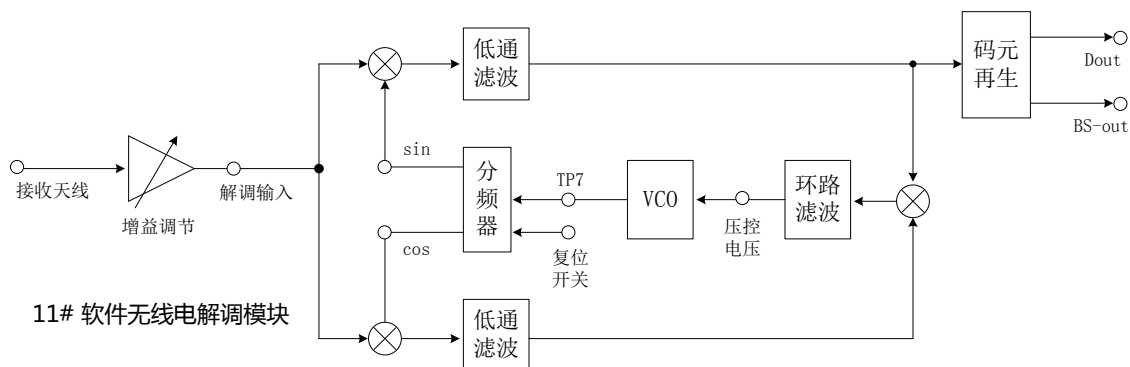


DBPSK调制框图

2、DBPSK调制实验框图说明

DBPSK调制过程主要是由10号模块完成，基带信号经过差分处理，转换成其相对码；然后将相对码与载波相乘得到调制信号。调制实验框图中描述了两路DBPSK调制，其中一路是相对码与256KHz载波相乘后，得到的载频为256KHz的调制信号，从I-out端口输出；另一路是相对码从Q-out端口输出后，再与10.7MHz载波相乘，得到载频为10.7MHz的调制信号从调制输出端口输出。对于DBPSK解调部分，这里我们采用非相干解调法处理第一路载频为256KHz的DBPSK调制信号，采用相干解调法处理第二路载波为10.7MHz的DBPSK调制信号做实验。

3、DBPSK相干解调框图



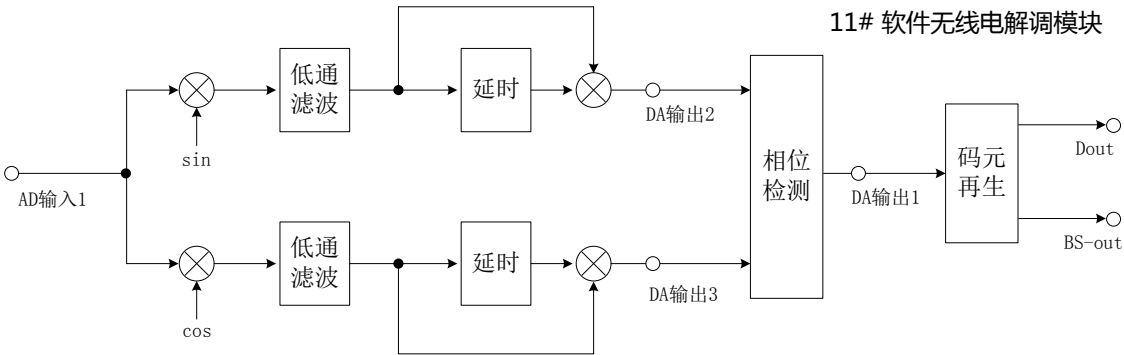
DBPSK相干解调框图

4、DBPSK相干解调实验框图说明

DBPSK相干解调实验中，载频为10.7MHz的调制信号从解调输入端引入，与同频同相的

10.7MHz正交载波相乘，再经过低通滤波器，最后由码元再生电路判决输出原始的基带信号。其中，相干载波是由科斯塔斯环同步提取得到，本地VCO为21.4MHz。

5、DBPSK非相干解调框图



DBPSK非相干解调框图

6、DBPSK非相干解调实验框图说明

DBPSK非相干解调主要由11号模块完成，载频为256KHz的调制信号送入至11号模块的AD输入1，经过非相干解调处理，恢复出原始码元。

7、根升余弦滤波和升余弦滤波

实际系统中升余弦滚降滤波用于消除码间串扰；一般实际采用的方式是发送端进行成形滤波和接收端进行匹配滤波处理共同实现，这两个环节都是根升余弦滚降滤波。

本实验中选择【根升余弦滤波】菜单项目后，10号模块和11号模块都实现根升余弦滤波功能；经两次根升余弦处理后即是升余弦滤波。通过观测眼图来定性了解码间串扰的大小和升余弦滚降滤波特性，从而了解奈奎斯特第一准则理论。

(二) 实验步骤

实验项目一 DBPSK 调制（10 号模块）

概述：本项目是观测 DBPSK 调制信号的时域或频域波形，了解调制信号产生机理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 10：TH3(DIN1)	信号输入
信号源：CLK	模块 10：TH1(BSIN)	时钟输入

模块 10: TH9(Q-Out)	模块 10: TH6(I-In)	成形信号加载频
-------------------	------------------	---------

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】→【选配 10、11 号模块则选择】→【相干解调】→【根升余弦滤波及解调】。

3、此时系统初始状态为：PN 序列输出频率 16KHz，载频为 10.7MHz。

4、实验操作及波形观测。

此时如实验框图所示，10 号模块 TH7(I-out)为载频 256KHz 的 DBPSK 调制信号，10 号模块 P1(调制输出)为载频 10.7M 的 DBPSK 调制信号。用示波器分别观测不同载频的调制信号波形。

实验项目二 载频为 10.7M 的 DBPSK 相干解调

概述：本项目是对比观测 DBPSK 解调信号和原始基带信号的波形，了解 DBPSK 相干解调的实现方法。

1、关电，保持实验项目一中的连线不变，继续按表格所示进行以下连线。

源端口	目的端口	连线说明
模块 10: P1(调制输出)	模块 11: P1(解调输入)	已调信号送入解调端

注：此处使用的是同轴电缆线。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】→【选配 10、11 号模块则选择】→【相干解调】→【根升余弦滤波及解调】。

3、此时系统初始状态为：PN 序列输出频率 16KHz，载频为 10.7MHz。

4、实验操作及波形观测。

(1) 示波器探头 CH1 接 10 号模块的 10.7M 载波信号输出端 TP5(10.7M-I)，CH2 接 11 号模块的载波同步提取输出端 TP2(SIN)，适当调节 11 号模块压控偏置电位器 W1 来改变载波相位，对比观测原始载波和解调端的载波同步关系。

注意并思考：若载波未同步时，解调载波应与原始调制载波相对滑动且同频同相；若同步，则不会相对滑动。思考一下，为什么在调节 W1 的过程中有时会出现解调载波与原始载波不相对滑动，但是相位正好相反？

(2) 再将示波器探头 CH1 接 10 号模块 TH3(DIN1)，CH2 接 11 号模块 TH4(Dout)，对

比观测解调端载波同步时和解调载波未同步时，原始基带信号和解调输出信号的波形情况。

(3) 示波器探头 CH1 接 10 号模块 TH1(BSIN)，CH2 接 11 号模块 TH5(BS-out)，对比观测原始时钟信号和解调恢复时钟信号的波形。

实验项目三 根升余弦滤波和升余弦滤波

概述：本项目是对比观测基带信号经根升余弦滤波处理和升余弦滤波处理后的眼图，从而了解根升余弦滤波和升余弦滤波的特点及关系。

1、关电，按下面表格所示重新连线。

源端口	目的端口	连线说明
信号源：PN	模块 10：TH3(DIN1)	信号送入根升余弦滤波
信号源：CLK	模块 10：TH1(BSIN)	时钟输入
模块 10：TH9(Q-Out)	模块 11：TH2(AD 输入)	根升余弦成形信号再进行根升余弦处理

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】→【选配 10、11 号模块则选择】→【相干解调】→【根升余弦滤波】。

3、此时系统初始状态为：PN 序列输出频率 16KHz，模块 10 的 Q-OUT 为基带信号经根升余弦滤波处理后的波形，模块 11 的 TH8(DA 输出 1)为再次经过根升余弦滤波处理后的波形（即基带信号经过升余弦滤波后波形）。

4、实验操作及波形观测。

(1) 用示波器探头 CH1 接信号源 CLK，探头 CH2 接 10 号模块的 TH9(Q-Out)，观测基带信号经根升余弦滤波后的眼图。

(2)，用示波器探头 CH1 接信号源 CLK，探头 CH2 接 11 号模块的 TH8(DA 输出 1)，观测基带信号经升余弦滤波后的眼图。

(3) 从眼图状态中观测最佳抽样点，比较两种滤波的特性和关系。

实验项目四 升余弦滤波及解调

有兴趣的同学可以在主控模块菜单中选择【BPSK/DBPSK 数字调制解调】→【选配 10、11 号模块则选择】→【相干解调】→【升余弦滤波及解调】，并参考实验项目一和实验项目二

的内容，观测升余弦滤波及解调的相关波形。

五、实验报告

- 1、分析实验电路的工作原理，简述其工作过程；
- 2、通过实验波形，分析 DBPSK 调制解调原理。

实验十三 QPSK/OQPSK 数字调制实验

一、实验目的

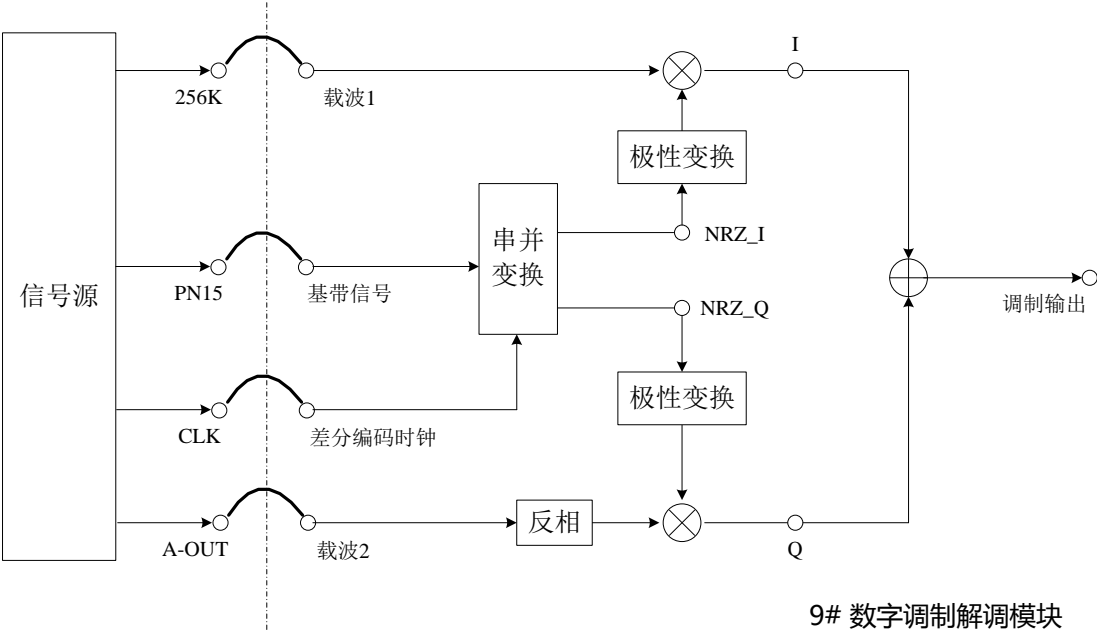
- 1、 掌握 QPSK 调制原理。
- 2、 了解 OQPSK 调制原理。

二、实验器材

- | | |
|----------------------|-----|
| 1、 主控&信号源、9 号模块 | 各一块 |
| 2、 10 号（选）、11 号模块（选） | 各一块 |
| 3、 双踪示波器 | 一台 |
| 4、 连接线 | 若干 |

三、实验原理

1、实验原理框图



QPSK/OQPSK 调制实验框图

2、实验框图说明

QPSK调制和OQPSK调制实验框图大体一致，基带信号通过串并变换分为I路和Q路两路，再分别与256K载波和256K反相载波进行相乘，然后叠加合成得到。不同点在于QPSK和OQPSK

在串并变换时的输出数据不同。QPSK调制可以看作是两路BPSK信号的叠加。两路BPSK的基带信号分别是原基带信号的奇数位和偶数位，两路BPSK信号的载波频率相同，相位相差90度。OQPSK与QPSK相比，是两路BPSK调制基带信号的相位上的区别，QPSK两路基带信号是完全对齐的，OQPSK两路基带信号相差半个时钟周期。

四、实验步骤

实验项目 QPSK/OQPSK 数字调制

概述：本项目通过选择不同的调制方式，对比观测两种调制方式的星座图，验证两种调制方式的原理并理解两种调制方式的区别。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9： TH1(基带信号)	调制信号输入
信号源： A-OUT	模块 9： TH14(载波 1)	载波 1 输入
信号源： 256KHz	模块 9： TH3(载波 2)	载波 2 输入
信号源： CLK	模块 9： TH2(差分编码时钟)	调制时钟输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【QPSK/OQPSK 数字调制】。将 9 号模块的 S1 拨为 1011。调节信号源模块的 W1，使 A-OUT 输出信号的峰峰值为 3V。调节 W3，使“256KHz”载波输出的峰峰值为 3V。

3、此时系统初始状态为：PN 序列输出频率 32KHz，256K 载波信号的峰峰值为 3V。

4、实验操作及波形观测。

(1) 示波器 CH1 接 9 号模块 TH1 基带信号，CH2 接 9 号模块 TH4 调制输出，对比观测调制输入及输出。

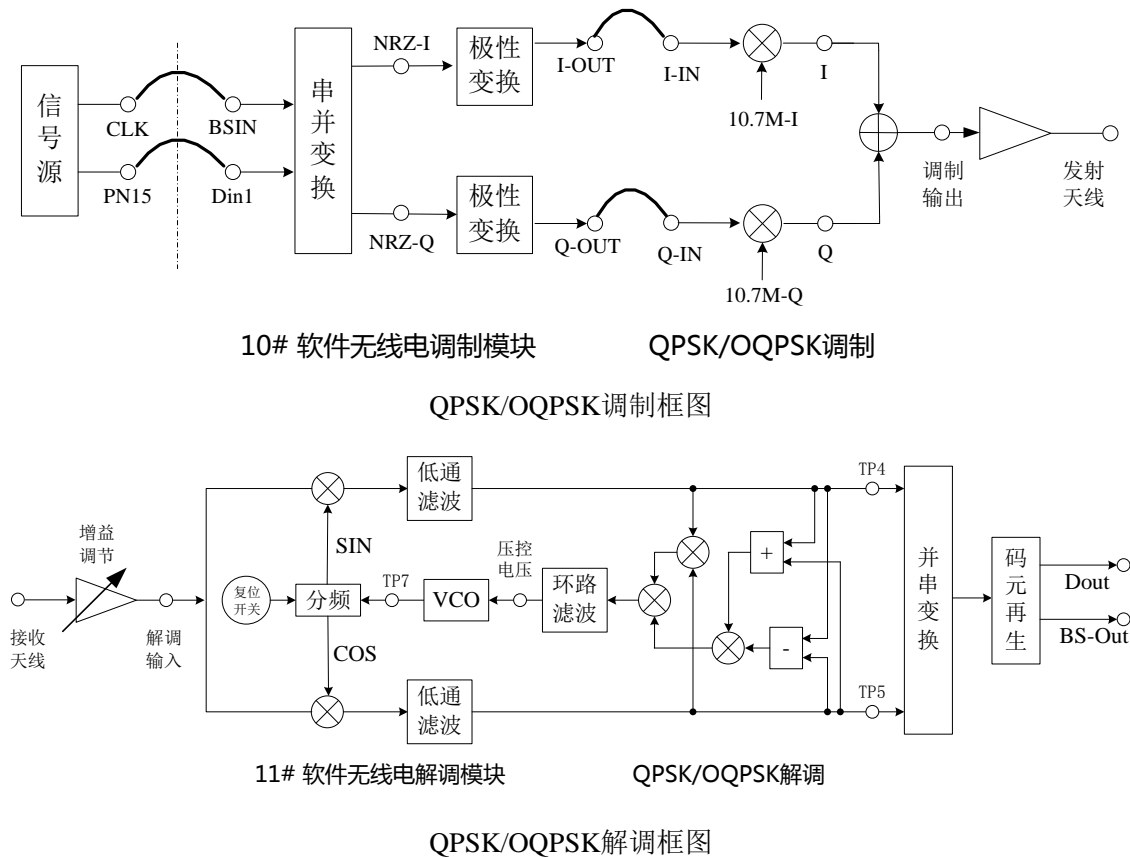
(2) 示波器 CH1 接 9 号模块 TP2 NRZ_I，CH2 接 9 号模块 TP9 NRZ_Q，观察星座图。

(3) 设置 S1 为 1111，即选择调制方式为 OQPSK，重复上述步骤。从波形分析 QPSK 与 OQPSK 的区别。

(选做) 选配 10 号和 11 号模块时，可进行如下实验操作

(一) 实验原理

1、实验原理框图



2、实验框图说明

QPSK/OQPSK调制实验框图中，基带信号经过串并变换处理，输出NRZ-I和NRZ-Q两路信号；然后分别经过极性变换处理，形成I-OUT和Q-out输出；再分别与10.7M正交载波相乘后叠加，最后输出QPSK/OQPSK调制信号。QPSK/OQPSK调制可以看作是两路BPSK信号的叠加。两路BPSK的基带信号分别是原基带信号的奇数位和偶数位，两路BPSK信号的载波频率相同，相位相差90度。OQPSK与QPSK相比，是两路BPSK调制基带信号的相位上的区别，QPSK两路基带信号是完全对齐的，OQPSK两路基带信号相差半个时钟周期。

QPSK/OQPSK解调实验框图中，接收信号分别与正交载波进行相乘，再经过低通滤波处理，然后将两路信号进行并串变换和码元判决恢复出原始的基带信号。其中，解调所用载波

是由科斯塔斯环同步电路提取并处理的相干载波。

(二) 实验步骤

实验项目一 QPSK 调制

概述：本项目是观测 QPSK 调制信号的时域或频域波形，了解调制信号产生机理及成形波形的星座图。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 10：TH3(DIN1)	信号输入
信号源：CLK	模块 10：TH1(BSIN)	时钟输入
模块 10：TH7(I-Out)	模块 10：TH6(I-In)	I 路成形信号加载频
模块 10：TH9(Q-Out)	模块 10：TH8(Q-In)	Q 路成形信号加载频

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【QPSK/OQPSK 数字调制】→【选配 10、11 号模块则选择】→【QPSK 星座图观测及“硬调制”】。

3、此时系统初始状态为：PN 序列输出频率 16KHz，载频为 10.7MHz。

4、实验操作及波形观测。

(1) 示波器探头 CH1 接 10 号模块 TP8(NRZ-I)，CH2 接 10 号模块 TP9(NRZ-Q)，观测基带信号经过串并变换后输出的两路波形。

(2) 示波器探头 CH1 接 10 号模块 TP8(NRZ-I)，CH2 接 10 号模块 TH7(I-Out)，用直流耦合对比观测 I 路信号成形前后的波形。

(3) 示波器探头 CH1 接 10 号模块 TP9(NRZ-Q)，CH2 接 10 号模块 TH9(Q-Out)，用直流耦合对比观测 Q 路信号成形前后的波形。

(4) 示波器探头 CH1 接 10 号模块 TH7(I-Out)，CH2 接 10 号模块 TH9(Q-Out)，调节示波器为 XY 模式，观察 QPSK 星座图。

(5) 示波器探头 CH1 接 10 号模块 TH7(I-Out)，CH2 接 10 号模块 TP3(I)，对比观测 I 路成形波形的载波调制前后的波形。

(6) 示波器探头 CH1 接 10 号模块 TH9(Q-Out)，CH2 接 10 号模块 TP4(Q)，对比观测 Q

路成形波形的载波调制前后的波形。

(7) 示波器探头 CH1 接 10 模块的 TP1，观测 I 路和 Q 路加载频后的叠加信号，即 QPSK 调制信号。

注：适当调节电位器 W1 和 W2 使 IQ 两路载频幅度相同且最大不失真。

实验项目二 QPSK 相干解调

概述：本项目是对比观测 QPSK 解调信号和原始基带信号的波形，了解 QPSK 相干解调的实现方法。

1、关电，保持上述实验项目一中的连线不变，继续按表格所示进行以下连线。

源端口	目的端口	连线说明
模块 10： P1(调制输出)	模块 11： P1(解调输入)	已调信号送入解调端

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【QPSK/OQPSK 数字调制】→【选配 10、11 号模块则选择】→【QPSK 星座图观测及“硬调制”】。

3、此时系统初始状态为：PN 序列输出频率 16KHz，载频为 10.7MHz。

4、实验操作及波形观测。

(1) 示波器探头 CH1 接 10 号模块 TH3(DIN1)，CH2 接 11 号模块 TH4(Dout)，适当调节 11 号模块压控偏置电位器 W1 来改变载波相位，对比观测原始基带信号和解调输出信号的波形。

(2) 示波器探头 CH1 接 10 号模块 TH1(BSIN)，CH2 接 11 号模块 TH5(BS-out)，对比观测原始时钟信号和解调恢复时钟信号的波形。

(3) 示波器探头 CH1 接 10 号模块 TP8(NRZ-I)，CH2 接 11 号模块 TP4，对比观测原始 I 路信号与解调后 I 路信号的波形。

(4) 示波器探头 CH1 接 10 号模块 TP9(NRZ-Q)，CH2 接 11 号模块 TP5，对比观测原始 Q 路信号与解调后 Q 路信号的波形。

注：有兴趣的或者需要巩固调制原理知识的同学可以选择设置主菜单【QPSK/OQPSK 数字调制】→【选配 10、11 号模块则选择】中的【QPSK I 路调制信号观测】、【QPSK Q 路调制信号观测】以及【QPSK 调制信号观测】，分别观测载频为 256KHz 的 I 路调制信号波形、Q 路调

制信号波形以及 QPSK 调制信号波形，输出测试点均为 I-OUT。

实验项目三 OQPSK 调制及解调

- 1、实验连线保持不变，与上述 QPSK 调制及解调的连线说明相同。
- 2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【QPSK/OQPSK 数字调制】→【选配 10、11 号模块则选择】→【OQPSK 星座图观测及“硬调制”】。参考实验项目一和实验项目二的步骤，观测模块中的相关测试点，了解 OQPSK 调制及解调的相关内容。

五、实验报告

- 1、分析 OQPSK 以及 QPSK 的调制结果的不同，进而分析其原理的区别。
- 2、结合实验波形分析实验电路的工作原理，简述其工作过程。

第四章 信道编译码技术

实验十四 汉明码编译码实验

一、实验目的

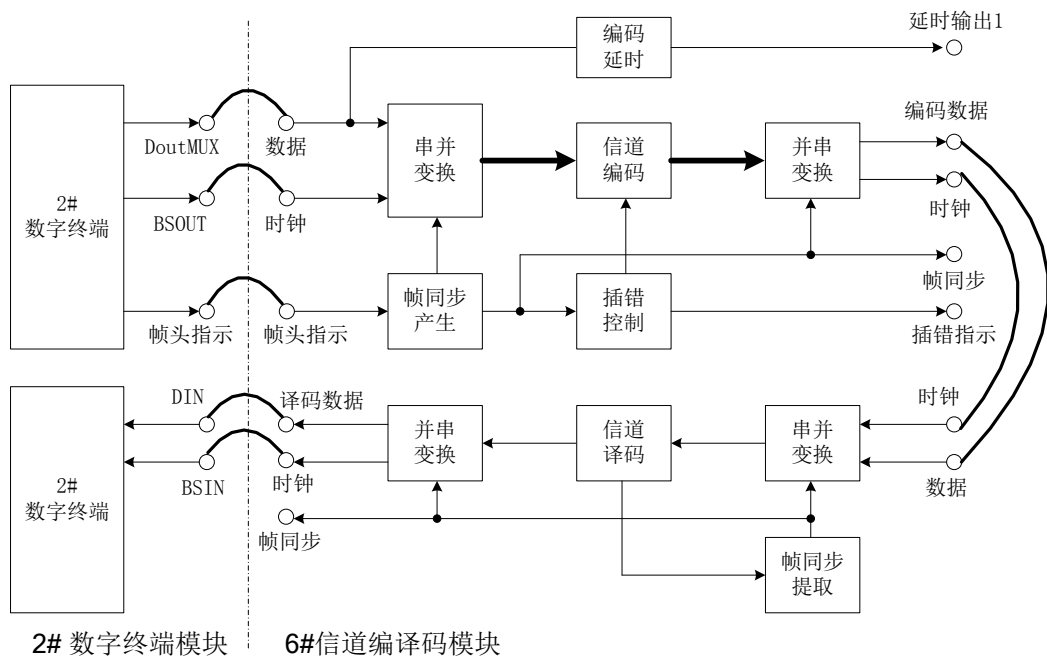
- 1、 了解信道编码在通信系统中的重要性。
- 2、 掌握汉明码编译码的原理。
- 3、 掌握汉明码检错纠错原理。
- 4、 理解编码码距的意义。

二、实验器材

- | | |
|---------------------|-----|
| 1、 主控&信号源、6 号、2 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



汉明码编译码实验框图

2、实验框图说明

汉明码编码过程：数字终端的信号经过串并变换后，进行分组，分组后的数据再经过汉明码编码，数据由 4bit 变为 7bit。

四、实验步骤

实验项目一 汉明码编码规则验证

概述：本项目通过改变输入数字信号的码型，观测延时输出，编码输出及译码输出，验证汉明码编译码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
模块 2：TH1(DoutMUX)	模块 6：TH1(编码输入-数据)	编码信号输入
模块 2：TH9(BSOUT)	模块 6：TH2(编码输入-时钟)	提供编码位时钟
模块 2：TH10(辅助观测帧头指示)	模块 6：TH3(辅助观测-帧头指示)	编码帧头指示
模块 6：TH5(编码输出-编码数据)	模块 6：TH7(译码输入-数据)	将数据送入译码
模块 6：TH6(编码输出-时钟)	模块 6：TH8(译码输入-时钟)	提供译码时钟
模块 6：TH4(延时输出 1)	模块 6：TH9(辅助观测-NRZD-IN)	延时输出

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【汉明码】。

(1)将 2 号模块的拨码开关 S1^{2#}拨为 10100000，拨码开关 S2^{2#}、S3^{2#}、S4^{2#}均拨为 00000000；

(2) 将 6 号模块的拨码开关 S1^{6#}拨为 0001，即编码方式为汉明码。开关 S3^{6#}拨为 0000，即无错模式。按下 6 号模块 S2 系统复位键。

3、此时系统初始状态为：2 号模块提供 32K 编码输入数据，6 号模块进行汉明编译码，无差错插入模式。

4、实验操作及波形观测。

(1) 用示波器观测 6 号模块 TH5 处编码输出波形。

注：为方便观测，可以以 TH4 处延时输出作为输出编码波形的对比观测点。此处观测的两个波形是同步的。

(2) 设置 2 号模块拨码开关 S1 前四位，观测编码输出并填入下表中：

输入	编码输出	输入	编码输出
----	------	----	------

$\alpha_6 \alpha_5 \alpha_4 \alpha_3$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1 \alpha_0$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1 \alpha_0$
0000		1000	
0001		1001	
0010		1010	
0011		1011	
0100		1100	
0101		1101	
0110		1110	
0111		1111	

实验项目二 汉明码检纠错性能检验

概述：本项目通过插入不同个数的错误，观测译码结果与输入信号验证汉明码的检纠错能力。

- 1、保持实验项目一中的连线。
- 2、将 6 号模块 S3 拨成 0001（即插入单个错），按下 6 号模块 S2 系统复位。
- 3、对比观测译码结果与输入信号，验证汉明码的纠错能力。

注：为了便于观测，测试点 TP3（延时输出 2）是对输入信号的延时，对比 TH10 译码输出，这两个信号是同步的。

- 4、对比观测插错指示与误码指示，验证汉明码的检错能力。

5、将 6 号模块 S3 按照插错控制表中的拨码方式，逐一插入不同错误，按下 6 号模块 S2 系统复位。重复步骤 2，验证汉明码的检纠错能力。

6、将示波器触发源通道接 TP2 帧同步信号，示波器另外一个通道接 TP1 插错指示，可以观测插错的位置。

五、实验报告

- 1、根据实验测试记录，完成实验表格；
- 2、分析实验电路的工作原理，简述其工作过程。

实验十五 BCH 码编译码实验

一、实验目的

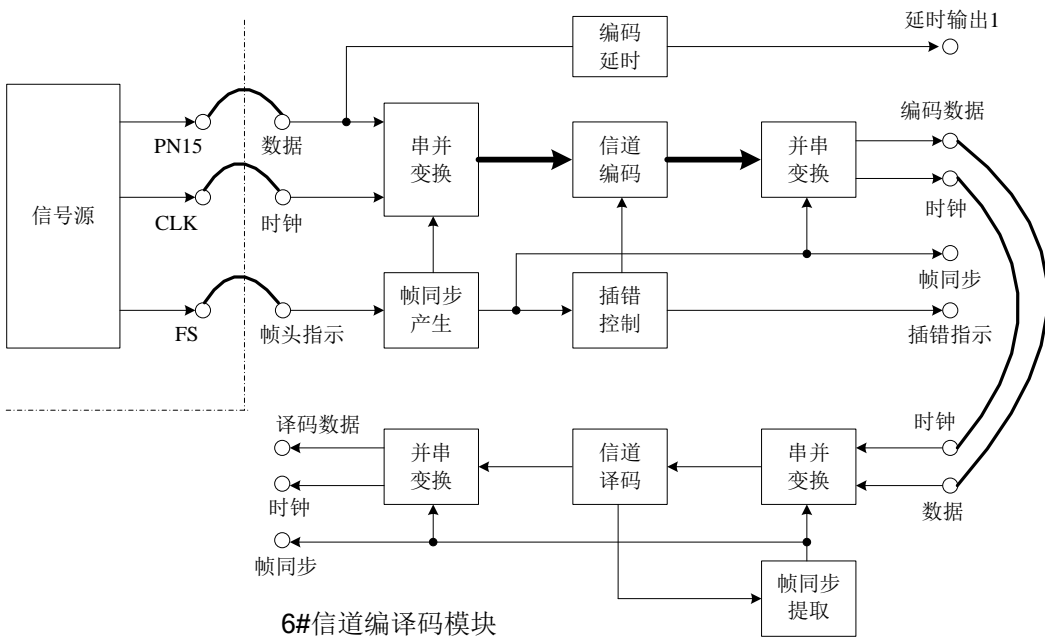
- 1、 了解信道编码在通信系统中的重要性；
- 2、 掌握 BCH 码编译码的原理；
- 3、 掌握 BCH 码检错纠错原理；
- 4、 了解 CPLD 实现 BCH 码编译码的方法。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、6 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



BCH码编译码实验原理框图

2、实验框图说明

BCH 码编码过程：数据经过串并变换后进行分组，分组后的数据再经过 BCH 码编码。

四、实验步骤

实验项目一 BCH 编码规则验证

概述：本项目通过观察并记录编码输入与输出波形，验证 BCH 码编码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：CLK	模块 6：TH2(编码输入-时钟)	编码位时钟
信号源：PN	模块 6：TH1(编码输入-数据)	编码信号输入
信号源：FS	模块 6：TH3(辅助观测-帧头指示)	辅助观测
模块 6：TH5(编码输出-编码数据)	模块 6：TH7(译码输入-数据)	数据送入译码
模块 6：TH6(编码输出-时钟)	模块 6：TH8(译码输入-时钟)	提供译码时钟
模块 6：TH4(辅助观测-延时输出 1)	模块 6：TH9(辅助观测-NRZD-IN)	延时，便于观测

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BCH 码】。将拨码开关 $S1^{6\#}$ 拨为 0011，即编码方式为 BCH。拨码开关 $S3^{6\#}$ 拨为 0000，即无错模式。按下 $S2^{6\#}$ 系统复位键。

3、此时系统初始状态为：编码输入数据和时钟为 4K，FS 为模式 3。编码方式为 BCH，无差错插入。

4、实验操作及波形观测。

(1) 用示波器分别接帧同步信号 $TH3^{6\#}$ 及编码输入信号 $TH1^{6\#}$ ，观察 $TH1$ ，以某 $TH3$ 脉冲下降沿对应的 PN 序列为起始点，读出并记录 15 位 PN 序列码型。

注：记录时，可每 5 位之间以 “_” 分隔。

(2) 保持 $TH3$ 的示波器探头不变，另一通道观测 BCH 编码输出信号 $TH5^{6\#}$ 。仍以记录 NRZ 信号时起始参考脉冲为起始，记录 BCH 编码，每 15 位之间以 “_” 分隔。

(3) 对比记录的 PN 序列及编码输出，结合原理，分析验证编码规则。

实验项目二 BCH 码检纠错性能检验

概述：本项目通过插入不同个数不同位置的误码，观察译码结果与输入信号验证 BCH 码的检纠错能力，并与汉明码、循环码的检纠错能力相对比。

- 1、保持以上连线不变。
- 2、将拨码开关 $S3^{6\#}$ 拨成 0001（即插入单个错），按下 $4S2^{6\#}$ 系统复位。
- 3、对比观测译码结果与输入信号，验证 BCH 码的纠错能力。

注：为了便于观测，测试点 TP3 是对输入信号的延时，对比 TH10 译码输出，这两个信号是同步的。

- 4、分别观测插错指示与误码指示，验证 BCH 码的检错能力。
- 5、将拨码开关 $S3^{6\#}$ 按照插错控制表中的拨码方式，逐一插入不同错误，按下开关 $S2^{6\#}$ 系统复位。重复步骤 3~4，验证 BCH 码的检纠错能力。

五、实验报告

- 1、分析实验电路的工作原理，简述其工作过程；
- 2、分析 BCH 码实现检错及纠错的原理。

实验十六 循环码编译码实验

一、实验目的

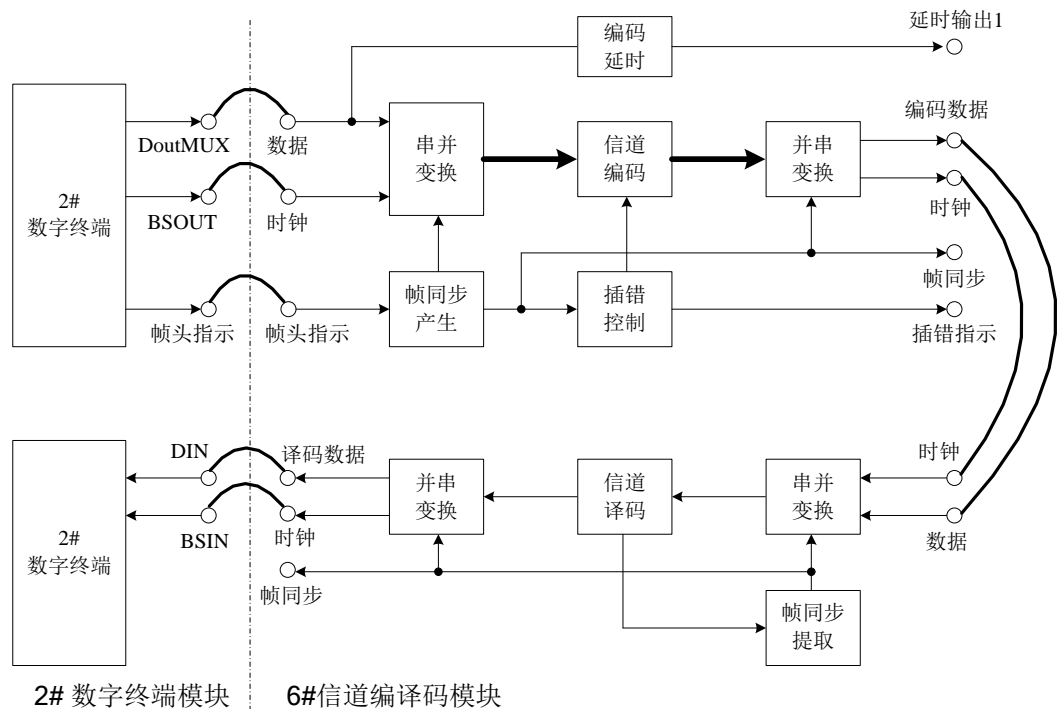
- 1、 了解信道编码在通信系统中的重要性；
- 2、 掌握循环码编译码的原理；
- 3、 掌握循环码检错纠错原理；
- 4、 了解 CPLD 实现循环码编译码的方法。

二、实验器材

- | | |
|---------------------|-----|
| 1、 主控&信号源、6 号、2 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



循环码编译码实验框图

2、实验框图说明

循环码编码过程：数字终端的信号经过串并变换后, 进行分组，分组后的数据再经过循环码编码，数据由 4bit 变为 7bit。

四、实验步骤

实验项目一 循环码编码规则验证

概述：本项目通过改变输入数字信号的码型，观测延时输出，编码输出以及译码输出，验证循环码编译码规则，并对比汉明码编码规则有何异同。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
模块 2: TH1(DoutMUX)	模块 6: TH1(编码输入-数据)	编码信号输入
模块 2: TH9(BSOUT)	模块 6: TH2(编码输入-时钟)	编码位时钟
模块 2: TH10(帧头指示)	模块 6: TH3(辅助观测-帧头指示)	提供编码帧头
模块 6: TH5(编码输出-编码数据)	模块 6: TH7(译码输入-数据)	送入译码
模块 6: TH6(编码输出-时钟)	模块 6: TH8(译码输入-时钟)	提供译码时钟
模块 6: TH4(辅助观测-延时输出 1)	模块 6: TH9(辅助观测-NRZD-IN)	延时输出

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【循环码】。

(1)将 2 号模块的拨码开关 S1^{2#}拨为 10100000, 拨码开关 S2^{2#}、S3^{2#}、S4^{2#}均拨为 00000000。

(2) 将 6 号模块的拨码开关 S1^{6#}拨为 0010，即编码方式为循环码。拨码开关 S3^{6#}拨为 0000，即无错模式。按下 S2^{6#}系统复位键。

3、此时系统初始状态为：2 号模块提供 32K 编码输入数据，6 号模块进行循环编译码，无差错插入模式。

4、实验操作及波形观测。

(1) 用示波器观测 TH5 处编码输出波形。

注：为方便观测，可以以 TH4 处延时输出作为输出编码波形的对比观测点。此处观测的两个波形是同步的。

(2) 拨动拨码开关 S1 前四位观测编码输出并填入下表中：

输入	编码输出	输入	编码输出
----	------	----	------

$\alpha_6 \alpha_5 \alpha_4 \alpha_3$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1 \alpha_0$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3$	$\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1 \alpha_0$
0000		1000	
0001		1001	
0010		1010	
0011		1011	
0100		1100	
0101		1101	
0110		1110	
0111		1111	

实验项目二 循环码检纠错性能检验

概述：本项目通过插入不同个数的误码，观测译码结果与输入信号验证循环码的检纠错能力，并与汉明码检纠错能力对比。

- 1、保持以上连线不变。
- 2、将 6 号模块 S3^{6#}拨成 0001（即插入单个错），按下 6 号模块 S2 系统复位。
- 3、对比观测译码结果与输入信号，验证循环码的纠错能力；

注：为了便于观测，测试点 TP3 是对输入信号的延时，对比 TH10 译码输出，这两个信号是同步的。

- 4、对比观测插错指示与误码指示，验证循环码的检错能力。

5、将 6 号模块 S3 按照插错控制表中的拨码方式，逐一插入不同错误，按下 6 号模块 S2 系统复位。重复步骤 3~4，验证循环码的检纠错能力。

6、将示波器触发源通道接 TP2 帧同步信号，示波器另一个通道接 TP1 插错指示，可以观测插错位置。

五、实验报告

- 1、根据实验测试记录，完成实验表格；
- 2、结合实验波形分析实验电路的工作原理，简述其工作过程；

3、分析循环码实现检错及纠错的原理。

实验十七 卷积码编译码实验

一、实验目的

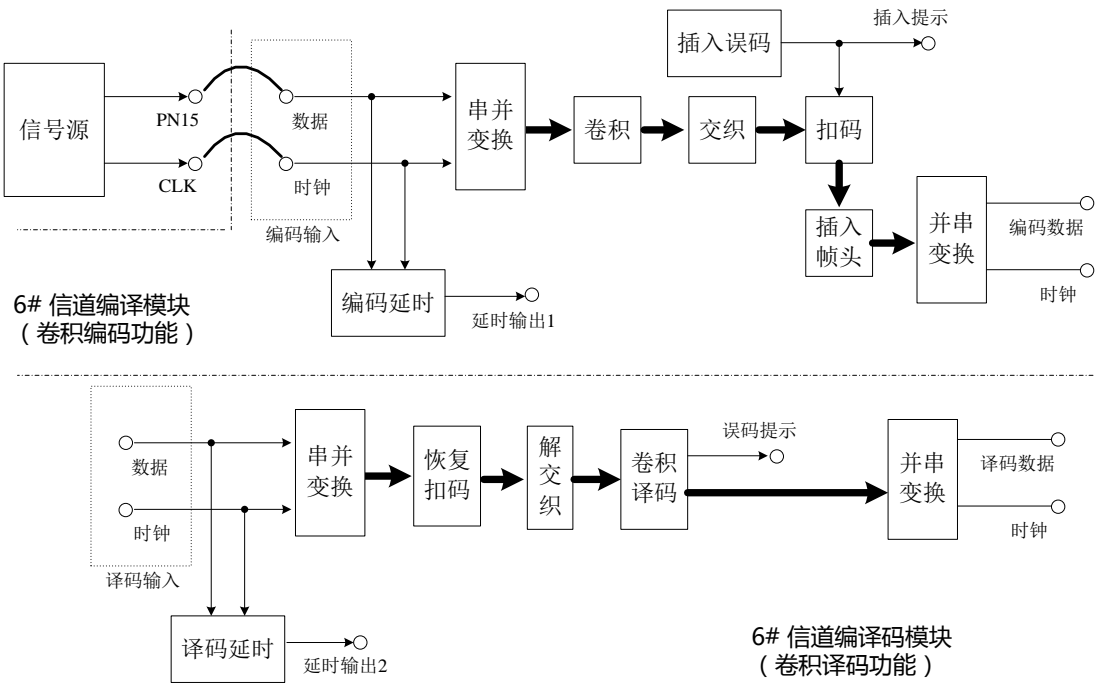
- 1、 了解信道编码在通信系统中的重要性；
- 2、 掌握卷积码编译码的原理；
- 3、 掌握卷积码检错纠错原理；
- 4、 了解 CPLD 实现卷积码编译码的方法。

二、实验器材

- | | |
|-------------|----|
| 1、 主控&信号源模块 | 一块 |
| 2、 6 号模块 | 两块 |
| 3、 双踪示波器 | 一台 |
| 4、 连接线 | 若干 |

三、实验原理

1、实验原理框图



卷积码编译码实验框图

2、实验框图说明

卷积编码：卷积编码并没有分组成帧的概念。但由于当卷积编码长度增加时，译码的运算量成几何量增加。因此，我们需要对卷积码规定一个帧长度。这里我们规定的帧长度为248bit。为了方便找到帧头，因此，在每一帧的最前面加入11位的巴克码作为帧同步码（最前面还添加了一个0）。248bit经卷积编码后是504bit，加上帧同步码及前面的0，共516bit。这样在速率上很难处理。所以我们需要扣码。扣码是利用了卷积码纠错能力强的特点，将编码后的504bit每隔25bit扣除一个码，共扣除20bit。这样最终成帧的长度是496bit，刚好是输入信号速率的2倍，这样时序上很容易处理。

卷积译码：首先，要进行帧同步提取。提取到帧同步后，将每一帧数据缓存后进行处理。当缓存1帧数据后，由于编码时进行了扣码，所以这里需要恢复扣码。将484bit每25bit插入1个0，然后再进行维特比译码。

四、实验步骤

实验项目一 卷积码编码规则验证

概述：本项目通过观察并记录编码输入与输出波形，验证卷积码编码规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：CLK	模块 6：TH2(编码输入-时钟)	提供编码位时钟
信号源：PN	模块 6：TH1(编码输入-数据)	编码信号输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【卷积码编译码及交织】。将拨码开关 S1^{6#}拨为 0100，即为卷积码编码。拨码开关 S3^{6#}拨为 0000，即无错模式。按下 S2^{6#}系统复位键。

3、此时系统初始状态为：编码输入 8K 数据，进行卷积编码，无差错模式。

4、实验操作及波形观测。

（1）用示波器观测编码输入数据 TH1^{6#}，读出并记录 15 位 PN 序列码型。

（2）用示波器分别接输入数据 TH1^{6#}和卷积编码输出数据 TH5^{6#}，观察卷积编码输出。

实验项目二 卷积码检纠错性能检验

概述：本项目通过插入不同个数不同位置的误码，观察译码结果与输入信号验证卷积码

的检纠错能力。

1、关电，保持实验项目一连线不变，再在另一块 6 号模块上设置卷积译码功能，继续按表格所示进行连线。

注：实验项目一中的用到的 6 号模块主要完成卷积编码功能，这里简称“1#模块 6”；用于完成卷积译码功能的 6 号模块，这里简称“2#模块 6”；连线时注意区分。

源端口	目的端口	连线说明
1#模块 6: TH5(编码输出-编码数据)	2#模块 6: TH7(译码输入-数据)	送入译码
1#模块 6: TH6(编码输出-时钟)	2#模块 6: TH8(译码输入-时钟)	译码时钟
1#模块 6: TH4(辅助观测-延时输出 1)	2#模块 6: TH9(辅助观测-NRZD-IN)	延时观测

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【卷积编译码及交织】。

(1) 将 1#模块 6 上的拨码开关 $S1^{6\#}$ 拨为 0100，即为卷积码编码功能；将拨码 $S3^{6\#}$ 拨为 0000，即无错模式；按下 $S2^{6\#}$ 系统复位键。

(2) 再将 2#模块 6 的拨码开关 $S1^{6\#}$ 拨成 0101，即为卷积码译码功能。按下 $S2^{6\#}$ 系统复位键。

3、此时系统初始状态为：输入数据为 8K，通过 1#模块 6 进行卷积编码，再经过 2#模块 6 完成卷积译码。

4、实验操作及波形观测。

(1) 对比观测 1#模块 6 的编码输入数据 TH1 与 2#模块 6 的译码输出 TH10，验证卷积编译码功能。

(2) 将 1#模块 6 拨码开关 $S3$ 拨成 0001，按下 1#模块 6 以及 2#模块 6 的 $S2$ 系统复位键。对比观测译码结果与输入信号，验证卷积码的纠错能力。

注：为了便于观测，1#模块 6 的测试点 $TP4$ 是对输入信号的延时，对比 2#模块 6 的 $TH10$ 译码输出，这两个信号是同步的。

(3) 分别观测插错指示与误码指示，验证卷积码的检错能力。

(4) 将 1#模块 6 的拨码 $S3$ 拨成 0010（即插入连续错），按下 1#模块 6 以及 2#模块 6 的 $S2$ 系统复位键。重复步骤 (2) (3)，验证卷积码的检纠错能力。

五、实验报告

- 1、结合实验波形分析实验电路的工作原理，简述其工作过程；
- 2、分析卷积码实现检错及纠错的原理。

实验十八 卷积交织及解交织实验

一、实验目的

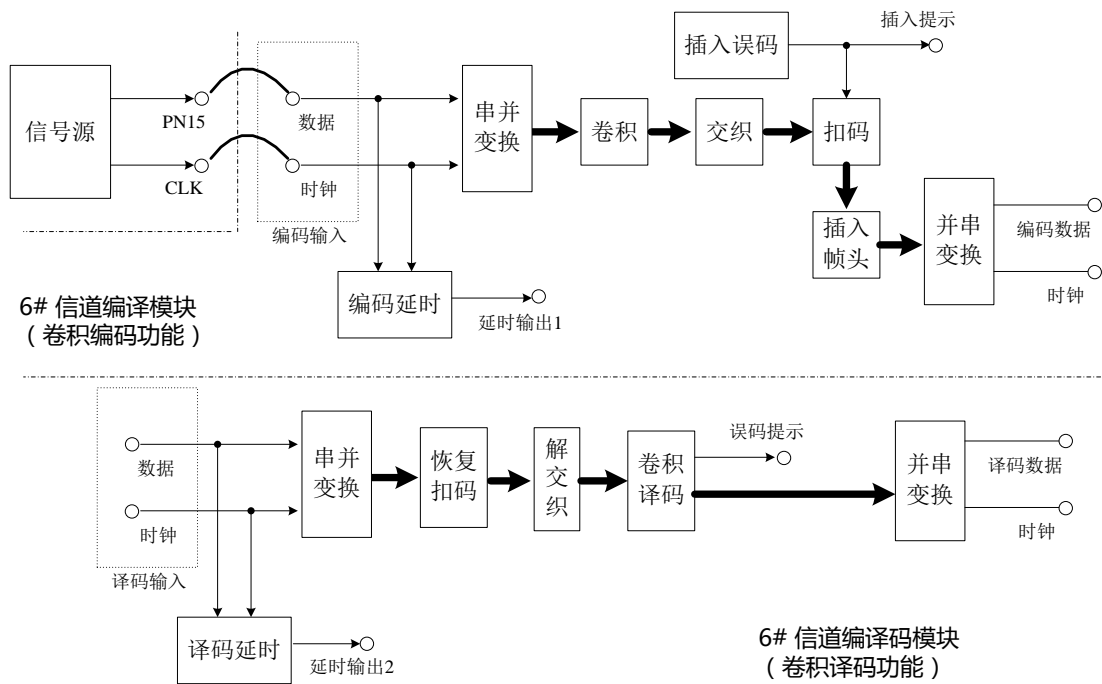
- 1、 掌握交织的特性；
- 2、 交织产生的原理及方法；
- 3、 掌握交织对译码性能的影响；

二、实验器材

- | | |
|-------------|----|
| 1、 主控&信号源模块 | 一块 |
| 2、 6 号模块 | 两块 |
| 3、 双踪示波器 | 一台 |
| 4、 连接线 | 若干 |

三、实验原理

1、实验原理框图



卷积交织及解交织实验框图

2、实验框图说明

通过主控模块选择信道编码的方式，信号源产生数据信号进入信道编译码模块，信号先

进行串并变换，然后根据编码规则查表变换为相应码型，再由FPGA完成检纠错。编码信号最后经过一个逆过程译码输出。

四、实验步骤

实验项目一 卷积码编码及交织规则验证

概述：本项目通过观察并记录编码输入与卷积交织输出波形，验证卷积交织编码规则，并对比无交织编码结果验证交织规则。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：CLK	模块 6：TH2(编码输入-时钟)	提供编码位时钟
信号源：PN	模块 6：TH1(编码输入-数据)	编码信号输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【卷积编译码及交织】。将拨码开关 S1^{6#}拨为 1100，即为卷积码编码及交织功能。将拨码 S3^{6#}拨为 0000，即无错模式。按下 S2^{6#}系统复位键。

3、此时系统初始状态为：编码输入信号及时钟为 8K，送入系统进行卷积编码及交织。

4、实验操作及波形观测。

(1) 用示波器观测编码输入数据 TH1^{6#}，读出并记录 15 位 PN 序列码型。

(2) 用示波器分别接输入数据 TH1^{6#}和卷积编码及交织输出数据 TH5^{6#}，观察卷积交织输出。

实验项目二 卷积及交织检纠错性能检验

概述：本项目通过插入不同种类不同个数的误码，观察译码结果与输入信号验证卷积交织的检纠错能力，并且对比无交织编码的检纠错能力，验证在突发错以及连续错中，交织与否对检纠错性能的影响。

1、关电，保持实验项目一连线不变，再在另一块 6 号模块上设置卷积译码与解交织功能，继续按表格所示进行连线。

注：实验项目一中的用到的 6 号模块主要完成卷积编码及交织功能，这里简称“1#模块 6”；用于完成卷积译码及解交织功能的 6 号模块，这里简称“2#模块 6”；连线时注意区分。

源端口	目的端口	连线说明
1#模块 6: TH5(编码输出-编码数据)	2#模块 6: TH7(译码输入-数据)	送入译码
1#模块 6: TH6(编码输出-时钟)	2#模块 6: TH8(译码输入-时钟)	提供时钟
1#模块 6: TH4(辅助观测-延时输出 1)	2#模块 6: TH9(辅助观测-NRZD-IN)	延时观测

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【卷积编译码及交织】。

(1) 将 1#模块 6 上的拨码开关 $S1^{6\#}$ 拨为 1100，即为卷积码编码及交织功能；将拨码 $S3^{6\#}$ 拨为 0000，即无错模式；按下 $S2^{6\#}$ 系统复位键。

(2) 再将 2#模块 6 的拨码开关 $S1^{6\#}$ 拨成 1101，即为卷积码译码及解交织功能。按下 $S2^{6\#}$ 系统复位键。

3、此时系统初始状态为：输入数据为 8K，通过 1#模块 6 进行卷积编码及交织，再经过 2#模块 6 完成卷积译码及解交织。

4、实验操作及波形观测。

(1) 对比观测 1#模块 6 的编码输入数据 TH1 与 2#模块 6 的译码输出 TH10，验证卷积交织和译码及解交织功能。

(2) 将 1#模块 6 的拨码开关 $S3$ 拨成 0001（即插入突发错），按下 1#模块 6 以及 2#模块 6 的 $S2$ 系统复位键。对比观测输入信号与译码输出结果，验证卷积交织的纠错能力。

注：为了便于观测，1#模块 6 的测试点 TP4 是对输入信号的延时，对比 2#模块 6 的 TH10 译码输出，这两个信号是同步的。

(3) 分别观测插错指示与误码指示，验证卷积交织的检错能力。

(4) 将 1#模块 6 的拨码 $S3$ 拨成 0010（即插入连续错），按下 1#模块 6 以及 2#模块 6 的 $S2$ 系统复位键。重复步骤 (2) (3)，验证卷积码及交织的检纠错能力。

五、实验报告

1、分析实验电路的工作原理，简述其工作过程；

2、分析交织原理；

3、分析交织对译码性能的影响。

第五章 同步技术

实验十九 滤波法及数字锁相环法位同步提取实验

一、实验目的

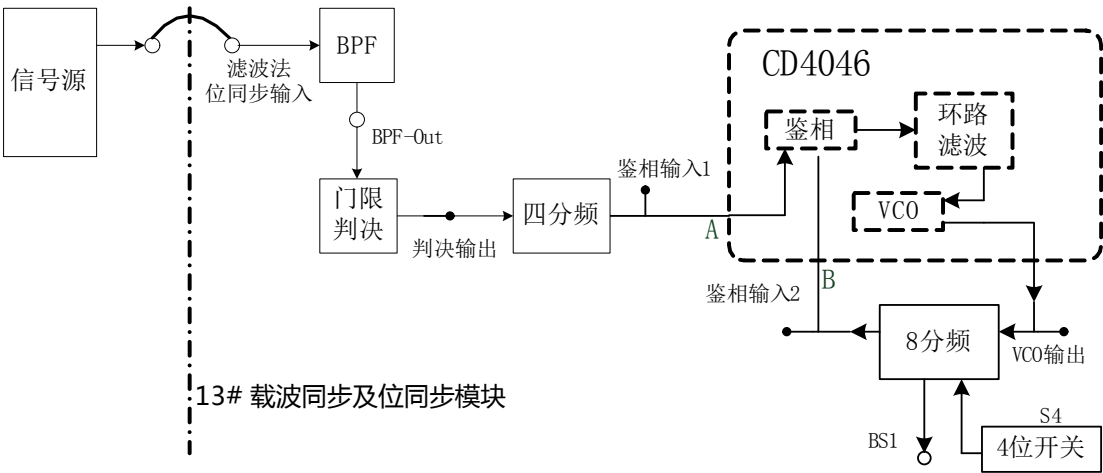
- 1、掌握滤波法提取位同步信号的原理及其对信息码的要求。
- 2、掌握用数字锁相环提取位同步信号的原理。
- 3、掌握位同步器的同步建立时间、同步保持时间、位同步信号、同步抖动等概念。

二、实验器材

- | | |
|--------------------|-----|
| 1、 主控&信号源、13、8 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、滤波法位同步提取实验原理框图



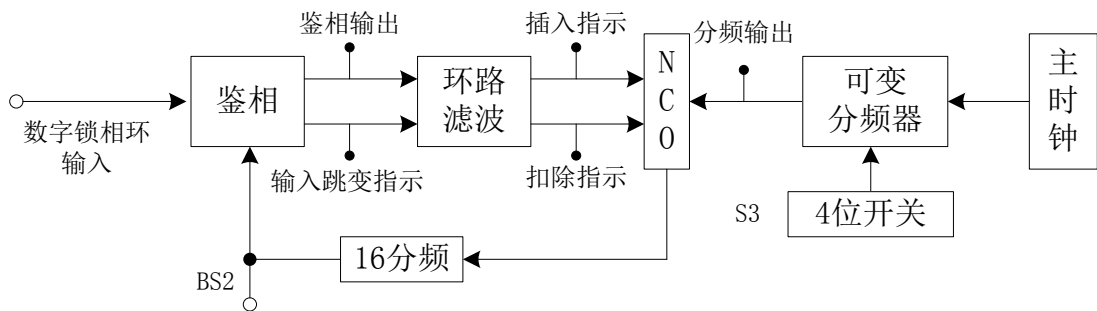
滤波法位同步提取实验框图

2、滤波法位同步提取实验框图说明

将单刀双掷开关S2上拨，选择滤波法位同步提取电路，输入HDB3单极性码信号经一个256K窄带滤波器，滤出同步信号分量，通过门限判决后提取位同步信号。但由于有其他频率成分的干扰，导致时钟有些部分的占空比不为50%，因此需要通过模拟锁相环进行平滑处理；数字的256K时钟经过4分频之后，已经得到一定的平滑效果，送入CD4046鉴相输入A脚的是

64KHz的时钟信号，当CD4046处于同步状态时，鉴相器A脚的时钟频率及相位应该与鉴相器B脚的相同。由于鉴相器B脚的时钟是VCO经8分频得到的。因此，VCO输出的频率为512K。

3、数字锁相环法位同步提取实验原理框图

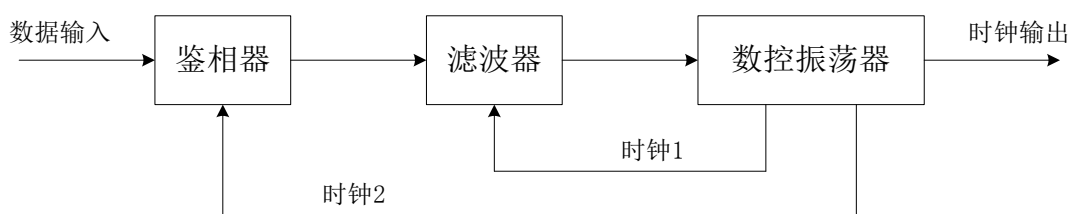


数字锁相环法位同步提取实验原理框图

4、数字锁相环法位同步提取实验框图说明

锁相法位同步提取是在接收端利用锁相环电路比较接收码元和本地产生的位同步信号的相位，并调整位同步信号的相位，最终获得准确的位同步信号。4位拨码开关S3设置BCD码控制分频比，从而控制提取的位同步时钟频率，例如设置分频频率“0000”输出4096KHz频率，“0011”输出512KHz频率，“0100”输出256KHz频率，“0111”输出32KHz频率。

数字锁相环（DPLL）是一种相位反馈控制系统。它根据输入信号与本地估算时钟之间的相位误差对本地估算时钟的相位进行连续不断的反馈调节，从而达到使本地估算时钟相位跟踪输入信号相位的目的。DPLL 通常有三个组成模块：数字鉴相器（DPD）、数字环路滤波器（DLF）、数控振荡器（DCO）。根据各个模块组态的不同，DPLL 可以被划分出许多不同的类型。根据设计的要求，本实验系统采用超前滞后型数字锁相环（LL-DPLL）作为解决方案。在LL-DPLL中，DLF 用双向计数逻辑和比较逻辑实现，DCO 采用“加”、“扣”脉冲式数控振荡器。这样设计出来的DPLL具有结构简洁明快，参数调节方便，工作稳定可靠的优点。DPLL 实现框图如下：

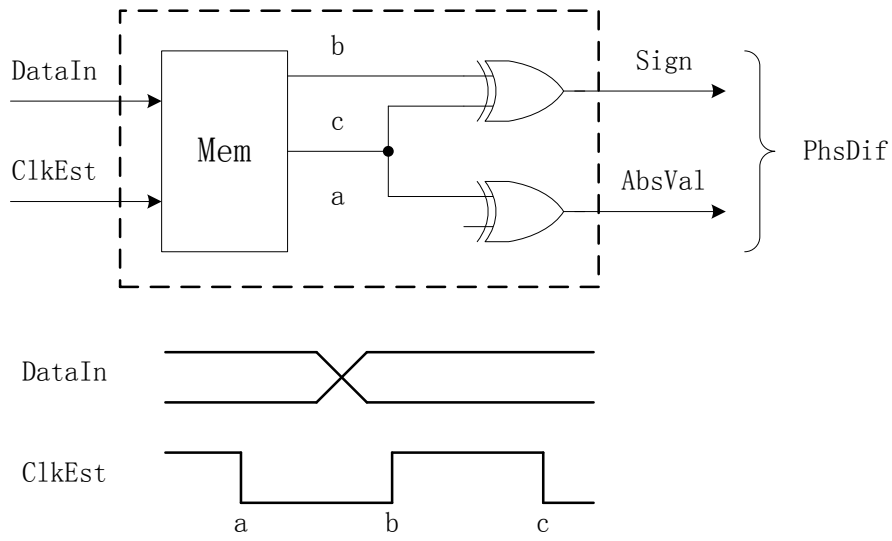


数字锁相环框图

下面就对数字锁相环的各个组成模块的详细功能、内部结构以及对外接口信号进行说明：

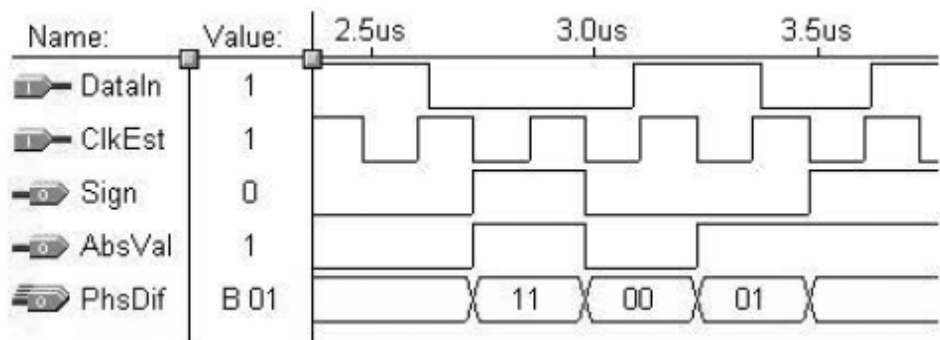
① 前一滞后型数字鉴相器

与一般DPLL的DPD的设计不同，位同步DPLL 的DPD需要排除位流数据输入连续几位码值保持不变的不利影响。LL-DPD为二元鉴相器，在有效的相位比较结果中仅给出相位超前或相位滞后两种相位误差极性，而相位误差的绝对大小固定不变。LL-DPD通常有两种实现方式：微分型LL-DPD和积分型LL-DPD。积分型LL-DPD具有优良的抗干扰性能，而它的结构和硬件实现都比较复杂。微分型LL-DPD 虽然抗干扰能力不如积分型LL-DPD，但是结构简单，硬件实现比较容易。本实验采用微分型LL-DPD， 将环路抗噪声干扰的任务交给DLF模块负责。



LL-DPD模块内部结构与对外接口信号

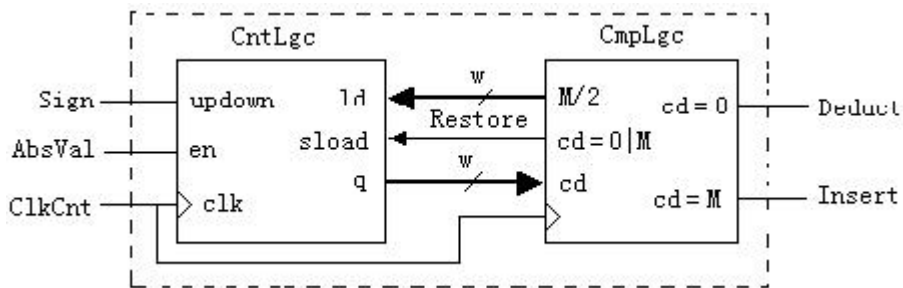
如图所示，LL-DPD在ClkEst跳变沿（含上升沿和下降沿）处采样DataIn上的码值，寄存在Mem中。在ClkEst下降沿处再将它们对应送到两路异或逻辑中，判断出相位误差信息并输出。Sign 给出相位误差极性，即ClkEst相对于DataIn是相位超前（Sign=1）还是滞后（Sign=0）。AbsVal 给出相位误差绝对值：若前一位数据有跳变，则判断有效，以AbsVal输出1表示；否则，输出0表示判断无效。下图显示了LL-DPD模块的仿真波形图。



LL-DPD模块输入输出关系仿真波形图

②数字环路滤波器（DLF）

DLF用于滤除因随机噪声引起的相位抖动，并生成控制DCO 动作的控制指令。本实验实现的DLF内部结构及其对外接口信号如下图所示。

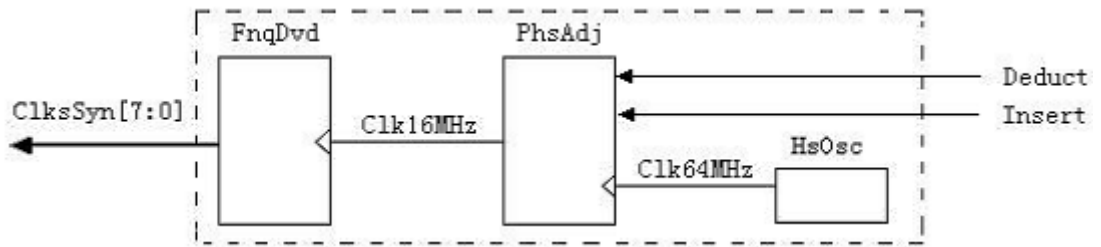


DLF模块内部结构与对外接口信号

滤波功能用加减计数逻辑CntLgc实现，控制指令由比较逻辑CmpLgc生成。在初始时刻，CntLgc被置初值M/2。前级LL-DPD模块送来的相位误差PhsDif在CntLgc中作代数累加。在计数值达到边界值0或M后，比较逻辑CmpLgc将计数逻辑CntLgc同步置回M/2，同时相应地在Deduct或Insert引脚上输出一高脉冲作为控制指令。随机噪声引起的LL-DPD相位误差输出由于长时间保持同一极性的概率极小，在CntLgc中会被相互抵消，而不会传到后级模块中去，达到了去噪滤波的目的。计数器逻辑CntLgc的模值M 对DPLL的性能指标有着显著地影响。加大模值M，有利于提高DPLL的抗噪能力，但是会导致较大的捕捉时间和较窄的捕捉带宽。减小模值M 可以缩短捕捉时间，扩展捕捉带宽，但是降低了DPLL的抗噪能力。根据理论分析和调试实践，确定M为1024，图中计数器数据线宽度w可以根据M确定为10。

③数控振荡器（DCO）

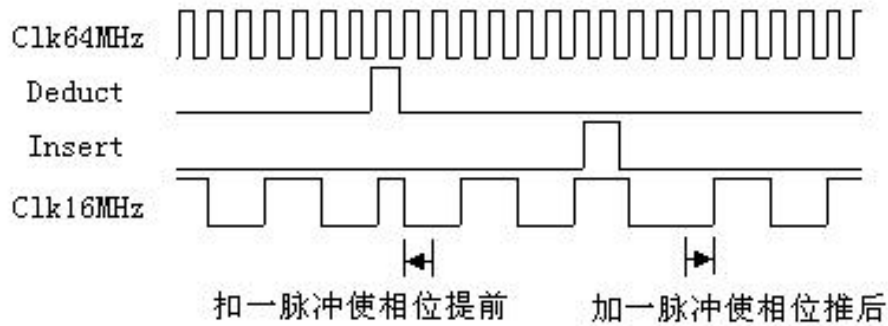
DCO的主要功能是根据前级DLF模块输出的控制信号Deduct和Insert生成本地估算时钟ClkEst，这一时钟信号即为DPLL恢复出来的位时钟。同时，DCO还产生协调DPLL内各模块工作的时钟，使它们能够协同动作。要完成上述功能，DCO 应有三个基本的组成部分：高速振荡器（HsOsc）、相位调节器（PhsAdj）、分频器（FnqDvd），如下图所示。



DCO模块内部结构与对外接口信号

高速振荡器（HsOsc）提供高速稳定的时钟信号Clk，该时钟信号有固定的时钟周期，周期大小即为DPLL 在锁定状态下相位跟踪的精度，同时，它还影响DPLL 的捕捉时间和捕捉带宽。考虑到DPLL 工作背景的要求，以及尽量提高相位跟踪的精度以降低数据接收的误码率，取HsOsc输出信号Clk频率为所需提取位时钟信号的16倍。若取HsOsc输出信号Clk64MHz的周期为15.625ns，即高速振荡器HsOsc的振荡频率为64MHz。

PhsAdj在控制信号Deduct和Insert上均无高脉冲出现时，仅对Osc输出的时钟信号作4分频处理，从而产生的Clk16MHz时钟信号将是严格16MHz 的。当信号Deduct 上有高脉冲时，在脉冲上升沿后，PhsAdj会在时钟信号Clk16MHz的某一周期中扣除一个Clk64Mhz时钟周期，从而导致Clk16MHz时钟信号相位前移。当在信号Insert上有高脉冲时，相对应的处理会导致Clk16MHz时钟信号相位后移。下图为相位调节器单元经功能编译仿真后的波形图。



DCO模块相位调节器PhsAdj单元输入输出关系

引入分频器FmqDvd的目的主要是为DPLL中DLF模块提供时钟控制，协调DLF与其它模块的动作。分频器FmqDvd用计数器实现，可以提供多路与输入位流数据有良好相位同步关系的时钟信号。在系统中，分频器FmqDvd提供8路输出ClksSyn[7..0]。其中，ClksSyn1即为本地估算时钟ClkEst，也即恢复出的位时钟；ClksSyn0即为DLF模块的计数时钟ClkCnt，其速率是ClkEst的两倍，可以加速计数，缩短DPLL 的捕捉时间，并可扩展其捕捉带宽。

四、实验步骤

实验项目一 滤波法位同步电路带通滤波器幅频特性测量。

概述：该项目是通过改变输入信号的频率，观测信号经滤波后对应输出幅度，从而了解并绘制滤波器的幅频特性。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：A-OUT	模块 13：TH3(滤波法位同步输入)	基带传输信号输入

2、开电，设置主控，选择【信号源】→【输出波形】。设置输出波形为正弦波，调节相应旋钮，使其输出频率为 200KHz，峰峰值 3V。

3、此时系统初始状态为：输入信号为频率 200KHz、幅度 3V 的正弦波。

4、实验操作及波形观测。

分别观测 13 号模块的“滤波法位同步输入”和“BPF-Out”，改变信号源的频率，测量“BPF-Out”的幅度填入下表，并绘制幅频特性曲线。

频率（KHz）	200	210	220	230	240	250	260	270	280	290	300
幅度(V)											

实验项目二 滤波法位同步恢复观测

概述：该项目是通过比较和观测滤波法位同步电路中各点幅度及相位，探讨滤波法位同步的提取原理以及影响因素。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 8：TH3(编码输入-数据)	基带传输信号输入

信号源: CLK	模块 8: TH4(编码输入-时钟)	提供编码位时钟
模块 8: TH5(单极性码)	模块 13: TH3(滤波法位同步输入)	滤波法位同步时钟提取
模块 13: TH4(BS1)	模块 8: TH9(译码时钟输入)	提供译码位时钟
模块 8: TH1(HDB3 输出)	模块 8: TH7(HDB3 输入)	将编码信号送入译码

2、开电，设置主控菜单，选择【信号源】→【通信原理】→【滤波法及数字锁相环位同步法提取】。将 13 号模块 S2 拨上。将 S4 拨为 1000。

3、此时系统初始状态为：输入 PN 为 256K。

4、实验操作及波形观测。

(1) 观测“门限判决输出”，记录波形。

思考：分析在什么情况下门限判决输出的时钟会不均匀，为什么？

(2) 观测“鉴相输入 1”，记录波形。

(3) 对比“门限判决输出”和“鉴相输入 1”的波形。

思考：分析时钟不均匀的情况是否有所改善。

(4) 对比观测“鉴相输入 1”和“鉴相输入 2”，记录波形。比较两路波形的幅度和相位。

(5) 对比观测“滤波法位同步输入”和“BS1”，观测恢复的位同步信号。

实验项目三 数字锁相环法位同步观测

概述：该项目是通过比较和观测数字锁相环位同步电路中各点相位超前、延时以及抖动情况，探讨数字锁相环法位同步的提取原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源: PN	模块 13: 数字锁相环输入	基带传输信号输入

2、开电，设置主控菜单，选择【信号源】→【通信原理】→【滤波法及数字锁相环位同步法提取】。将 13 号模块的 S3 拨为 0100。

3、此时系统 初始状态为： PN 码速率 256K。

4、实验操作及波形观测。

(1) 观测 13 模块的“数字锁相环输入”和“鉴相输出”。观测相位超前滞后的情况。

(2) 观测 13 模块的“插入指示”和“扣除指示”。

思考：分析波形有何特点，为什么出现这种情况。

(3) 观测 13 号模块的“BS2”。

思考：BS2 恢复的时钟是否有抖动的情况，为什么？试分析 BS2 抖动的区间有多大？如何减小这个抖动的区间？

五、实验报告

- 1、对实验思考题加以分析，按照要求做出回答，并尝试画出本实验的电路原理图。
- 2、结合实验波形分析数字锁相环原理。

实验二十 模拟锁相环实验

一、实验目的

- 1、了解模拟锁相环的工作原理。
- 2、掌握模拟锁相环的参数意义及测试方法。
- 3、掌握锁相频率合成的原理及设计方法。

二、实验器材

- | | |
|------------------|-----|
| 1、 主控&信号源、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

采用CD4046完成模拟锁相环功能。

四、实验步骤

实验项目一 VCO 自由振荡观测

概述：该项目是通过对比观测锁相环输入信号和 VCO 输出信号，了解 VCO 自由振荡输出频率。

- 1、关电，将主控&信号源模块 CLK 输出连接到 13 号模块模拟锁相环输入。
- 2、实验初始状态设置：将 13 号模块 S4 拨为“0001”，S2 拨下至频率合成。
- 3、实验初始状态说明：模拟锁相环输入信号 256K 时钟
- 4、实验现象的观测：示波器 CH1 通道接 13 号模块 TH8，CH2 通道接 TH4 输出，对比观测输入及输出波形。

实验项目二 同步带测量

概述：该项目是通过改变输入信号的频率，测量锁相环的同步带，了解模拟锁相环的同步带工作原理。

- 1、将主控&信号源模块 A-OUT 输出连接到 13 号模块模拟锁相环输入。
- 2、将 13 号模块 S4 拨为“0001”。调节【信号源】，使【输出波形】为正弦波，【输出频率】为 1KHz，调节 A-OUT 幅度旋钮 W1，使 A-OUT 输出 3V。

2、用示波器 CH1 通道接 13 号模块 TH8 模拟锁相环输入，CH2 通道接 TH4 输出 BS1，观察 TH4 输出处于锁定状态。选择适当步进，将正弦波频率调小直到输出波形失锁，记下此时频率大小为 f_1 ；将频率调大，直到 TH4 输出处于失锁状态，记下此时频率 f_2 。

实验项目三 捕捉带测量

概述：该项目是通过改变输入信号的频率，测量锁相环的捕捉带，了解模拟锁相环的捕捉带工作原理。

1、保持项目二的连线不变。

2、将 13 号模块 S4 拨为“0001”。调节【信号源】，使【输出波形】为正弦波，【输出频率】为 10Hz，【调节步进】为 10Hz。

3、将示波器 CH1 通道接 13 号模块 TH8，CH2 通道接 TH4 输出，观察 TH4 输出处于失锁状态。将频率调大直到输出波形锁定，记下此时频率大小为 f_3 ；将 S4 拨为 1000，调节信号源输出频率为 200KHz，步进为 1KHz，慢慢减小输入频率，直到 TH4 输出处于锁定状态，记下此时频率 f_4 。

实验项目四 锁相频率合成

概述：该项目是通过设置分频器的分频比，测量锁相环的锁相输出频率，了解锁相频率合成的工作原理。

1、保持项目二的连线不变。

2、将 13 号模块 S4 拨为“0001”。调节【信号源】，使【输出波形】为方波，【输出频率】为 1KHz。

3、用示波器 CH1 通道接 13 号模块 TH8，CH2 通道接 TH4 输出，观察 TH4 输出频率。拨动 S4 开关，观测 TH4 输出与 TH8 输入之间的关系。

五、实验报告

1、分析实验电路的工作原理，简述其工作过程；

2、结合实验波形分析模拟锁相环原理。

实验二十一 载波同步实验

一、实验目的

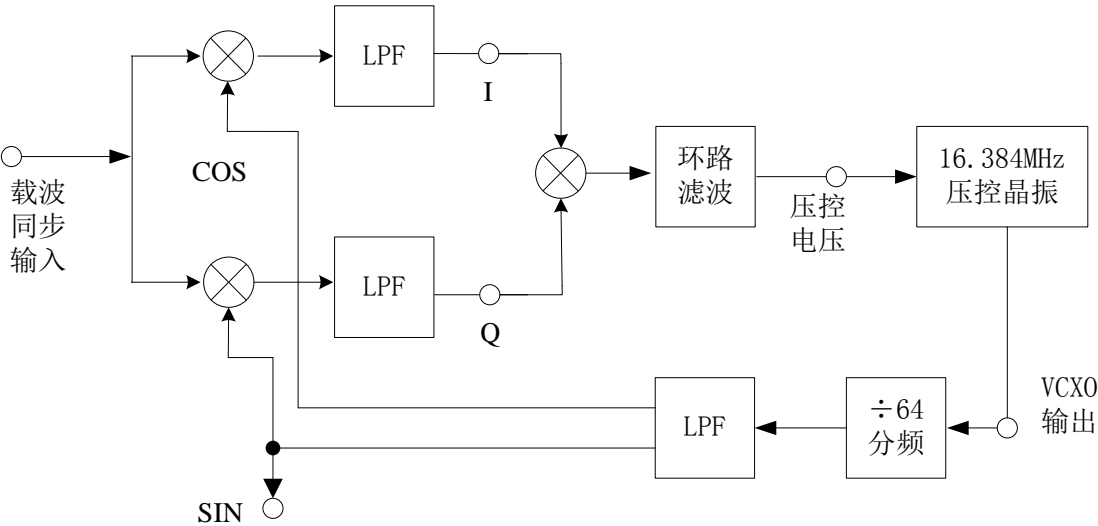
- 1、 掌握用科斯塔斯环提取载波的实现方法。
- 2、 了解相干载波相位模糊现象的产生原因。

二、实验器材

- | | |
|----------------------|-----|
| 1、 主控&信号源、9 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



载波同步实验框图

2、实验框图说明

本实验采用科斯塔斯环法实验载波同步提取。从载波同步输入端送入BPSK调制信号，经科斯塔斯环后，从SIN端输出同步载波。

四、实验步骤

实验项目 载波同步。

概述：本项目是利用科斯塔斯环法提取BPSK调制信号的同步载波，通过调节压控晶振的

压控偏置电压，观测载波同步情况并分析。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：PN	模块 9：TH1(基带信号)	调制信号输入
信号源：256KHz	模块 9：TH14(载波 1)	载波 1 输入
信号源：256KHz	模块 9：TH3(载波 2)	载波 2 输入
信号源：CLK	模块 9：TH2(差分编码时钟)	调制时钟输入
模块 9：TH4(调制输出)	模块 13：TH2(载波同步输入)	信号输入同步模块

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【BPSK/DBPSK 数字调制解调】。将 9 号模块的 S1 拨为 0000，调节信号源模块的 W3 使 256K 载波信号的峰峰值为 3V。

3、此时系统初始状态为：PN 序列输出频率 32KHz。

4、实验操作及波形观测。

对比观测信号源“256K”和 13 号模块的“SIN”，调节 13 号模块的压控偏置调节电位器，观测载波同步情况。

五、实验报告

- 1、对实验思考题加以分析，按照要求做出回答，并尝试画出本实验的电路原理图。
- 2、结合实验波形熟悉科斯塔斯环原理。

实验二十二 帧同步提取实验

一、实验目的

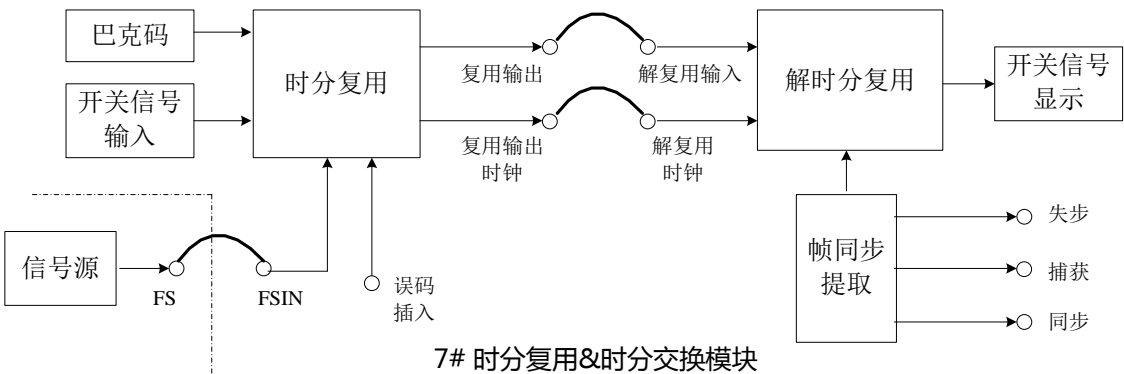
- 1、掌握巴克码识别原理。
- 2、掌握同步保护原理。
- 3、掌握假同步、漏同步、捕捉态、维持态的概念。

二、实验器材

- | | |
|-----------------|-----|
| 1、 主控&信号源、7 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



帧同步提取实验框图

2、实验框图说明

帧同步是通过时分复用模块，展示在恢复帧同步时失步、捕获、同步三种状态间的切换。以及假同步及同步保护等功能。

四、实验步骤

实验项目 帧同步提取实验

概述：该项目是通过改变输入信号的误码插入情况，观测失步、捕获以及同步等指示灯变化情况，从而了解帧同步提取的原理。

1、关电，按表格所示进行连线。

源端口	目标端口	连线说明
信号源：FS	模块 7：TH11(FSIN)	提供复用帧同步信号
模块 7：TH10(复用输出)	模块 7：TH18(解复用输入)	复用与解复用连接
模块 7：TH12(复用输出时钟)	模块 7：TH17(解复用时钟)	提供解复用时钟信号

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【帧同步】。

3、此时系统初始状态为：帧同步信号为 8K。

4、实验操作及波形观测。

(1) 先打开其他模块电源，7 号模块最后上电。观测在没有误码的情况下“失步”，“捕获”，“同步”三个灯的变化情况。

(2) 关闭 7 号模块电源。按住“误码插入”按键不放，打开 7 号模块电源。再观测“失步”，“捕获”，“同步”三个灯的变化情况。（注：误码插入功能是在巴克码中插入一个差错，若单击则插入一次单个码元差错，若长按则连续插入单个码元差错。）

(3) 观察同步保护现象：当“同步”指示灯点亮时，设置拨码开关 S1 为 01110010，即与复用的巴克码一致，此时应观察到解复用端的开关信号显示光条的亮灭情况与 S1 一致（0 为灭，1 为亮），表明系统此时对已同步的帧同步信号有一定保护。

(4) 在“同步”状态下长时间按住“误码插入”按键不放，观测帧同步码元出现误码时三个 LED 灯的变化情况。

(5) 观察假同步现象：将拨码开关 S1 拨为 01110010，即与复用的巴克码一致。将 7 号模块关电再开电，观察开关信号显示光条的状态，注意是否出现了假同步状态。（注：当出现假同步时，即此时时分复用单元将拨码开关 S1 的码值作为帧头码，其他码元和原巴克码被当成了数据码元，从而原本应该解复用显示拨码开关的光条没有正常显示。）

五、实验报告

1、分析实验电路的工作原理，简述其工作过程。

2、分析实验点的波形图，并分析实验现象。

第六章 时分复用及解复用技术

实验二十三 时分复用与解复用实验

一、实验目的

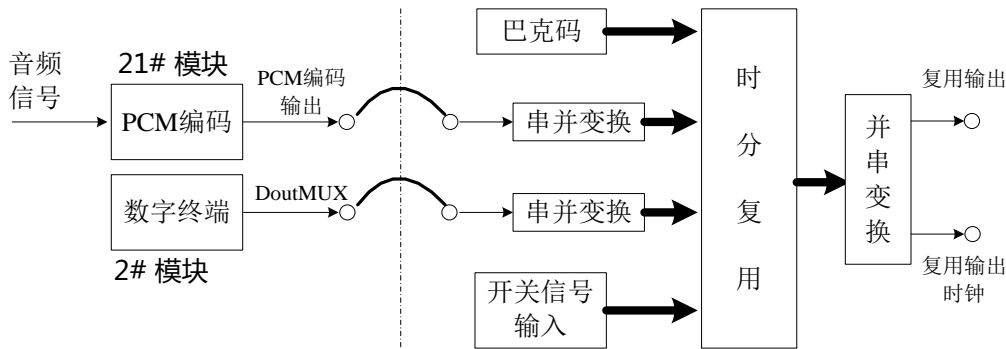
- 1、掌握时分复用的概念及工作原理。
- 2、了解时分复用在整个通信系统中的作用。

二、实验器材

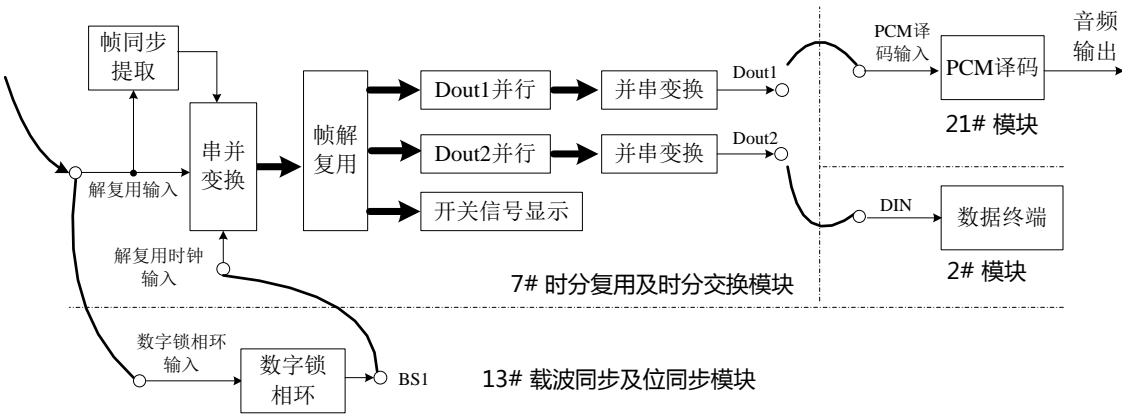
- | | |
|-------------------------------|-----|
| 1、 主控&信号源、21 号、2 号、7 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



256K 时分复用实验框图



256K 解时分复用实验框图

注：框图中 21#和 2#模块的相关连线有所简略，具体参考实验步骤中所述。

2、实验框图说明

21 号模块的 PCM 数据和 2 号模块的数字终端数据，经过 7 号模块进行 256K 时分复用和解复用后，再送入到相应的 PCM 译码单元和 2 号终端模块。时分复用是将各路输入变为并行数据。然后，按给端口数据所在的时隙进行帧的拼接，变成一个完整的数据帧。最后，并串变换将数据输出。解复用的过程是先提取帧同步，然后将一帧数据缓存下来。接着按时隙将帧数据解开，最后，每个端口获取自己时隙的数据进行并串变换输出。

此时 256K 时分复用与解复用模式下，复用帧结构为：第 0 时隙是巴克码帧头、第 1~3 时隙是数据时隙，其中第 1 时隙输入的数字信号源，第 2 时隙输入的 PCM 数据，第 3 时隙由 7 号模块自带的拨码开关 S1 的码值作为数据。

3、对于 2048K 时分复用和解复用实验，其实验框图和 256K 时分复用和解复用实验框图基本一致。

四、实验步骤

实验项目一 256K 时分复用帧信号观测

概述：该项目是通过观测 256K 帧同步信号及复用输出波形，了解复用的基本原理。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：FS	模块 7：TH11(FSIN)	帧同步输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【时分复用】→【复用速率 256KHz】。

3、此时系统初始状态为：在复用时隙的速率 256K 模式，7 号模块的复用信号只有四个时隙，其中第 0、1、2、3 输出数据分别为巴克码、DIN1、DIN2、开关 S1 拨码信号。

4、实验操作及波形观测。

（1）帧同步码观测：用示波器探头接 7 号模块的 TH10 复用输出，观测帧头的巴克码。

注：为方便记录巴克码波形，可先将 7 号模块上的拨码开关 S1 全置为 0，使整个复用中只有帧同步信号。

记录	波形
巴克码	

(2) 帧内 PN 序列信号观测

关电继续连线，将信号源的 PN 连接到 7 号模块的 DIN1，即将 PN15 送至第 1 时隙。通电，用示波器探头接 7 号模块的 TH10 复用输出，需要用数字示波器的存储功能观测 3 个周期中的第 1 时隙的信号。

记录	波形
复用 PN 序列	

思考：PN15 序列的数据是如何分配到复用信号中的？

实验项目二 256K 时分复用及解复用

概述：该项目是将模拟信号通过 PCM 编码后，送到复用单元，再经过解复用输出，最后译码输出。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：T1	模块 21：TH1(主时钟)	提供芯片工作主时钟
信号源：FS	模块 7：TH11(FSIN)	帧同步输入
信号源：FS	模块 21：TH9(编码帧同步)	
信号源：CLK	模块 21：TH11(编码时钟)	位同步输入
信号源：A-OUT	模块 21：TH5(音频输入)	模拟信号输入
模块 21：TH8(PCM 编码输出)	模块 7：TH14(DIN2)	PCM 编码输入
模块 7：TH10(复用输出)	模块 7：TH18(解复用输入)	时分复用输入
模块 7：TH10(复用输出)	模块 13：TH7 (数字锁相环输入)	锁相环提取位同步
模块 13：TH5(BS2)	模块 7：TH17(解复用时钟)	
模块 7：TH7(FSOUT)	模块 21：TH10 (译码帧同步)	提供译码帧同步

模块 7: TH3(BSOUT)	模块 21: TH18(译码时钟)	提供译码位同步
模块 7: TH4(DOUT2)	模块 21: TH7(PCM 译码输入)	解复用输入

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【时分复用】→【复用速率 256KHz】。将模块 13 的 S3 拨位“0100”。将 21 号模块的开关 S1 拨至 A-LAW（或 U-LAW）。

3、此时系统初始状态为：在复用时隙的速率 256K 模式，7 号模块的复用信号只有四个时隙，其中第 0、1、2、3 输出数据分别为巴克码、DIN1、DIN2、开关 S1 拨码信号。其中，信号源 A-OUT 输出设置为 1KHz 的正弦波，幅度由 W1 可调（频率和幅度参数可根据主控模块操作说明进行调节）；7 号模块的 DIN2 端口送入 PCM 数据。正常情况下，7 号模块的“同步”指示灯亮。

注：若发现“失步”或“捕获”指示灯亮，先检查连线或拨码是否正确，再逐级观测数据或时钟是否正常。

4、实验操作及波形观测。

（1）帧内编码信号观测

将 PCM 信号输入 DIN2，观测复用输出的数据，将连续三帧的各时隙的内容填入下表中，并进行简单的说明分析。

注：PCM 复用后会有两帧的延时。

记录	时隙	数据
复用输出数据	TS0	
	TS1	
	TS2	
	TS3	

思考：PCM 数据是如何分配到复用信号中去的？

（2）帧同步信号观测

观测 TH11(FSIN)、TH7(FSOUT)的时序关系，分析为何要使用 FSOUT 作为模块 21 的译码帧同步信号。

（3）解复用 PCM 信号观测

对比观测复用前与解复用后的 PCM 序列。对比观测 PCM 编译码前后的正弦波信号。

记录	波形
PCM 编码前的波形	
PCM 译码后的波形（模块 21：音频接口）	

实验项目三 2M 时分复用及解复用

概述：该项目是设置菜单为复用速率为 2048KHz，实验观测的过程同 256K 的时分复用。

1、实验连线与 256K 时分复用及解复用的实验项目相同。

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【时分复用】→【复用速率 2048KHz】。将模块 13 的 S3 拨位“0001”。将 21 号模块的开关 S1 拨至 A-LAW（或 U-LAW）。

3、此时系统初始状态为：在复用时隙的速率 2048K 模式，7 号模块的复用信号共有 32 个时隙；第 0 时隙数据为巴克码、第 1、2、3、4 时隙数据分别为 DIN1、DIN2、DIN3、DIN4 端口的数据，开关 S1 拨码信号初始分配在第 5 时隙，通过主控可以设置 7 号模块拨码开关 S1 数据的所在时隙位置。另外，此时信号源 A-OUT 输出 1KHz 的正弦波，幅度由 W1 可调（频率和幅度参数可根据主控模块操作说明进行调节）；PCM 数据送至 7 号模块的 DIN2 端口。

4、实验操作及波形观测。

（1）用示波器观测 2048M 复用输出信号。改变 7 号模块的拨码开关 S1，观测复用输出中信号变化情况。

（2）在主控菜单中选择“第 5 时隙加”和“第 5 时隙减”，观测拨码开关 S1 对应数据在复用输出信号中的所在帧位置变化情况。

（3）用示波器对比观测信号源 A-OUT 和 21 号模块的音频输出，观测信号的恢复情况。

五、实验报告

1、画出各测试点波形，并分析实验现象。

2、分析电路的工作原理，叙述其工作过程。

第七章 综合实验

实验二十四 HDB3 线路编码通信系统综合实验

一、实验目的

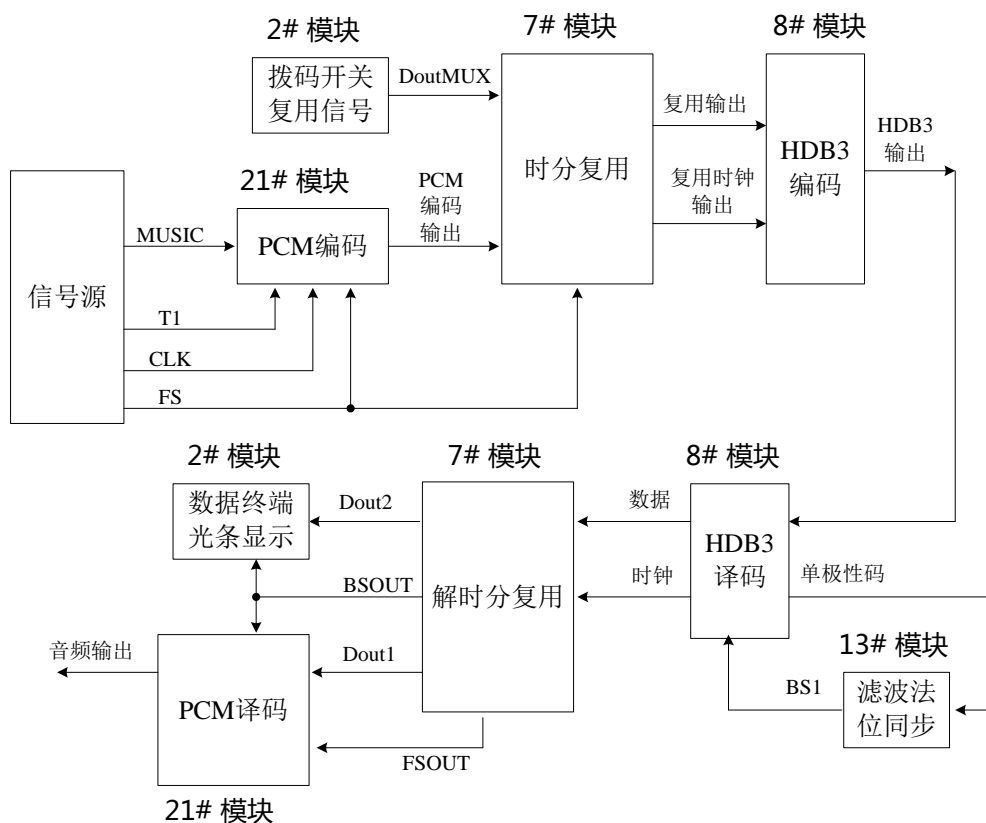
- 1、熟悉 HDB3 编译码器在通信系统中位置及发挥的作用；
- 2、熟悉 HDB3 通信系统的系统框架。

二、实验器材

- | | |
|-----------------------------------|-----|
| 1、 主控&信号源、21 号、2 号、7 号、8 号、13 号模块 | 各一块 |
| 2、 双踪示波器 | 一台 |
| 3、 连接线 | 若干 |

三、实验原理

1、实验原理框图



HDB3线路编码通信系统实验框图

2、实验框图说明

信号源输出音乐信号经过21号模块进行PCM编码，与2号模块的拨码信号一起送入7号模块，进行时分复用，然后通过8号模块进行HDB3编码；编码输出信号再送回8号模块进行HDB3译码，其中译码时钟用13号模块滤波法位同步提取，输出信号再送入7号模块进行解复接，恢复的两路数据分别送到21号模块的PCM译码单元和2号模块的光条显示单元，从而可以从扬声器中听到原始信号源音乐信号，并可以从光条中看到原始拨码信号。

注：图中所示连线有所省略，具体连线操作按实验步骤说明进行。

四、实验步骤

实验项目 HDB3 线路编码通信系统综合实验

概述：本实验主要是让学生理解 HDB3 线路编译码以及时分复用等知识点，同时加深对以上两个知识点的认识和掌握，同时能对实际信号的传输系统建立起简单的框架。

1、关电，按表格所示进行连线。

源端口	目的端口	连线说明
信号源：T1	模块 21：TH1(主时钟)	提供芯片工作主时钟
信号源：MUSIC	模块 21：TH5(音频输入)	提供编码信号
信号源：FS	模块 21：TH9(编码帧同步)	提供编码帧同步信号
信号源：CLK	模块 21：TH11(编码时钟)	提供编码时钟
模块 21：TH8(PCM 编码输出)	模块 7：TH13(DIN1)	复用一路输入
模块 2：TH1(DoutMUX)	模块 7：TH14(DIN2)	复用二路输入
信号源：FS	模块 7:TH11(FSIN)	提供复用帧同步信号
模块 7：TH10(复用输出)	模块 8：TH3(编码输入)	进行 HDB3 编码
模块 7：TH12(复用时钟输出)	模块 8：TH4(时钟)	提供 HDB3 编码时钟
模块 8：TH1(HDB3 输出)	模块 8：TH7(HDB3 输入)	进行 HDB3 译码
模块 8：TH5(单极性码)	模块 13：TH3(滤波法位同步输入)	滤波法位同步提取
模块 13：TH4(BS1)	模块 8：TH9(译码时钟输入)	提取位时钟进行译码
模块 8：TH12(时钟)	模块 7：TH17(解复用时钟)	解复用时钟输入

模块 8: TH13(数据)	模块 7: TH18(解复用数据)	解复用数据输入
模块 7: TH7(FSOUT)	模块 21: TH10(译码帧同步)	提供 PCM 译码帧同步
模块 7: TH19(Dout1)	模块 21: TH7(PCM 译码输入)	提供 PCM 译码数据
模块 7: TH4(Dout2)	模块 2: TH13(DIN)	信号输入至数字终端
模块 7: TH3(BSOUT)	模块 2: TH12(BSIN)	数字终端时钟输入
模块 7: TH3(BSOUT)	模块 21: TH18(译码时钟)	提供 PCM 译码时钟
模块 21: TH6(音频输出)	模块 21: TH12(音频输入)	信号输入至音频播放

2、开电，设置主控菜单，选择【主菜单】→【通信原理】→【HDB3 线路编码通信系统综合实验】。可以在【信号源】菜单中更改输出音乐信号（音乐信号可选音乐 1 和音乐 2）。将模块 13 的拨码开关 S4 设置为 1000，开关 S2 拨为滤波器法位同步。将 21 号模块的开关 S1 拨至 A-LAW（或 U-LAW）。

3、主控&信号源模块设置成功后，可以观察到 7 号模块的同步指示灯亮。FS 为模式 1。

4、将 2 号模块拨码开关 S1 为 01110010，可以从数字信号接收显示的三个光条中观察到输入的数字信号，拨动拨码开关 S2、S3 和 S4 验证输入数字信号与输出数字信号。

5、以上连线选择的是 HDB3 的编译码传输方式，学生可以根据自己的理解程度，使用其他的编码方式，对比两种传输有何不同。

6、本实验采用的是 PCM 编译码对语音信号进行抽样量化，根据自己的理解程度，设计实验，使用其他的信源编译码方式进行信源编码。

7、学生可以自行将音乐信号改换成话筒输出信号，通过耳机感受语音传输效果。

五、实验报告

1、叙述 HDB3 码在通信系统中的作用及对通信系统影响。

2、整理信号在传输过程中的各点波形。