

Silicium :

1^{ère} possibilité : optimal

1 ^{ère} possibilité : optimal				8 bits	16 bits	32 bits	
N° Front End	N° Trigger	N° Mode	Nbr strips touchés	N° strip	Charge	Temps	Nbr strips touchés
8 bits	24 bits	8 bits	8 bits	N° strip	Charge	Temps	
						

2^{ème} possibilité :

				16 bits	16 bits	32 bits	Nbr strips touchés
N° Front End	N° Trigger	N° Mode	Nbre de traces	Position	Charge	Temps	
8 bits	24 bits	8 bits	8 bits	Position	Charge	Temps	

3^{ème} possibilité : optimale 2

				8 bits	16 bits		16 bits	32 bits	
N° Front End	N° Trigger	N° Mode	Nbr strips touchés	N° strip	Echantillon 1	Echantillon n	Temps	Nbr strips touchés
8 bits	24 bits	8 bits	8 bits	N° strip	Echantillon 1	Echantillon n	Temps	
								

4^{ème} possibilité :

4 ^{ème} possibilité :				16 bits	16 bits	16 bits	32 bits	Nbr de traces
N° Front End	N° Trigger	N° Mode	Nbr de traces	Position	Echantillon 1 Echantillon n	Temps		
8 bits	24 bits	8 bits	8 bits	Position	Echantillon 1 Echantillon n	Temps		